

Instrucción: CALLZ [#7[.5]]			
1.- Qué hace Inst	2.- Descomponer en OE	3.-Solapar OE	4.- Cronograma
(IEEE, sintaxis...)	(camino CPU)	(orden/sin conflic)	
<p>Si z:</p> <ul style="list-style-type: none"> - guarda DR= PUSH .PC PC->M(--.SP) - PC<- M(7+R5) - fetch sig instr M(PC.++)->RI <p>Si no z: fetch sig instr M(PC.++)->RI</p>	<p>Si z:</p> <ul style="list-style-type: none"> • SP-1->SP • SP (dir)-> AR • PC (dato)->DR • DR->M(AR) • RI(desp)+BR(R5)->AR • M(AR)->DR • DR-> PC • PC->AR • M(AR)->DR • PC+1->PC • DR->RI <p>Si no z:</p> <ul style="list-style-type: none"> • PC->AR • M(AR)->DR • PC+1->PC • DR->RI 	<p>Si z:</p> <ul style="list-style-type: none"> • SP-1->SP, AR • PC+0->DR • DR->M(AR); RI(desp)+BR(R5)->AR • M(AR)->DR • DR-> PC, AR • M(AR)->DR; PC+1->PC • DR->RI <p>Si no z:</p> <ul style="list-style-type: none"> • PC-> AR • M(AR)->DR; PC+1->PC • DR->RI 	<p>reloj</p> <p>TP</p> <p>FD</p> <p>FAR</p> <p>ICM</p> <p>RD</p> <p>FLM</p> <p>TDR</p> <p>FRI</p> <p>DA</p> <p>DB</p> <p>X</p> <p>Y</p> <p>OP</p> <p>TD</p> <p>FS</p> <p>FP</p> <p>TA</p> <p>FEM</p> <p>WR</p> <p>TI</p> <p>TBD</p> <p>FEST</p> <p>P0</p> <p>DECODIFICACIÓN?</p> <p>0 1 2 3 4 5 6 ciclos</p>

Pila: se puede implementar de diferentes formas.

- crece según direcciones crecientes/decrecientes de mem
- SP apunta al último dato/ SP apunta al primer hueco

