

**SIMULACIÓN DE UN TRANSFORMADOR TRIFÁSICO
DE ESTADO SÓLIDO DE FLUJO UNIDIRECCIONAL DE
TRES ETAPAS DE 13.2 [kV] A 220[V]**

SERGIO ANDRÉS NITOLA MARTINEZ
SERGIO ANDRÉS VEGA VASQUEZ

UNIVERSIDAD INDUSTRIAL DE SANTANDER
FACULTAD DE INGENIERÍAS FÍSICOMECÁNICAS
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y DE
TELECOMUNICACIONES
BUCARAMANGA
2018

**SIMULACIÓN DE UN TRANSFORMADOR TRIFÁSICO
DE ESTADO SÓLIDO DE FLUJO UNIDIRECCIONAL DE
TRES ETAPAS DE 13.2 [kV] A 220[V]**

**SERGIO ANDRÉS NITOLA MARTINEZ
SERGIO ANDRÉS VEGA VASQUEZ**

*Trabajo de grado para optar al título de
Ingeniero Electricista e Ingeniero Electrónico*

Director
MARIA ALEJANDRA MANTILLA VILLALOBOS
Dra. en Ing Electrónica

Codirector
KAROL FRANCISCO SANABRIA CALDERÓN
Ing Electricista

UNIVERSIDAD INDUSTRIAL DE SANTANDER
FACULTAD DE INGENIERÍAS FÍSICOMECÁNICAS
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y DE
TELECOMUNICACIONES
BUCARAMANGA
2018



UNIVERSIDAD INDUSTRIAL DE SANTANDER
SISTEMA DE TRABAJOS DE GRADO
ADMINISTRACIÓN DE TRABAJOS DE GRADO

Fecha Impresión:
05 junio 2018

Pág 1 de 1

| Codigo: | 17573 | Fecha Presentacion: | 04-agosto-2017 |
|--|-------------------------------------|-------------------------------|------------------------------------|
| Titulo: SIMULACIÓN DE UN TRANSFORMADOR TRIFÁSICO DE ESTADO SÓLIDO DE FLUJO UNIDIRECCIONAL DE TRES ETAPAS DE 13.2[KV] A 220[V] | | | |
| Nota Proyecto: | 4.8 | Fecha Registro Nota: | 05-jun-2018 |
| Estado: | APROBADO | | |
| Tipo Trabajo: | INVESTIGACION | | |
| Estudiantes | | | |
| Código | Nombre | Programa Académico | |
| 2131459 | NITOLA MARTINEZ SERGIO ANDRES | 22-INGENIERIA ELECTRICA | |
| 2130502 | VEGA VASQUEZ SERGIO ANDRES | 26-INGENIERIA ELECTRONICA | |
| Directores | | | |
| Documento | Nombre | Clase | Firma |
| C-1098602259 | MARIA ALEJANDRA MANTILLA VILLALOBOS | DIRECTOR | <i>Maria Alejandra Mantilla V.</i> |
| Calificadores | | | |
| Documento | Nombre | Firma | |
| C-6383936 | RICARDO ALZATE CASTAÑO | <i>Ricardo Alzate Castaño</i> | |
| C-1098770902 | HUGO ANDRES ROJAS PEREZ | <i>Hugo Andres Rojas</i> | |



ENTREGA DE TRABAJOS DE GRADO, TRABAJOS DE INVESTIGACION O TESIS Y AUTORIZACIÓN DE SU USO A FAVOR DE LA UIS

Yo, Sergio Andrés Nitola Martínez, mayor de edad, vecino de Bucaramanga, identificado con la Cédula de Ciudadanía No. 1098771455 de Bucaramanga, actuando en nombre propio, en mi calidad de autor del trabajo de grado, del trabajo de investigación, o de la tesis denominada(o): **Simulación de un transformador trifásico de estado sólido de flujo unidireccional de tres etapas de 13.2[kV] a 220[V]**, hago entrega del ejemplar respectivo y de sus anexos de ser el caso, en formato digital o electrónico (CD o DVD) y autorizo a LA UNIVERSIDAD INDUSTRIAL DE SANTANDER, para que en los términos establecidos en la Ley 23 de 1982, Ley 44 de 1993, decisión Andina 351 de 1993, Decreto 460 de 1995 y demás normas generales sobre la materia, utilice y use en todas sus formas, los derechos patrimoniales de reproducción, comunicación pública, transformación y distribución (alquiler, préstamo público e importación) que me corresponden como creador de la obra objeto del presente documento. PARÁGRAFO: La presente autorización se hace extensiva no sólo a las facultades y derechos de uso sobre la obra en formato o soporte material, sino también para formato virtual, electrónico, digital, óptico, uso en red, Internet, extranet, intranet, etc., y en general para cualquier formato conocido o por conocer.

EL AUTOR – ESTUDIANTE, manifiesta que la obra objeto de la presente autorización es original y la realizó sin violar o usurpar derechos de autor de terceros, por lo tanto la obra es de su exclusiva autoría y detenta la titularidad sobre la misma. PARÁGRAFO: En caso de presentarse cualquier reclamación o acción por parte de un tercero en cuanto a los derechos de autor sobre la obra en cuestión, EL AUTOR / ESTUDIANTE, asumirá toda la responsabilidad, y saldrá en defensa de los derechos aquí autorizados; para todos los efectos la Universidad actúa como un tercero de buena fe.

Para constancia se firma el presente documento en dos (02) ejemplares del mismo valor y tenor, en Bucaramanga, a los 13 días del mes de junio de Dos Mil 2018.

EL AUTOR / ESTUDIANTE:

Sergio A Nitola
Sergio Andrés Nitola Martínez
C.C 1098771455 de Bucaramanga



ENTREGA DE TRABAJOS DE GRADO, TRABAJOS DE INVESTIGACION O TESIS Y AUTORIZACIÓN DE SU USO A FAVOR DE LA UIS

Yo, Sergio Andrés Vega Vásquez, mayor de edad, vecino de Bucaramanga, identificado con la Cédula de Ciudadanía No. 1098777611 de Bucaramanga, actuando en nombre propio, en mi calidad de autor del trabajo de grado, del trabajo de investigación, o de la tesis denominada(o): **Simulación de un transformador trifásico de estado sólido de flujo unidireccional de tres etapas de 13.2 [kv] a 220[v]**, hago entrega del ejemplar respectivo y de sus anexos de ser el caso, en formato digital o electrónico (CD o DVD) y autorizo a LA UNIVERSIDAD INDUSTRIAL DE SANTANDER, para que en los términos establecidos en la Ley 23 de 1982, Ley 44 de 1993, decisión Andina 351 de 1993, Decreto 460 de 1995 y demás normas generales sobre la materia, utilice y use en todas sus formas, los derechos patrimoniales de reproducción, comunicación pública, transformación y distribución (alquiler, préstamo público e importación) que me corresponden como creador de la obra objeto del presente documento. PARÁGRAFO: La presente autorización se hace extensiva no sólo a las facultades y derechos de uso sobre la obra en formato o soporte material, sino también para formato virtual, electrónico, digital, óptico, uso en red, Internet, extranet, intranet, etc., y en general para cualquier formato conocido o por conocer.

EL AUTOR – ESTUDIANTE, manifiesta que la obra objeto de la presente autorización es original y la realizó sin violar o usurpar derechos de autor de terceros, por lo tanto la obra es de su exclusiva autoría y detenta la titularidad sobre la misma. PARÁGRAFO: En caso de presentarse cualquier reclamación o acción por parte de un tercero en cuanto a los derechos de autor sobre la obra en cuestión, EL AUTOR / ESTUDIANTE, asumirá toda la responsabilidad, y saldrá en defensa de los derechos aquí autorizados; para todos los efectos la Universidad actúa como un tercero de buena fe.

Para constancia se firma el presente documento en dos (02) ejemplares del mismo valor y tenor, en Bucaramanga, a los 13 días del mes de junio de Dos Mil dieciocho (2018).

EL AUTOR / ESTUDIANTE:

Sergio Andrés Vega Vásquez
C.C. 1098777611 de Bucaramanga

Dedicado a

Mis padres, quienes cada día me brindaron el apoyo incondicional y su amor, y que gracias a cada uno de los consejos que me han dado, logré comprender que “lo bueno es enemigo de lo mejor” y que “se debe ayudar a los demás para que el destino sea reciproco con mis familiares”.

Mi familia, que cada día me alentaban a seguir dando todo de mi, y me aconsejaban en los momentos más difíciles.

Mis compañeros, cada una de las personas con las que compartí durante mi carrera, aquellos que compartieron los días de estudio y diversión que vivimos.

Todas las personas que nos brindaron su colaboración para realizar este proyecto, la paciencia y el tiempo que dedicaron a la escritura de este libro.

Sergio Andrés Nitola Martínez

Dedicado

A Dios por haberme permitido vivir la experiencia de la vida universitaria con sus alegrías y tristezas, pero que gracias a él hoy se ven recompensados.

A mi padre, por el amor incondicional a su familia, el esfuerzo cotidiano para brindar a sus hijos un futuro próspero, lleno de sueños y metas cumplidas, por esos buenos ejemplos y las vastas enseñanzas que nos ha dado al enfrentar la vida.

A mi madre, por darme la vida, por estar siempre pendiente de sus hijos, por haberme formado en valores los cuales me han convertido en la persona que soy, pero sobre todo por el amor que me regala todos los días.

A mi hermana, por siempre haber estado a mi lado en los momentos de risas y diversión, pero también de desesperación y sosiego, brindándome un apoyo, un consejo y una mano amiga.

A nuestros directores, que fueron guía en esta última etapa, su conocimiento, paciencia, confianza y apoyo fueron de gran ayuda para culminar este proyecto.

A todas esas personas que me brindaron su amistad, me regalaron un consejo, me sacaron una risa o me enseñaron una lección y que de una u otra manera formaron parte de esta etapa.

“...se requiere de muchos estudios para ser profesional, pero se requiere de toda una vida para aprender a ser persona”

Sergio Andrés Vega Vasquez

Índice general

| | |
|--|-----------|
| INTRODUCCIÓN | 19 |
| 1 GENERALIDADES DE LOS SST | 21 |
| 1.1 EL TRANSFORMADOR DE ESTADO SÓLIDO | 21 |
| 1.1.1 Estado del arte | 22 |
| 1.1.2 Aplicaciones | 23 |
| 1.1.3 Transformador de estado sólido de tres etapas | 24 |
| 1.2 CONVERTIDORES MULTINIVEL | 25 |
| 1.2.1 Topologías de convertidores multinivel | 26 |
| 1.2.1.1 Convertidor multinivel de puente completo en cascada | 26 |
| 1.2.1.2 Convertidor multinivel con diodos anclados al neutro | 28 |
| 1.2.1.3 Convertidor multinivel con capacitores flotantes | 29 |
| 1.2.2 Estrategias de modulación | 31 |
| 1.2.2.1 Modulación SPWM. | 31 |
| 1.2.2.2 Modulación SVM | 33 |
| 2 ETAPA DE CONVERSIÓN AC-DC | 36 |
| 2.1 ELECCIÓN DE LA TOPOLOGÍA AC-DC | 36 |
| 2.2 MODELADO DEL CONVERTIDOR DE PUENTE COMPLETO EN CASCADA | 37 |
| 2.2.1 Modelado de la corriente de entrada | 38 |
| 2.2.2 Modelado de la tensión de salida | 42 |
| 2.3 CONTROL DEL RECTIFICADOR | 45 |
| 2.3.1 Controlador de corriente | 46 |
| 2.3.2 Controlador de tensión | 49 |
| 3 ETAPA DE CONVERSIÓN DC-DC | 53 |

| | |
|--|-----------|
| 3.1 TOPOLOGÍAS DC-DC BIDIRECCIONALES | 53 |
| 3.1.1 Convertidor de Medio puente | 53 |
| 3.1.2 Convertidor de Doble Puente Activo | 54 |
| 3.2 MODULACIÓN POR DESPLAZAMIENTO DE FASE | 55 |
| 3.3 MODELADO DEL DOBLE PUENTE ACTIVO | 56 |
| 3.4 CONTROLADOR DEL DAB | 59 |
| 3.4.1 Controlador de corriente | 60 |
| 3.4.2 Controlador de tensión | 61 |
| 4 ETAPA DE CONVERSIÓN DC-AC | 64 |
| 4.1 ELECCIÓN DE LA TOPOLOGIA DC-AC | 64 |
| 4.2 MODELADO DEL CONVERTIDOR DE DIODOS ANCLADOS AL NEUTRO | 66 |
| 4.2.1 Funciones de conmutación | 66 |
| 4.2.2 Modelado del convertidor. | 68 |
| 4.3 CONTROLADOR DEL CONVERTIDOR DE DIODOS ANCLADOS | 70 |
| 4.3.1 Controlador de tensión | 71 |
| 4.3.2 Balance de la tensión en las capacitancias. | 74 |
| 5 SIMULACIÓN Y RESULTADOS DEL SST | 77 |
| 5.1 BAJO CONDICIONES NOMINALES | 78 |
| 5.1.1 Estado transitorio | 78 |
| 5.1.2 Estado Estable | 82 |
| 5.2 CON CARGA DESBALANCEADA | 87 |
| 5.3 CARGA DE TIPO REACTIVO | 92 |
| 5.4 VARIACIONES DE CARGA | 95 |
| 5.4.1 Demanda Comercial | 96 |
| 5.4.2 Demanda Residencial | 104 |
| 5.5 ESTIMACIÓN SEMICONDUCTORES DEL SST | 114 |
| 5.5.1 Semiconductores para la etapa AC-DC | 114 |
| 5.5.2 Semiconductores para la etapa DC-DC | 116 |

| | |
|--|------------|
| 5.5.3 Semicongductores para la etapa DC-AC | 116 |
| 6 CONCLUSIONES | 118 |
| 7 RECOMENDACIONES PARA FUTUROS PROYECTOS | 120 |
| APENDICE A | 121 |
| BIBLIOGRAFÍA | 126 |

Índice de figuras

| | | |
|-----------|--|----|
| Figura 1 | Aplicaciones de los SST | 24 |
| Figura 2 | Transformador de estado sólido de tres etapas | 25 |
| Figura 3 | Convertidor multinivel de puente completo en cascada | 27 |
| Figura 4 | NPC de tres niveles con filtro LC y ‘N’ conectado a ‘0’ | 28 |
| Figura 5 | Convertidor multinivel con capacitores flotantes | 30 |
| Figura 6 | Modulación SPWM bipolar | 32 |
| Figura 7 | Modulación SPWM con doble portadora | 33 |
| Figura 8 | Inversor de dos niveles | 33 |
| Figura 9 | Diagrama vectorial para un inversor de dos niveles | 34 |
| Figura 10 | Rectificador monofásico controlado onda completa [20] | 37 |
| Figura 11 | Modelo de 1-módulo de Puente H para control de corriente [20] | 39 |
| Figura 12 | Modelo del lado de AC de 1-módulo de Puente H [20] | 39 |
| Figura 13 | Modelo de 1-módulo de Puente H para control de tensión [20] . | 42 |
| Figura 14 | Modelo del lado de DC de 1-módulo de Puente H [20] | 43 |
| Figura 15 | Modelo del lado de DC de 1-módulo de Puente H conectado a una red eléctrica trifásica [20] | 43 |
| Figura 16 | Sistema de bloques del controlador de la etapa rectificadora . . | 46 |
| Figura 17 | Sistema de bloques del controlador de corriente | 46 |
| Figura 18 | Respuesta en frecuencia para el controlador de corriente del CHB | 48 |
| Figura 19 | Corrientes de entrada a etapa rectificadora | 49 |
| Figura 20 | Sistema de control para el CHB | 50 |
| Figura 21 | Respuesta en frecuencia para el controlador de tensión del CHB | 51 |
| Figura 22 | Tensiones de salida de cada Puente H | 52 |
| Figura 23 | Convertidor DC-DC de medio puente | 54 |
| Figura 24 | Convertidor de Doble Puente Activo | 55 |
| Figura 25 | Modulación por cambio de fase | 56 |

| | | |
|-----------|--|----|
| Figura 26 | Circuito Equivalente 1 del DAB | 57 |
| Figura 27 | Circuito Equivalente 2 del DAB | 58 |
| Figura 28 | Sistema de control para el DAB | 60 |
| Figura 29 | Respuesta en frecuencia para el controlador de corriente del DAB | 61 |
| Figura 30 | Respuesta en frecuencia para el controlador de tensión del DAB | 62 |
| Figura 31 | Tensión V_{DAB2} | 63 |
| Figura 32 | Corriente I_{DAB2} | 63 |
| | | |
| Figura 33 | NPC de tres niveles con filtro LC y ‘N’ conectado a ‘0’ | 66 |
| Figura 34 | Esquema de bloques para el control del NPC | 71 |
| Figura 35 | Esquema de bloques para el controlador de tensión NPC | 72 |
| Figura 36 | Respuesta en frecuencia NPC | 73 |
| Figura 37 | Tensiones de linea a la salida del NPC | 74 |
| Figura 38 | Corriente en la carga conectada en Y | 74 |
| Figura 39 | Esquema de bloques para el balance de capacitancias | 75 |
| Figura 40 | Tensiones desbalanceadas para las capacitancias del NPC | 76 |
| Figura 41 | Tensiones balanceadas en las capacitancias del NPC | 76 |
| | | |
| Figura 42 | Transitorio corrientes de línea a la entrada del SST | 78 |
| Figura 43 | Transitorio tensiones en los Puente H | 79 |
| Figura 44 | Transitorio V_{DAB2} | 79 |
| Figura 45 | Transitorio I_{DAB2} | 80 |
| Figura 46 | Transitorio tensiones de línea a la salida del SST | 80 |
| Figura 47 | Transitorio corrientes a la salida del SST | 81 |
| Figura 48 | Transitorio tensiones de los capacitores del NPC | 81 |
| Figura 49 | Corrientes de línea a la entrada del SST en estado estable | 82 |
| Figura 50 | Tensiones de los Puentes H en estado estable | 83 |
| Figura 51 | Tensiones de los Puentes H en estado estable (ampliado) | 83 |
| Figura 52 | Tensión V_{DAB2} en estado estable | 84 |
| Figura 53 | Corriente I_{DAB2} en estado estable | 84 |
| Figura 54 | Tensiones de línea a la salida del SST en estado estable | 85 |
| Figura 55 | FFT para tensiones de línea a la salida del SST en estado estable | 85 |
| Figura 56 | Corrientes de salida para SST en estado estable | 86 |
| Figura 57 | FFT para corrientes de salida del SST en estado estable | 86 |
| Figura 58 | Corrientes de línea a la entrada del SST con carga desbalanceada | 88 |

| | | |
|-----------|---|-----|
| Figura 59 | Tensión en los Puente H con carga desbalanceada | 88 |
| Figura 60 | Tension V_{DAB2} con carga desbalanceada | 89 |
| Figura 61 | Tension V_{DAB2} con carga desbalanceada (Ampliado) | 89 |
| Figura 62 | Corriente I_{DAB2} con carga desbalanceada | 90 |
| Figura 63 | Tensiones de línea a la salida del SST con carga desbalanceada | 90 |
| Figura 64 | Corrientes de salida del SST con carga desbalanceada | 91 |
| Figura 65 | Tensiones en las capacitancias del NPC con carga desbalanceada | 91 |
| Figura 66 | Tensiones de línea a la salida del SST con carga reactiva | 93 |
| Figura 67 | FFT para tensiones de línea a la salida del SST con carga reactiva | 93 |
| Figura 68 | Corrientes por fase salida del SST con carga reactiva | 94 |
| Figura 69 | FFT para corrientes de fase a la salida del SST con carga reactiva | 94 |
| Figura 70 | Curva de demanda promedio para el sector comercial basada en la Tabla 14 | 96 |
| Figura 71 | Tensión Puente H A para demanda comercial | 97 |
| Figura 72 | Tensión Puente H B para demanda comercial | 97 |
| Figura 73 | Tensión Puente H C para demanda comercial | 98 |
| Figura 74 | Corrientes de línea A a la entrada del SST para demanda residencial | 98 |
| Figura 75 | Corrientes de línea B a la entrada del SST para demanda residencial | 99 |
| Figura 76 | Corrientes de línea C a la entrada del SST para demanda residencial | 99 |
| Figura 77 | Corrientes de línea a la entrada del SST para demanda comercial (ampliadas) | 100 |
| Figura 78 | Tensión V_{DAB2} para demanda comercial | 101 |
| Figura 79 | Corriente fase A a la salida del SST para demanda comercial . . | 101 |
| Figura 80 | Corriente fase B a la salida del SST para demanda comercial . . | 102 |
| Figura 81 | Corriente fase C a la salida del SST para demanda comercial . . | 102 |
| Figura 82 | Tensiones de línea cuando ocurre un cambio de carga para de- manda comercial | 103 |
| Figura 83 | Corrientes de salida cuando ocurre un cambio de carga para de- manda comercial | 103 |
| Figura 84 | Tensión RMS de línea a la salida del SST para demanda comercial | 104 |
| Figura 85 | Curva de demanda residencial basada en la Tabla 15 | 105 |
| Figura 86 | Tensión Puente H A para demanda residencial | 105 |
| Figura 87 | Tensión Puente H B para demanda residencial | 106 |
| Figura 88 | Tensión Puente H C para demanda residencial | 106 |
| Figura 89 | Corriente de línea A a la entrada del SST para demanda residencial | 107 |

| | | |
|------------|--|-----|
| Figura 90 | Corriente de línea B a la entrada del SST para demanda residencial | 107 |
| Figura 91 | Corriente de línea C a la entrada del SST para demanda residencial | 108 |
| Figura 92 | Corrientes de línea a la entrada del SST para demanda residencial con ventana de observación de 0.1 a 0.3 [s] | 108 |
| Figura 93 | Corrientes de línea a la entrada del SST para demanda residencial con ventana de observación de 1.6 a 1.8 [s] | 109 |
| Figura 94 | Tensión V_{DAB2} para demanda residencial | 109 |
| Figura 95 | Corriente fase A a la salida del SST para demanda residencial | 110 |
| Figura 96 | Corriente fase B a la salida del SST para demanda residencial | 110 |
| Figura 97 | Corriente fase C a la salida del SST para demanda residencial | 111 |
| Figura 98 | Tensiones de línea a la salida del SST cuando ocurre una variación en la carga para demanda residencial | 111 |
| Figura 99 | Corrientes a la salida del SST cuando ocurre un cambio de carga para demanda residencial | 112 |
| Figura 100 | Tensión RMS de línea a la salida del SST para demanda residencial | 112 |

Índice de tablas

| | | |
|----------|--|-----|
| Tabla 1 | Estados para un inversor de dos niveles | 34 |
| Tabla 2 | Parámetros para el controlador de corriente del CHB | 48 |
| Tabla 3 | Parámetros de simulación para el control de corriente de etapa rectificadora | 49 |
| Tabla 4 | Parámetros para el controlador de tensión del CHB | 50 |
| Tabla 5 | Parámetros de simulación para el control de tensión de etapa rectificadora | 51 |
| Tabla 6 | Parámetros para el controlador de corriente del DAB | 60 |
| Tabla 7 | Parámetros para el controlador de tensión del DAB | 61 |
| Tabla 8 | Parámetros de simulación DAB | 62 |
| Tabla 9 | Comparación de las topologías DC-AC multinivel | 65 |
| Tabla 10 | Tabla de verdad para la fase A convertidor de diodos anclados . | 67 |
| Tabla 11 | Parámetros para el controlador de tensión del NPC | 72 |
| Tabla 12 | Parametros de simulación NPC | 73 |
| Tabla 13 | Especificaciones del SST | 77 |
| Tabla 14 | Demanda diaria promedio para el sector comercial | 96 |
| Tabla 15 | Demanda diaria sector residencial estrato 3 | 104 |
| Tabla 16 | Especificaciones para los semiconductores de la etapa AC-DC . | 115 |
| Tabla 17 | Especificaciones para los semiconductores de la etapa DC-DC del lado de baja tensión | 116 |
| Tabla 18 | Especificaciones para los semiconductores de la etapa DC-AC . | 117 |

Lista de Abreviaturas

| Abreviatura | Significado |
|-------------|---|
| AC | Alternating Current |
| DAB | Dual active Bridge |
| DARPA | Defense Advanced Research Projects Agency |
| DC | Direct Current |
| IEEE | Institute of Electrical and Electronics Engineers |
| IGBT | Insulated Gate Bipolar Transistor |
| MOSFET | Metal-Oxide-Semiconductor Field-effect transistor |
| NPC | Neutral Point Clamped Converter |
| PSM | Phase Shift Modulation |
| PWM | Pulse Width Modulation |
| SPWM | Sinusoidal Pulse Width Modulation |
| SST | Solid State Transformer |
| SVM | Space Vector Modulation |
| TAF | Transformado de Alta Frecuencia |

RESUMEN

Título: Simulación de un transformador trifásico de estado sólido de flujo unidireccional de tres etapas de 13.2 [kV] a 220[V]¹.

Autores: Sergio Andrés Nitola Martinez², Sergio Andrés Vega Vasquez²

Palabras Clave: Convertidores multinivel, Electrónica de potencia, Transformadores de estado sólido, Sistemas de distribución.

DESCRIPCIÓN:

Las variaciones de tensión son las responsables de mas del 85 % de las fallas en los sistemas eléctricos, estos provocan daños parciales o incluso totales en aparatos eléctricos debido a que la maquinaria o equipo conectados operan a una tensión mayor o menor para el cual han sido diseñados, estas variaciones las cuales generalmente son provocadas por cambios en la demanda de energía son soportadas principalmente por los transformadores de distribución. Debido a esto, se han estudiado nuevas tecnologías en materia de distribución eléctrica, entre las cuales se destacan los transformadores de estado sólido, los cuales cuentan con características particulares como el permitir la inclusión de nuevas fuentes de energías no convencionales y la fácil integración con esquemas de distribución inteligentes. En este trabajo de grado se simuló el control para un transformador de estado sólido de tres etapas de tipo reductor ante las variaciones de carga, y por consiguiente mantener un valor de tensión de salida constante en el lado de baja. Con lo cual, al ser implementado se podría utilizar como una solución al problema de la variación de carga en los sistemas potencia, debido a que los transformadores de estado sólido tienen la propiedad de mantener la tensión adecuada en el lado de baja sin importar los cambios que existan en la energía que entrega.

¹Trabajo de Grado

²Facultad de Ingenierías Físico-Mecánicas. Escuela de Ingenierías Eléctrica, Electrónica y de Telecomunicaciones. Director: Dra María Alejandra Mantilla Villalobos. Codirector: Ing Karol Francisco Sanabria Calderón

ABSTRACT

Title: Simulation of an unidirectional three stages solid state transformer from 13.2 [kv] to 220 [V]¹.

Authors: Sergio Andrés Nitola Martinez², Sergio Andrés Vega Vasquez²

Key Words: Solid State Transformer, Multilevel Converters, Distribution systems, Power electronics

DESCRIPTION:

Voltage variations are responsible for more than 85 % of the failures in electrical systems, these cause partial or even total damage to electrical devices because the machinery or equipment connected operate at a higher or lower voltage for which they have been made. These variations, are generally caused by changes in the energy demand, are mainly supported by the distribution transformers. Due to this reason, new technologies have been studied in the field of electrical distribution, among which stand out solid state transformers, which have particular characteristics such as allowing the inclusion of new unconventional energy sources and easy integration with schemes of smart distribution. In this degree work, the control was simulated for a three-stage solid-state transformer operating in buck mode in response to load variations, and therefore to maintain a constant output voltage value on the low side. With which, when implemented could be used as a solution to the problem of load variation in power systems, because the solid state transformers have the property of maintaining adequate voltage on the low side regardless of changes on the demand.

¹Bachelor Thesis

²Facultad de Ingenierías Físico-Mecánicas. Escuela de Ingenierías Eléctrica, Electrónica y de Telecomunicaciones. Director: María Alejandra Mantilla Villalobos PhD. Codirector: Karol Francisco Sanabria Calderón, PhD.

INTRODUCCIÓN

Los sistemas de distribución regionales y locales de Colombia se encuentran basados en transformadores de tipo inductivo, los cuales son los encargados de transformar el nivel de tensión y transmitir la energía que consumen las cargas conectadas a éste. Estas máquinas eléctricas son las encargadas de soportar el cambio en la demanda de potencia de los sistemas de distribución, ya sea un aumento o disminución de la misma; esta propiedad de los transformadores conlleva a que la tensión no siempre se encuentre entre los valores máximos y mínimos necesarios para su correcta operación.

Los operadores de red y empresas encargadas de la operación de subestaciones eléctricas han mostrado su preocupación por los efectos de la variación en la demanda de potencia, esto debido a que los cambios producidos en la tensión de operación; pueden generar daños en los equipos involucrados en la transmisión y distribución de la energía eléctrica. Como solución a el cambio en la magnitud de la tensión de operación de los transformadores, han sido investigadas nuevas tecnologías; entre las cuales se encuentran los transformadores de estado sólido. Estos dispositivos permiten controlar la magnitud de la tensión en el lado de baja de tal manera que sin importar la demanda de potencia esta se mantenga en un nivel de tensión adecuado para la operación en los sistemas de distribución. Entre las principales aplicaciones de los transformadores de estado sólido se encuentran: su operación en las redes inteligentes (*Smart Grids*), integración de energías renovables a las redes de distribución (*Offshore Energy Generation*) etc.

El presente trabajo de investigación busca analizar el comportamiento de un transformador de estado sólido de tres etapas, cuando éste presenta variaciones de carga en el lado de baja tensión. Este análisis es validado bajo experimentos de simulación realizados en el software Simulink de Matlab.

El trabajo se organiza por capítulos de la siguiente manera : En el primer capítulo se desarrollan las generalidades sobre los transformadores de estado sólido como lo son: el estado del arte, las aplicaciones, la topología a analizar y una breve descripción de los convertidores multinivel siendo estos la piedra angular de los SST y de la electrónica de potencia actual.

En los posteriores tres capítulos se expone, desarrolla y simula cada una de las etapas del transformador junto con su respectivo controlador (Etapa AC-DC, Etapa DC-DC, Etapa DC-AC) por separado, para luego proseguir con la integración de estas etapas en un solo sistema.

En el quinto capítulo se analiza el comportamiento de todo el sistema bajo distintos escenarios como lo son: carga nominal, carga desbalanceada, además de las ya mencionadas variaciones de carga mediante el sometimiento del transformador a una serie de curvas de demanda las cuales representan la demanda promedio por hora para un transformador tradicional de distribución.

Por último se dan algunas conclusiones extraídas del análisis hecho sobre los resultados obtenidos de las pruebas a las que fue sometido el transformador y para terminar se enuncian algunas recomendaciones y/o sugerencias para futuros trabajos de investigación relacionados con el tema.

Capítulo 1

GENERALIDADES DE LOS SST

Los transformadores convencionales de tipo inductivo han sido utilizados a lo largo de todo el siglo 20 y se han constituido como una pieza fundamental en los esquemas de distribución de energía eléctrica a nivel mundial. Aunque son una tecnología madura con una buena eficiencia además de un relativo bajo costo, poseen ciertos aspectos que los hacen poco atractivos para los nuevos sistemas de distribución de energía como lo puede ser la sensibilidad a los armónicos, la disminución de la tensión bajo carga, el poco control que se puede ejercer sobre ellos, etc. Los transformadores de estado sólido nacen como una evolución de los transformadores eléctricos convencionales al integrar los beneficios de los sistemas digitales y la electrónica de potencia para poder adaptarse a las nuevas necesidades en materia de distribución energética.

1.1. EL TRANSFORMADOR DE ESTADO SÓLIDO

El transformador de estado sólido es un sistema esencialmente electrónico, a diferencia del transformador eléctrico convencional de tipo inductivo que es netamente eléctrico. Es en esencia una colección de semiconductores de alta potencia, convertidores de alta frecuencia, circuitos de control y sistemas de comunicación y adquisición de datos. Al igual que el transformador convencional de tipo inductivo puede tanto aumentar como disminuir los niveles de tensión en AC, pero presentando múltiples funcionalidades adicionales. Entre las que se destacan:

- ❖ Permiten el flujo bidireccional de energía.
- ❖ Entradas y salidas de tensión tanto en AC como en DC.
- ❖ Posibilidad de integración con fuentes de energías renovables.

- ❖ Reducción del tamaño y peso con respecto a un transformador convencional con la misma potencia.
- ❖ Modificar la tensión, magnitud de corriente y frecuencia en tiempo real.
- ❖ Facilidad de integración con nuevos esquemas de distribución eléctrica como lo son las *Smart Grids*.
- ❖ Control y regulación de armónicos.
- ❖ Compensación de potencia reactiva.

1.1.1 Estado del arte Las primeras referencias documentadas acerca de transformadores basado en dispositivos de estado sólido se remontan a 1950. El propósito era transformar AC de alta a baja tensión, igual que un transformador convencional [16].

Desde entonces se empezó a desarrollar el concepto de SST, y se enunciaban como una alternativa a los transformadores convencionales de baja frecuencia. Pero sus ventajas no podían ser demostradas debido a que la tecnología de semiconductores de potencia de la época no estaba tan desarrollada.

Posteriormente durante la década de los 90s, la tecnología de los SST introdujo el uso de transformadores de alta frecuencia, los cuales son la base de todos los SST de la actualidad. Esto permitió la reducción del tamaño y peso del transformador [7].

Debido a los recientes avances en semiconductores de potencia y el uso de convertidores multinivel, el interés en el concepto de transformadores de estado sólido se volvió a retomar, se revalidó su viabilidad como sustituto del transformador convencional, además de exponer los beneficios que presentan frente a los problemas actuales en materia de distribución, como lo son : Una mejor calidad y control del flujo de la energía, brindar mayor protección a los sistemas de distribución y la posibilidad de integrarse con sistemas de distribución en DC [23].

En 2006 DARPA y la Oficina de Investigación Naval de los Estados Unidos empezaron las investigaciones, pruebas y construcción de módulos de semiconductores de potencia los cuales soportarían tensiones de 10 a 20 kV, éstos esperan ser utilizados en la construcción de una subestación de 2.75 MVA basada en SSTs para barcos de guerra en el futuro [8].

En 2010 investigadores de la National Science Foundation's de la Universidad Estatal de Carolina del Norte mostraron el primer transformador de estado sólido de tres etapas , el cual no

solo contaba con las funciones del transformador eléctrico convencional, sino además permitía controlar el flujo de potencia en función de la oferta y la demanda energética.

En junio del 2017 un estudio de la universidad estatal de Carolina del Norte publicado en el Journal Transactions on Power Systems de la IEEE, estimó que el mercado de los transformadores de estado sólido abarcaría cerca de los 204.3 millones de dólares para el 2020 [14]. Estos pronósticos se fundamentan en la necesidad que tiene el sector eléctrico en buscar tecnologías más eficientes, el crecimiento de la capacidad instalada de generadores de energías renovables principalmente en Europa y Asia, además de sumarle la creciente inversión por parte de los gobiernos en nuevos sistemas de distribución más inteligentes y eficientes como las *smart grids*.

Actualmente muchos actores importantes de la industria están comprometidos con esta nueva tecnología como los son General Electric, ABB y Siemens. Del lado de los semiconductores compañías como Infineon, Mitsubishi, en otras han estado trabajando en semiconductores de potencia basados en nitruro de galio (GaN) y en carburo de silicio (SiC) los cuales pueden operar a temperaturas, frecuencias y tensiones más elevadas que los basados en silicio.

En conclusión se han realizado múltiples avances en la tecnología de los SST, aun así los costos continúan siendo el mayor impedimento para que éstos tomen fuerza en el mercado. Sin embargo los SST deberían ser implementados primeramente en aplicaciones donde características como el tamaño y el peso predominen por sobre el costo, como lo puede ser la aeronáutica, trenes eléctricos y la industria aeroespacial.

1.1.2 Aplicaciones Los SST presenta múltiples aplicaciones en especial en sistemas de distribución, entre las cuales se destacan:

Integración con sistemas de almacenamiento de energía

Los SST tienen potencial de ser integrados en la red junto con dispositivos de almacenamiento y distribución de energía como lo pueden ser estaciones de carga para autos eléctricos, mediante el bus de DC ya sea de alta o baja tensión [24].

Integración con *Smart Grids*

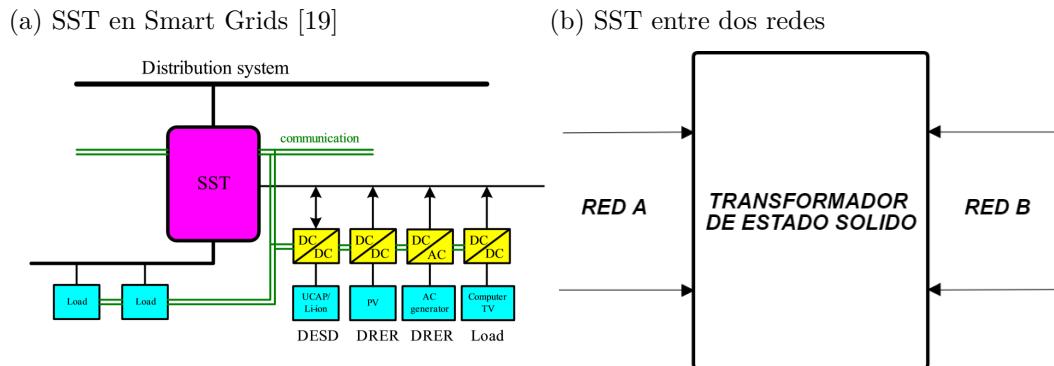
Los SST pueden ser integrados en la ruta de las aplicaciones de las *Smart Grids*. Por ejemplo en la Figura (1a) se muestra una micro red basada en SST, la idea básica es utilizar el bus de baja tensión de continua como bus común para la conexión de fuentes de energías renovables.

Por lo tanto una sola etapa de conversión es necesaria en comparación con el esquema tradicional de distribución. Adicionalmente el bus de AC de baja tensión puede ser usado para la distribución de energía en zonas residenciales [19].

Gestión entre dos redes de distribución

Una de las características de los SST es que pueden trabajar con dos redes al tiempo con distintos niveles de tensión, frecuencia e incluso que no estén sincronizadas. Mediante el SST se puede controlar el flujo de potencia de una a red a otra. Una aplicación particular para esta característica es cuando el operador de una red A ofrece energía mucho mas barata que el operador de una red B, por lo tanto el operador B reduce su generación y prefiere comprársela a el operador A, mediante el SST se controla el flujo de potencia entre las dos redes (Figura 1b) [20].

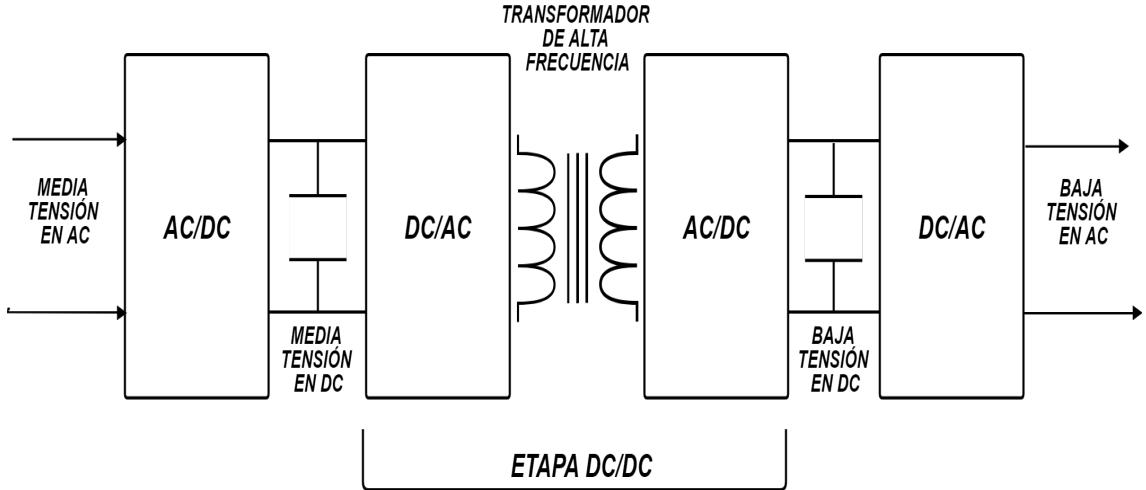
Figura 1: Aplicaciones de los SST



Fuente: [24]

1.1.3 Transformador de estado sólido de tres etapas El transformador de estado sólido según su complejidad puede estar constituido de una a tres etapas. El transformador de estado sólido de tres etapas (Figura 2) constituye la topología de transformador más popular, principalmente por contar con entradas y salidas tanto en AC como en DC a distintos niveles de tensión [5].

Figura 2: Transformador de estado sólido de tres etapas



Fuente: [24]

Como su nombre lo indica esta compuesto por tres etapa bien diferenciadas las cuales son :

- ❖ Etapa de conversión AC-DC : Encargada de rectificar la tensión de entrada AC de alta tensión, proporciona regulación en DC y disminuye la distorsión de la corriente.
- ❖ Etapa de conversión DC-DC : Encargada de administrar el flujo de potencia del transformador , brindar aislamiento galvánico y también de realizar la conversión de alta a baja tensión en DC.
- ❖ Etapa de conversión DC-AC : Encargada de convertir de corriente DC a AC al nivel de tensión y frecuencia deseadas.

1.2. CONVERTIDORES MULTINIVEL

Los convertidores multinivel son el corazón de los SST, estos se pueden entender como un arreglo de semiconductores de potencia (IGBT, MOSFET) que actúan como interruptores, y capacitores que se utilizan para proporcionar tensiones constantes. Mediante una secuencia de apertura y cierre de estos interruptores en instantes determinados se crea a la salida una tensión con forma de onda escalonada. A medida que se aumente el número de semiconductores y capacitores (Incremento de niveles) se consigue una forma de onda a la salida más similar a una sinusoidal [9]. Los convertidores multinivel tienen la capacidad de permitir el flujo bidireccional de energía, además de poder operar como rectificador o inversor según como

la aplicación lo requiera.

Los convertidores multinivel destacan sobre los convertidores convencionales por que presentan múltiples ventajas, entre las que se destacan:

- ❖ Los semiconductores de potencia que actúan como interruptores deben soportar menores tensiones de bloqueo, debido a que solo deben bloquear una única tensión de continua, evitando así el inconveniente del equilibrio estático por asociación serie de dispositivos electrónicos [13].
- ❖ La tensión a la salida de los convertidores multinivel presenta un menor contenido armónico tanto en tensión como corriente que los convertidores convencionales de dos niveles, por lo tanto se reduce el costo, tamaño y el peso que deben asumir los filtros. Esta reducción de armónicos los hace más afines con las nuevas normativas en cuanto a la calidad de la energía eléctrica [6].
- ❖ La potencia de los convertidores se incrementa utilizando mayor tensión sin necesidad de incrementar la corriente, disminuyendo así perdidas por conducción.

Entre las desventajas se encuentran:

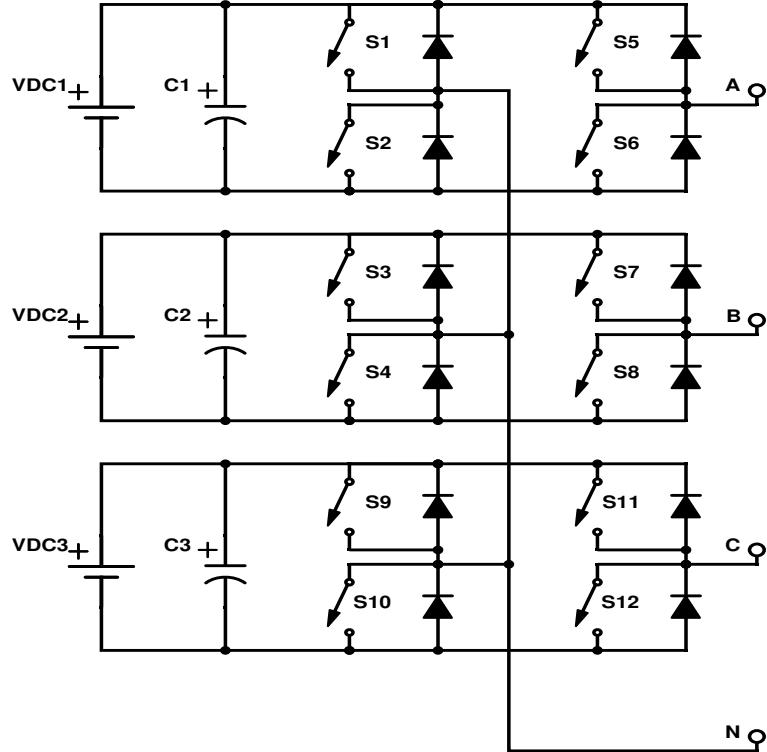
- ❖ Un elevado número de niveles incrementa la complejidad del control [25].
- ❖ Si el convertidor cuenta con capacitores, se pueden introducir problemas de desequilibrio de tensión en éstos. Estas tensiones se deben mantener equilibradas debido a que deben actuar como fuentes de tensión constante en todo momento [1].

1.2.1 Topologías de convertidores multinivel

1.2.1.1 Convertidor multinivel de puente completo en cascada

Esta topología se basa en la interconexión de inversores monofásicos de puente completo con fuentes de continua aisladas (Figura 3). Cada inversor monofásico puede generar tres tensiones de salida diferentes ($+V_{DC}$, 0 y $-V_{DC}$) y la tensión por fase resultante, es resultado de la suma de las tensiones generadas por cada puente. Las tensiones de continua, si la topología se emplea como inversor deben estar aisladas entre ellas, estas pueden proceder de un transformador con múltiple devanado [17].

Figura 3: Convertidor multinivel de puente completo en cascada



Fuente: [18]

Algunas ventajas del convertidor multinivel de puente completo en cascada son:

- ❖ No es necesario balancear el bus de continua, a menos que cada una de las tensiones de entrada independientes sea sustituidas por capacitancias.
- ❖ No necesita capacitores de fijación ni diodos de enclavamiento
- ❖ Al estar constituido por la asociación de múltiples inversores monofásicos de puente completo la construcción se puede considerar de tipo modular, lo cual facilitaría su montaje y reparación.

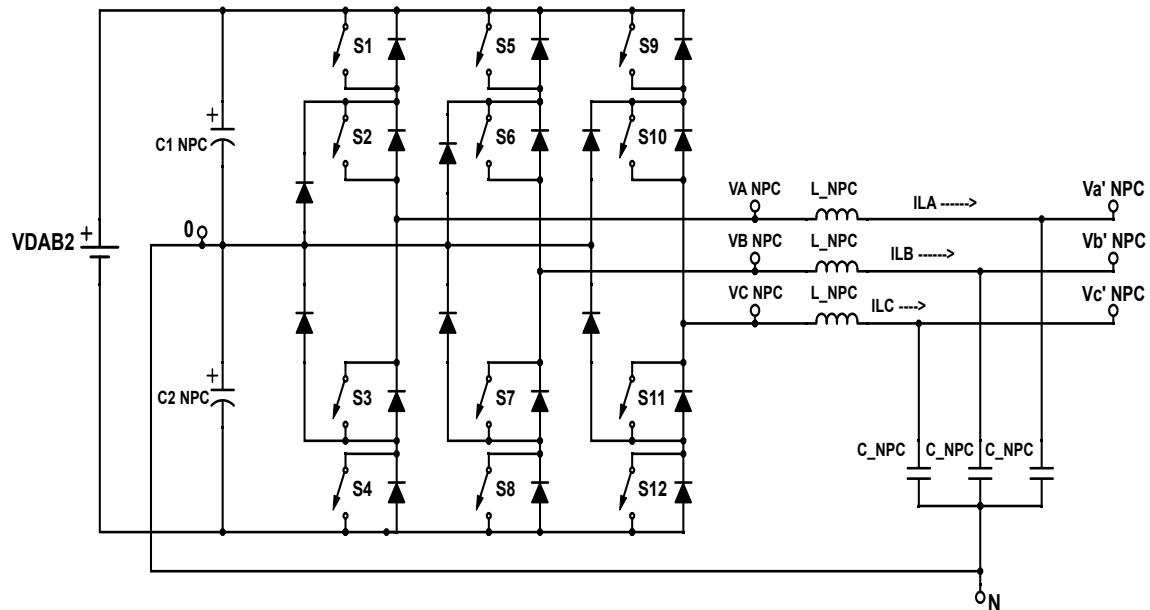
Entre las desventajas del convertidor multinivel de puente completo en cascada se encuentran:

- ❖ Mayor cantidad de semiconductores que otras topologías para incrementar los niveles del convertidor lo cual encarece los costos en su implementación.
- ❖ Las tensiones de continua de cada inversor monofásico deben estar aisladas entre ellas, las cuales pueden derivar de fuentes independientes o de un transformador con varios devanados.

1.2.1.2 Convertidor multinivel con diodos anclados al neutro

Un tipo común de convertidor multinivel es el convertidor multinivel con diodos anclados al neutro(NPC, Neutral Point Clamped Converter) el cual se muestra en la Figura 4. En este convertidor existe una única tensión de entrada desde el lado de DC del convertidor y se utilizan N-1 capacitores que dividen el bus de continua, donde el punto medio ‘0’ suele definirse como el punto neutro (Neutral Point) del bus de continua. Los diodos que están conectados al punto medio del bus de continua son la clave de esta topología ya que se encargan de fijar (Clamp) la tensión de bloqueo a la cual deben someterse los semiconductores de potencia. Para el caso de tres niveles ($N=3$) la tensión de bloqueo de los semiconductores es $V_{DC}/2$ [15] [17].

Figura 4: NPC de tres niveles con filtro LC y ‘N’ conectado a ‘0’



Fuente: [18]

Algunas ventajas del convertidor multinivel con diodos anclados al neutro son:

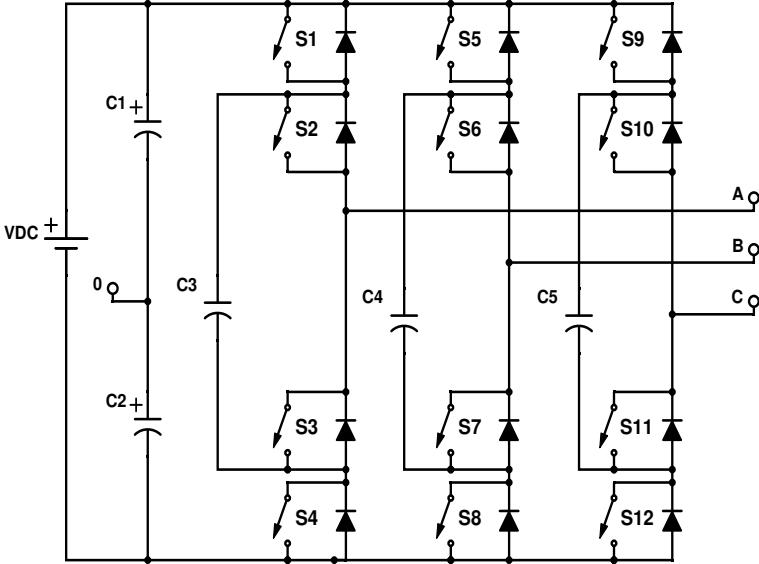
- ❖ Reducción de las componentes armónicas a la salida al agregar un nivel más con respecto a los inversores típicos de dos niveles.
- ❖ Número de elementos pasivos (capacitores) más bajo con respecto a otras topologías. Estos generan potencia reactiva, pueden limitar la corriente e incluso incrementar los costos de la aplicación.
- ❖ Un único bus de DC a la entrada.

Entre las desventajas del convertidor multinivel con diodos anclados al neutro se encuentran:

- ❖ El número de diodos se hace excesivamente alto con el incremento de los niveles, $2(N-2)$ diodos por fase.
- ❖ Los diodos usados deben soportar la corriente nominal del circuito y ser de rápida recuperación (funcionar en circuitos de alta frecuencia de conmutación).
- ❖ Los semiconductores deben soportar picos altos de tensión en la conmutación debido al filtrado o inductancias parásitas de los cables, lo cual puede causar deterioros.
- ❖ Es necesario mantener las tensiones de las capacitancias equilibradas, con el fin de garantizar el correcto funcionamiento del convertidor.

1.2.1.3 Convertidor multinivel con capacitores flotantes Otra topología muy conocida de convertidor multinivel es la llamada de capacitores flotantes(Flying Capacitors) la cual se muestra en la Figura 5, es similar a la NPC pero en esta no se utilizan diodos para fijar los niveles sino capacitores que deben ser precargados. Como ya se enunció, los diodos de sujeción se sustituyen por condensadores, los cuales a través de las distintas posibles combinaciones de conexión generan la tensión de salida. El bus de continua consta de $(N-1)$ condensadores y requiere de $(N-1)(N-2)/2$ condensadores auxiliares por cada fase, donde cada condensador debe mantener una tensión de $VDC/(N-1)$. Al igual que el convertidor multinivel con diodos anclados al neutro, también necesita que las capacitancias del bus de continua sean equilibradas, y la fijación de los niveles de tensión de bloqueo de los semiconductores quedan a cargo de los capacitores flotantes [17].

Figura 5: Convertidor multinivel con capacitores flotantes



Fuente: [18]

Algunas ventajas del convertidor multinivel con capacitores flotantes son:

- ❖ Debido a la presencia de los capacitores flotantes, la tensión de bloqueo de los interruptores es $VDC/(N-1)$, igual que en el NPC.
- ❖ No hay diodos de fijación en este inversor, eliminando el problema asociado a estos.
- ❖ Un único bus de DC a la entrada.
- ❖ El control en la tensión de los condensadores flotantes se realiza mediante el uso apropiado de los estados redundantes del inversor. Algunas transiciones entre estados obligan a commutar más de un interruptor a la vez (incluso hasta cuatro comutaciones), y es preferible evitarlas siempre y cuando el equilibrio de las tensiones de los condensadores lo permita.

Entre las desventajas del convertidor multinivel con capacitores flotantes se encuentran:

- ❖ Este inversor emplea un número elevado de capacitores. La corriente que circula a través de todos los condensadores flotantes es la misma, por lo tanto los capacitores deberán tener el mismo valor capacitivo para mantener valores similares de tensión de rizado. Si se emplean en el inversor capacitancias de la misma tensión nominal $VDC/(N-1)$, el número de condensadores flotantes por fase es $(N-1)(N-2)/2$, a las que hay que sumar $(N-1)$ condensadores del bus de continua.

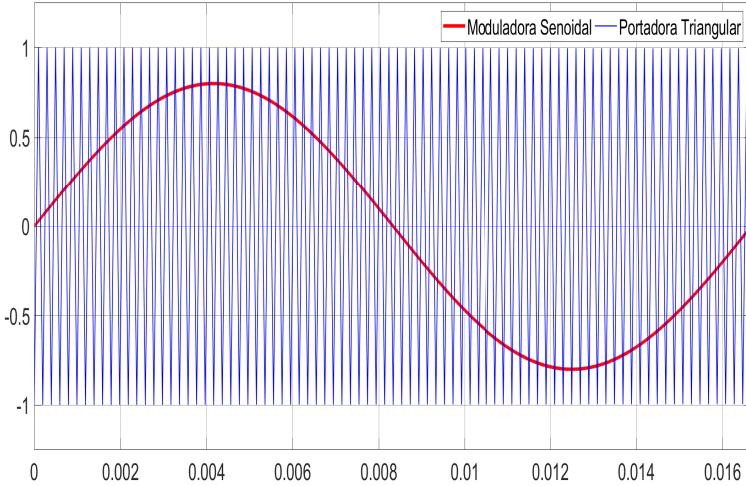
- ❖ Los condensadores flotantes deben soportar la corriente de carga, por tanto deben seleccionarse adecuadamente con objeto de no generar excesivas pérdidas y para no condicionar la corriente máxima del dispositivo.
- ❖ Existe un peligro de resonancia a causa de los condensadores en el sistema.

1.2.2 Estrategias de modulación A continuación se presentan algunas de las técnicas de modulación más comunes en alta frecuencia para convertidores multinivel. Estas técnicas tienen como objetivo la regulación de la amplitud, la frecuencia y la minimización de los armónicos de la tensión de salida del convertidor, además de ayudar al equilibrado de las tensiones de las capacitancias, si la topología así lo requiere.

1.2.2.1 Modulación SPWM. La modulación por ancho de pulsos PWM, es una técnica mediante la cual se modifica el ciclo de trabajo de una señal periódica como puede ser una señal sinusoidal o cuadrada. La ventaja principal de la modulación PWM es que sitúa los armónicos de la onda de tensión de salida al rango de las altas frecuencias, en torno a la frecuencia de conmutación o trabajo del convertidor. Como es más fácil eliminar armónicos de alta frecuencia, lo mejor es usar una frecuencia de conmutación lo más alta posible, pero se tiene la desventaja de que las pérdidas por conmutación aumentan proporcionalmente [12].

Existen distintos métodos para variar el ancho de los pulsos de una señal periódica, pero uno de los más comunes es la modulación PWM sinodal o SPWM (Sinusoidal Pulse width modulation) debido a su sencillez de implementación y buena distribución de los armónicos en la tensión de salida [6]. Ésta consiste en emplear una señal de referencia sinusoidal con una frecuencia determinada, la cual corresponde a la frecuencia deseada para la tensión de salida del convertidor. Esta señal de referencia se compara con una onda portadora triangular (Figura 6) para generar las señales de disparo de los semiconductores. La frecuencia de la portadora triangular corresponde a la frecuencia de trabajo del convertidor, a este tipo particular de SPWM con una sola portadora y señal sinusoidal de referencia se le conoce como SPWM bipolar.

Figura 6: Modulación SPWM bipolar



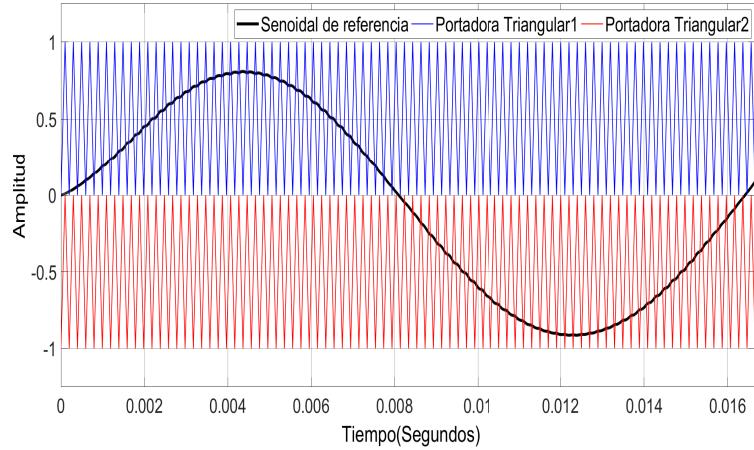
La relación de amplitud entre la señal de referencia o moduladora sinusoidal y la portadora triangular se conoce como el índice de modulación M.

$$M = \frac{\text{Amplitud senoidal de referencia}}{\text{Amplitud portadora triangular}} \quad (1.1)$$

En la modulación SPWM la amplitud de la tensión de salida varía linealmente con el índice de modulación M. Cuando se tiene un índice de modulación M mayor a '1' da lugar a lo que se conoce como una sobremodulación, lo que causa que la tensión de salida del convertidor tenga una alta carga de armónicos. Por lo tanto en aplicaciones de alta potencia la sobremodulación debe ser evitada al máximo para tener una menor distorsión armónica y reducir la carga en el filtrado.

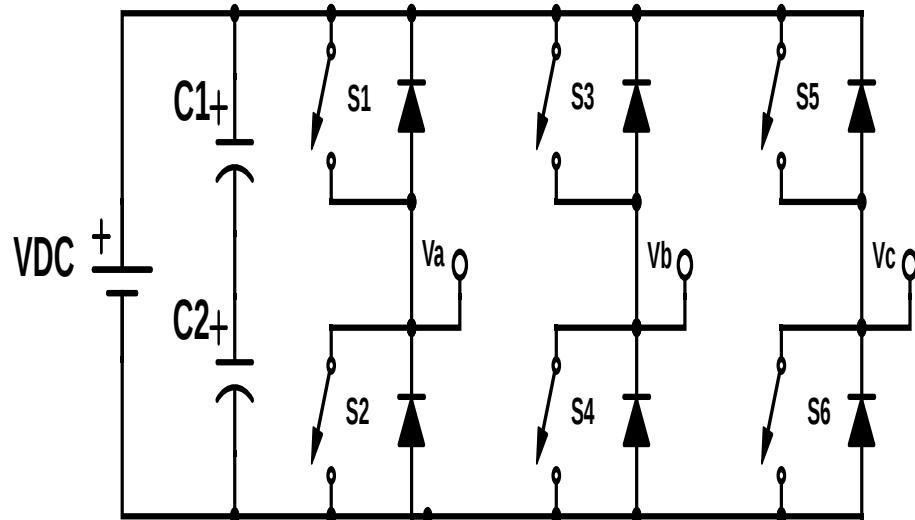
A diferencia de la modulación SPWM bipolar (Figura 6), la cual se trata de la forma mas común de modulación SPWM, los convertidores multinivel utilizan una extensión de esta modulación, la cual utiliza dos portadoras triangulares en fase de la misma frecuencia y la misma amplitud ajustadas de forma vertical(Figura 7). Esta adición de portadoras se hace con el fin sintetizar una señal mas sinusoidal a la salida del convertidor y con una menor carga de armónicos.

Figura 7: Modulación SPWM con doble portadora



1.2.2.2 Modulación SVM La modulación vectorial SVM (Space Vector Modulation), es una técnica de modulación avanzada para poder generar la tensión de salida en convertidores basada en la representación vectorial de las mismas. A diferencia de la SPWM, ésta no necesita una señal portadora para sintetizar el ciclo útil para la conmutación de cada semiconductor. Cada uno de los posibles estados del convertidor se representa mediante un vector de tensión, y el conjunto de todos los vectores de estado conforma el diagrama vectorial de tensiones del convertidor [3]. En la Figura 9 se muestra el diagrama vectorial de tensiones para el inversor de dos niveles de la Figura 8.

Figura 8: Inversor de dos niveles

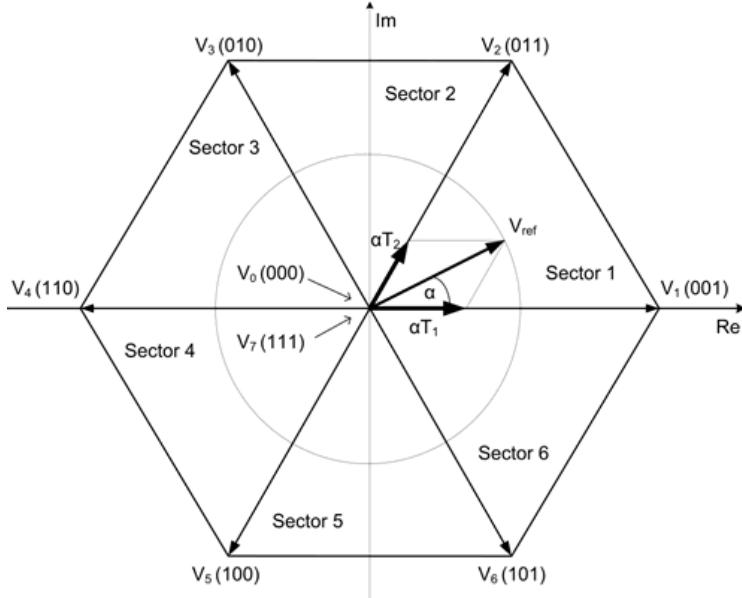


Fuente: [11]

Tabla 1: Estados para un inversor de dos niveles

| Estado | S1 | S3 | S5 | Tensiones de Fase | | |
|--------|----|----|----|-------------------|-----------|-----------|
| | | | | Van | Vbn | Vcn |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | $2VDC/3$ | $-VDC/3$ | $-VDC/3$ |
| 2 | 0 | 1 | 1 | $VDC/3$ | $VDC/3$ | $-2VDC/3$ |
| 3 | 0 | 1 | 0 | $-VDC/3$ | $2VDC/3$ | $-VDC/3$ |
| 4 | 1 | 1 | 0 | $-2VDC/3$ | $VDC/3$ | $VDC/3$ |
| 5 | 1 | 0 | 0 | $-VDC/3$ | $-VDC/3$ | $2VDC/3$ |
| 6 | 1 | 0 | 1 | $VDC/3$ | $-2VDC/3$ | $VDC/3$ |
| 7 | 1 | 1 | 1 | 0 | 0 | 0 |

Figura 9: Diagrama vectorial para un inversor de dos niveles



Fuente: [11]

Especificando una referencia de tensión V_{ref} (magnitud y fase), se puede reconstruir un vector que represente el voltaje promedio utilizando los estados del convertidor (Tabla 1). La reconstrucción se realiza muestreando la tensión de referencia en un determinado periodo T_s y calculando los periodos de los tres vectores más cercanos a la referencia en ese instante.

El propósito de la modulación es utilizar la representación de los vectores de estado para

modular tres vectores del inversor (V_1 , V_2 y V_3) de tal manera que en un periodo de conmutación T_s el promedio de la referencia V_{ref} sea igual al promedio del inversor.

Durante cualquier intervalo de muestreo, el voltaje de referencia puede ser reconstruido utilizando la ecuación (1.2).

$$V_{ref} = \frac{V_1 \cdot t_1 + V_2 \cdot t_2 + V_3 \cdot t_3}{T_s} \quad (1.2)$$

Capítulo 2

ETAPA DE CONVERSIÓN AC-DC

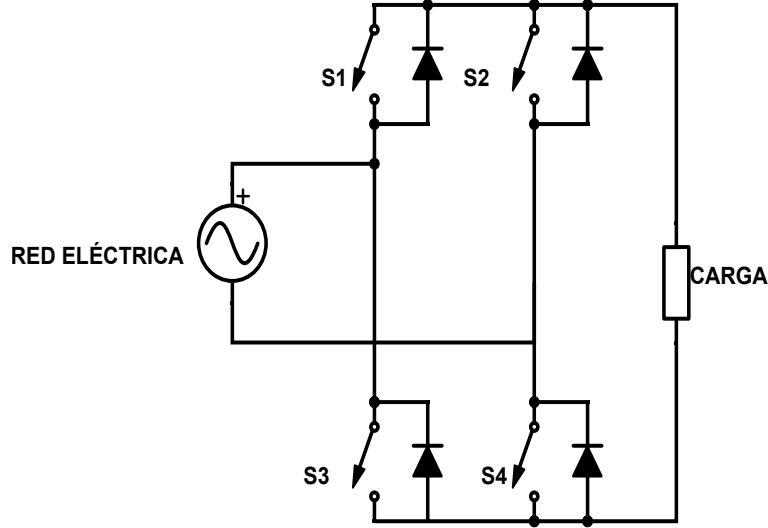
La primera de las tres etapas del SST consta de un convertidor AC-DC, o lo que se conoce comúnmente como un rectificador. Esta etapa se encarga de convertir la corriente AC proveniente de la red de media tensión a corriente DC para poder ser entregada al DAB, esta conversión es realizada mediante dispositivos semiconductores; los cuales mediante el cambio de estado de conducción a no conducción permiten la conversión de la corriente.

La etapa rectificadora de un SST realiza el primer acondicionamiento de la energía eléctrica, debido a que esta etapa es la encargada de mantener una tensión en DC constante en el lado de alta tensión del DAB, y adicionalmente, debe tener la capacidad de absorber de la red una corriente con la menor cantidad de armónicos [7].

2.1. ELECCIÓN DE LA TOPOLOGÍA AC-DC

El rectificador monofásico en puente completo (Puente H, Figura 10) es un convertidor AC-DC, el cual mediante la utilización de 4 dispositivos semiconductores realiza la conversión de la tensión AC en DC. Esta topología suele ser utilizada en aplicaciones industriales debido a su bajo costo y a su fácil manipulación [22].

Figura 10: Rectificador monofásico controlado onda completa [20]



Este rectificador es la base de la topología multinivel de puentes completos en cascada; la cual será la elegida para la primera etapa del SST operando como rectificador. Esta ha sido seleccionada debido a las amplias modificaciones que permiten los Puente H, es decir, se puede conectar cada rectificador entre dos fases, o entre la fase y tierra del sistema eléctrico. Adicionalmente, también pueden ser modulares por lo que cada vez que sea requerido el cambio de algún rectificador por daño o desgaste, o el aumento de la capacidad de manejo de tensión del rectificador, se podrá retirar y reemplazar fácilmente sin afectación de los otros puentes. Además permite tener diferentes tensiones de DC aisladas eléctricamente [22].

2.2. MODELADO DEL CONVERTIDOR DE PUENTE COMPLETO EN CASCADA

En la Figura 3 se puede observar la topología que se utilizará en la primera etapa del SST, cada Puente H cuenta con cuatro dispositivos semiconductores y un filtro capacitivo a la salida. Por ende, el control que se realice sobre este rectificador debe tener la capacidad de generar los 4 pulsos de disparo.

Debido a lo mencionado, el control que se aplicará a esta etapa contará con dos lazos. El primero es el lazo interno o lazo de corriente, debido a que la señal de realimentación de este lazo corresponde a la corriente absorbida de la red eléctrica y la señal de control a las moduladoras de referencia usadas para generar los pulsos de disparo de los semiconductores. El segundo es

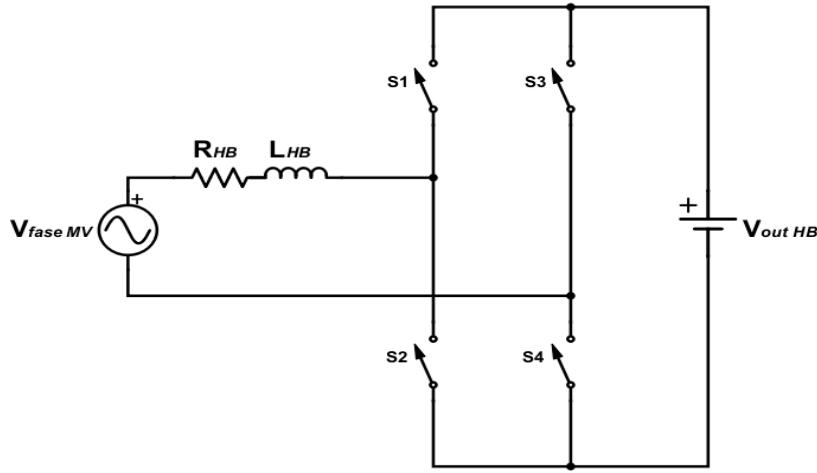
el lazo de tensión, considerado también como lazo externo, su nombre está dado porque en el lazo de realimentación estarán las tensiones promedio de salida de cada Puente H, y a la salida de éste, se contará con una señal de control correspondiente al valor de referencia de la corriente absorbida de la red eléctrica, la cual es usada en el lazo de corriente.

El control que se realizará en el rectificador implica la necesidad de una función de transferencia para cada controlador PI (Proporcional, Integrativo) para alcanzar un error en estado estable igual a 0. Para lo anterior, se debe hallar una función de transferencia que relacione la corriente de entrada a la cascada de rectificadores con la señal de modulación PWM. Adicionalmente, se necesita una función de transferencia que relacione la tensión de salida de cada Puente H con la corriente de entrada a la etapa rectificadora.

2.2.1 Modelado de la corriente de entrada La función de transferencia de la corriente y la señal moduladora PWM, se realizará en base a la Figura 11. Este modelo circuital se ha realizado teniendo en cuenta las siguientes consideraciones:

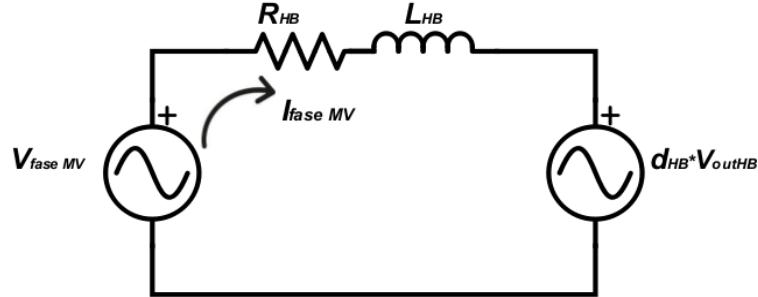
- ❖ La tensión de salida de cada Puente H tendrá un valor constante, es decir, se utilizará en el modelo una fuente de tensión en DC en la salida de cada rectificador.
- ❖ La corriente absorbida por la cascada de rectificadores se encontrará balanceada, por lo tanto, en cada línea fluirá el mismo valor eficaz de corriente y desfasados $\frac{2\pi}{3}$ Radianes.
- ❖ Las pérdidas por conmutación y recombinación de los dispositivos semiconductores no serán consideradas, por lo cual, cada IGBT se considerará como un interruptor ideal.

Figura 11: Modelo de 1-módulo de Puente H para control de corriente [20]



La conmutación de los semiconductores se encarga de generar una tensión en el lado de AC, tal que la corriente de entrada contenga el menor número de armónicos. Teniendo en cuenta esto, el modelo se simplificaría como se observa en la Figura 12.

Figura 12: Modelo del lado de AC de 1-módulo de Puente H [20]



Donde:

V_{faseMV} es la tensión pico de fase de la red eléctrica [V_{pico}]

V_{outHB} es la tensión promedio generada en el lado de AC por la conmutación de los diodos [V]

I_{faseMV} es la corriente máxima de línea absorbida de la red eléctrica por el rectificador [A_{pico}]

d_{HB} es el valor promedio de la señal de referencia PWM

L_{HB} es la inductancia de filtro [H]

R_{HB} es la resistencia asociada a la inductancia de filtro [Ω]

La Figura 12 será el circuito que se tendrá en cuenta para la realización del modelado de la corriente de entrada a 1-módulo Puente H. Al aplicar la ley de tensiones de KIRCHHOFF al circuito de la figura, se obtiene la expresión (2.1) [20].

$$-V_{faseMV} + R_{HB}I_{faseMV} + L_{HB}\frac{d}{dt}I_{faseMV} + d_{HB}V_{outHB} = 0 \quad (2.1)$$

Con el fin de replicar la ecuación 2.1 para un número de n-módulos de rectificadores, se deberá multiplicar por N el término de $d_{HB}V_{outHB}$. Además, se tiene que repetir la expresión para un sistema eléctrico trifásico. Realizando lo anterior se obtiene el sistema de ecuaciones (2.2).

$$-\begin{pmatrix} V_{faseAMV} \\ V_{faseBMV} \\ V_{faseCMV} \end{pmatrix} + R_{HB} \begin{pmatrix} I_{faseAMV} \\ I_{faseBMV} \\ I_{faseCMV} \end{pmatrix} + L_{HB}\frac{d}{dt} \begin{pmatrix} I_{faseAMV} \\ I_{faseBMV} \\ I_{faseCMV} \end{pmatrix} + NV_{outHB} \begin{pmatrix} d_{HBA} \\ d_{HBB} \\ d_{HBC} \end{pmatrix} = 0 \quad (2.2)$$

Aplicando la transformada de Park (Apendice A) a la expresión (2.2), se obtiene la siguiente ecuación:

$$\begin{aligned} & -\begin{pmatrix} V_{dMV} \\ V_{qMV} \\ V_{0MV} \end{pmatrix} + R_{HB} \begin{pmatrix} I_{dMV} \\ I_{qMV} \\ I_{0MV} \end{pmatrix} + L_{HB}\frac{d}{dt} \begin{pmatrix} I_{dMV} \\ I_{qMV} \\ I_{0MV} \end{pmatrix} + L_{HB}W_{red} \begin{pmatrix} 0 & 1 & 0 \\ -1 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} I_{dMV} \\ I_{qMV} \\ I_{0MV} \end{pmatrix} \\ & + NV_{outHB} \begin{pmatrix} d_{HBd} \\ d_{HBq} \\ d_{HB0} \end{pmatrix} = 0 \quad (2.3) \end{aligned}$$

Los valores de R_{HB} y L_{HB} son constantes, conjuntamente a éstos también puede ser considerado constante la tensión de salida (V_{outHB}). Adicionalmente, el resto de términos, serán variantes en el tiempo con la particularidad que el valor promedio de la señal de referencia PWM (d_{HB}) será de tipo sinusoidal. Por lo cual, al aplicar la transformada de LAPLACE a la ecuación (2.3), se obtiene la siguiente expresión:

$$\begin{aligned}
& - \begin{pmatrix} V_{dMV} \\ V_{qMV} \\ V_{0MV} \end{pmatrix} + R_{HB} \begin{pmatrix} I_{dMV} \\ I_{qMV} \\ I_{0MV} \end{pmatrix} + sL_{HB} \begin{pmatrix} I_{dMV} \\ I_{qMV} \\ I_{0MV} \end{pmatrix} + L_{HB}W_{red} \begin{pmatrix} 0 & 1 & 0 \\ -1 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} I_{dMV} \\ I_{qMV} \\ I_{0MV} \end{pmatrix} \\
& + NV_{outHB} \begin{pmatrix} d_{HBd} \\ d_{HBq} \\ d_{HB0} \end{pmatrix} = 0 \quad (2.4)
\end{aligned}$$

Al separar las expresiones correspondientes a las componentes d y q, de la ecuación (2.4), se observa que se encuentran acopladas, es decir, la componente d afecta el valor de la componente q y a su vez, ésta afecta el valor de la componente d. Las expresiones (2.5) y (2.6) demuestran lo expresado.

$$-V_{dMV} + R_{HB}I_{dMV} + sL_{HB}I_{dMV} - W_{red}L_{HB}I_{qMV} + NV_{outHB}d_{HB} = 0 \quad (2.5)$$

$$-V_{qMV} + R_{HB}I_{qMV} + sL_{HB}I_{qMV} + W_{red}L_{HB}I_{dMV} + NV_{outHB}d_{qHB} = 0 \quad (2.6)$$

Revisando las expresiones (2.5) y (2.6), se puede observar que se tienen como entradas V_{dMV} , V_{qMV} , d_{HB} y d_{qHB} , por lo cual para hallar la función de transferencia se debe tomar tres entradas con el valor de 0, y así hallar la expresión necesaria. En el anterior orden de ideas, se tomará como 0 el término V_{dMV} y V_{qMV} . Las expresiones (2.7) y (2.8) se reducen de la siguiente manera:

$$R_{HB}I_{dMV} + sL_{HB}I_{dMV} + NV_{outHB}d_{HB} = 0 \quad (2.7)$$

$$R_{HB}I_{qMV} + sL_{HB}I_{qMV} + NV_{outHB}d_{qHB} = 0 \quad (2.8)$$

Despejando de las anteriores expresiones, (2.7) y (2.8), se obtiene que las funciones de transferencia de la corriente absorbida por los rectificadores en relación con la señal de modulación SPWM son:

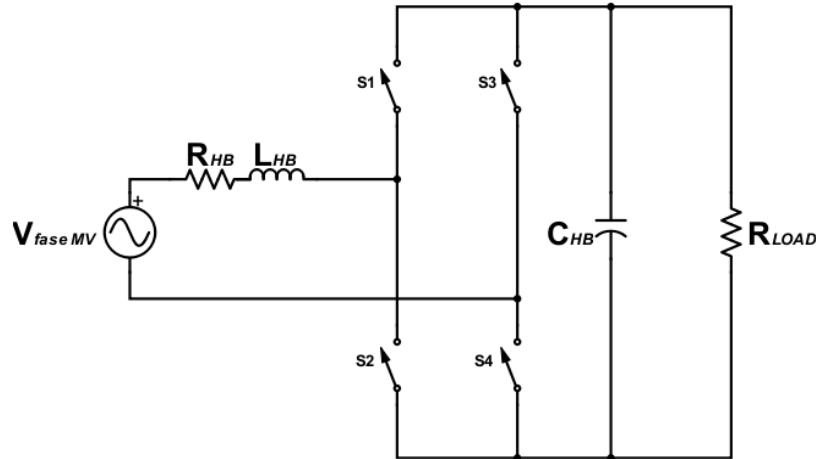
$$\frac{I_{dMV}}{d_{HB}} = \frac{-NV_{outHB}}{sL_{HB} + R_{HB}} \quad (2.9)$$

$$\frac{I_{qMV}}{d_{qHB}} = \frac{-NV_{outHB}}{sL_{HB} + R_{HB}} \quad (2.10)$$

2.2.2 Modelado de la tensión de salida La función de transferencia de la tensión de salida y la corriente absorbida de la red eléctrica, se realizará en base a la Figura 13. Este modelo se ha realizado teniendo en cuenta las siguientes consideraciones:

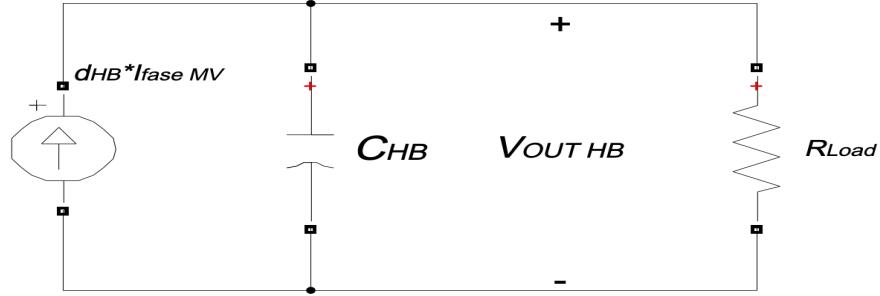
- ❖ La corriente absorbida por los rectificadores en cascada se encontrará balanceada, por lo tanto, en cada línea fluirá el mismo valor eficaz de corriente y desfasados $\frac{2\pi}{3}$ Radianes
- ❖ Las pérdidas por conmutación y recombinación de los dispositivos semiconductores no serán consideradas, por lo cual, cada IGBT se considerará como un interruptor ideal.

Figura 13: Modelo de 1-módulo de Puente H para control de tensión [20]



En este caso, la conmutación de los semiconductores es la encargada de generar una fuente de corriente en lado de DC, la cual es la encargada de mantener un valor de tensión constante a la salida de cada rectificador. Teniendo en cuenta esto, el modelo se simplificaría de la siguiente manera:

Figura 14: Modelo del lado de DC de 1-módulo de Puente H [20]



Donde:

I_{faseMV} es la corriente máxima de línea absorbida de la red eléctrica por el rectificador [A_{max}]

V_{outHB} es la tensión promedio de salida del Puente H [V]

d_{HB} es el valor promedio de la señal de referencia PWM

C_{HB} es la capacitancia de filtro [F]

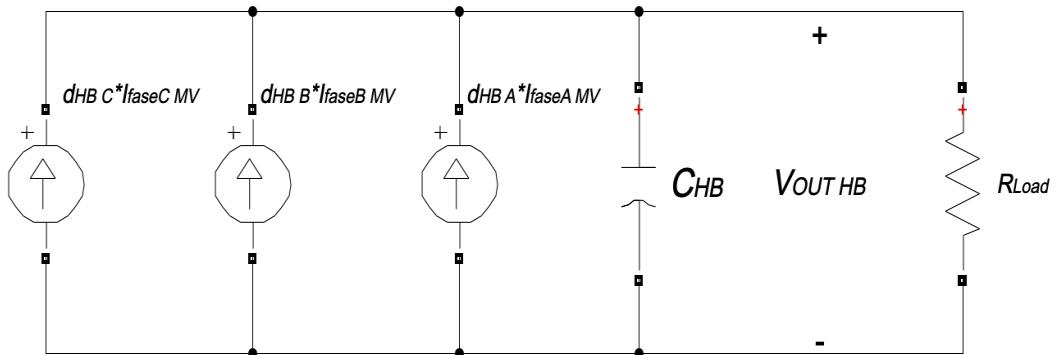
R_{load} es la resistencia encargada de simular la demanda de potencia [Ω]

Al aplicar la ley de corrientes de KIRCHHOFF (*LCK*) en la figura 14, se obtiene la siguiente expresión:

$$d_{HB} I_{faseMV} = C_{HB} \frac{d}{dt} V_{outHB} + \frac{V_{outHB}}{R_{load}} \quad (2.11)$$

La expresión (2.11) puede replicarse para un sistema eléctrico trifásico, teniendo en cuenta que todos los buses de DC se encuentran balanceados y por lo tanto, todas las tensiones promedio de salida de cada Puente H tienen el mismo valor. Las expresiones provenientes de la ecuación (2.11) pueden ser sumadas y así deducir el siguiente modelo [20]:

Figura 15: Modelo del lado de DC de 1-módulo de Puente H conectado a una red eléctrica trifásica [20]



Realizando de nuevo la ley de corrientes de KIRCHHOFF (*LCK*) en la figura (15), se obtiene:

$$\begin{pmatrix} d_{HBA} & d_{HBB} & d_{HBC} \end{pmatrix} \begin{pmatrix} I_{faseAMV} \\ I_{faseBMV} \\ I_{faseCMV} \end{pmatrix} = 3C_{HB} \frac{d}{dt} V_{outHB} + 3 \frac{V_{outHB}}{R_{Load}} \quad (2.12)$$

El modelo de la figura (15), relaciona las corrientes trifásicas con la tensión de salida de 3 módulos Puente H, es decir, se realiza una agrupación de cada rectificador que se encuentra conectado a una fase con los conectados en la otra fase. Por lo tanto, cuando se obtengan n-módulos por fase, se pueden realizar n-modelos como el de la figura (15).

Al aplicar la transformada de Park a la expresión (2.12) se obtiene:

$$\begin{pmatrix} d_{HBd} & d_{HBq} & d_{HB0} \end{pmatrix} \begin{pmatrix} I_{dMV} \\ I_{qMV} \\ I_{0MV} \end{pmatrix} = 3C_{HB} \frac{d}{dt} V_{outHB} + 3 \frac{V_{outHB}}{R_{Load}} \quad (2.13)$$

Al aplicar la transformada de Laplace a la ecuación (2.13), se obtiene la siguiente expresión:

$$\begin{pmatrix} d_{HBd} & d_{HBq} & d_{HB0} \end{pmatrix} \begin{pmatrix} I_{dMV} \\ I_{qMV} \\ I_{0MV} \end{pmatrix} = (3sC_{HB} + \frac{3}{R_{Load}}) V_{outHB} \quad (2.14)$$

Con el fin de hallar la función de transferencia deseada, se debe aplicar el modelo de pequeña señal a (2.14), y despreciando los términos de orden cuadrático, se obtiene:

$$d_{HBd}\hat{I_{dMV}} + d_{HBd}\hat{I_{dMV}} + d_{qHB}\hat{I_{qMV}} + d_{HBq}\hat{I_{qMV}} = (3sC_{HB} + \frac{3}{R_{Load}})\hat{V_{outHB}} \quad (2.15)$$

En la expresión (2.15), se observa que se cuenta con 4 entradas ($\hat{I_{dMV}}$, d_{HBd} , $\hat{I_{qMV}}$ y d_{HBq}), y una única salida ($\hat{V_{outHB}}$). En este caso, solo podremos llevar a cero el valor de las entradas d_{HBd} y d_{HBq} pero las entradas de $\hat{I_{dMV}}$ y $\hat{I_{qMV}}$ no pueden valer cero, debido a que estas entradas se encuentran acopladas, esto se puede corroborar con la expresión (2.7) y (2.8).

Teniendo en cuenta lo mencionado, se debe calcular un modelo de pequeña señal para las

entradas $\hat{I_{dMV}}$ y $\hat{I_{qMV}}$, este nuevo modelo se realizará a partir de las ecuaciones (2.7) y (2.8).

$$NV_{OutHB}\hat{d_{HBd}} + NV_{outHB}\hat{d_{HBd}} + (sL_{HB} + R_{HB})\hat{I_{dMV}} - L_{HB}W_{red}\hat{I_{qMV}} - V_{dMV} = 0 \quad (2.16)$$

$$NV_{OutHB}\hat{d_{HBq}} + NV_{outHB}\hat{d_{HBq}} + (sL_{HB} + R_{HB})\hat{I_{qMV}} + L_{HB}W_{red}\hat{I_{dMV}} - V_{qMV} = 0 \quad (2.17)$$

Al aplicar la condición de $\hat{d_{HBd}}$, $\hat{d_{HBq}}$, $\hat{V_{qMV}}$ y $\hat{V_{dMV}}$ iguales a cero y suponiendo que la resistencia de carga tiende a un valor infinito, las expresiones (2.15), (2.16) y (2.7) serían iguales a:

$$\hat{d_{HBd}}\hat{I_{dMV}} + \hat{d_{HBq}}\hat{I_{qMV}} - 3sC_{HB}V_{outHB} = 0 \quad (2.18)$$

$$-\hat{I_{qMV}} - \frac{L_{HB}W_{red}}{sL_{HB} + R_{HB}}\hat{I_{dMV}} - \frac{Nd_{HBq}sL_{HB} + R_{HB}}{sL_{HB} + R_{HB}}V_{outHB} = 0 \quad (2.19)$$

A partir de (2.18) y (2.19), se puede calcular que la función de transferencia que modela la tensión de salida de cada Puente H es:

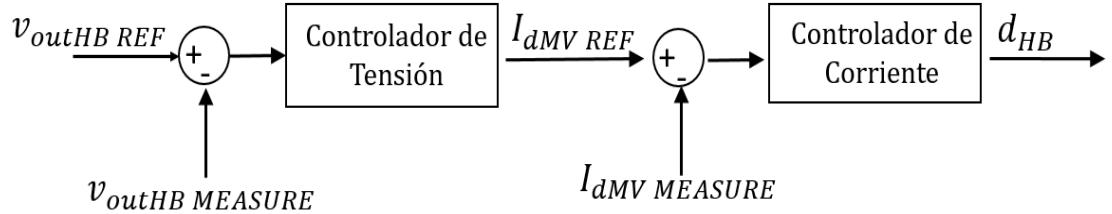
$$\frac{\hat{V_{outHB}}}{\hat{I_{dMV}}} = \frac{D_{dHB}(sL_{HB} + R_{HB}) - D_{qHB}L_{HB}W_{red}}{ND_{qHB}^2 + 3sC_{HB}(sL_{HB} + R_{HB})} \quad (2.20)$$

2.3. CONTROL DEL RECTIFICADOR

El control de la etapa rectificadora del SST, debe tener la capacidad de mantener la tensión en el lado de DC sin importar la energía que esta consumiendo la carga conjuntamente a esto, la corriente que esta etapa absorbe de la red eléctrica debe contener el menor número de armónicos.

Teniendo en cuenta los dos objetivos que tiene el control del rectificador, la topología del sistema de control tendrá un lazo interno que se encargará de controlar la corriente de entrada al Puente H, y un lazo externo que mantendrá la tensión de salida en un valor promedio constante.

Figura 16: Sistema de bloques del controlador de la etapa rectificadora

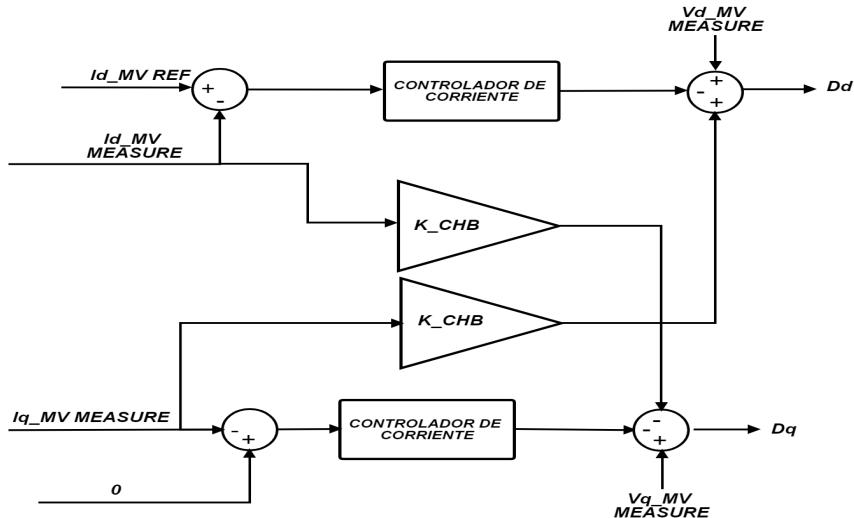


2.3.1 Controlador de corriente El controlador de corriente será el lazo interno de la etapa rectificadora y por ende, se necesitan múltiples datos de entradas para que la operación de este sistema cumpla con la función de absorber una corriente trifásica balanceada de la red eléctrica. Los datos de entrada son:

- ❖ La corriente absorbida de la red eléctrica.
- ❖ El ángulo de sincronismo para la transformada de Park.
- ❖ El valor de referencia de la corriente de entrada a la etapa rectificadora.

Ahora, teniendo en cuenta las expresiones (2.7) y (2.8) se puede observar el acoplamiento que existe entre las componentes d y q por lo cual, se añade una nueva característica al sistema de control que consiste en realizar el desacoplamiento de estas componentes. Teniendo en cuenta las anteriores características del controlador, el diagrama de bloques que se utilizará se muestra en la Figura 17:

Figura 17: Sistema de bloques del controlador de corriente



Donde:

K_{CHB} es una constante para realizar el desacoplamiento de las componentes

I_{dMVref} es el valor de la componente d de la corriente de referencia [A_{max}]

$I_{dMVmeasure}$ es el valor de la componente d de la corriente de entrada a la etapa rectificadora [A_{max}]

$I_{qMVmeasure}$ es el valor de la componente q de la corriente de entrada a la etapa rectificadora [A_{max}]

$V_{dMVmeasure}$ es el valor de la componente d de la tensión de la red eléctrica [V_{max}]

$V_{qMVmeasure}$ es el valor de la componente q de la tensión de la red eléctrica [V_{max}]

d_d es el valor de la componente d de las señales de modulación PWM

d_q es el valor de la componente d de las señales de modulación PWM

De la Figura 17 se observa cuales son los datos que tiene el sistema de control de corriente. Ahora, la expresión que determina los términos del bloque denominado controlador de corriente es:

$$H_{controlcorriente} = -\text{sign}(\angle(H_{inf}))|H_{inf}|(1 + \frac{2\pi F_{lag}}{s}) \quad (2.21)$$

$$H_{inf} = \frac{1}{T_{sm}(j2\pi f_{cut})H_{corriente}(j2\pi f_{cut})(1 + \frac{2\pi F_{lag}}{s})} \quad (2.22)$$

$$T_{sm} = e^{-s \frac{1}{2F_{swHB}}} \quad (2.23)$$

La expresión (2.21) es la que se utilizará para el cálculo de los valores del compensador PI. La sintonización de dichos valores se realizará mediante la expresión (2.22), en donde:

T_{sm} es el retraso debido al muestreo de las variables que se deben sensar del SST, evaluado para un valor de $s = j2\pi F_{cut}$

$H_{corriente}$ corresponde en este caso a la expresión (2.10) evaluada para un valor de $s = j2\pi F_{cut}$.

F_{lag} es la frecuencia de atraso a la cual el lazo de control tiene un valor de margen de ganancia igual a 0 dB [Hz].

F_{cut} es la frecuencia de corte a la cual el lazo de control tiene un valor de margen de fase igual a 0 [Hz].

F_{swHB} es la frecuencia de commutación de los dispositivos semiconductores [Hz].

Teniendo en cuenta lo anterior, los valores necesarios para calcular las constantes K_p y K_i del compensador PI son F_{lag} y F_{cut} . Estos dos parámetros presentan una serie de limitaciones, las cuales son:

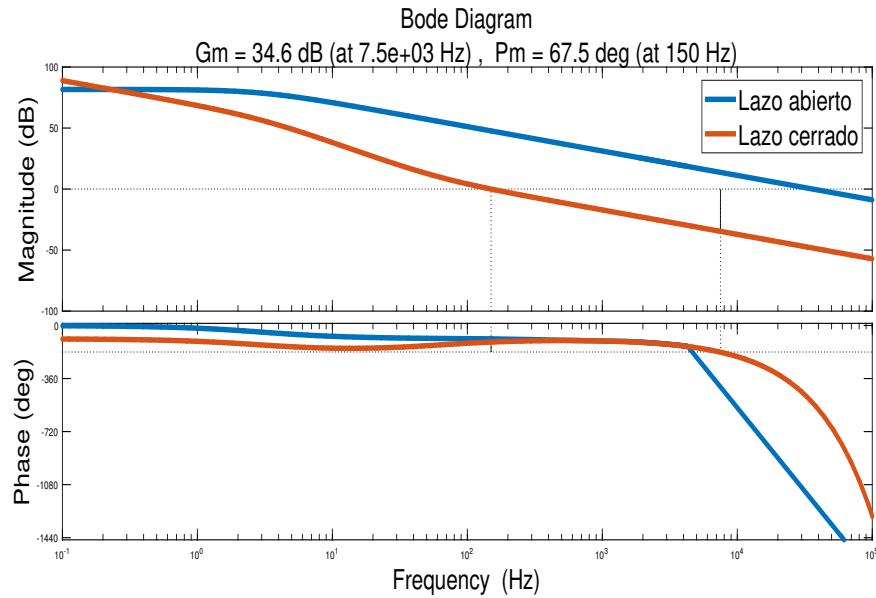
- ❖ El valor de F_{cut} debe ser menor a la mitad de la frecuencia de conmutación (F_{swHB}) de los semiconductores [20].
- ❖ El valor de F_{lag} debe ser menor a la mitad de la frecuencia de corte (F_{cut}) del sistema de control [20].

Teniendo en cuenta las anteriores condiciones, se debe realizar el cálculo de las frecuencias de corte y atraso y posteriormente, comprobar que el margen de ganancia y el margen de fase del controlador sean positivos. Los valores de F_{lag} , F_{cut} , K_p y K_i que se utilizarán en el compensador PI son:

Tabla 2: Parámetros para el controlador de corriente del CHB

| Parámetro | Valor |
|-----------|----------|
| K_p | 0.0038 |
| K_i | 1.4475 |
| F_{cut} | 150 [Hz] |
| F_{lag} | 60 [Hz] |

Figura 18: Respuesta en frecuencia para el controlador de corriente del CHB



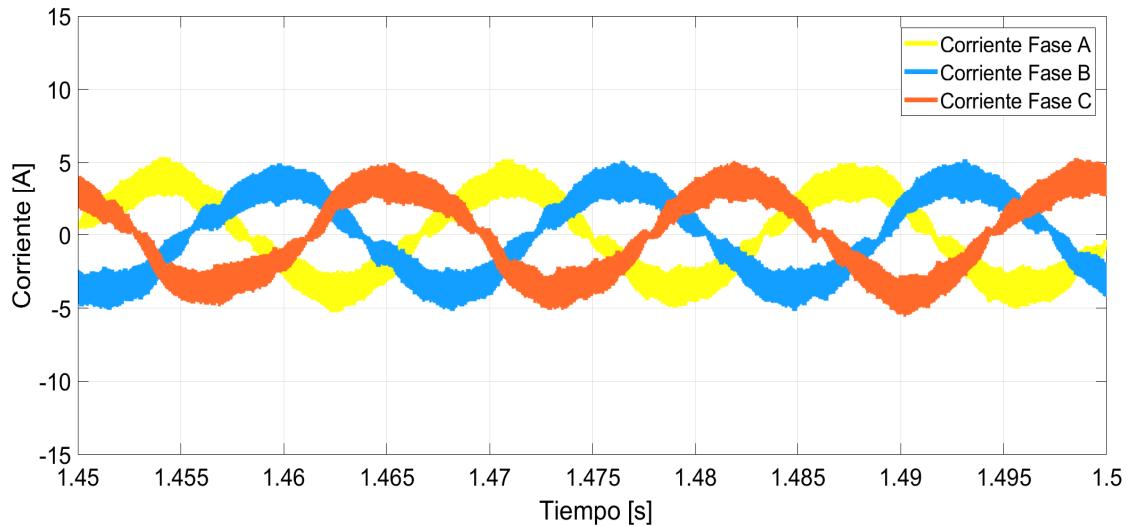
De la Figura (18) se observa que el controlador PI tiene un margen de ganancia de valor 34.6 [dB], y un margen de fase de magnitud 67.5 [deg]. Estas características deben ser valores positivos para cuando este en operación, el controlador pueda alcanzar un error de magnitud cero en estado estable.

La simulación para comprobar el correcto funcionamiento del control de corriente, se realizará con una fuente de tensión en DC conectada a la salida de cada Puente H. Debido a que se conectarán 1-módulo Puente H a cada fase la THD no tendrá un valor menor a 10 %, pero su componente fundamental corresponderá al valor de corriente nominal del SST. Los valores utilizados en la simulación se encuentran en la Tabla (3).

Tabla 3: Parámetros de simulación para el control de corriente de etapa rectificadora

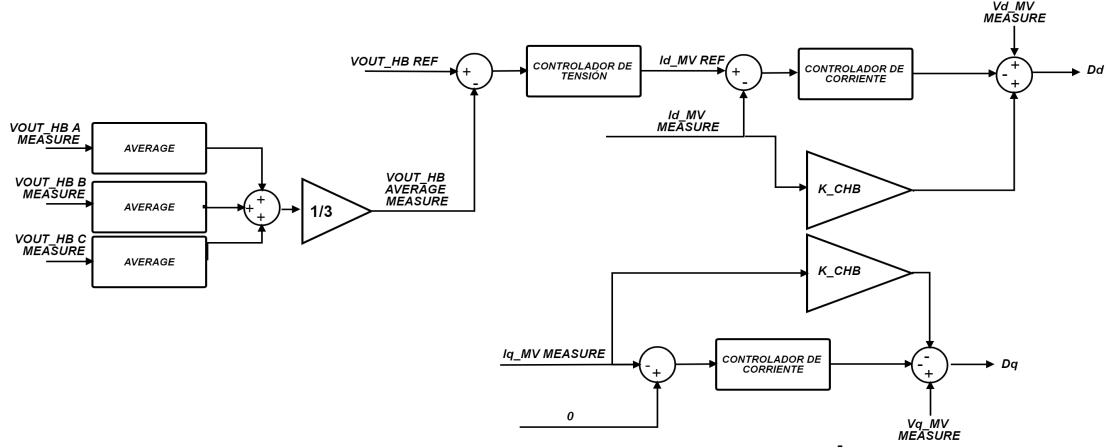
| | |
|--------------------------------|----------------------------|
| Tensión de entrada = 13200 [V] | Potencia nominal= 50 [kVA] |
| Tensión de salida= 11397 [V] | $C_{HB}= 3.4349[\mu F]$ |
| $F_{swHB}= 15000 [Hz]$ | $L_{HB}= 50 [mH]$ |
| $R_{HB}= 0.9425 [\Omega]$ | |

Figura 19: Corrientes de entrada a etapa rectificadora



2.3.2 Controlador de tensión El controlador de tensión de la etapa rectificadora debe tener la capacidad de mantener un valor promedio en la tensión de salida sin afectar la corriente de entrada al SST. Conjuntamente a esto, debe tener la capacidad de entregar la energía que la carga necesite, por lo tanto, este control proporciona el valor de referencia al controlador de corriente.

Figura 20: Sistema de control para el CHB

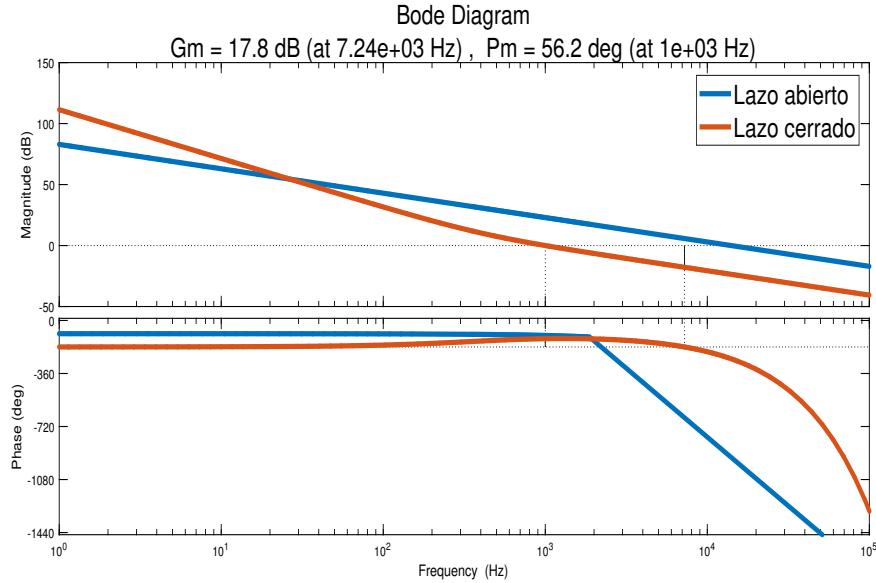


La sintonización del controlador de tensión se realizará con la expresión (2.20), y manteniendo las mismas restricciones para los valores de F_{cut} y F_{lag} , se han calculado los valores que se presentan en la Tabla 4.

Tabla 4: Parámetros para el controlador de tensión del CHB

| Parámetro | Valor |
|-----------|------------|
| K_p | 0.0661 |
| K_i | 1.6634e+02 |
| F_{cut} | 1000 [Hz] |
| F_{lag} | 400 [Hz] |

Figura 21: Respuesta en frecuencia para el controlador de tensión del CHB



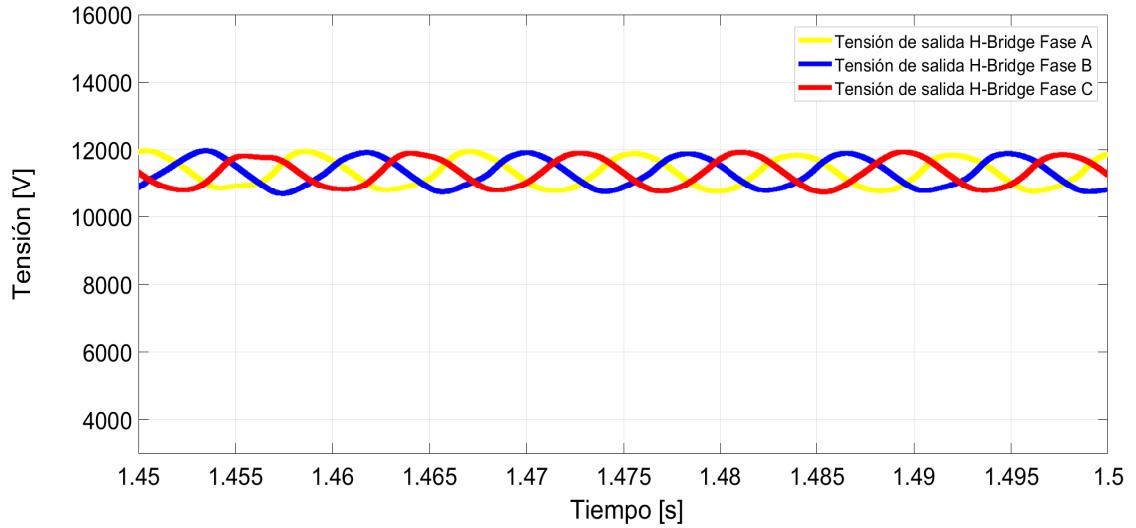
De la Figura (21), se observa que el controlador PI tiene un margen de ganancia de valor 17.8 [dB] y un margen de fase de magnitud 56.2 [deg]. Teniendo en cuenta estos valores se puede esperar que el funcionamiento del controlador sea el esperado, y por su naturaleza de tener constante integral, se presente un error de valor cero en estado estable.

La simulación para comprobar el correcto funcionamiento del control de tensión (22), se realizará conectando una resistencia a la salida de cada Puente H, este elemento será el encargado de simular la carga que tendrá que alimentar el SST. Adicionalmente, se utilizarán los siguientes valores:

Tabla 5: Parámetros de simulación para el control de tensión de etapa rectificadora

| | |
|--|----------------------------------|
| Tensión de entrada = 13200 [V] | Tensión de salida DC: 11397 [V] |
| $R_{Load}=7.7935 \text{ [k}\Omega\text{]}$ | $C_{HB}= 3.4349 \text{ [\mu F]}$ |
| $F_{swHB}= 15 \text{ [kHz]}$ | $L_{HB}= 50 \text{ [mH]}$ |
| $R_{HB}= 0.9425 \text{ [\Omega]}$ | Potencia nominal= 50 [kVA] |

Figura 22: Tensiones de salida de cada Puente H



La Figura 22 muestra las tensiones de salida de cada Puente H, y se observa que las señales de tensión tienen el valor de DC deseado cuando el rectificador se encuentra alimentando una carga que absorbe 50 [kW]. Adicionalmente, se tiene una ventana de observación de 5 períodos de 60 [Hz], y se presentan 10 períodos de la señal de tensión de salida.

Capítulo 3

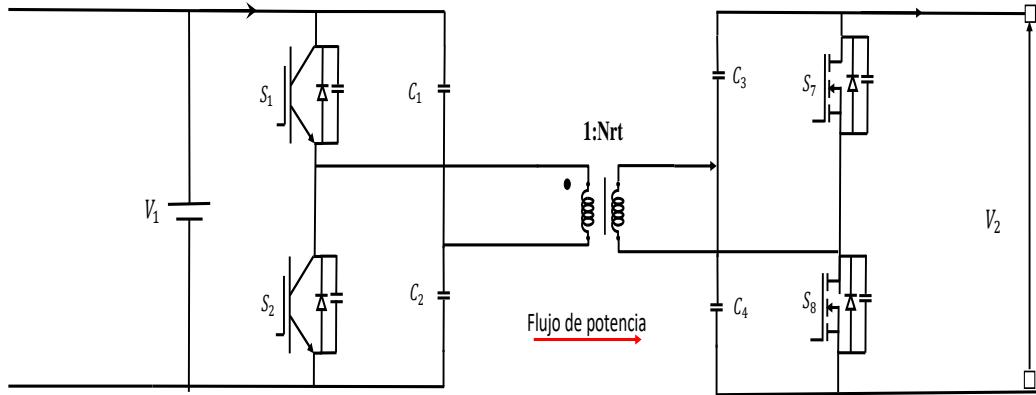
ETAPA DE CONVERSIÓN DC-DC

La segunda etapa del transformador de estado sólido es un convertidor DC-DC, la cual se encarga de reducir la tensión DC proveniente del rectificador de la primera etapa y a su salida proveer una tensión DC constante y limitar la corriente para alimentar la última etapa del SST. La principal característica diferenciadora entre el transformador tradicional de tipo inductivo y el transformador de estado sólido, es que este último usa un transformador eléctrico de alta frecuencia al igual que las fuentes commutadas. Esto significa que operan a frecuencias muchísimo más altas (por encima de los 10 kHz) a diferencia de los tradicionales 50 o 60 Hz. La ventaja más apreciable de utilizar altas frecuencias de commutación es la disminución del tamaño de los elementos pasivos como inductancias, capacitores etc. En el caso de los transformadores de alta frecuencia requieren una menor área de seccional transversal para transmitir la misma potencia que los transformadores convencionales, lo cual genera que sean más livianos y ocupen menos espacios algo de suma importancia en aplicaciones específicas como la aeronáutica. Además el transformador de estado sólido en esta etapa brinda aislamiento entre la etapa de conversión AC-DC y la DC-AC.

3.1. TOPOLOGÍAS DC-DC BIDIRECCIONALES

3.1.1 Convertidor de Medio puente Se basada en la utilización de dos medios puentes conectados entre sí a través de un transformador de alta frecuencia (Figura 23). Los componentes electrónicos que se emplean son cuatro interruptores y cuatro condensadores. Ambos medios puentes son controlados mediante el desplazamiento de fase, permitiendo así controlar el flujo de potencia en el convertidor [2].

Figura 23: Convertidor DC-DC de medio puente

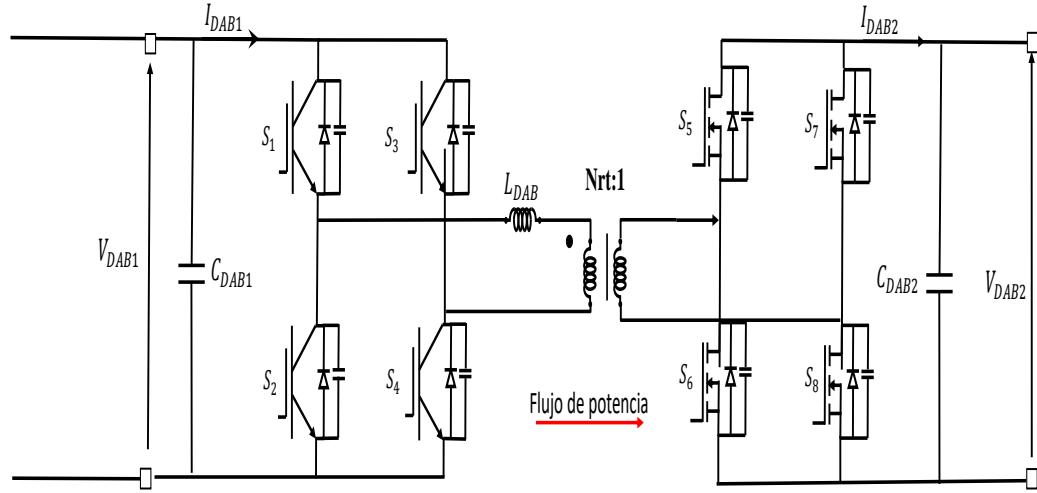


Fuente: [2]

3.1.2 Convertidor de Doble Puente Activo El convertidor de doble puente activo DAB por sus siglas en inglés (Dual Active Bridge) el cual se muestra en la Figura 24, está compuesto por dos puentes completos, conectados entre sí por un transformador de alta frecuencia (TAF) y una inductancia de excitación para la transferencia de energía. Esta topología brinda un gran rendimiento y la posibilidad de realizar commutación suave que permite disminuir las pérdidas de commutación. El flujo de potencia es controlado mediante el desplazamiento en fase entre los dos puentes activos [2].

El convertidor de doble puente activo mediante el puente completo de la entrada convierte la tensión de DC rectificada a tensión AC de alta frecuencia, el transformador de alta frecuencia se encarga de la reducción de la tensión y del control de flujo de potencia, por último el puente completo a la salida se encarga de volver a convertir la tensión de salida del transformador de alta frecuencia de tensión AC a DC para así entregársela al convertidor DC-AC del transformador de estado sólido.

Figura 24: Convertidor de Doble Puente Activo



Fuente: [2]

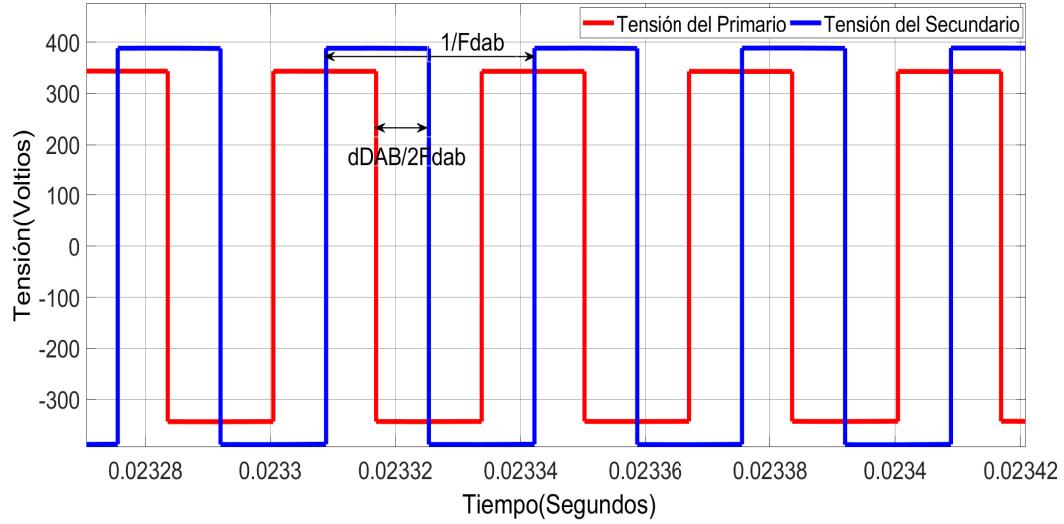
3.2. MODULACIÓN POR DESPLAZAMIENTO DE FASE

La modulación por desplazamiento de fase PSM (Figura 25), también conocida como modulación rectangular, se utiliza mayormente en los DAB para transferir la potencia del primario al secundario mediante ondas rectangulares con ciclo de trabajo del 50 %. La potencia a transmitir del transformador en el DAB, puede ser controlada mediante el ajuste del desfase entre la forma de onda del primario y secundario del transformador [20] .

Entre las ventajas de la modulación por cambio de fase se encuentran:

- ❖ Baja complejidad en el control.
- ❖ Se puede transferir la mayor potencia posible.
- ❖ La pérdida es la misma en todos los semiconductores que actúan como interruptores.

Figura 25: Modulación por cambio de fase



3.3. MODELADO DEL DOBLE PUENTE ACTIVO

En la Figura 24 se muestra la topología de Doble Puente Activo .

Donde :

V_{DAB1} es la tensión de DC de entrada al DAB proveniente de la etapa AC-DC

C_{DAB1} es la capacitancia de entrada al DAB

I_{DAB1} es la corriente total por el primario del TAF

L_{DAB} es la inductancia de excitación

C_{DAB2} es la capacitancia de salida del DAB

I_{DAB2} es la corriente total por el secundario del TAF

V_{DAB2} es la tensión a la salida de la etapa DC-DC

N_{Tr} es la relación de transformación del TAF

Asumiendo el Dual Active Bridge sin pérdidas, la relación entre la potencia de entrada y salida se expresa como [20]:

$$P_{DAB1} = P_{DAB2} = V_{DAB1}I_{DAB1} = V_{DAB2}I_{DAB2} \quad (3.1)$$

Donde P_{DAB1} es la potencia entregada por V_{DAB1} proveniente de la etapa AC-DC y P_{DAB2} la potencia entregada a la etapa DC-AC. La potencia suministrada por el DAB en términos de los parámetros del sistema también se puede reescribir como:

$$P_{DAB1} = \frac{N_{Tr} V_{DAB1} V_{DAB2}}{2F_{dab} L_{DAB}} d_{DAB} (1 - d_{DAB}) \quad (3.2)$$

Donde d_{DAB} representa el ángulo de desfase entre la tensión del primario y secundario del TAF y F_{dab} la frecuencia de operación del DAB.

Las corrientes I_{DAB1} e I_{DAB2} se derivan de las ecuaciones (3.1) y (3.2)

$$I_{DAB1} = \frac{N_{Tr} V_{DAB2}}{2F_{dab} L_{DAB}} d_{DAB} (1 - d_{DAB}) \quad (3.3)$$

$$I_{DAB2} = \frac{N_{Tr} V_{DAB1}}{2F_{dab} L_{DAB}} d_{DAB} (1 - d_{DAB}) \quad (3.4)$$

Nótese que las corrientes de cada lado (3.3) y (3.4), están en términos de la tensión de su lado opuesto, lo cual facilita la relación entre los dos lados del DAB.

En la Figura 24, cuando las parejas de switches S1 - S4 y S5 - S8 se encuentran cerrados, el circuito equivalente se muestra en la Figura 26, y si las parejas de switches S2 - S3 y S6 - S7 se encuentran cerrados el circuito equivalente se muestra en la Figura 27.

Figura 26: Circuito Equivalente 1 del DAB

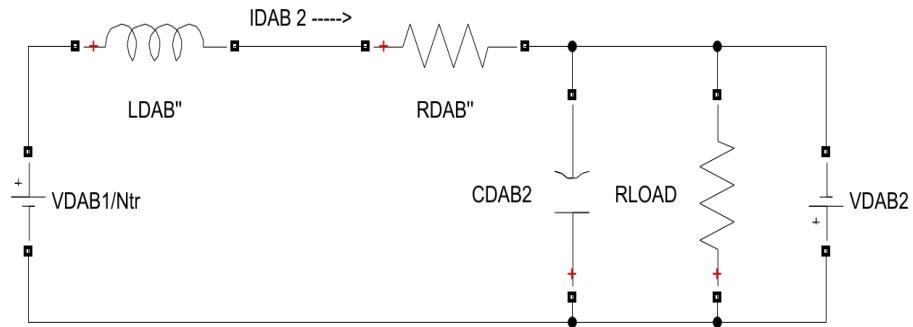
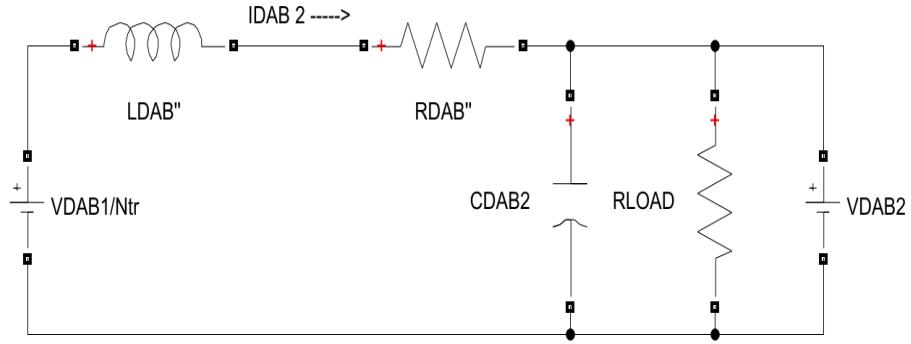


Figura 27: Circuito Equivalente 2 del DAB



Las ecuaciones para el circuito equivalente de la Figura 26 son :

$$-\frac{V_{DAB1}}{N_{Tr}} + L_DAB \frac{d}{dt} I_{DAB2} + R_DAB I_{DAB2} - V_{DAB2} = 0 \quad (3.5)$$

$$C_{DAB2} \frac{d}{dt} V_{DAB2} + \frac{V_{DAB2}}{R_{LOAD}} + I_{DAB2} = 0 \quad (3.6)$$

Las ecuaciones para el circuito equivalente de la Figura 27 son :

$$-\frac{V_{DAB1}}{N_{Tr}} + L_DAB \frac{d}{dt} I_{DAB2} + R_DAB I_{DAB2} + V_{DAB2} = 0 \quad (3.7)$$

$$C_{DAB2} \frac{d}{dt} V_{DAB2} + \frac{V_{DAB2}}{R_{LOAD}} - I_{DAB2} = 0 \quad (3.8)$$

Donde:

$$\ddot{L}_{DAB} = L_{DAB}/(N_{Tr})^2$$

$$\ddot{R}_{DAB} = R_{DAB}/(N_{Tr})^2$$

R_{LOAD} = Carga que simula la demanda nominal del DAB

Reorganizando las ecuaciones de cada circuito equivalente en forma matricial

$$\frac{d}{dt} \begin{pmatrix} I_{DAB2} \\ V_{DAB2} \end{pmatrix} = \begin{pmatrix} -\frac{\ddot{R}_{DAB}}{L_DAB} & \frac{1}{L_DAB} \\ -\frac{1}{C_{DAB2}} & -\frac{1}{R_{LOAD}C_{DAB2}} \end{pmatrix} \begin{pmatrix} I_{DAB2} \\ V_{DAB2} \end{pmatrix} + \begin{pmatrix} \frac{1}{N_{Tr}L_DAB} \\ 0 \end{pmatrix} V_{DAB1} \quad (3.9)$$

$$\frac{d}{dt} \begin{pmatrix} I_{DAB2} \\ V_{DAB2} \end{pmatrix} = \begin{pmatrix} -\frac{\ddot{R}_{DAB}}{L_{DAB}} & -\frac{1}{L_{DAB}} \\ \frac{1}{C_{DAB2}} & -\frac{1}{R_{LOAD}C_{DAB2}} \end{pmatrix} \begin{pmatrix} I_{DAB2} \\ V_{DAB2} \end{pmatrix} + \begin{pmatrix} \frac{1}{N_{Tr}L_{DAB}} \\ 0 \end{pmatrix} V_{DAB1} \quad (3.10)$$

Aplicando modelo de pequeña señal (Apendice A) y pasando al dominio de Laplace (3.9) y (3.10)

$$s\hat{I}_{DAB2} = -\frac{\ddot{R}_{DAB}}{L_{DAB}}\hat{I}_{DAB2} + \frac{(2D_{DAB} - 1)}{L_{DAB}}\hat{V}_{DAB2} + \frac{1}{N_{Tr}L_{DAB}}\hat{V}_{DAB1} + \frac{2V_{DAB2}}{L_{DAB}}\hat{d}_{DAB} \quad (3.11)$$

$$s\hat{V}_{DAB2} = -\frac{(2D_{DAB} + 1)}{C_{DAB2}}\hat{I}_{DAB2} - \frac{1}{R_{LOAD}C_{DAB2}}\hat{V}_{DAB2} - \frac{2I_{DAB2}}{C_{DAB2}}\hat{d}_{DAB} \quad (3.12)$$

Extrayendo de (3.11) y (3.12) las funciones de transferencia requeridas para sintonizar el controlador de corriente y de tensión en el DAB.

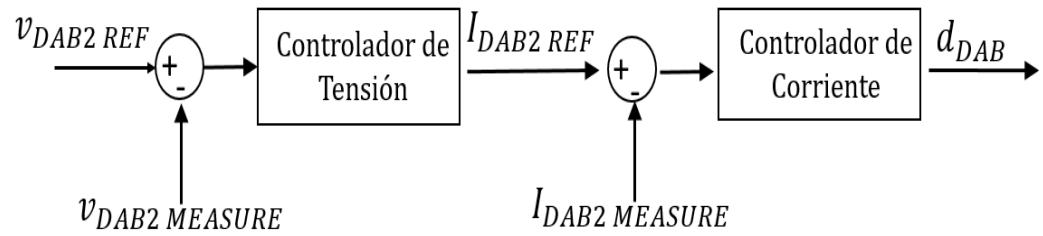
$$\frac{\hat{I}_{DAB2}}{\hat{d}_{DAB}} = \frac{2V_{DAB2}N_{Tr^2}}{sL_{DAB} + R_{DAB}} \quad (3.13)$$

$$\frac{\hat{V}_{DAB2}}{\hat{I}_{DAB2}} = \frac{R_{LOAD}(-2D_{DAB} + 1)}{s(R_{LOAD}C_{DAB2}) + 1} \quad (3.14)$$

3.4. CONTROLADOR DEL DAB

El sistema de control usado en el DAB se compone de dos lazos de control , un lazo de control de corriente interno y un lazo de control de tensión externo (Figura 28).

Figura 28: Sistema de control para el DAB

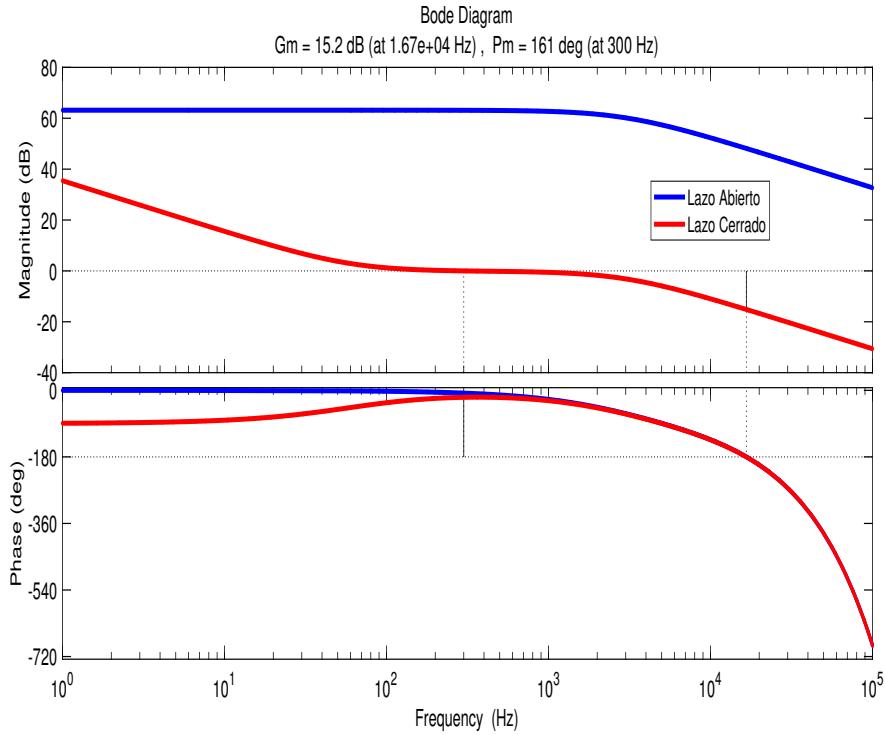


3.4.1 Controlador de corriente Utilizando la función de transferencia de la ecuación (3.13), con el fin de sintonizar el controlador de corriente, éste se describe en la Tabla 6 y su respuesta en frecuencia en la Figura 29.

Tabla 6: Parámetros para el controlador de corriente del DAB

| Parámetros | Valor |
|----------------|------------|
| K _p | 6.8440e-04 |
| K _i | 0.2580 |

Figura 29: Respuesta en frecuencia para el controlador de corriente del DAB



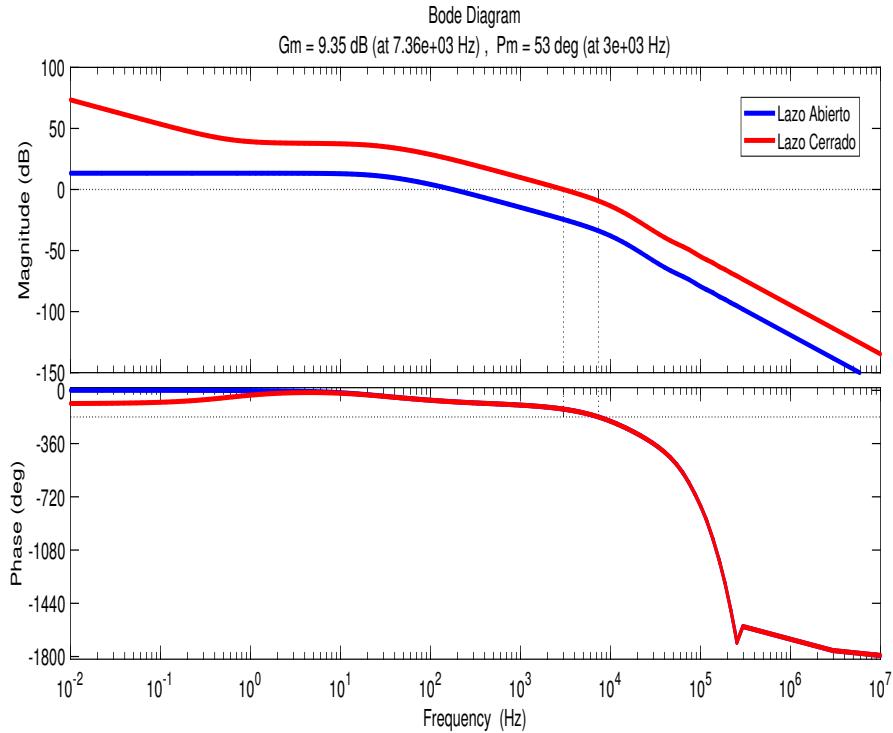
3.4.2 Controlador de tensión El controlador de tensión se encarga, como su nombre lo enuncia de mantener la tensión de salida V_{DAB2} constante, esto mediante la generación de una corriente $I_{DAB2REF}$, que es usada por el lazo de control de corriente (Figura 28).

Utilizando la función de transferencia (3.14) para sintonizar el controlador de tensión, el controlador implementado para mantener la tensión V_{DAB2} a la salida del DAB en 393 V se describe en la Tabla 7 y su respuesta en frecuencia en la Figura 30.

Tabla 7: Parámetros para el controlador de tensión del DAB

| Parámetros | Valor |
|------------|---------|
| Kp | 16.7574 |
| Ki | 63.1739 |

Figura 30: Respuesta en frecuencia para el controlador de tensión del DAB



Para probar el rendimiento del controlador tanto de tensión como de corriente para mantener la tensión V_{DAB2} constante a la salida de la etapa DC-DC ,el DAB fué simulado operando a la potencia nominal de 50 kVA. En las pruebas realizadas se usó como tensión de entrada V_{DAB1} una fuente de tensión DC ideal. Los resultados de las pruebas se muestran en la Figura 31 y Figura 32.

Tabla 8: Parámetros de simulación DAB

| | |
|--|--------------------------------|
| Tensión de entrada = 11397 [V] | Potencia Nominal = 50 [kVA] |
| Tensión de salida (Referencia) = 393 [V] | $C_{DAB1} = 215.82$ [nF] |
| $F_{dab} = 30$ [kHz] | $C_{DAB2} = 214.03$ [μ F] |
| $N_{Tr} = 29$ | $L_{DAB} = 28.959$ [μ H] |
| $R_{DAB} = 545.9$ [$m\Omega$] | |

Figura 31: Tensión V_{DAB2}

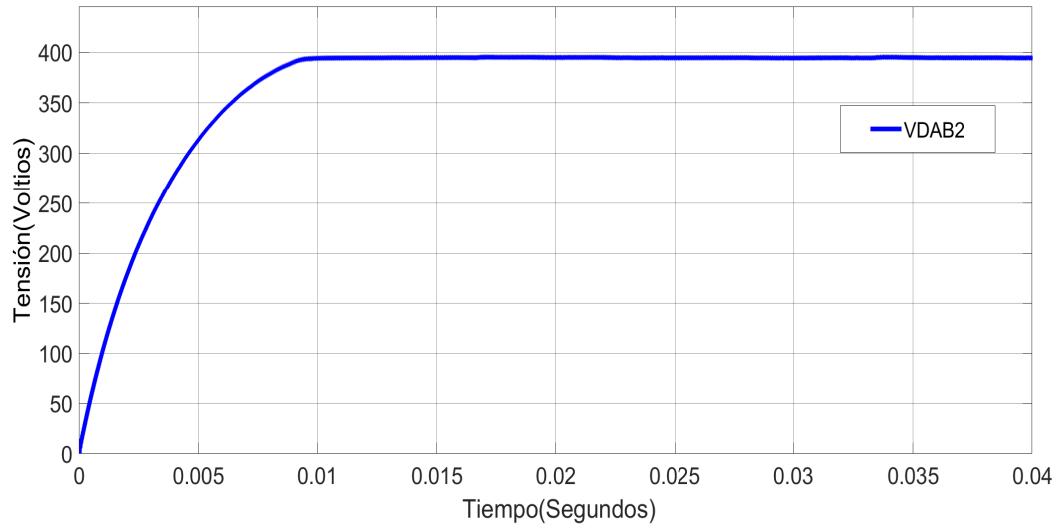
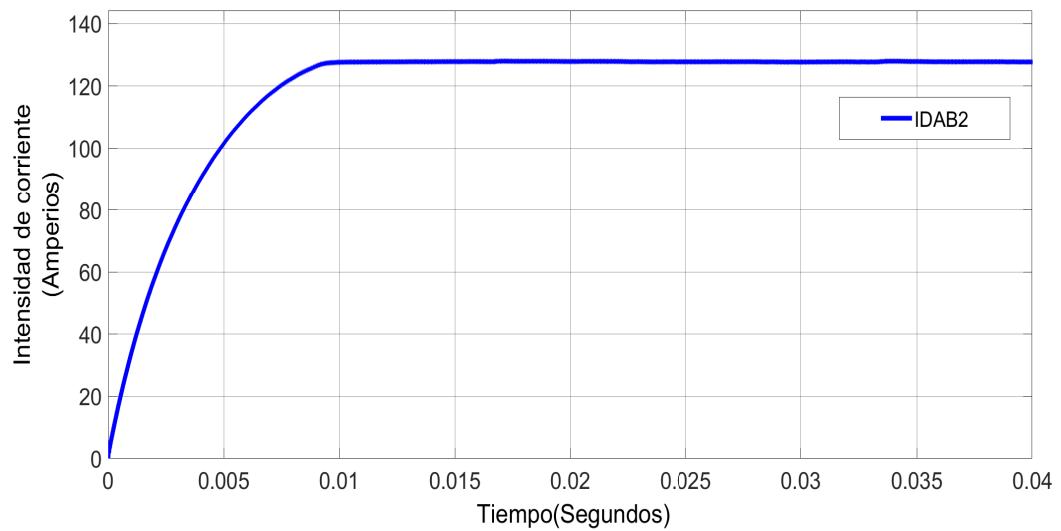


Figura 32: Corriente I_{DAB2}



Capítulo 4

ETAPA DE CONVERSIÓN DC-AC

La etapa final del transformador de estado sólido corresponde a un inversor, el cual es un circuito que convierte un voltaje de corriente continua proveniente del DAB a un voltaje de corriente alterna sinusoidal a una frecuencia y amplitud deseada, para que así el SST pueda conectarse a cargas de tipo AC o para que inyecte energía a la red eléctrica. Aunque los convertidores DC-AC convencionales de dos niveles, siguen siendo una buena opción para la conversión de tensión continua a alterna, debido a su robustez, lo maduro de la tecnología y la facilidad de su control e implementación, los nuevos convertidores DC-AC denominados multinivel se han consolidado como una excelente opción especialmente en aplicaciones de media y alta potencia debido a múltiples ventajas [17] [22].

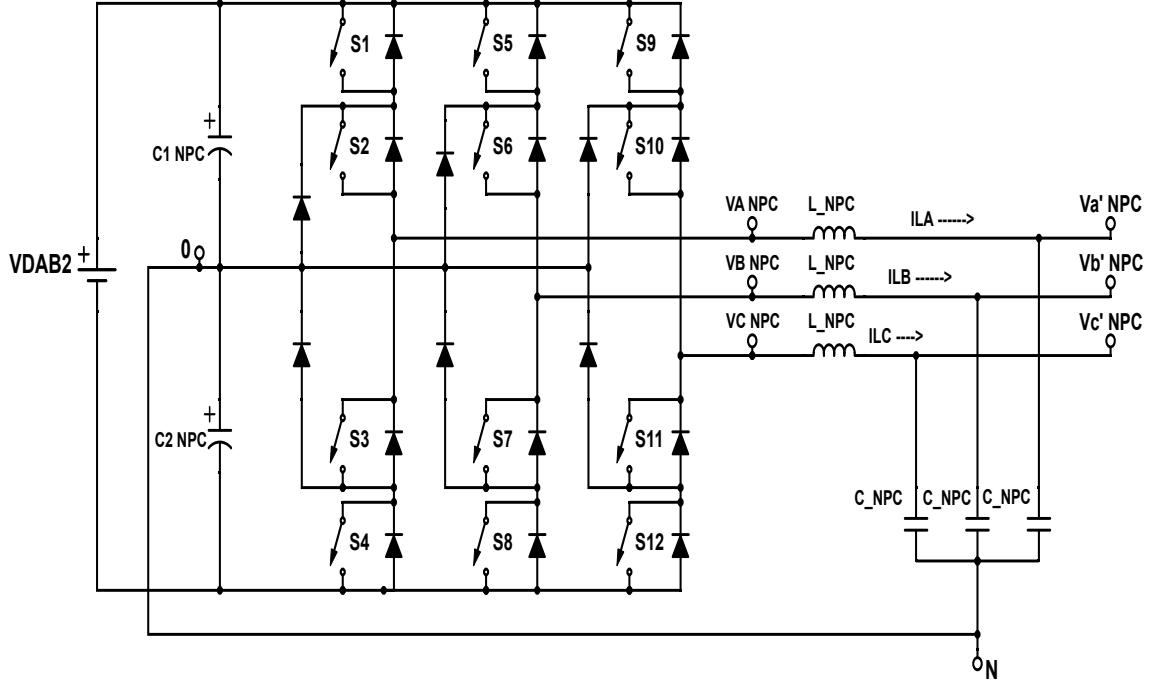
4.1. ELECCIÓN DE LA TOPOLOGIA DC-AC

A continuación se muestra una tabla resumen de las topologías multinivel explicadas en el primer capítulo, donde N corresponde al numero de niveles deseados para el convertidor.

Tabla 9: Comparación de las topologías DC-AC multinivel

| Aspectos | Diodos anclados al neutro | Capacitores flotantes | Puente completo en cascada |
|--|---------------------------|-----------------------|-------------------------------|
| Numero de fuentes Independientes | 1 | 1 | N |
| Número total de capacitores del Bus de continua | N-1 | N-1 | N |
| Número total de Diodos de Fijación | 6(N-2) | 0 | 0 |
| Número total de capacitores flotantes | 0 | 3(N-2) | 0 |
| Numero total de semiconductores de potencia (IGBT) | 6(N-1) | 6(N-1) | Depende del numero de niveles |
| Tensión de bloqueo de los IGBT | VDC/(N-1) | VDC/(N-1) | VDC |

Figura 33: NPC de tres niveles con filtro LC y ‘N’ conectado a ‘0’



Fuente: [18]

Se eligió la topología con diodos anclados al neutro (Figura 33) de tres niveles ($N=3$) para que forme parte de la etapa DC-AC operando como inversor en el SST, debido a que necesita una única fuente de DC a la entrada independiente de las cantidad de niveles que el convertidor use. La cantidad de capacitores a balancear es muy pequeña (únicamente 2 capacitores para tres niveles) lo cual facilita el control, además de que elimina el problema de tener una alta cantidad de diodos que se da en convertidores de muchos niveles. Esta gran cantidad de diodos puede ocurrir en un alto costo en la producción del SST y aportar inductancias y capacitancias parásitas.

4.2. MODELADO DEL CONVERTIDOR DE DIODOS ANCLADOS AL NEUTRO

4.2.1 Funciones de conmutación Las funciones de conmutación se definen como todas las posibles salidas de un sistema digital para todas las posibles entradas de este. En el caso de los convertidores multinivel representan todos los valores posibles de tensión a la salida para todas las posibles combinaciones de los semiconductores que actúan como

interruptores de conmutación.

Por ejemplo, en la Figura 33 para el interruptor S1, los posibles estados de conmutación se definen como :

$$S1 = \begin{cases} 1 & \text{Conduce} \\ 0 & \text{No conduce} \end{cases} \quad (4.1)$$

En el caso de convertidores multinivel, distintas combinaciones en los estados de conmutación de los interruptores generan las diferentes tensiones a la salida, como se muestra en la Tabla 10 para la fase A del convertidor de diodos anclados.

Tabla 10: Tabla de verdad para la fase A convertidor de diodos anclados

| S1 | S2 | S3 | S4 | Tensión VA_NPC |
|----|----|----|----|----------------|
| 1 | 1 | 0 | 0 | $V_{DAB2}/2$ |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | $-V_{DAB2}/2$ |

Las parejas de interruptores S1 y S3 son complementario, al igual S2 y S4, lo que significa que :

$$S1 + S3 = 1 \quad (4.2)$$

$$S2 + S4 = 1 \quad (4.3)$$

De la Figura 7 para el convertidor de diodos anclados, cuando la moduladora sinusoidal es positiva $S4 = 0$, por lo tanto $S2=1$ y dependiendo de los estados de S1 y S3 la tensión de la fase A puede tomar los valores de $+V_{DAB2}/2$ y '0', análogamente cuando la moduladora sinusoidal toma valores negativos $S1= 0$ por lo tanto $S3=1$ y dependiendo de los estados de S2 y S4 la fase A puede tomar los valores de ' $-V_{DAB2}/2$ ' y '0'. Para un valor grande de la moduladora sinusoidal, S1 ésta en estado de conducción por mas tiempo, entonces VA es más positivo. Si la frecuencia de la moduladora es una razón menor a la frecuencia de trabajo del convertidor, la tensión de salida puede aproximarse a su función promediada [21].

Aplicando el operador promediado (Apendice A) a las funciones de conmutación, las tensiones de salida del NPC expresadas en términos de sus funciones promedio quedan definidas para cada fase como:

$$V_{A\text{ }NPC}(t) = \frac{V_{DAB2}}{2} d_{aNPC}(t) \quad (4.4)$$

$$V_{B\text{ }NPC}(t) = \frac{V_{DAB2}}{2} d_{bNPC}(t) \quad (4.5)$$

$$V_{C\text{ }NPC}(t) = \frac{V_{DAB2}}{2} d_{cNPC}(t) \quad (4.6)$$

donde :

$$d_{aNPC}(t) = M \sin(\omega_{red} t) \quad (4.7)$$

$$d_{bNPC}(t) = M \sin(\omega_{red} t - \frac{2\pi}{3}) \quad (4.8)$$

$$d_{cNPC}(t) = M \sin(\omega_{red} t + \frac{2\pi}{3}) \quad (4.9)$$

$d_{aNPC}(t)$, $d_{bNPC}(t)$ y $d_{cNPC}(t)$ corresponden a las señales sinusoidales de referencia para cada fase respectivamente, las cuales son comparadas con la portadora triangular y M al índice de modulación.

4.2.2 Modelado del convertidor. A continuación se muestran las ecuaciones del NPC (Figura 33) referidas al nodo '0'.

$$L \frac{d}{dt} I_{LA} + V_{a'NPC}(t) - V_{A\text{ }NPC}(t) = 0 \quad (4.10)$$

$$L \frac{d}{dt} I_{LB} + V_{b'NPC}(t) - V_{B\text{ }NPC}(t) = 0 \quad (4.11)$$

$$L \frac{d}{dt} I_{LC} + V_{c'NPC}(t) - V_{C\text{ }NPC}(t) = 0 \quad (4.12)$$

Remplazando las tensiones $V_{A'NPC}$, $V_{B'NPC}$ y $V_{C'NPC}$ por sus equivalentes promediados (4.4)-(4.6) se obtiene :

$$L \frac{d}{dt} I_{LA} + V_{a'NPC}(t) - d_{aNPC}(t) \frac{V_{DAB2}}{2} = 0 \quad (4.13)$$

$$L \frac{d}{dt} I_{LB} + V_{b'NPC}(t) - d_{bNPC}(t) \frac{V_{DAB2}}{2} = 0 \quad (4.14)$$

$$L \frac{d}{dt} I_{LC} + V_{c'NPC}(t) - d_{cNPC}(t) \frac{V_{DAB2}}{2} = 0 \quad (4.15)$$

Aplicando la transformada dq0 (Apendice A) al sistema :

$$L \frac{d}{dt} I_{Ld} + V_{d'NPC} - LW_{red} I_{Lq} - d_{dNPC} \frac{V_{DAB2}}{2} = 0 \quad (4.16)$$

$$L \frac{d}{dt} I_{Lq} + V_{q'NPC} + LW_{red} I_{Ld} - d_{qNPC} \frac{V_{DAB2}}{2} = 0 \quad (4.17)$$

$$L \frac{d}{dt} I_{L0} + V_{0'NPC} - d_{0NPC} \frac{V_{DAB2}}{2} = 0 \quad (4.18)$$

Aplicando la transformada de Laplace :

$$sL I_{Ld} + V_{d'NPC} - LW_{red} I_{Lq} - d_{dNPC} \frac{V_{DAB2}}{2} = 0 \quad (4.19)$$

$$sL I_{Lq} + V_{q'NPC} + LW_{red} I_{Ld} - d_{qNPC} \frac{V_{DAB2}}{2} = 0 \quad (4.20)$$

$$sL I_{L0} + V_{0'NPC} - d_{0NPC} \frac{V_{DAB2}}{2} = 0 \quad (4.21)$$

Fijando a cero las variables de corriente , la función de transferencia derivada de (4.19)-(4.21) que relaciona la tensión de salida del convertidor con la moduladora sinusoidal en el marco

dq0 son :

$$H_d(s) = \frac{V_{d'NPC}}{d_{dNPC}} = \frac{V_{DAB2}}{2} \quad (4.22)$$

$$H_q(s) = \frac{V_{q'NPC}}{d_{qNPC}} = \frac{V_{DAB2}}{2} \quad (4.23)$$

$$H_0(s) = \frac{V_{0'NPC}}{d_{0NPC}} = \frac{V_{DAB2}}{2} \quad (4.24)$$

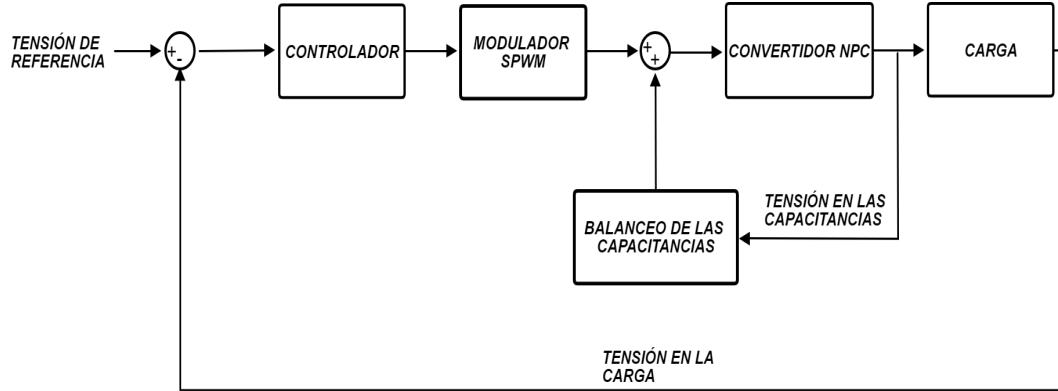
Observaciones sobre el modelado del convertidor de la Figura 33:

- ❖ Debido a la conexión entre '0' y 'N' se fuerza que $V_{N0} = 0$ y habilita un camino para la posible circulación de corriente homopolar IL_0 . Por esta razón es que aparecen las ecuaciones de secuencia cero u homopolar en el modelo.
- ❖ La presencia de una corriente homopolar que circule por el filtro y por cargas que se conecten en las tensiones de salida $V_{a'NPC}$ $V_{b'NPC}$ $V_{c'NPC}$ en Y, es motivada debido a un desequilibrio en las cargas o por la existencia de una componente homopolar de tensión a la salida del convertidor $V_{0'NPC}$
- ❖ La componente homopolar de tensión $V_{0'NPC}$ a la salida del convertidor puede presentar un valor diferente de cero si existe un desequilibrio en el bus de continua ($V_{C1} - V_{C2} \neq 0$)

4.3. CONTROLADOR DEL CONVERTIDOR DE DIODOS ANCLADOS

El objetivo del controlador implementado sobre el convertidor de diodos anclados es mantener la tensión de línea a la salida del SST constante en 220 Vrms y la tensión del punto medio '0' en cero [V] mediante el balance de la tensión en las capacitancias C1_NPC y C2_NPC. El sistema completo de control sobre el convertidor se muestra en la Figura 34.

Figura 34: Esquema de bloques para el control del NPC



4.3.1 Controlador de tensión Como se puede observar en las ecuaciones (4.22)-(4.24), la tensión de salida del convertidor de diodos anclados en el marco dq0 depende únicamente de la tensión de entrada total del bus de continua V_{DAB2} proveniente de la etapa DC-DC y de las componentes en el marco dq0 de las moduladoras sinusoidales d_{aNPC} d_{bNPC} y d_{cNPC} .

Ademas gracias a que (4.22)-(4.24) son lineales en el tiempo y dependen únicamente de un valor continuo (función estática), el sistema resulta en un controlador que tiene un ancho de banda muy grande.

Gracias a que el sistema se está trabajando en el marco dq0 y por lo tanto las señales de tipo sinusoidales a la frecuencia fundamental se representan como señales de DC, el sistema puede operar fácilmente con un controlador PI de la forma (4.25), en el cual el margen de ganancia sea infinito para así garantizar que este siempre sea estable [25].

$$G(s) = K_p + \frac{K_i}{s} \quad (4.25)$$

El controlador implementado para mantener la tensión de línea a la salida del NPC en 220V/60Hz se describe en la Tabla 11 y en la Figura 35. La respuesta en frecuencia tanto en lazo abierto como en lazo cerrado se observan en la Figura 36.

Figura 35: Esquema de bloques para el controlador de tensión NPC

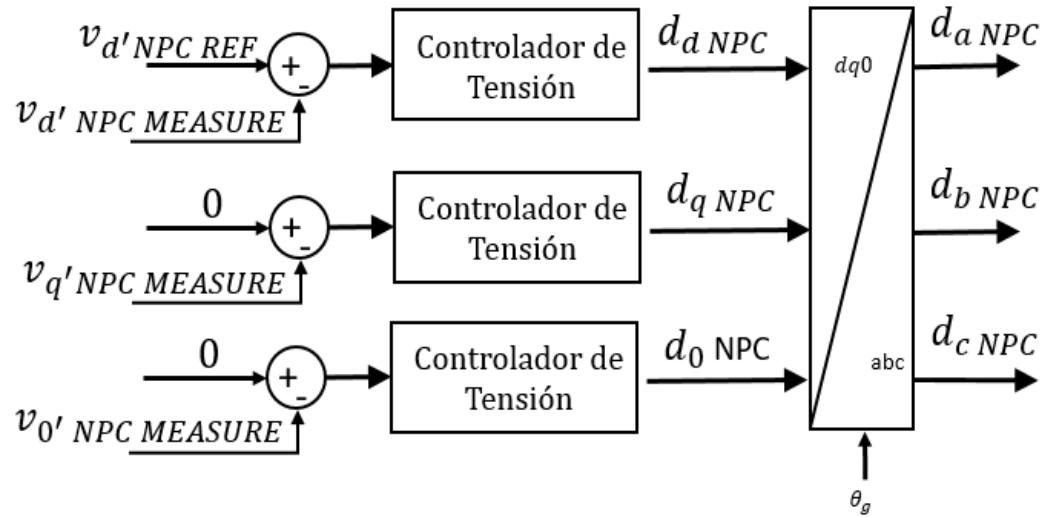
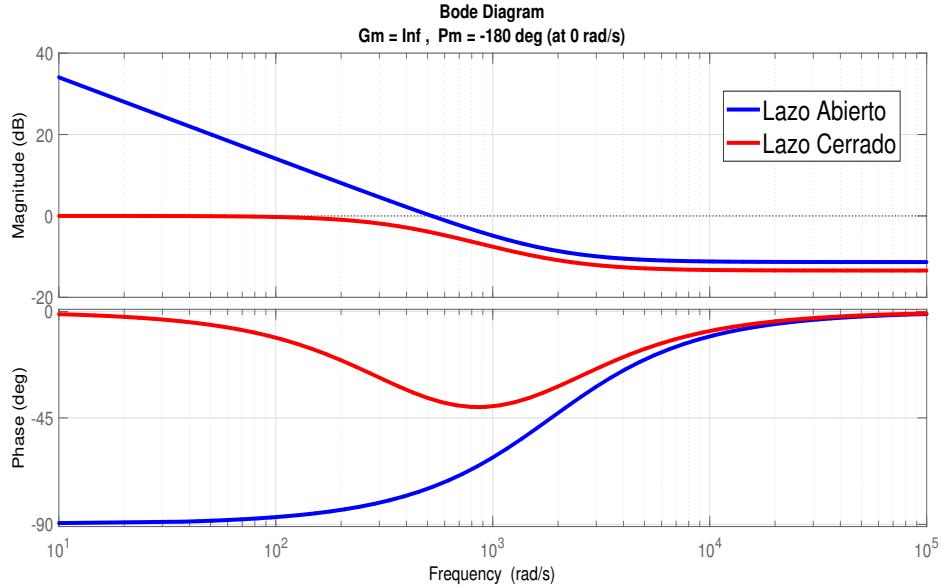


Tabla 11: Parámetros para el controlador de tensión del NPC

| Parámetros | Valor |
|---------------------------------|------------|
| Kp | 0.00138 |
| Ki | 2.5641 |
| Margen de Phase en lazo cerrado | 180 Grados |
| Margen de Ganancia | Infinito |
| Ancho de Banda (-3db) | 2700 Hz |

Figura 36: Respuesta en frecuencia NPC



Para probar el rendimiento del controlador PI para mantener la tensión constante a la salida, fué simulado el convertidor operando a la potencia nominal de 50kVA. La tensión de entrada al inversor V_{DAB2} fue sustituida por una fuente de tensión DC ideal. Los resultados de la prueba se muestran en las Figuras 37 y 38.

Tabla 12: Parametros de simulación NPC

| | |
|--|--------------------------------|
| Tensión de entrada (V_{DAB2}) = 393 [V] | Potencia Nominal = 50 [KVA] |
| Tensión de salida = 220 [Vrms] (Linea-Linea) | $L_{NPC} = 238.34 \mu\text{H}$ |
| $F_{sw_NPC} = 5040 \text{ [Hz]}$ | $C_{NPC} = 104.60 \mu\text{H}$ |
| $C1_{NPC} = 17.2 \text{ [mF]}$ | $C2_{NPC} = 17.2 \text{ [mF]}$ |

Figura 37: Tensiones de linea a la salida del NPC

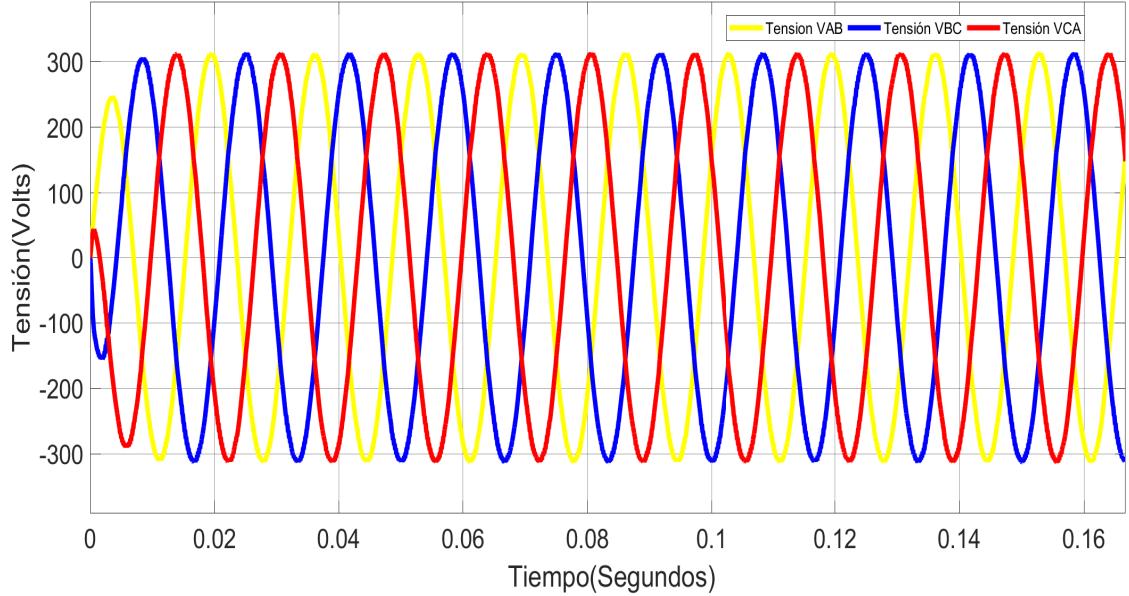
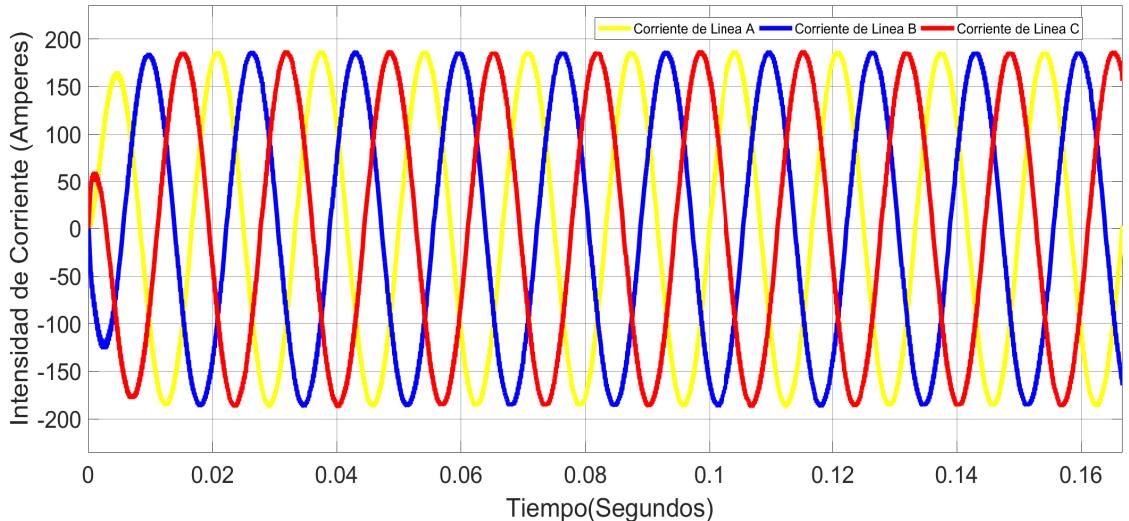


Figura 38: Corriente en la carga conectada en Y



4.3.2 Balance de la tensión en las capacitancias. Con el fin de realizar el balance de las tensiones en las capacitancias conectados al bus de continua del convertidor, las cuales se encargan de fijar los valores discretos de tensión, se desarrolló un esquema de control el cual se muestra en la Figura 39, éste es planteado en [26].

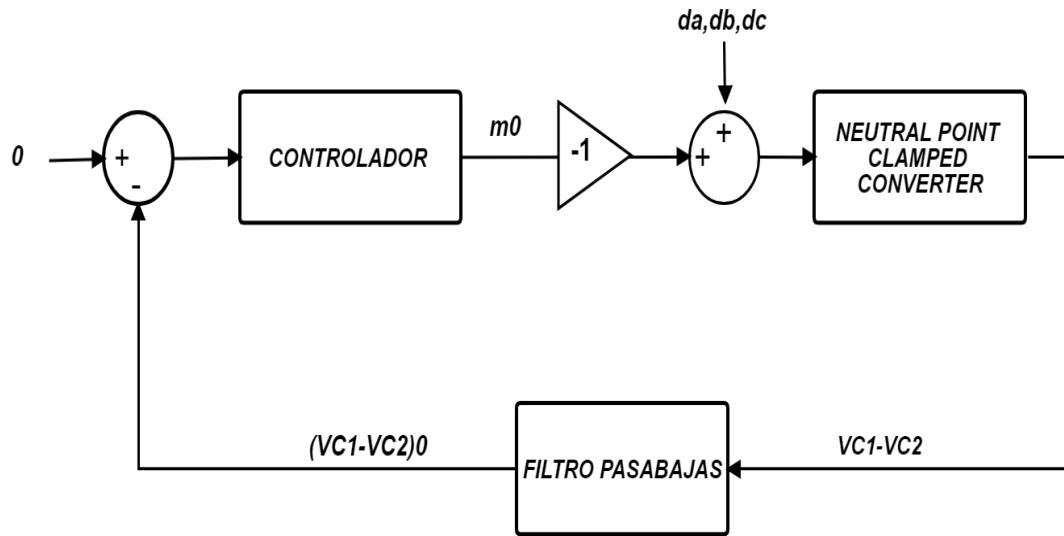
$$VC1 = VC1_0 + VC1_3 = VC1_0 + V_{r3} \sin(3wt + \gamma) \quad (4.26)$$

$$VC2 = VC2_0 + VC2_3 = VC2_0 - V_{r3} \sin(3wt + \gamma) \quad (4.27)$$

$$VC1_0 - VC2_0 = VC1 - VC2 - 2V_{r3} \sin(3wt + \gamma) \quad (4.28)$$

Este sistema de control consiste en obtener la diferencia de tensión entre los dos capacitores ($VC1-VC2$) y mediante un filtro pasabajas, el cual rechaza la componente de triple frecuencia (V_{r3}), se obtiene la componente en DC de la diferencia de tensión (4.28) y mediante un bucle de control con referencia '0' voltios (Figura 39) se puede controlar y mantener la tensión del punto medio del convertidor.

Figura 39: Esquema de bloques para el balance de capacitancias



La señal m_0 de la Figura 39, se adiciona a las señales moduladoras d_{aNPC} , d_{bNPC} , d_{cNPC} , lo cual no afecta la forma de onda de la tensión a la salida del NPC pero añade una pequeña componente de DC, la cual adiciona o constituye un sistema de secuencia cero a la fundamental [6], lo cual permite controlar cargas desbalanceadas donde la corriente por el neutro es diferente de 0 y la componente homopolar no es nula.

En la Figura 40 se muestran las tensiones del NPC desbalanceadas al no utilizar controlador, lo cual puede ocasionar daños en el circuito, mientras en las Figura 41 se muestran las tensiones de las capacitancias balanceadas por la acción del controlador explicado anteriormente.

Figura 40: Tensiones desbalanceadas para las capacitancias del NPC

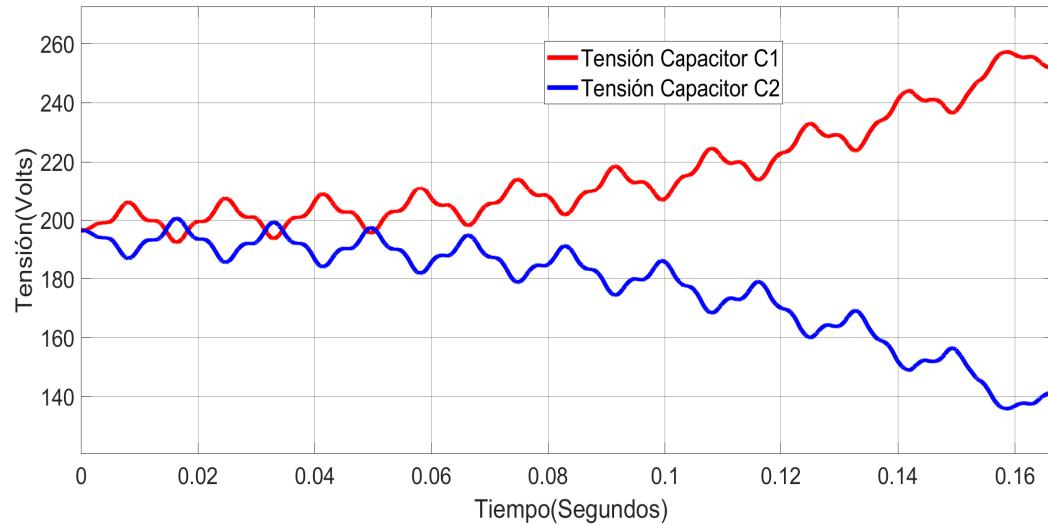
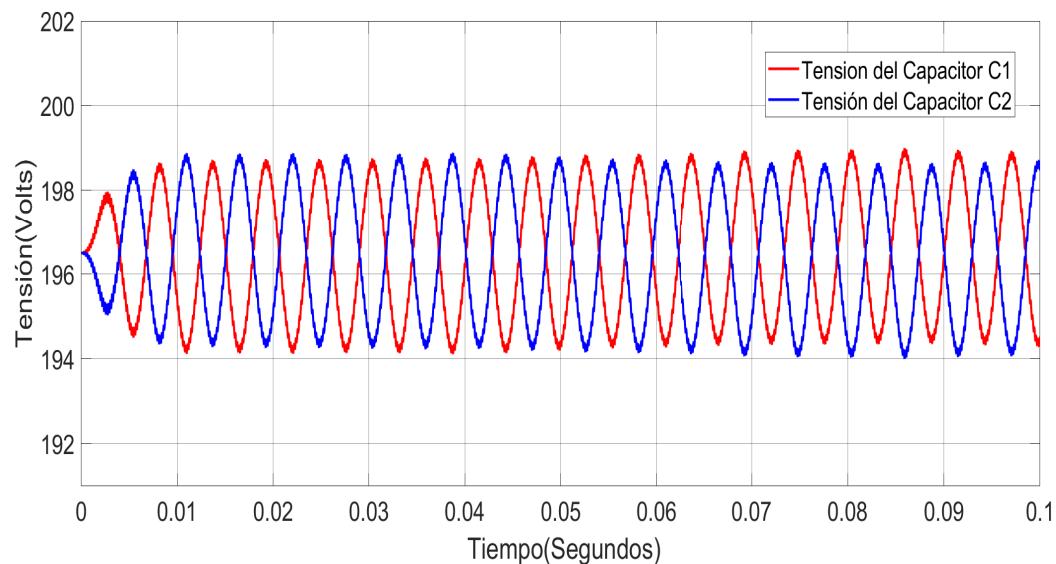


Figura 41: Tensiones balanceadas en las capacitancias del NPC



Capítulo 5

SIMULACIÓN Y RESULTADOS DEL SST

En este capítulo se describe el modelo final del SST como un solo sistema integrado por cada una de las etapas analizadas anteriormente. Además el sistema se sometió a pruebas bajo distintos escenarios como lo son: condiciones nominales, carga desbalanceada, carga reactiva e incluso situaciones de demanda real. Se analizarán los distintos parámetros (corrientes, tensiones, etc) de cada una de las etapas para evaluar el rendimiento de éstas cuando operan en conjunto.

Después de abordar cada una de las etapas del SST por separado, se procedió a su integración, con el fin de que operen en sincronía y como parte de un solo sistema (Figura 2). Es necesario aclarar que para cada una de las salidas de la etapa rectificadora se utilizó un DAB (Dual active bridge) como etapa DC-DC, y únicamente se utilizó un inversor para todo el transformador.

A continuación se muestran las características del SST de tres etapas simulado en este trabajo.

Tabla 13: Especificaciones del SST

| Detalle | Valor |
|--|-------------|
| Entrada AC de media tensión (Línea) | 13.200 Vrms |
| Salida AC de baja tensión (Línea) | 220 Vrms |
| DC de media tensión (VDAB1) | 11.397 V |
| DC de baja tensión (VDAB2) | 393 V |
| Relación de Transformación del TAF (Ntr) | 29:1 |
| Potencia Nominal | 50 KVA |

5.1. BAJO CONDICIONES NOMINALES

Como primer escenario el SST operará bajo condiciones nominales (50 kVA). En esta situación se analizará el transformador en estado estable y transitorio, ambos con carga netamente resistiva y conectada en Y.

5.1.1 Estado transitorio Se simuló el transformador de estado sólido con carga nominal y se analizó el comportamiento transitorio de cada una de las etapas operando como un solo sistema, con el fin de conocer características particulares como el tiempo de asentamiento y el sobreímpico de cada una de estas. Los resultados de esta prueba se presentan a continuación:

Figura 42: Transitorio corrientes de línea a la entrada del SST

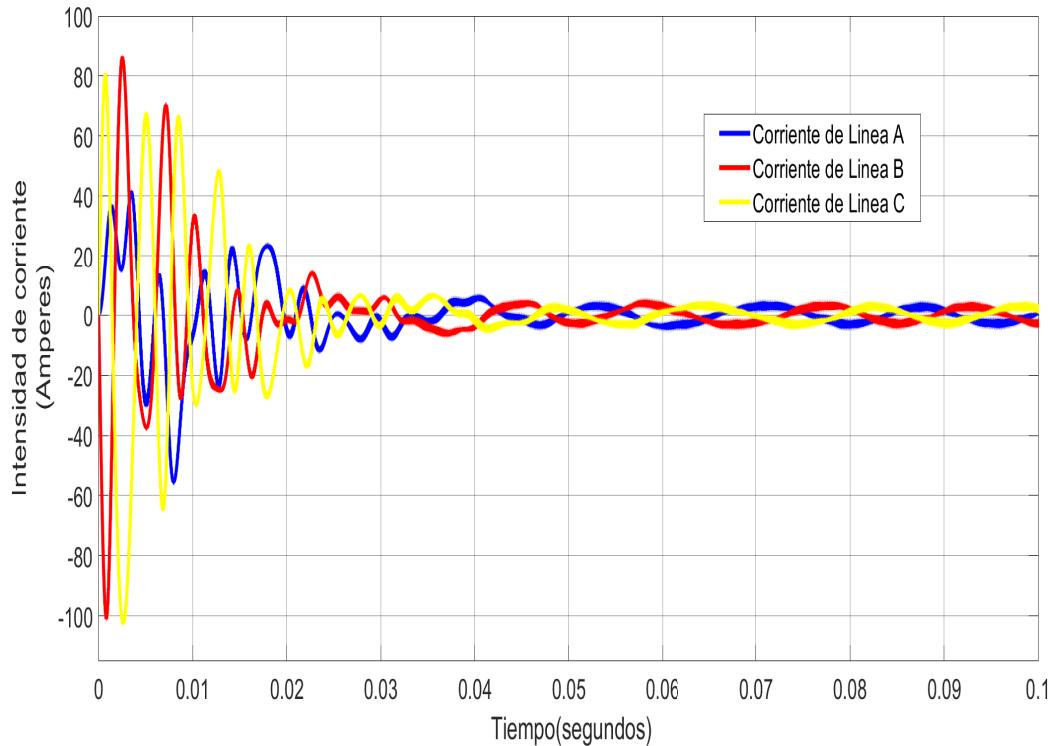


Figura 43: Transitorio tensiones en los Puente H

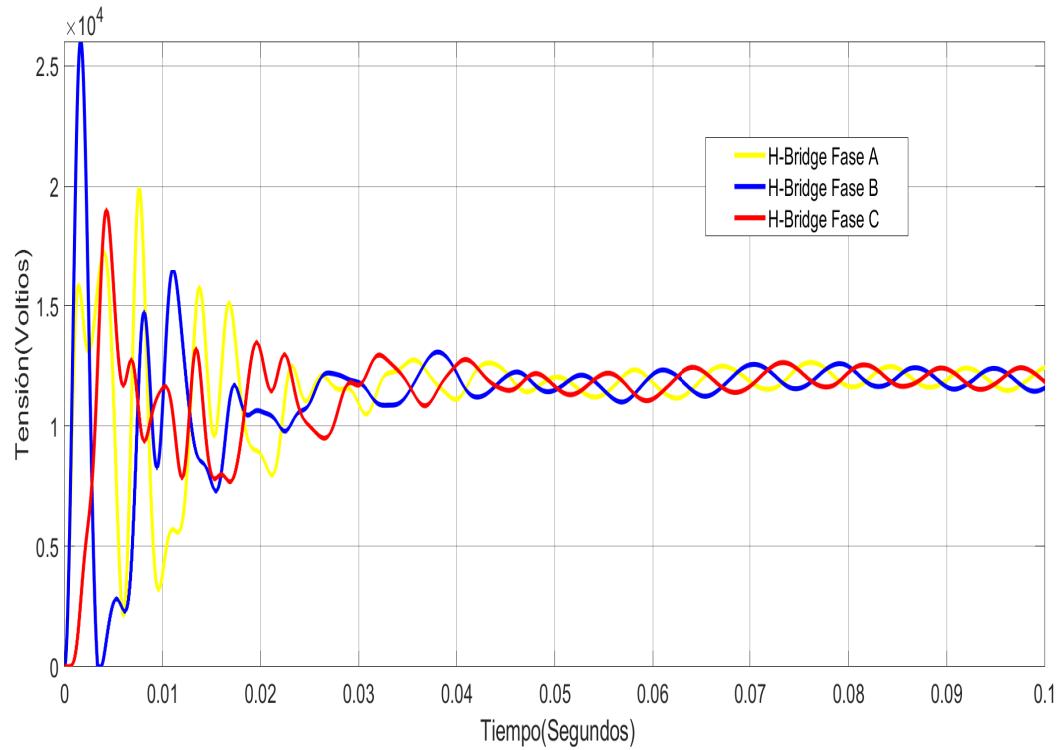


Figura 44: Transitorio V_{DAB2}

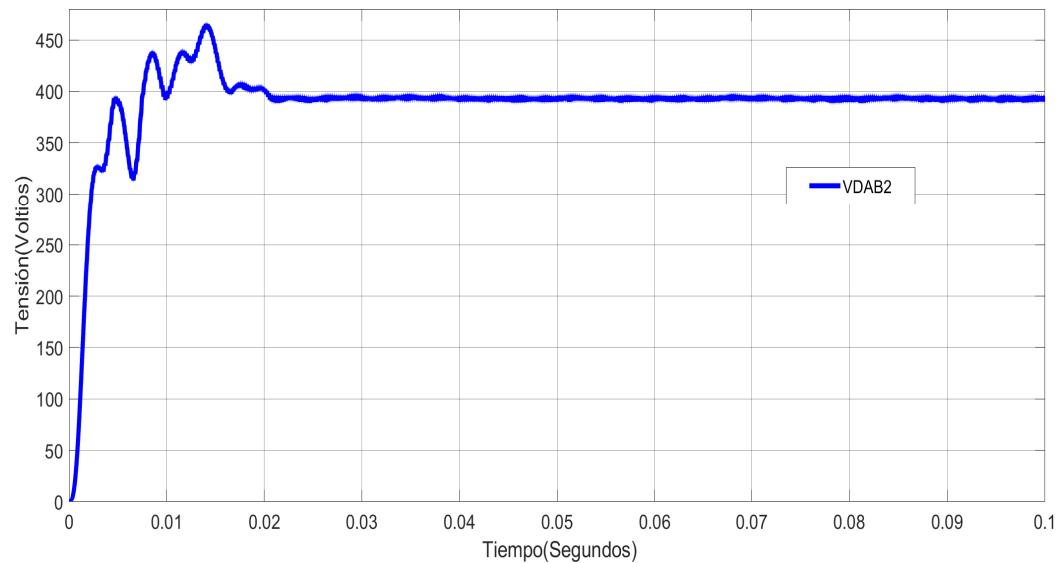


Figura 45: Transitorio I_{DAB2}

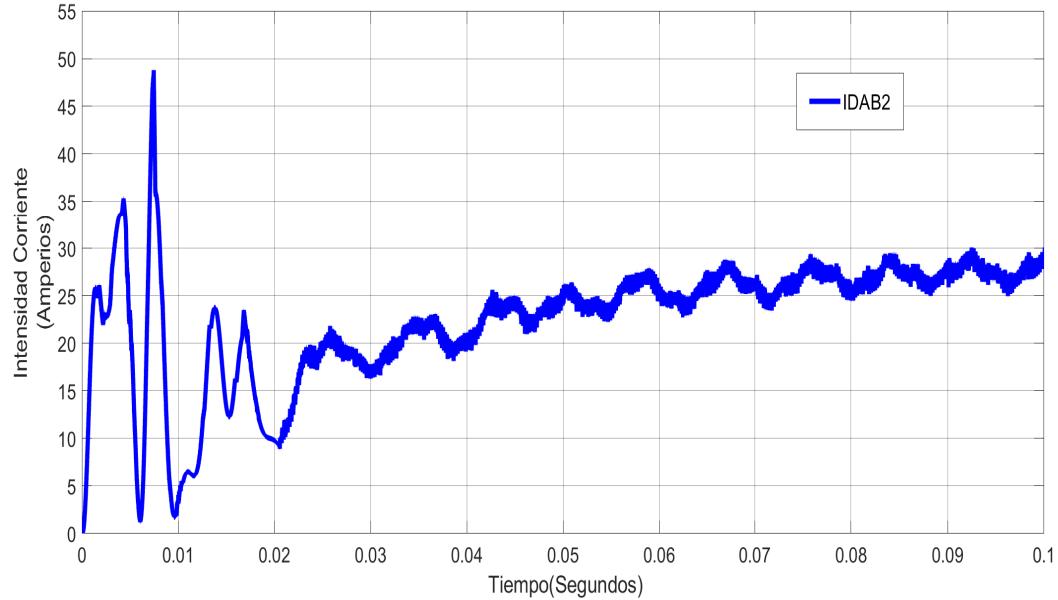


Figura 46: Transitorio tensiones de línea a la salida del SST

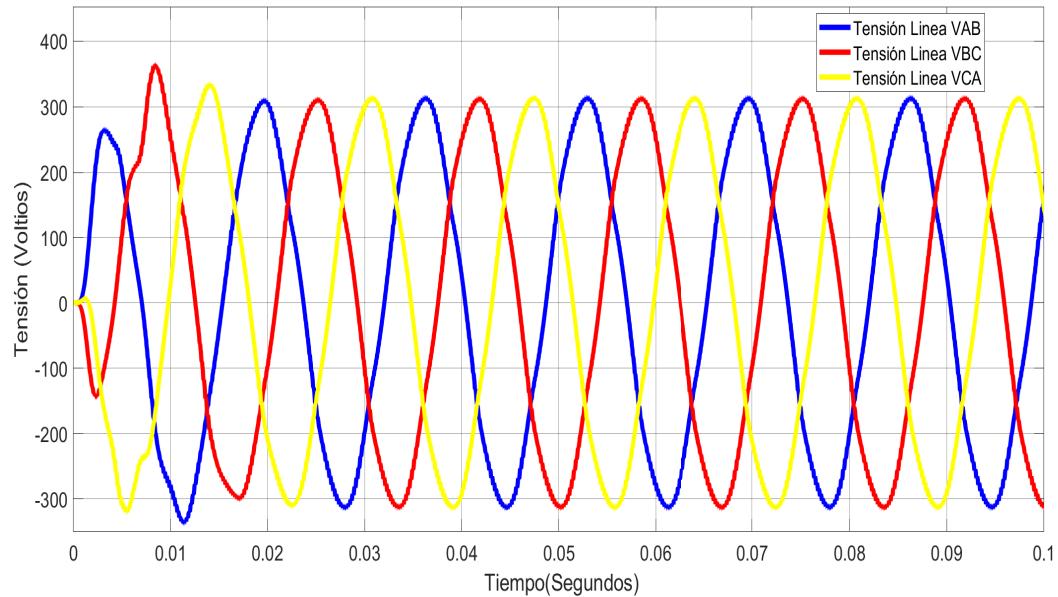


Figura 47: Transitorio corrientes a la salida del SST

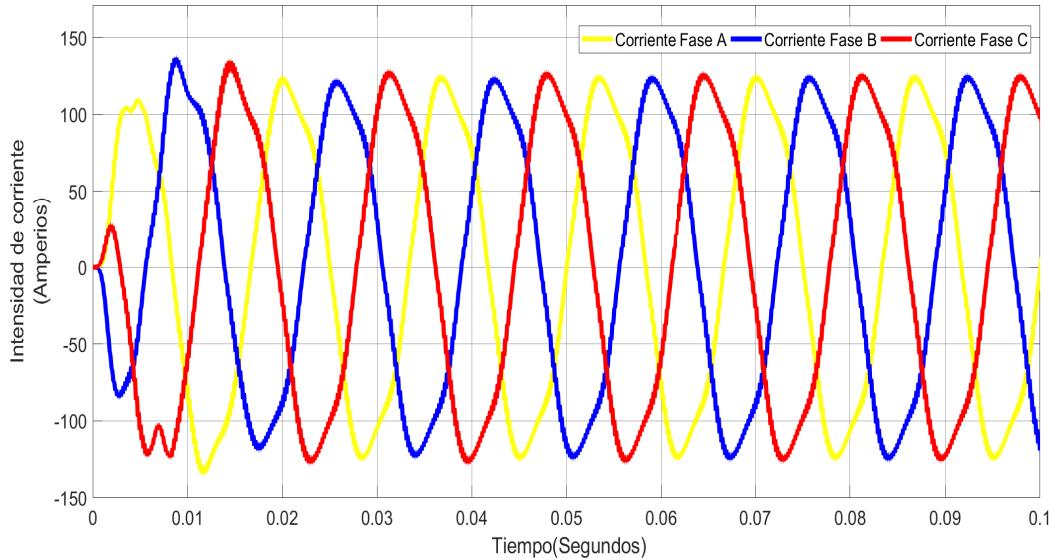
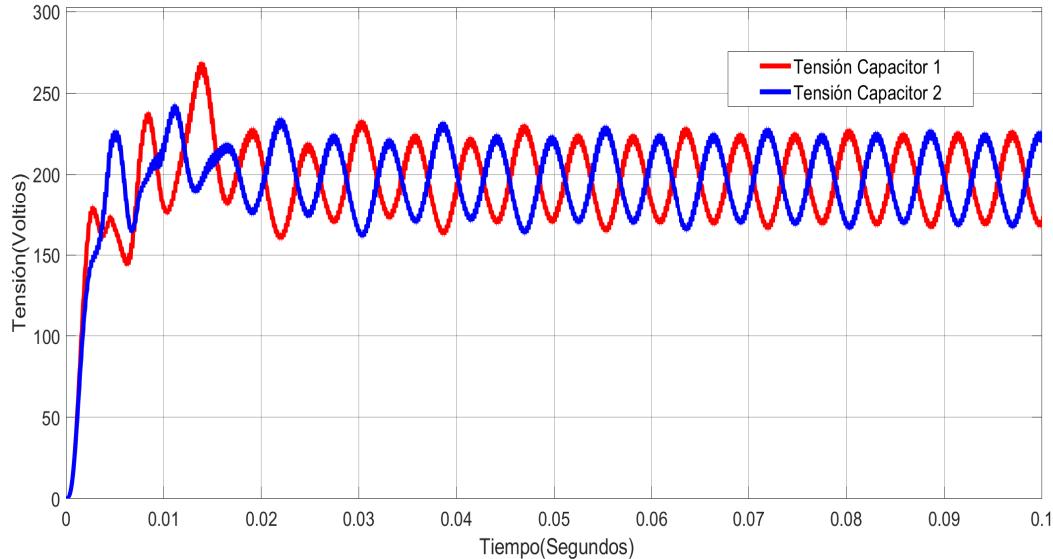


Figura 48: Transitorio tensiones de los capacitores del NPC



La simulación de las tres etapas del SST, tuvo como resultado en la inicialización valores elevados en tensión y corriente en el estado transitorio para las señales del rectificador como se puede observar en las figuras 43 y 42 respectivamente; y cada uno de estos estados transitorios presentó un tiempo de asentamiento menor a 50 [ms] o 3 ciclos de 60 [Hz], lo cual permite cumplir con las condiciones de sobretensiones o sobrecorrientes en los sistemas de potencia.

Conjuntamente a estos resultados, se observa que se logra el estado estable en un tiempo menor a 60 [ms], sin embargo, antes de este tiempo ya se encuentra la tensión de salida en un valor cercano a su referencia, mientras que la corriente que es absorbida de la red eléctrica ya presenta una forma de onda sinusoidal.

Se evidenció que la etapa inversora del SST, es la que presenta el menor tiempo de establecimiento en comparación con las demás etapas, como se puede ver en las Figuras 46, 47 y 48, esto se debe al amplio ancho de banda que presenta el controlador, y gracias a esto la tensión de salida no sufrirá cambios o caídas de tensión significativas aunque existan cambios en la demanda.

Se observa que todo el sistema termina su estado transitorio en aproximadamente 100 [ms].

5.1.2 Estado Estable Cuando el transformador alcanza el estado estable podemos saber las tensiones y corrientes que utilizan cada una de las etapas para mantener alimentada la carga, y por lo tanto, se puede estimar las especificaciones de los elementos que conforman el SST (semiconductores, devanado del TAF, elementos pasivos). A continuación se pueden observar los resultados de operación en estado estable del sistema:

Figura 49: Corrientes de línea a la entrada del SST en estado estable

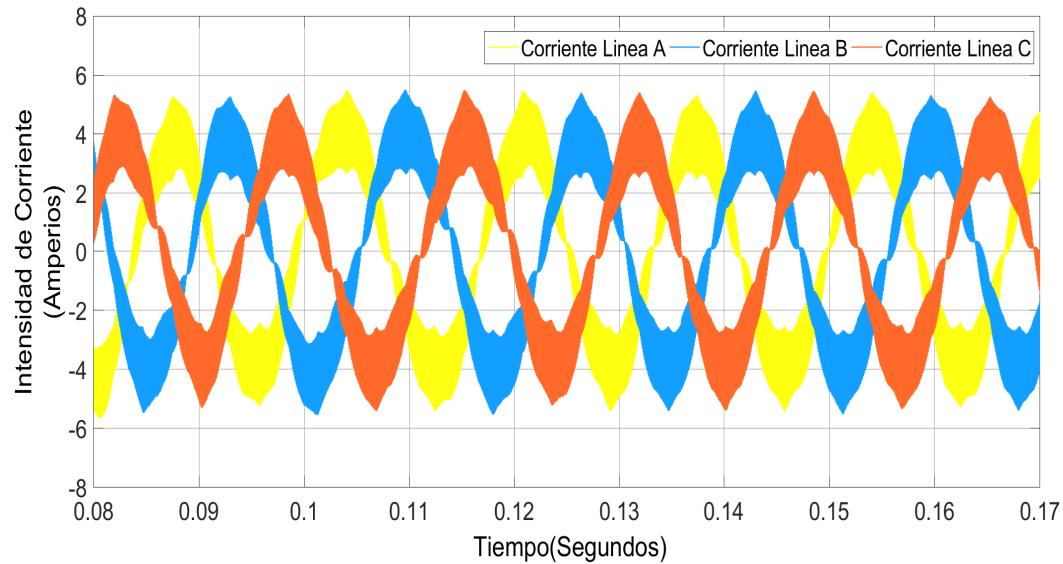


Figura 50: Tensiones de los Puentes H en estado estable

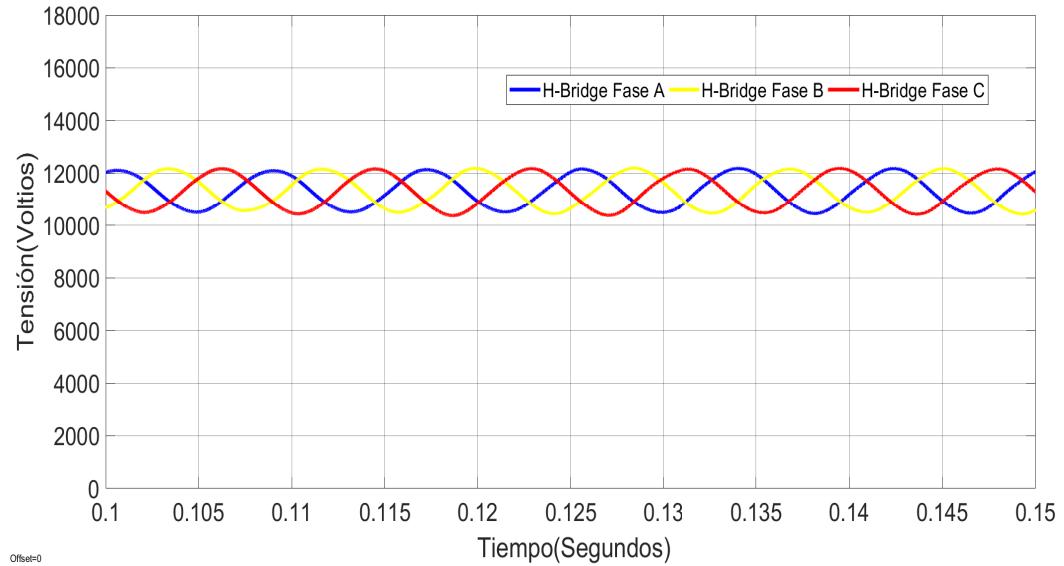


Figura 51: Tensiones de los Puentes H en estado estable (ampliado)

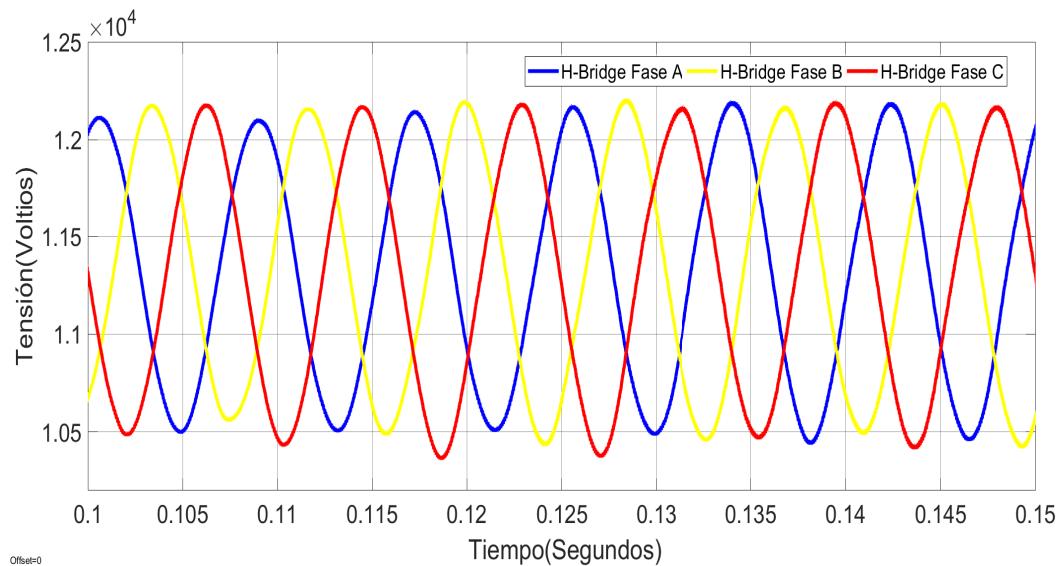


Figura 52: Tensión V_{DAB2} en estado estable

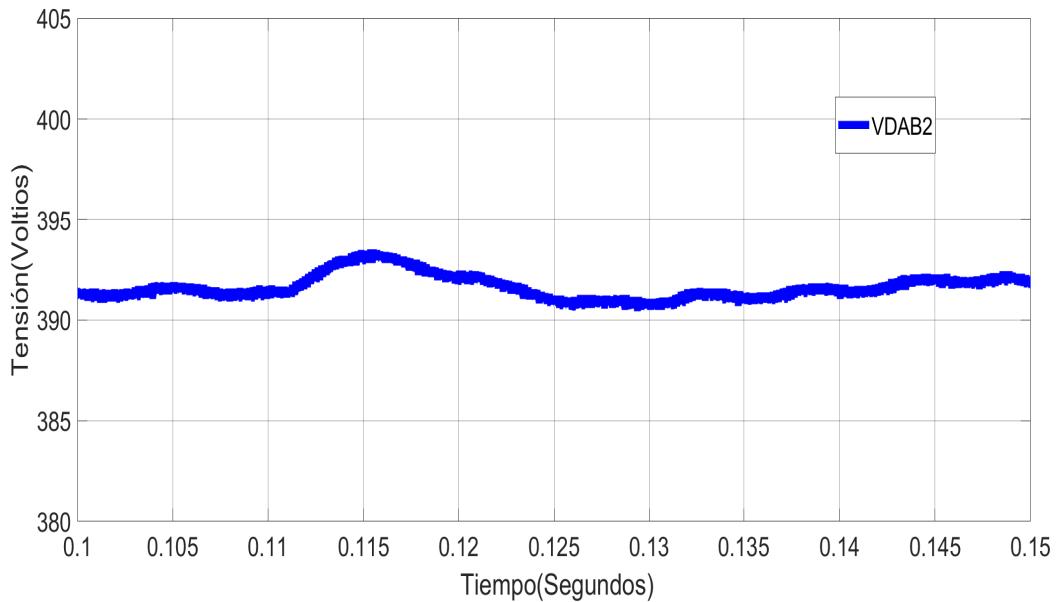


Figura 53: Corriente I_{DAB2} en estado estable

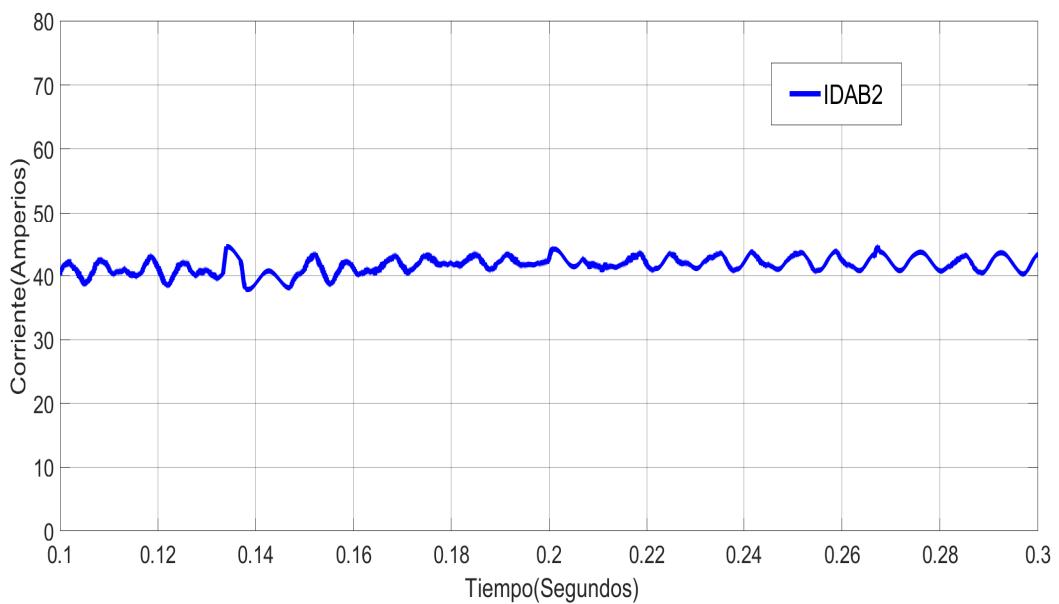


Figura 54: Tensiones de línea a la salida del SST en estado estable

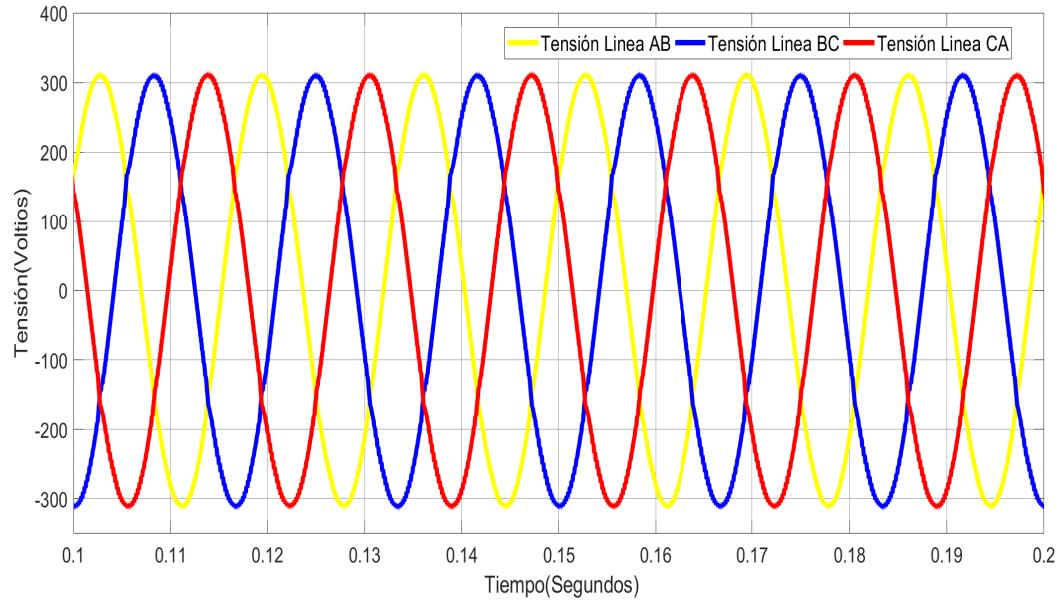


Figura 55: FFT para tensiones de línea a la salida del SST en estado estable

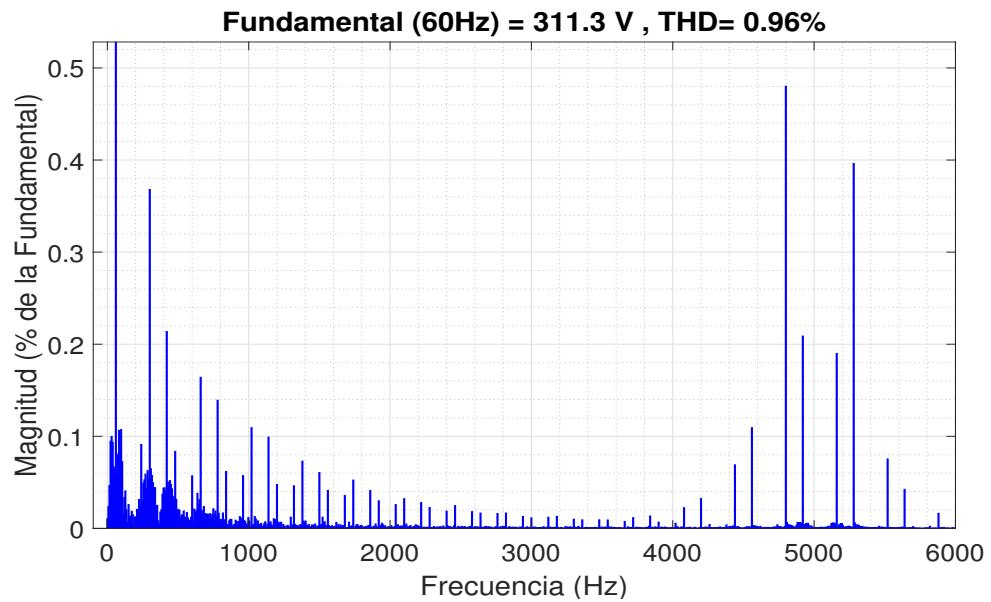


Figura 56: Corrientes de salida para SST en estado estable

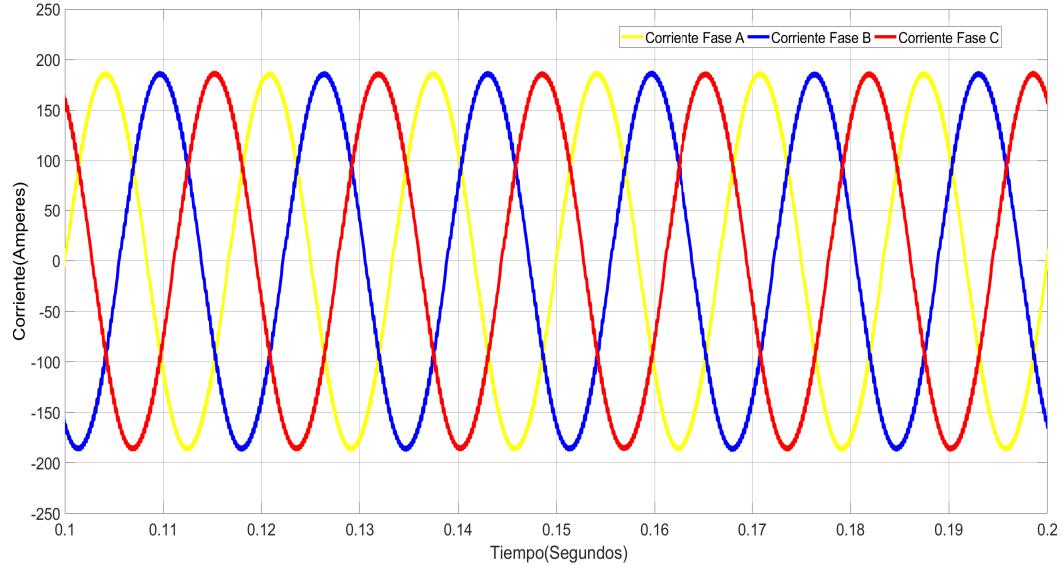
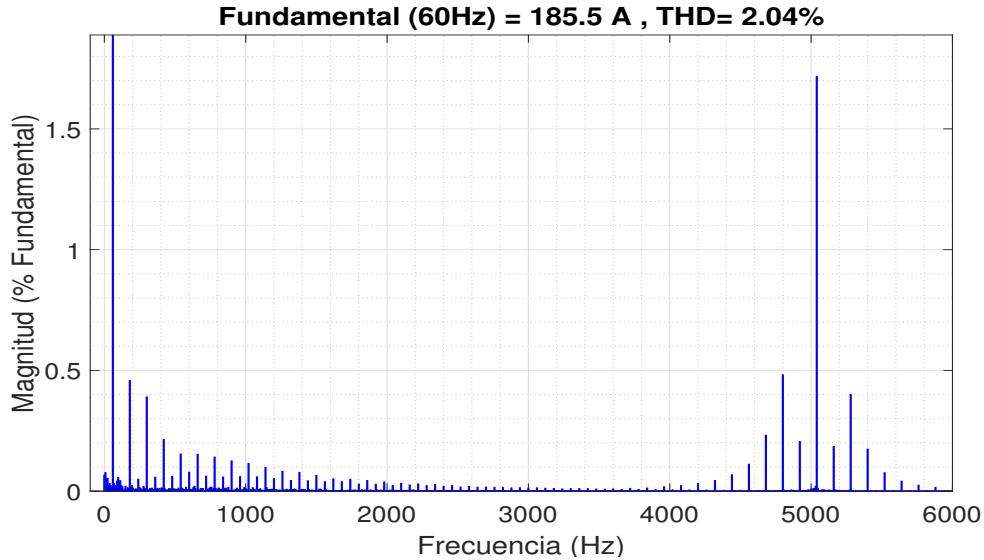


Figura 57: FFT para corrientes de salida del SST en estado estable



La etapa rectificadora del transformador de estado sólido se simuló con un módulo Puente H conectado a cada fase, y se observó en la Figura 49 una corriente con rizado de alta frecuencia, lo cual conlleva un aumento en la cantidad de armónicos. Este comportamiento puede cambiar al utilizar un mayor número de módulos Puente H en cada fase. Adicionalmente, el aumento en el número de rectificadores conectados puede disminuir el valor de la inductancia L_{HB} , debido a que este elemento actúa como filtro de la corriente que absorbe la etapa.

En la Figura 50, se puede observar que para un tiempo mayor a 100 [ms] la tensión se encuentra en estado estable y presenta un valor promedio igual a 11397 [V]. En la Figura 51 se observa la forma de onda sinuoidal para cada señal de tensión de salida del Puente H que se encuentra conectado a cada fase, en estas señales se observa el balance entre estas, en donde cada salida de tensión se encuentra desfasada $\frac{2\pi}{3}$ [Rad].

El DAB en estado estable debe tener la capacidad de mantener un valor constante de tensión en el lado de baja (V_{DAB2}) igual al de la referencia (Figura 52), y además ser capaz de entregar la suficiente corriente por cada módulo (Figura 53), cumpliendo con el funcionamiento de esta etapa. En las Figuras 52 y 53, se cuenta con una ventana de observación de 0.05 [s] en la cual se observa que se mantiene la tensión apropiada y el flujo de corriente constante en un módulo .

Para las pruebas con carga nominal después de haberse extinguido el transitorio, se puede notar que las tensiones de línea a la salida del SST (Figura 54), presentan una forma de onda perfectamente sinusoidal a la frecuencia (60 Hz) y tensión de referencia fijada por el controlador de 220 Vrms (311 pico). Igualmente tanto las tensiones como las corrientes por fase (Figura 56) presentan un contenido armónico muy bajo (Figuras 55 y 57), el cual es menor al 3% en ambos casos. Además como se puede observar los armónicos de mayor magnitud en la tensión de salida se presentan en torno a la frecuencia de trabajo del convertidor NPC ($F_{sw_NPC} = 5040$ [Hz]) y múltiplos de esta, lo cual valida la efectividad de la técnica de modulación SPWM para desplazar los armónicos a muy altas frecuencias.

5.2. CON CARGA DESBALANCEADA

Se someterá el transformador a pruebas con carga desbalanceada en Y, con el fin de evaluar su desempeño para mantener una tensión constante en la carga cuando la demanda por cada fase es distinta, adicionalmente, se verificará la capacidad del convertidor de diodos anclados para mantener el punto medio '0' balanceado. Los resultados de la prueba con carga desbalanceada se muestran a continuación:

Figura 58: Corrientes de línea a la entrada del SST con carga desbalanceada

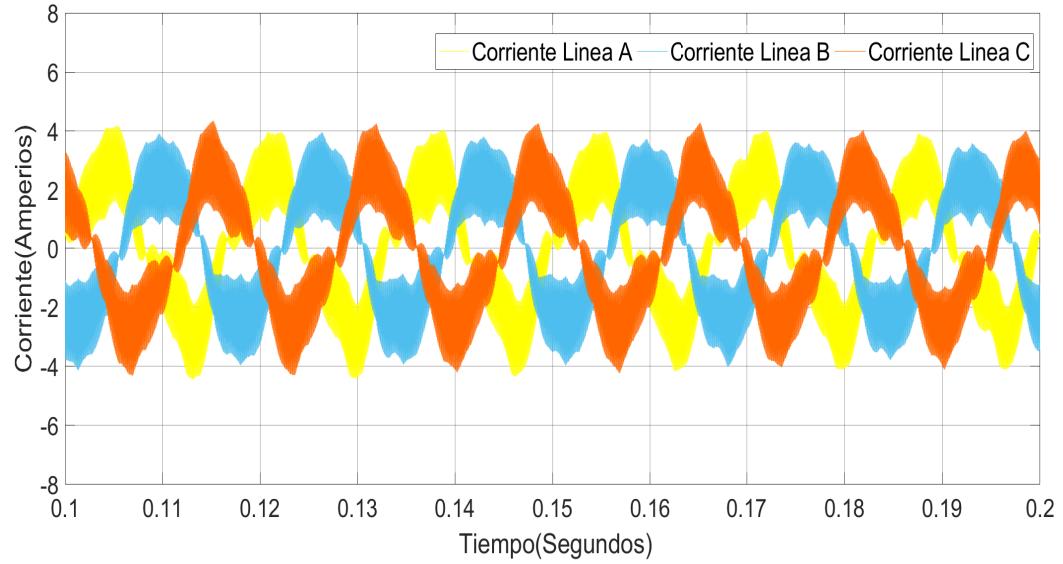


Figura 59: Tensión en los Puente H con carga desbalanceada

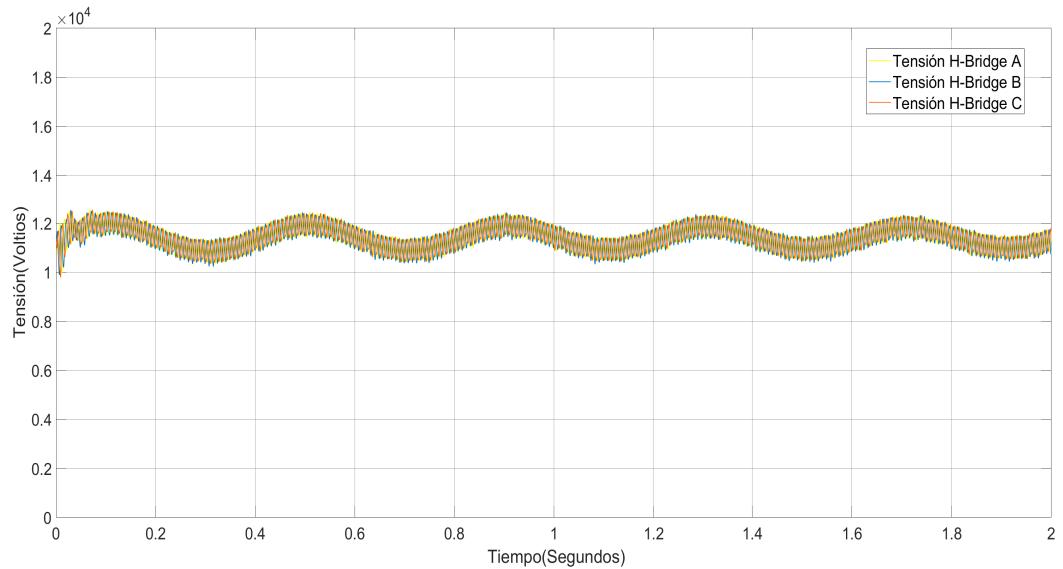


Figura 60: Tension V_{DAB2} con carga desbalanceada

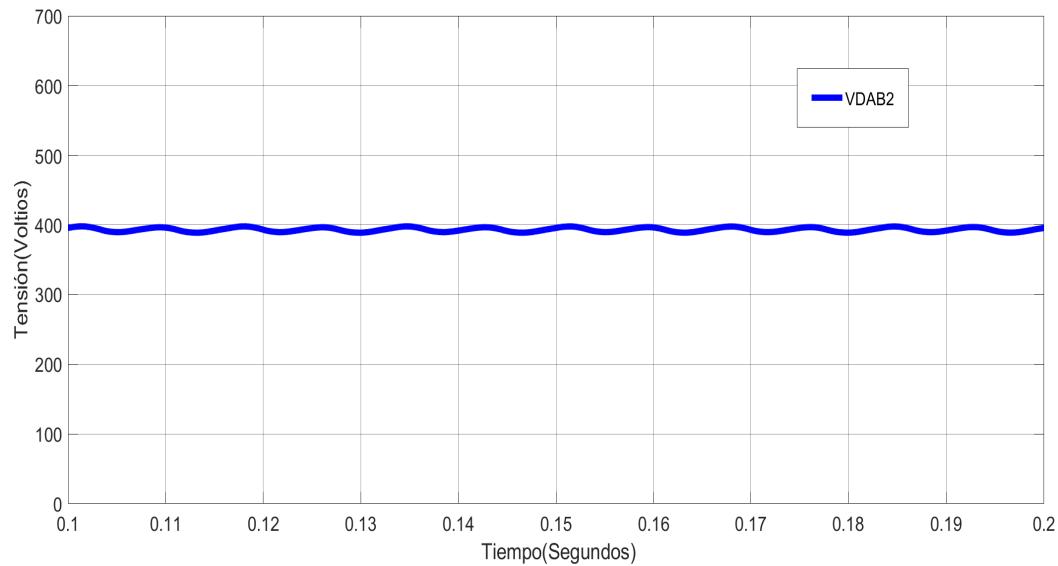


Figura 61: Tension V_{DAB2} con carga desbalanceada (Ampliado)

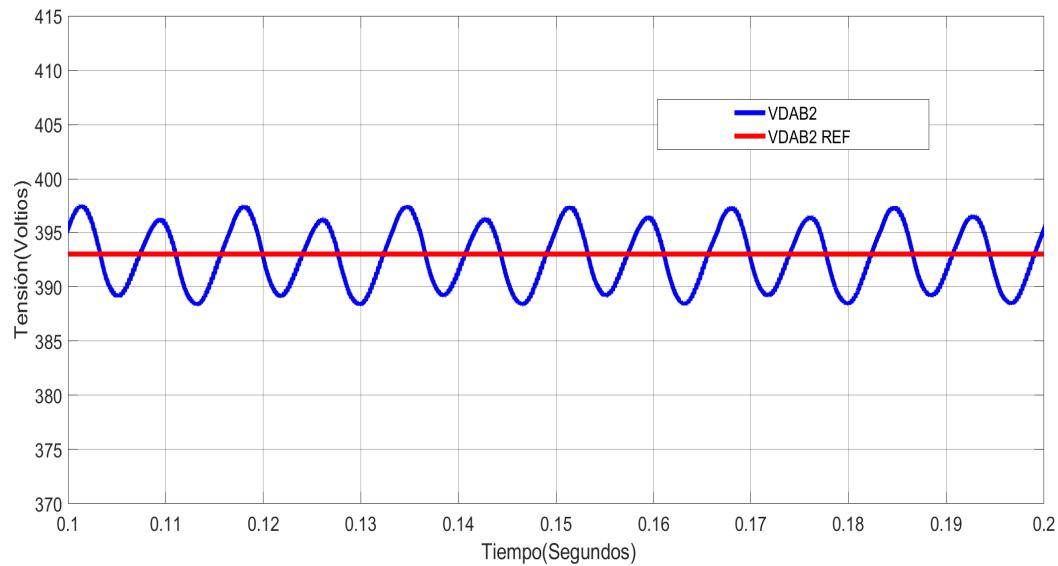


Figura 62: Corriente I_{DAB2} con carga desbalanceada

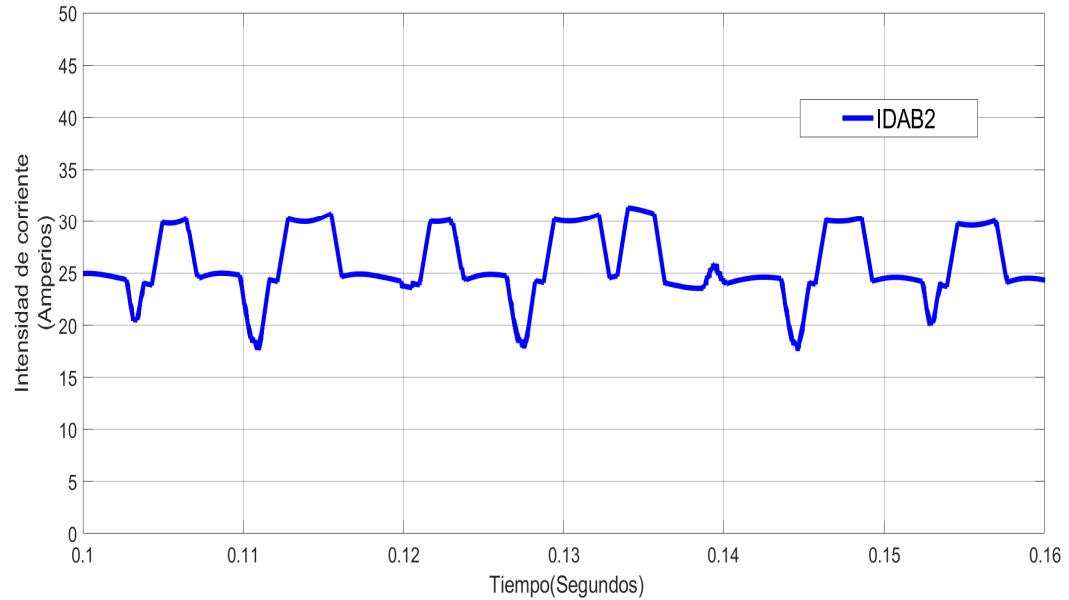


Figura 63: Tensiones de línea a la salida del SST con carga desbalanceada

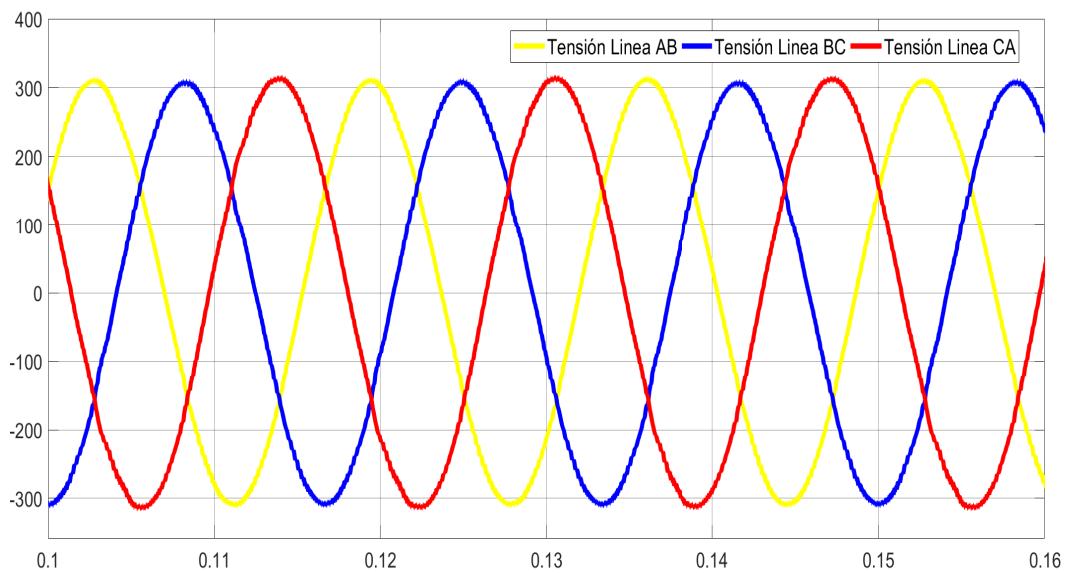


Figura 64: Corrientes de salida del SST con carga desbalanceada

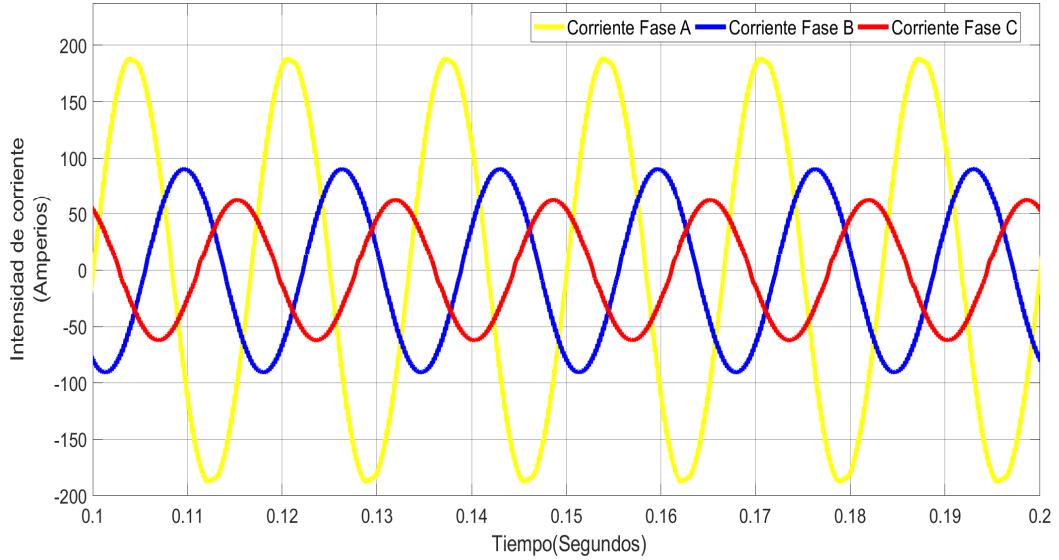
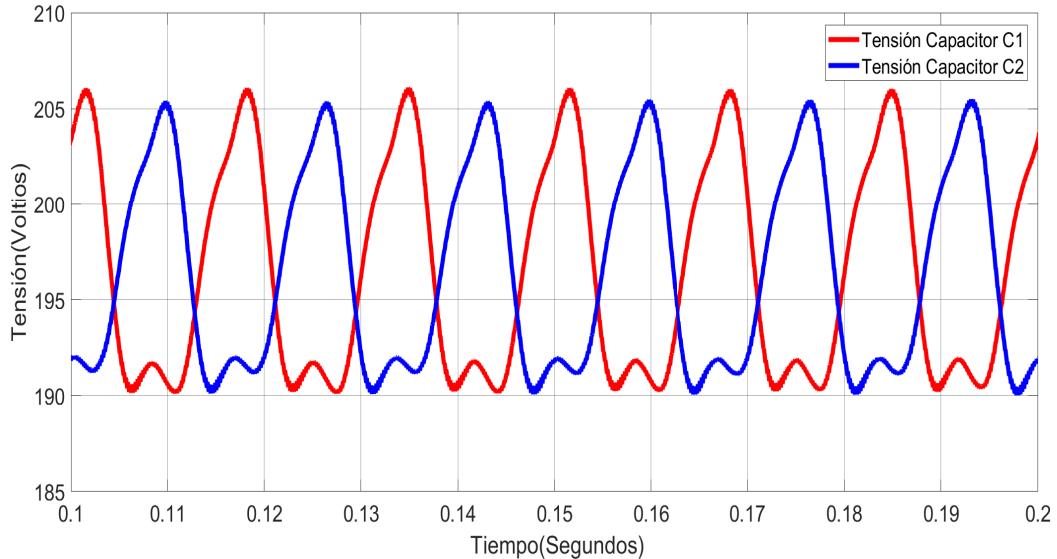


Figura 65: Tensiones en las capacitancias del NPC con carga desbalanceada



En la primera etapa se puede observar que la tensión de salida de los Puente H (Figura 59) mantienen el valor promedio, pero con la particularidad que al revisar una ventana de tiempo de 2 [s] se observa cómo empiezan a oscilar las tensiones. Ahora, en la Figura 58 se observa que las corrientes de entrada a la primera etapa del SST no se desbalancean, a pesar de estar alimentando una carga desbalanceada el transformador tiene la capacidad de absorber de la

red eléctrica una corriente de línea balanceada.

Para la Etapa DC-DC los efectos de tener conectada carga desbalanceada a la salida del SST, repercute únicamente en que la tensión de salida del DAB presente pequeñas oscilaciones en torno al valor de tensión medio fijado por la referencia (Figura 61), esto debido a que el circuito que esta etapa debe alimentar (Etapa DC-AC) y por ende la carga conectada a esta, actúan como parte del filtro capacitivo a la salida del DAB. Si la carga que se conecta a la salida del inversor es la nominal, las variaciones en la tensión V_{DAB2} son muchísimo mas pequeñas, como se muestra en la Figura 52. Igualmente la señal de corriente I_{DAB2} presenta oscilaciones pero su valor medio se mantiene constante en el tiempo.

Cuando hay presencia de carga desbalanceada conectada al SST, la etapa que más presenta cambios es la DC-AC. Como podemos observar en la Figura 63 las tensiones de salida del SST no son afectadas en absoluto por la presencia de cargas de este tipo, aunque alguna de sus fases esté demandando más potencia que las otras. Como se puede observar en la Figura 64 las corrientes por fase se desbalancean apropiadamente sin sufrir ningún tipo de distorsión y todo esto gracias al controlador implementado para el balance de la tensión en las capacitancias de la etapa inversora, ya que estas se encargan de controlar la componente homopolar en tensión a la salida que se presenta cuando la carga es desbalanceada. Como se puede observar en la Figura 65 a diferencia de los resultados anteriores con carga balanceada nominal, la tensión en los capacitores de la etapa DC-AC no presentan una forma de onda enteramente sinusoidal, esto debido a que la demanda por fase en este caso es distinta, pero aun así el controlador es capaz de mantener la tensión media correspondiente a la diferencia de tensión entre los dos capacitores $(VC1 - VC2)_0$ cercana a '0', si no fuera así las tensiones a la salida presentarían alta distorsión debido a la presencia de una componente homopolar.

5.3. CARGA DE TIPO REACTIVO

Se decidió como caso particular probar el SST con carga reactiva balanceada conectada en Y, con el fin de analizar los efectos de ésta en el sistema, y en especial en la etapa de salida, ya que las cargas de este tipo se caracterizan principalmente por introducir sobretensiones (carga reactiva capacitiva), o subtensiones (carga reactiva inductiva).

En estas pruebas se utilizará carga reactiva cuyo factor de potencia es de 0.95 en atraso. Los resultados se pueden observar en las siguientes figuras:

Figura 66: Tensiones de línea a la salida del SST con carga reactiva

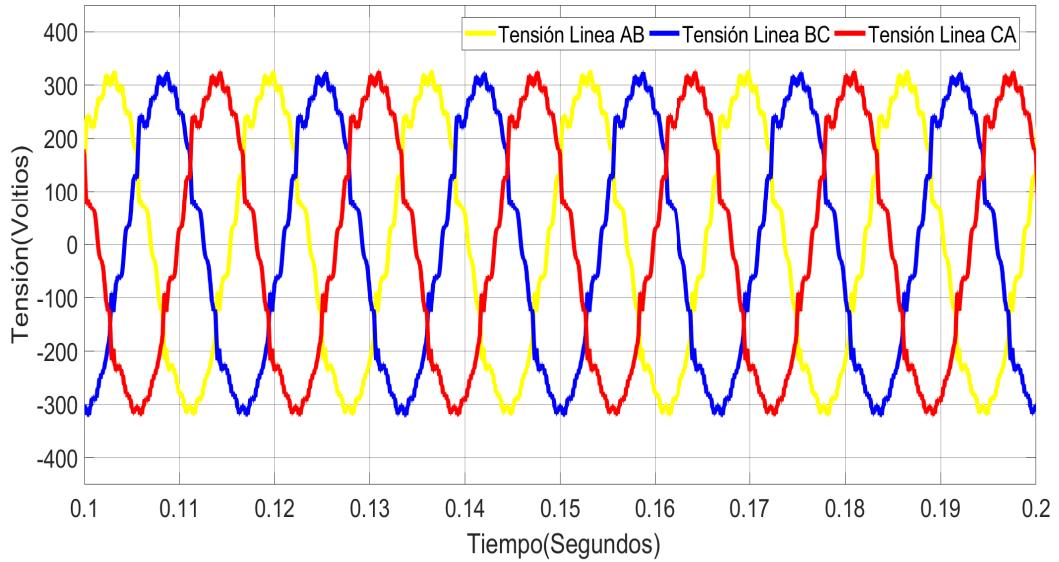


Figura 67: FFT para tensiones de línea a la salida del SST con carga reactiva

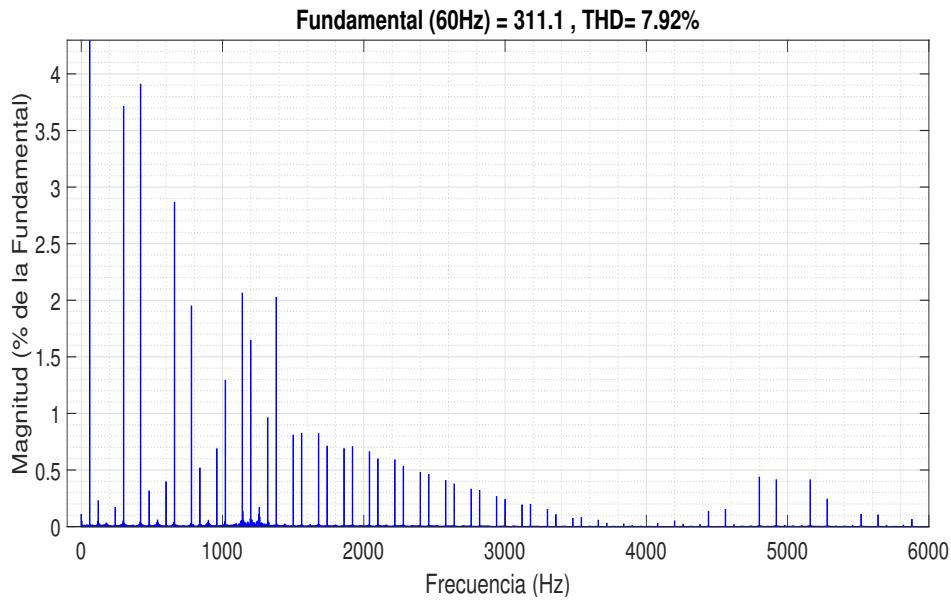


Figura 68: Corrientes por fase salida del SST con carga reactiva

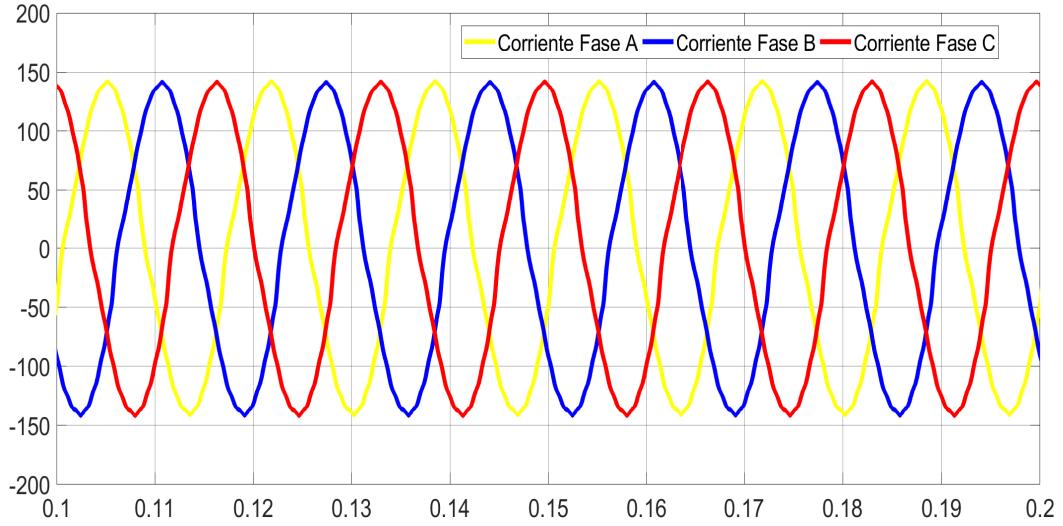
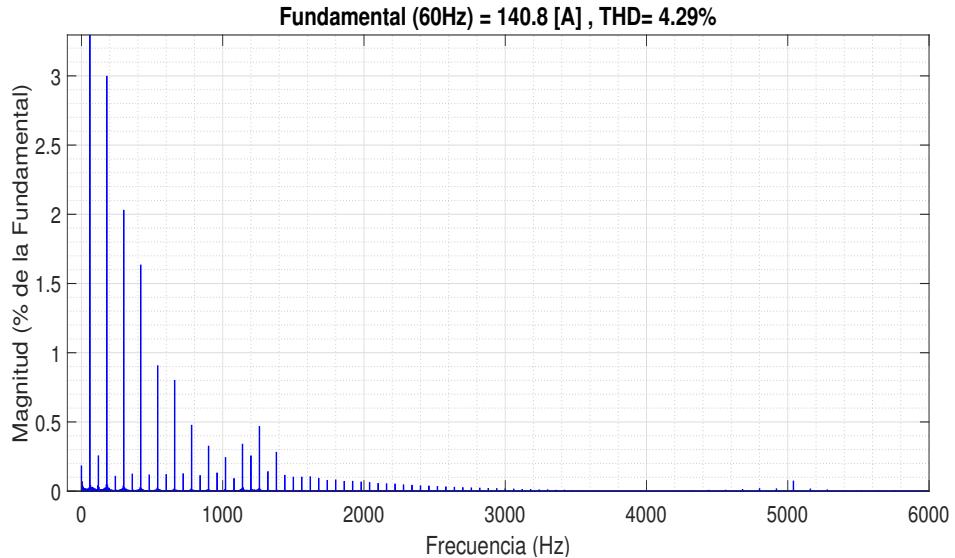


Figura 69: FFT para corrientes de fase a la salida del SST con carga reactiva



El SST cuando tiene cargas de tipo reactivo conectadas, presenta un comportamiento similar a el que presenta con cargas desbalanceadas en cada una de sus etapas, excepto en la etapa a la cual hace parte el inversor. Con las pruebas realizadas utilizando carga reactiva, se pudo comprobar que estas afectan en gran medida la tensión de salida del transformador, como se puede ver en la Figura 66, ya que introducen una gran cantidad de armónicos al sistema, los

cuales distorsionan la calidad de la tensión de salida aumentando la THD de ésta, la cual se muestra en la Figura 67.

Cabe recalcar que aunque la tensión de salida se vio afectada debido a el aumento de las componentes armónicas, lo cual debilito la calidad de la señal. El controlador de tensión que fue diseñado para esta etapa supo mantener la tensión de linea a la frecuencia fundamental [60 Hz] en los fijados 220 Vrms (311 Pico), demostrando aun así la capacidad de esté para mantener la tensión de salida RMS en torno a los valores fijados, aun así esto demuestra la poca capacidad que tiene el controlador para controlar el flujo de carga reactiva.

En corriente la cantidad de armónicos fue un poco menor que en tensión (Figura 69), manteniendo la forma senoidal, como se muestra en la Figura 64, esto se puede deber en parte a que la carga es mayormente de tipo inductivo y puede actuar como filtro de corriente.

5.4. VARIACIONES DE CARGA

Como último escenario de pruebas para el transformador, este fue sometido a cambios o variaciones de carga estando en operación, para analizar el comportamiento de éste ante repentinos cambios en la carga, y la rapidez del sistema, y por ende la capacidad de los controladores de cada etapa para mantener los valores de tensión y corriente de referencia.

Con el fin de realizar estas pruebas más cercanas a la realidad, el transformador fue sometido a una serie de curvas de demanda (Tabla 14 y 15), las cuales detallan la demanda promedio por hora que experimenta un transformador de distribución en condiciones reales. Las curvas de demanda pueden encontrarse en la norma técnica ESSA proporcionada por la Electrificadora de Santander [4].

Debido a que las curvas de demanda están en escala de horas, para efectos de la simulación y muestra de resultados (tensiones , corrientes ..etc) cada hora fue representada por 0.0833 segundos ($1 \text{ Hora} = \frac{5}{60} \text{ segundos}$), esto con el fin de acelerar las tareas de simulación y de trabajo de computacional.

Todas las pruebas de variaciones de carga fueron realizadas con el transformador después de su inicialización (Estado estable) y con carga netamente resistiva conectada en Y.

5.4.1 Demanda Comercial A continuación se muestran los resultados de someter al SST a variaciones de carga similares a la demanda de un transformador convencional para un sector comercial.

Tabla 14: Demanda diaria promedio para el sector comercial

| Hora | Demandas Promedio Hora (Por Unidad) | Hora | Demandas Promedio Hora (Por Unidad) | Hora | Demandas Promedio Hora (Por Unidad) |
|------|--|------|--|------|--|
| 1 | 0.05 | 9 | 0.34 | 17 | 1 |
| 2 | 0.05 | 10 | 0.76 | 18 | 0.98 |
| 3 | 0.05 | 11 | 0.91 | 19 | 0.85 |
| 4 | 0.05 | 12 | 0.93 | 20 | 0.61 |
| 5 | 0.05 | 13 | 0.72 | 21 | 0.16 |
| 6 | 0.05 | 14 | 0.41 | 22 | 0.07 |
| 7 | 0.05 | 15 | 0.7 | 23 | 0.06 |
| 8 | 0.05 | 16 | 0.95 | 24 | 0.05 |

Figura 70: Curva de demanda promedio para el sector comercial basada en la Tabla 14

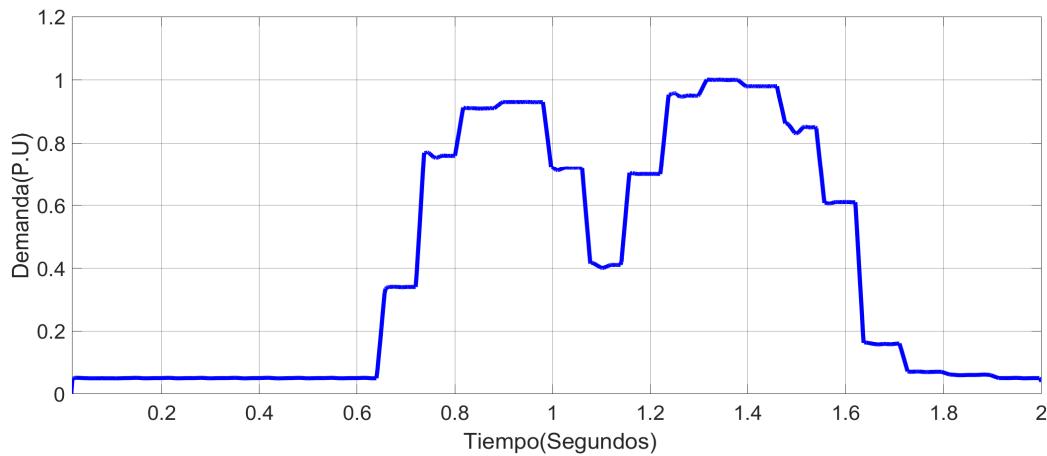


Figura 71: Tensión Puente H A para demanda comercial

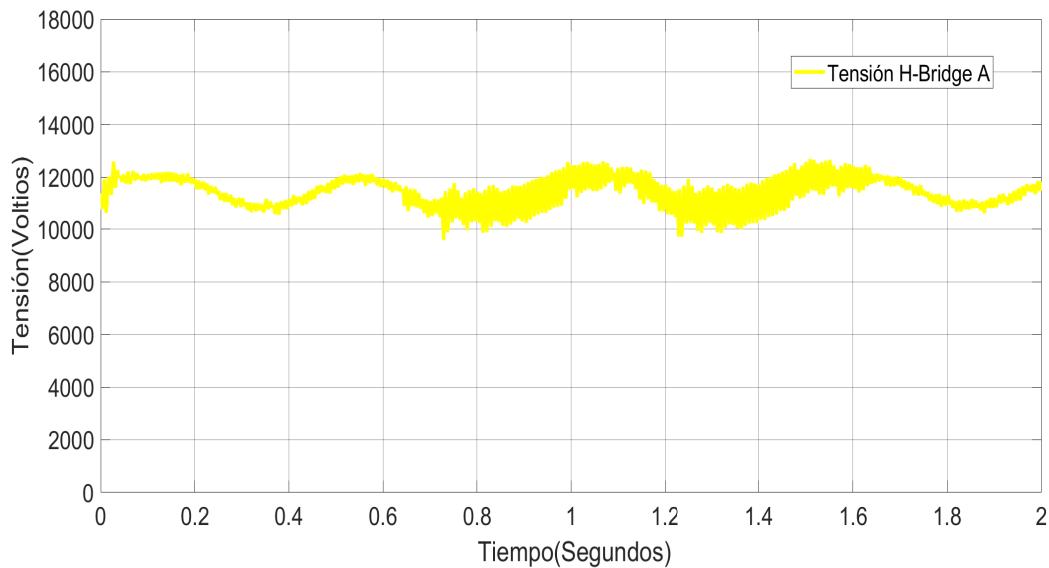


Figura 72: Tensión Puente H B para demanda comercial

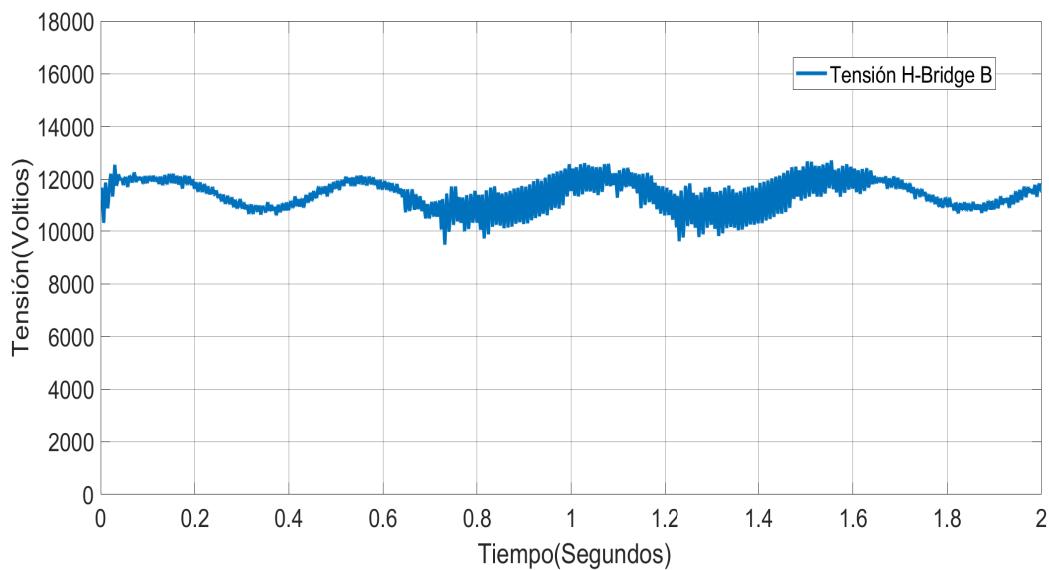


Figura 73: Tensión Puente H C para demanda comercial

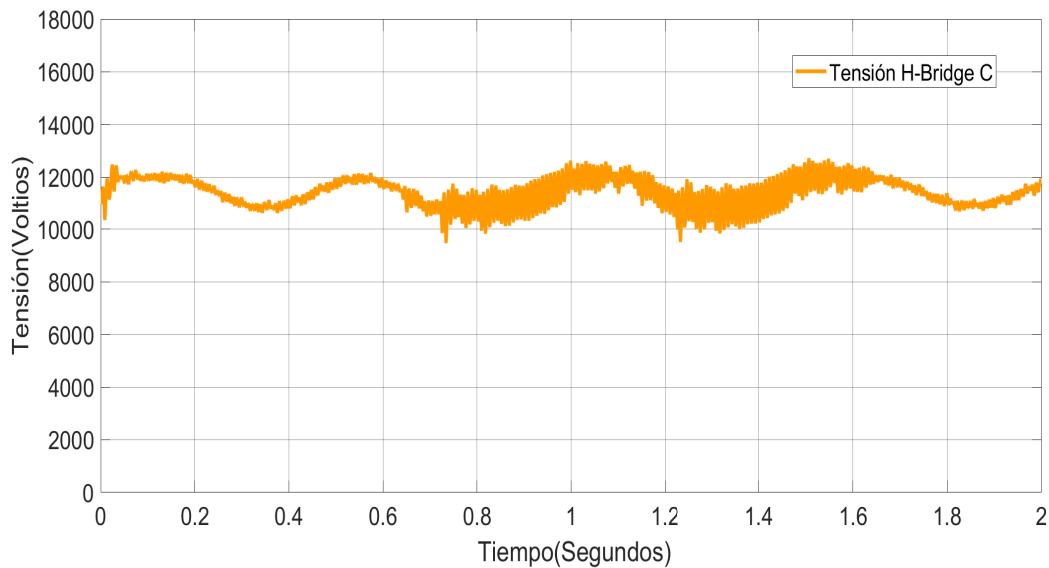


Figura 74: Corrientes de línea A a la entrada del SST para demanda residencial

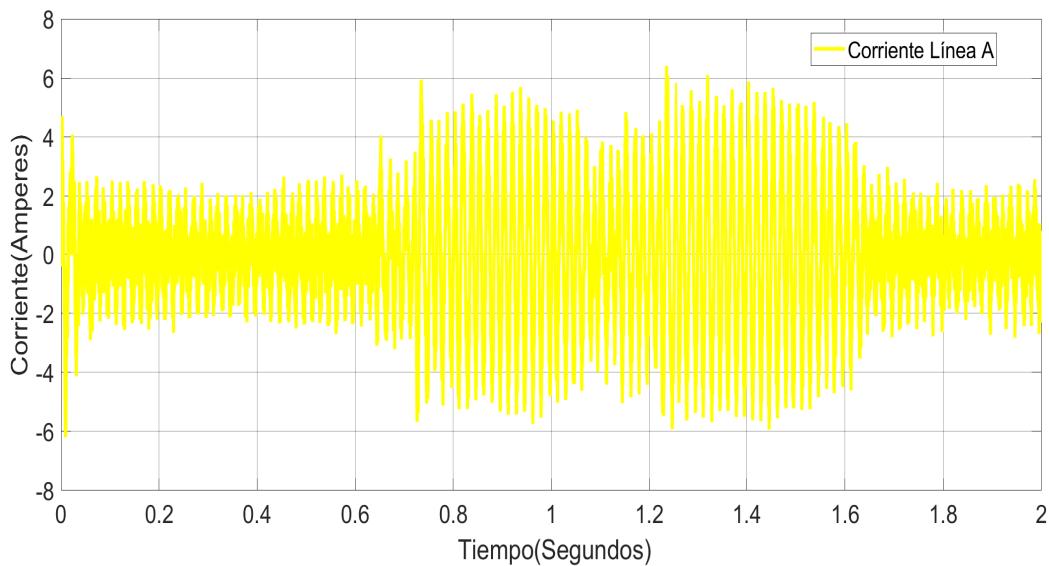


Figura 75: Corrientes de línea B a la entrada del SST para demanda residencial

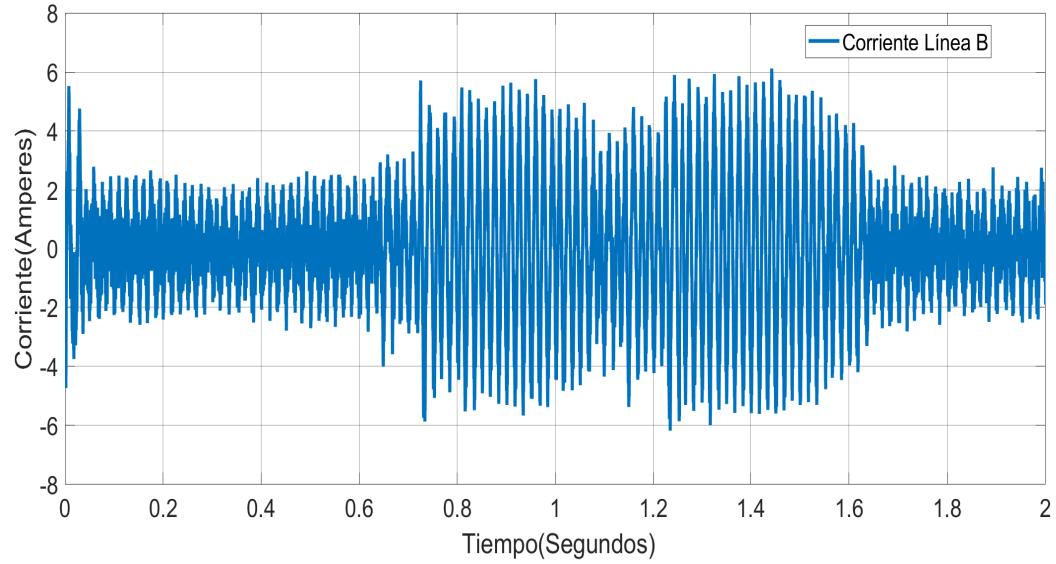


Figura 76: Corrientes de línea C a la entrada del SST para demanda residencial

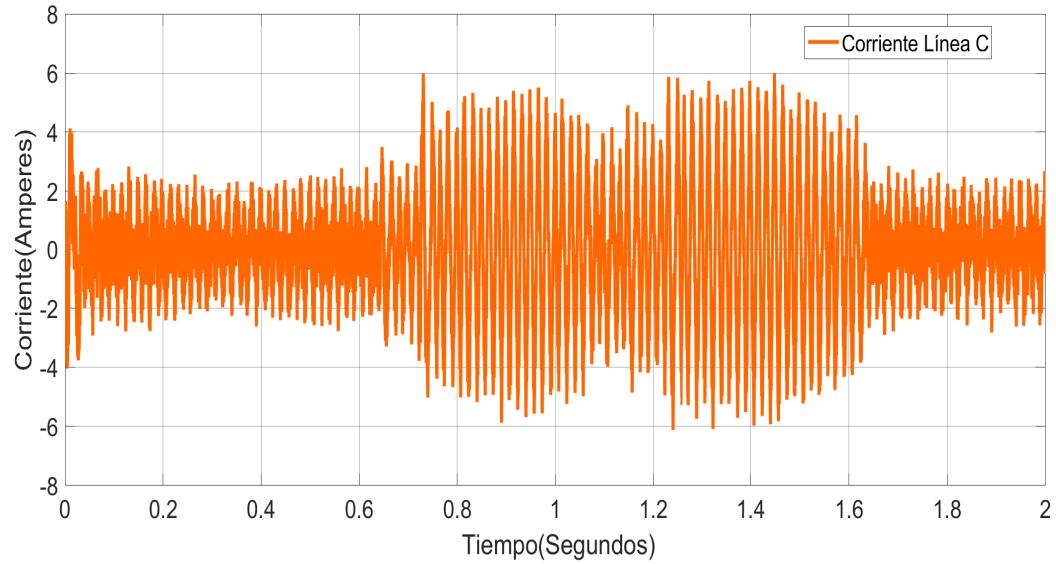
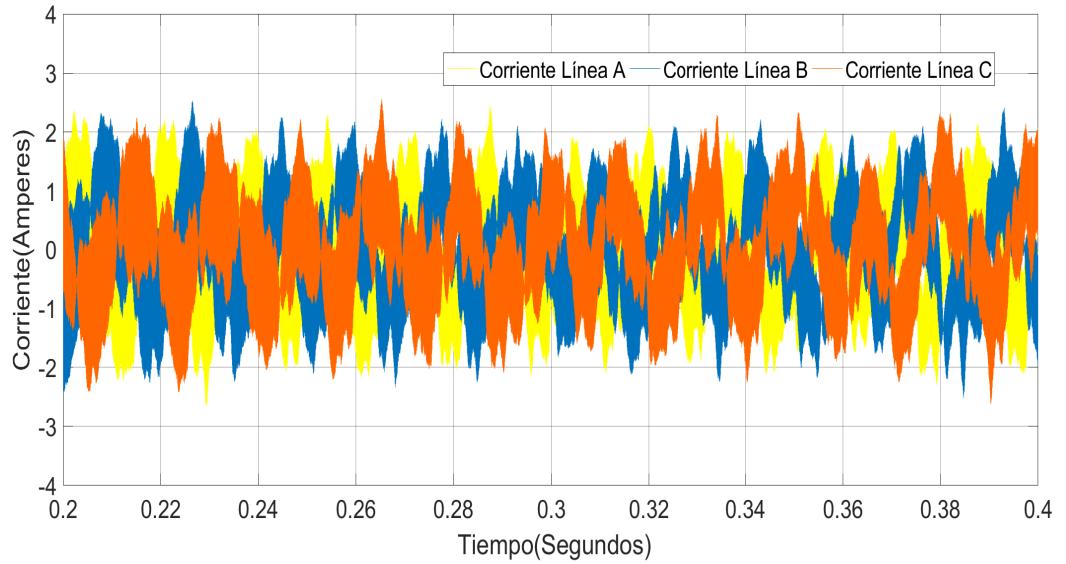


Figura 77: Corrientes de línea a la entrada del SST para demanda comercial (ampliadas)

(a)



(b)

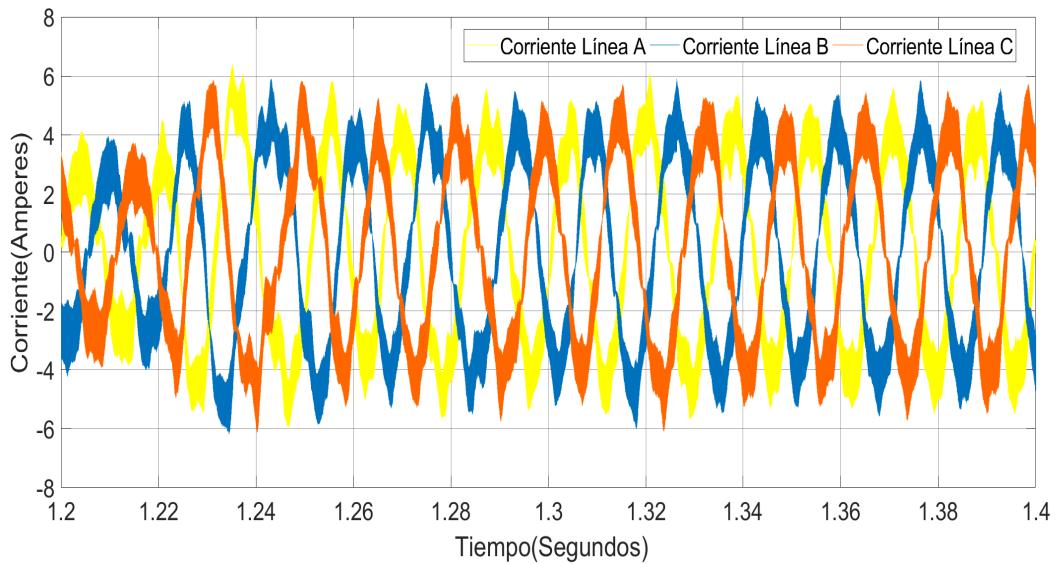


Figura 78: Tensión V_{DAB2} para demanda comercial

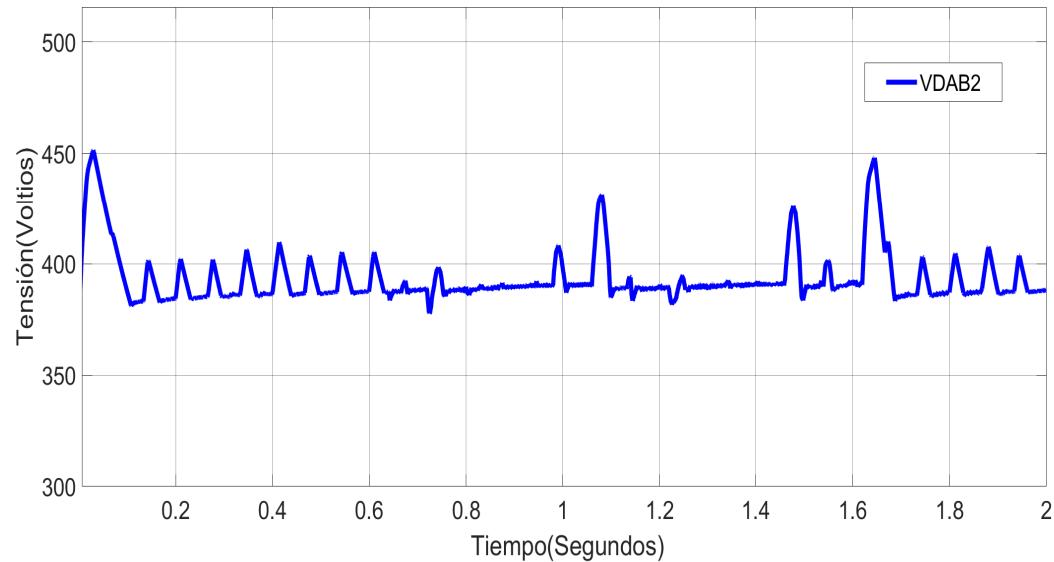


Figura 79: Corriente fase A a la salida del SST para demanda comercial

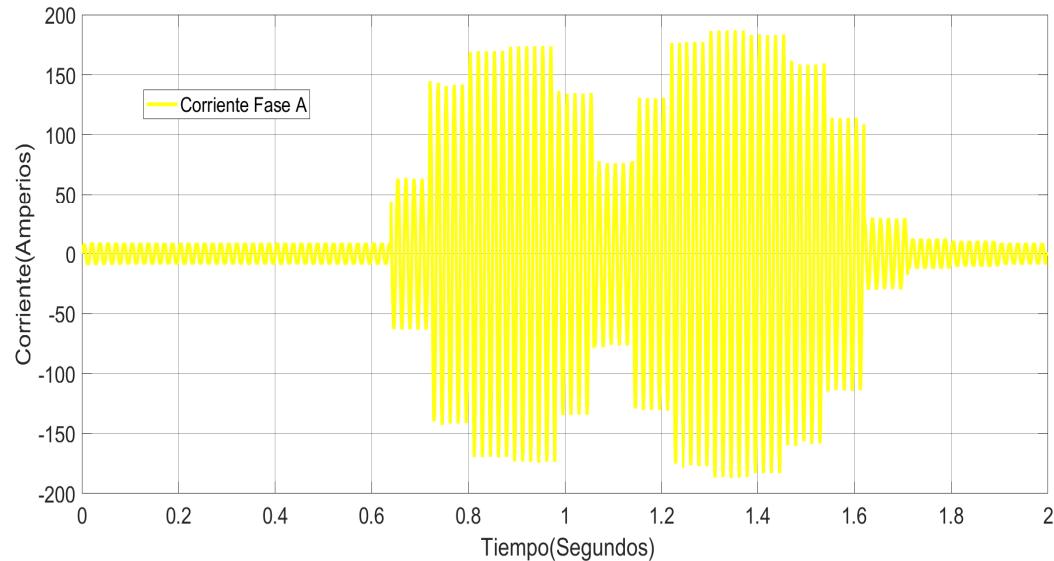


Figura 80: Corriente fase B a la salida del SST para demanda comercial

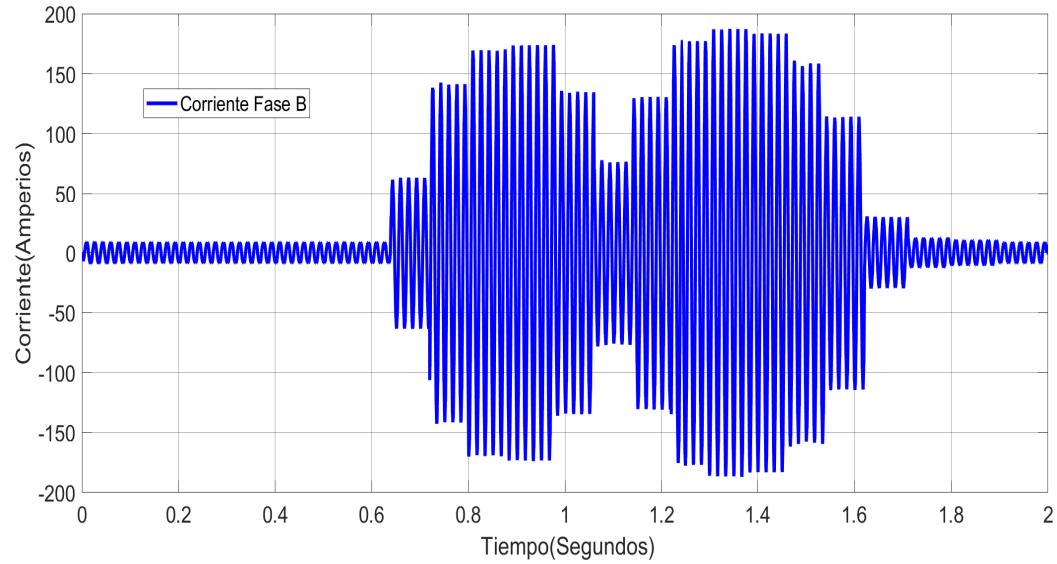


Figura 81: Corriente fase C a la salida del SST para demanda comercial

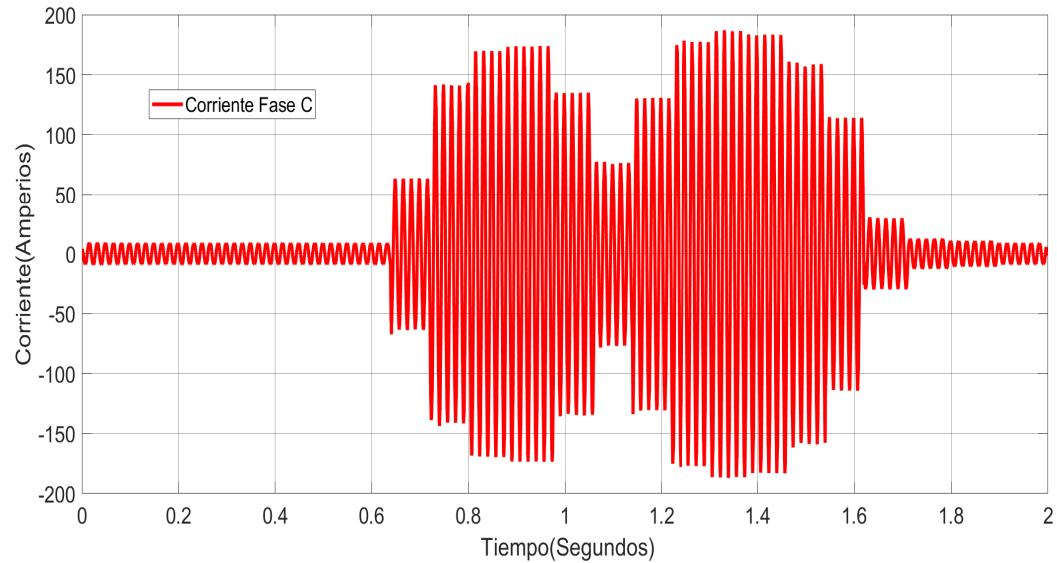


Figura 82: Tensiones de línea cuando ocurre un cambio de carga para demanda comercial

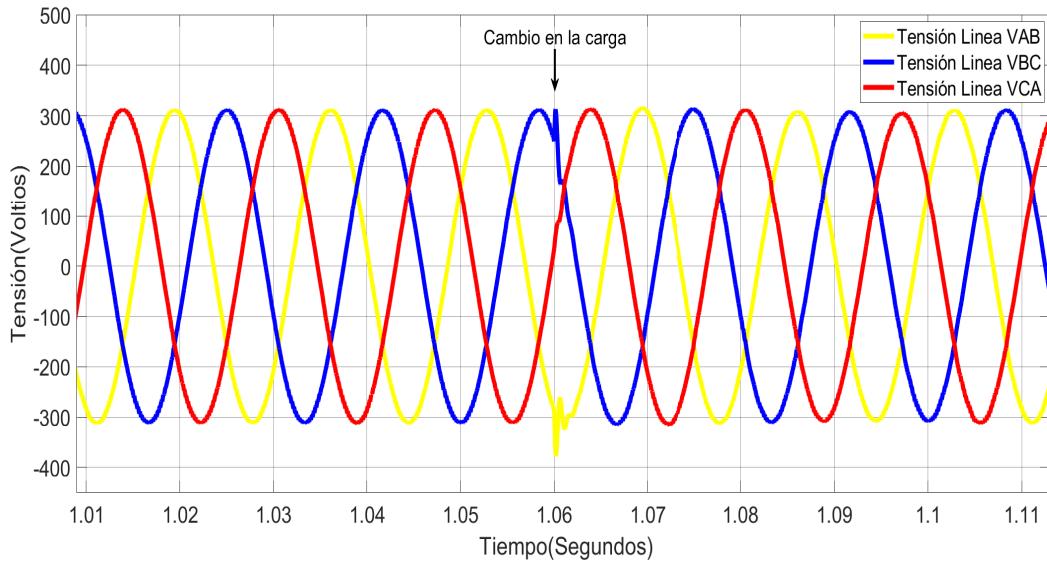


Figura 83: Corrientes de salida cuando ocurre un cambio de carga para demanda comercial

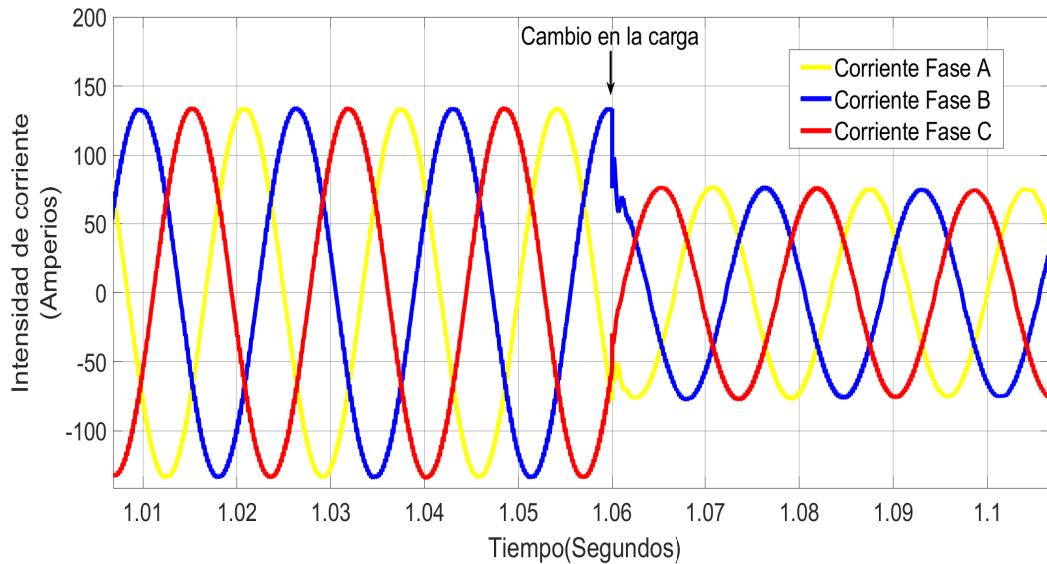
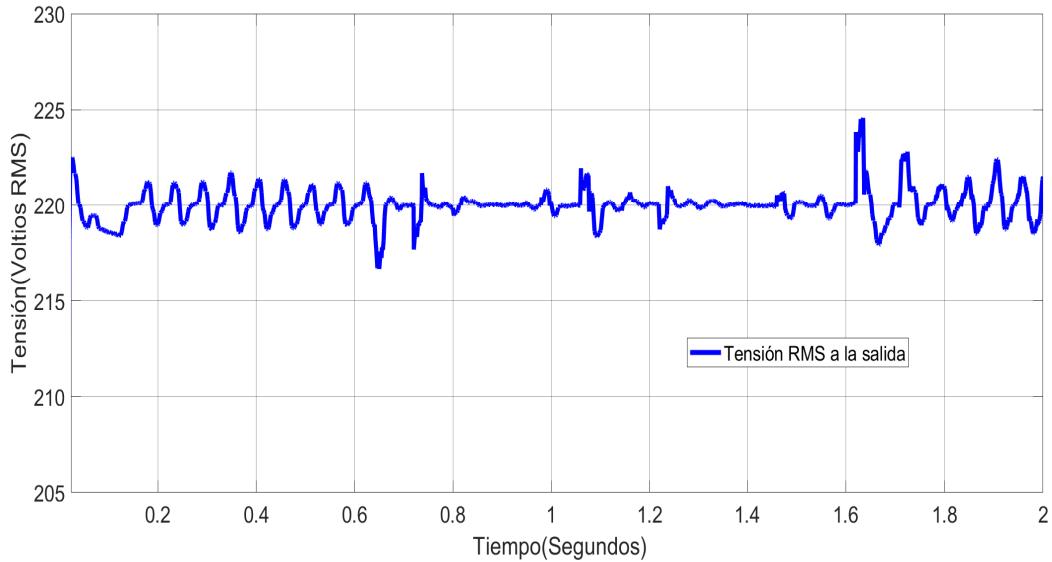


Figura 84: Tensión RMS de línea a la salida del SST para demanda comercial



5.4.2 Demanda Residencial A continuación se muestran los resultados de someter al SST a variaciones de carga similares a la demanda de un transformador convencional para un sector residencial estrato 3.

Tabla 15: Demanda diaria sector residencial estrato 3

| Hora | Demand Promedio Hora (Por Unidad) | Hora | Demand Promedio Hora (Por Unidad) | Hora | Demand Promedio Hora (Por Unidad) |
|------|--|------|--|------|--|
| 1 | 0.3 | 9 | 0.36 | 17 | 0.47 |
| 2 | 0.27 | 10 | 0.45 | 18 | 0.52 |
| 3 | 0.26 | 11 | 0.41 | 19 | 0.77 |
| 4 | 0.27 | 12 | 0.45 | 20 | 0.91 |
| 5 | 0.24 | 13 | 0.56 | 21 | 0.98 |
| 6 | 0.41 | 14 | 0.39 | 22 | 1 |
| 7 | 0.44 | 15 | 0.41 | 23 | 0.64 |
| 8 | 0.36 | 16 | 0.45 | 24 | 0.37 |

Figura 85: Curva de demanda residencial basada en la Tabla 15

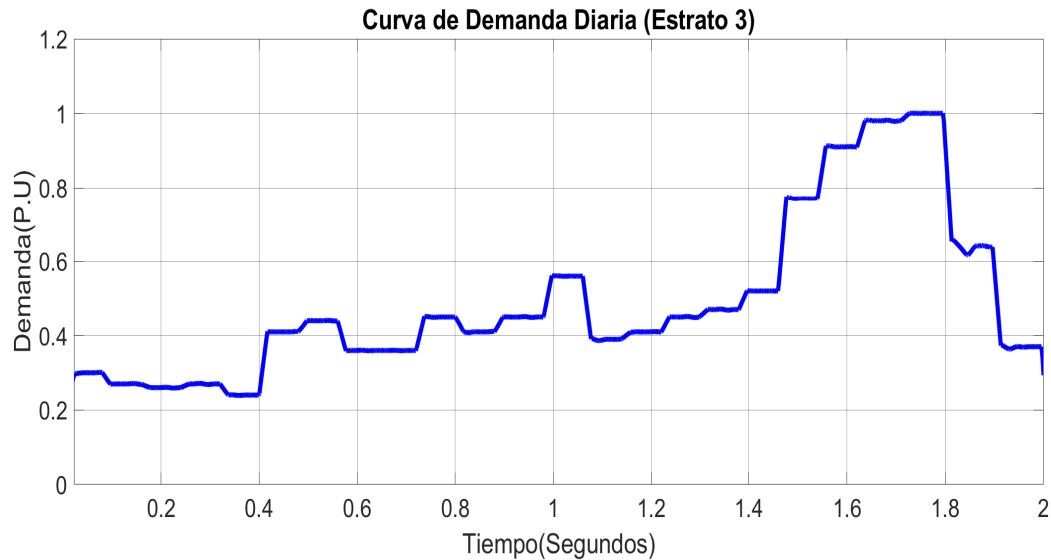


Figura 86: Tensión Puente H A para demanda residencial

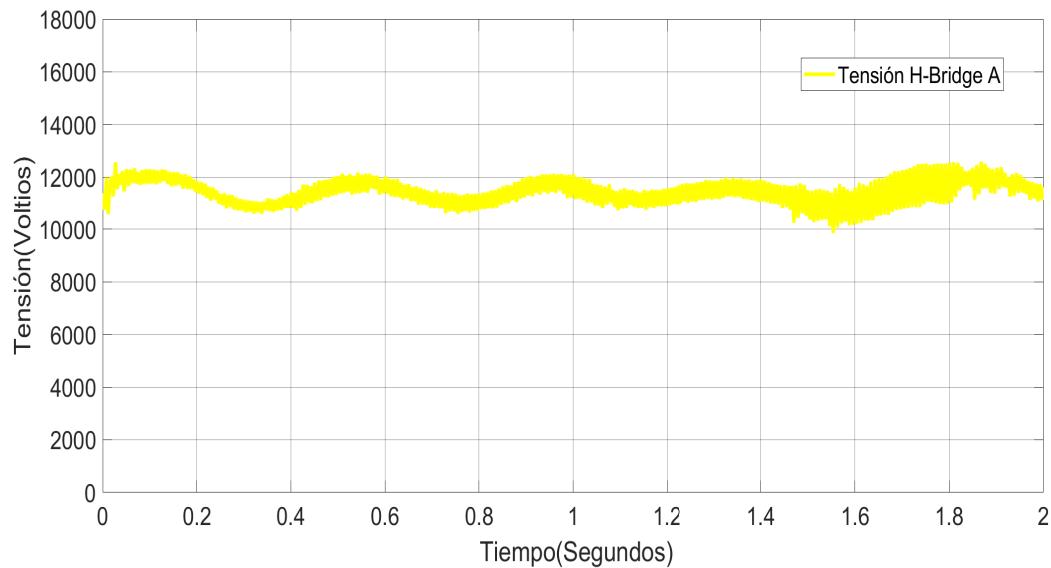


Figura 87: Tensión Puente H B para demanda residencial

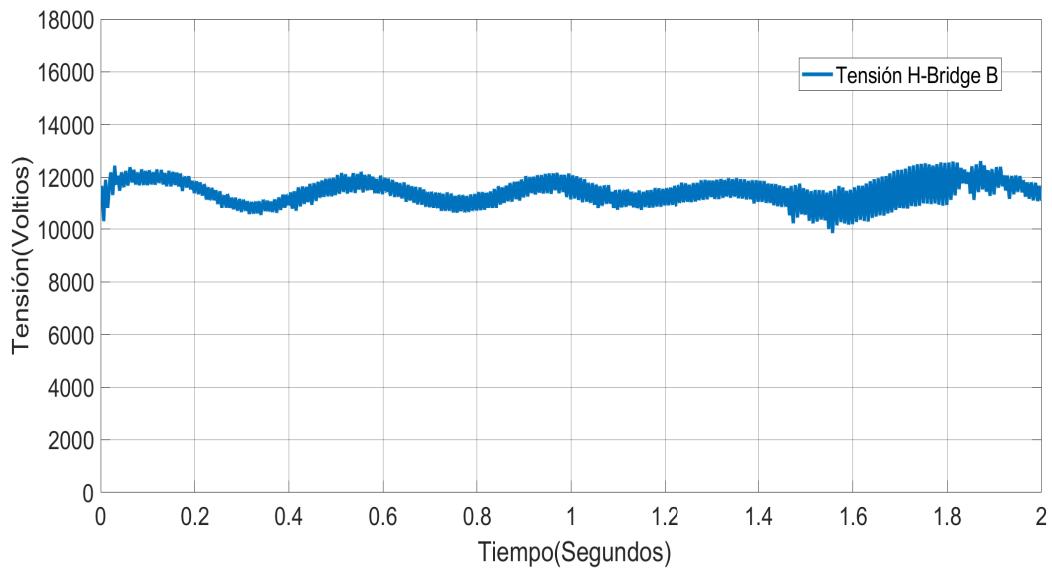


Figura 88: Tensión Puente H C para demanda residencial

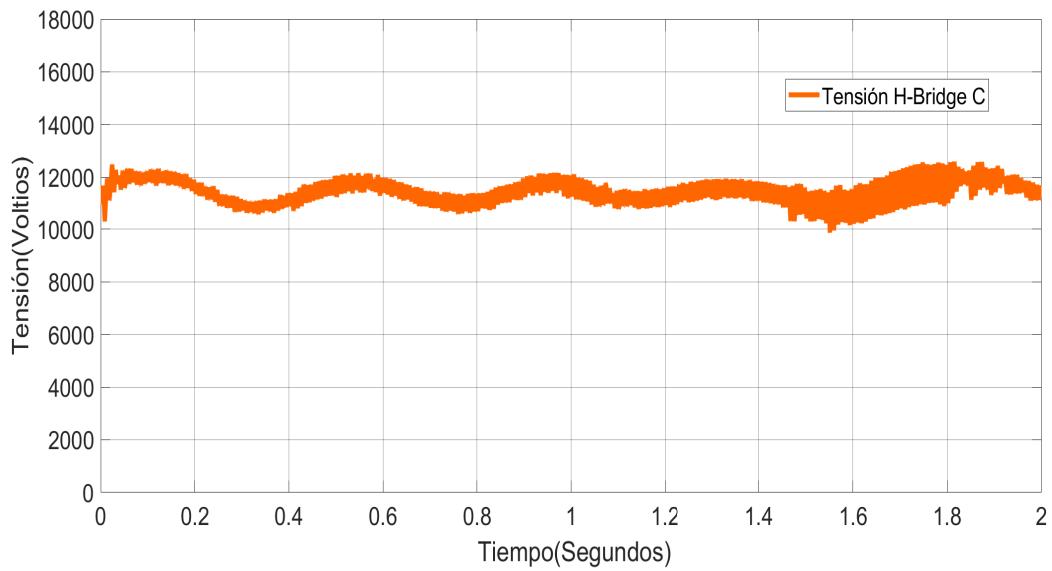


Figura 89: Corriente de línea A a la entrada del SST para demanda residencial

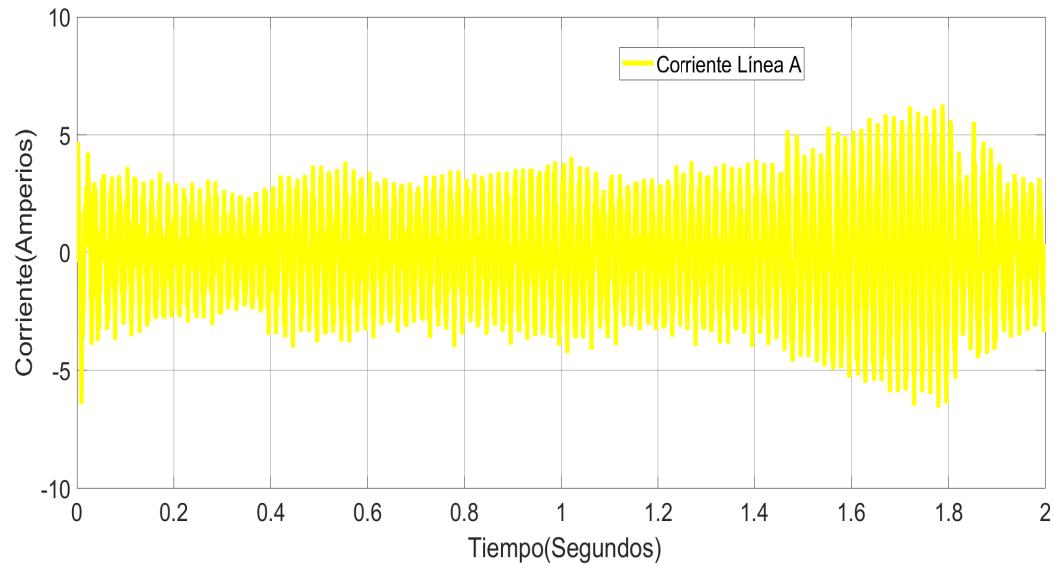


Figura 90: Corriente de línea B a la entrada del SST para demanda residencial

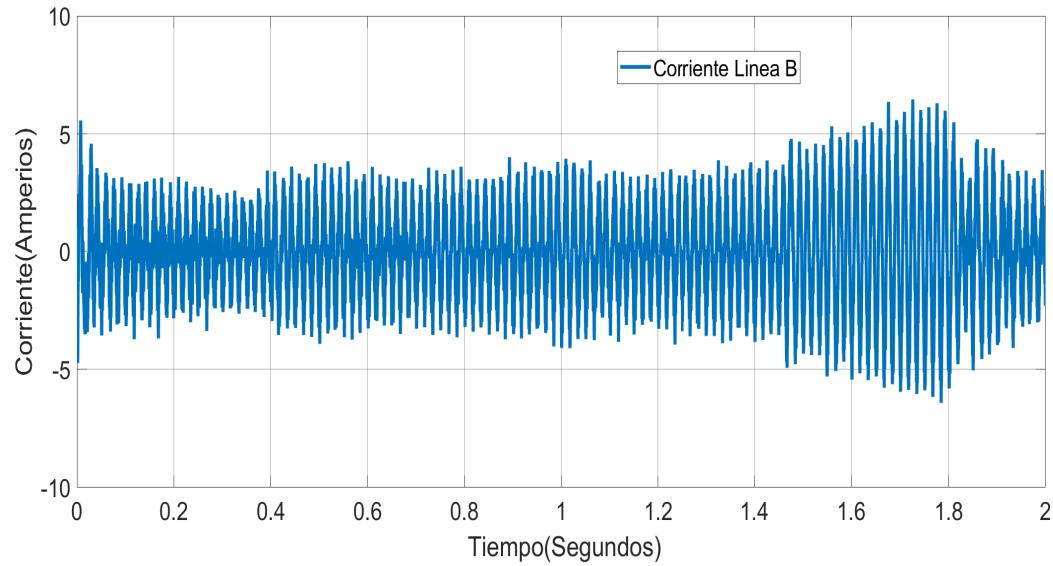


Figura 91: Corriente de línea C a la entrada del SST para demanda residencial

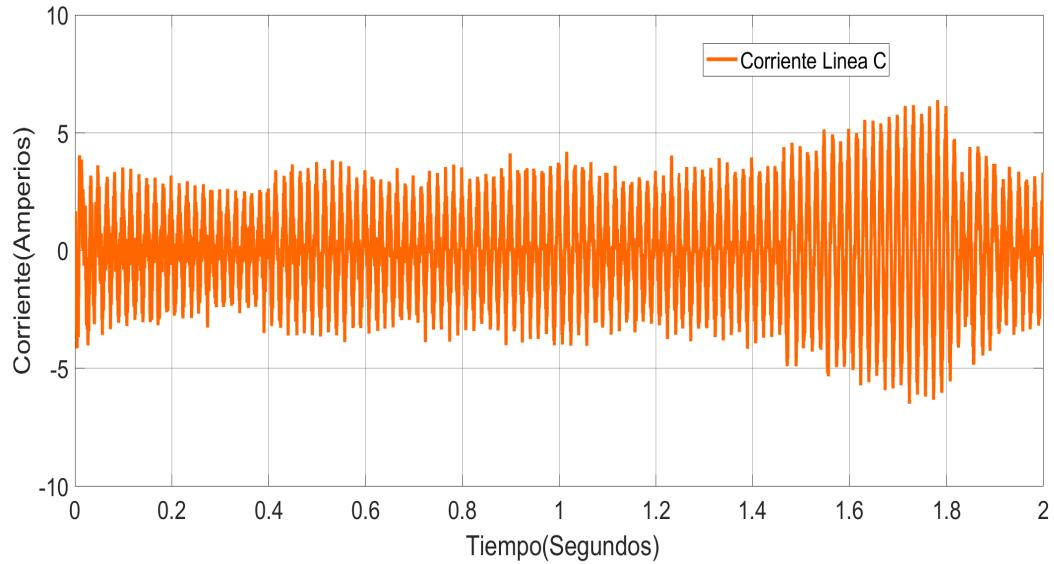


Figura 92: Corrientes de línea a la entrada del SST para demanda residencial con ventana de observación de 0.1 a 0.3 [s]

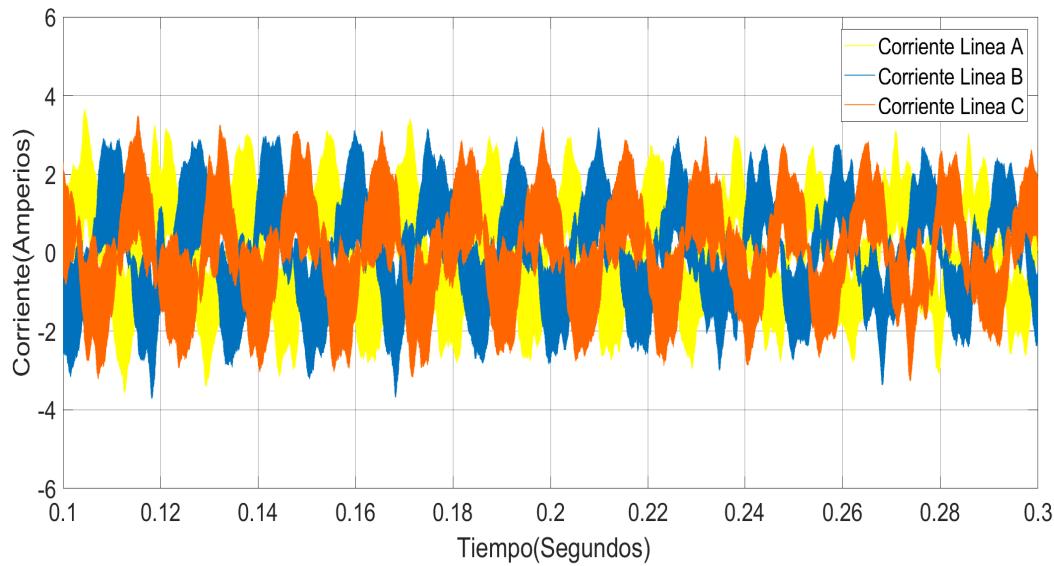


Figura 93: Corrientes de línea a la entrada del SST para demanda residencial con ventana de observación de 1.6 a 1.8 [s]

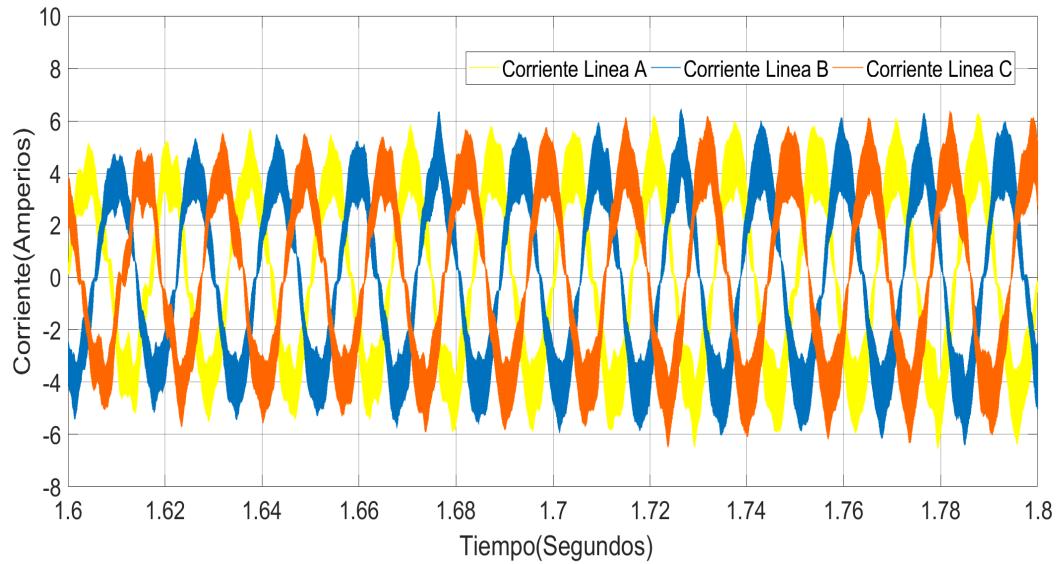


Figura 94: Tensión V_{DAB2} para demanda residencial

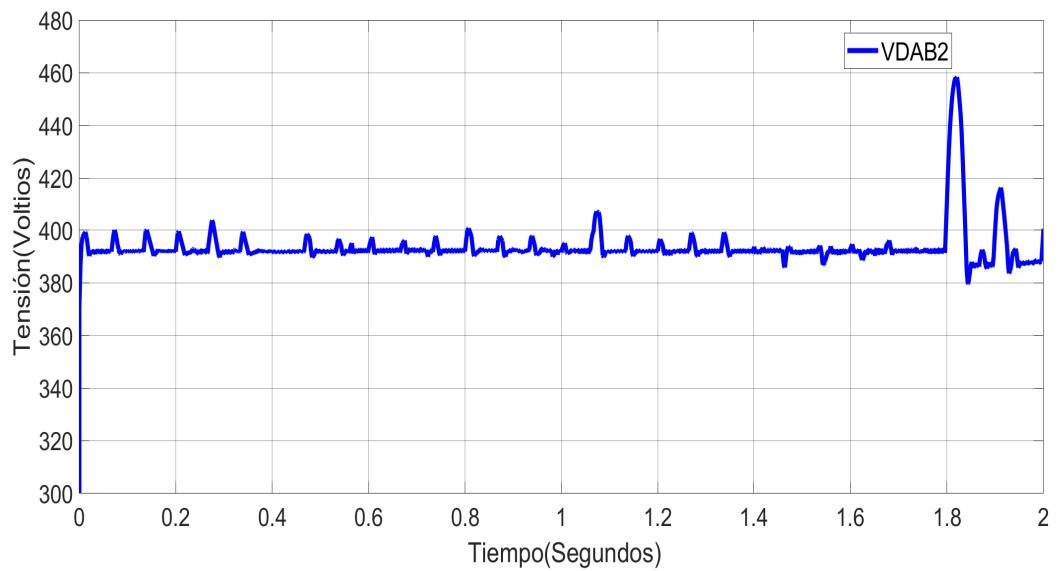


Figura 95: Corriente fase A a la salida del SST para demanda residencial

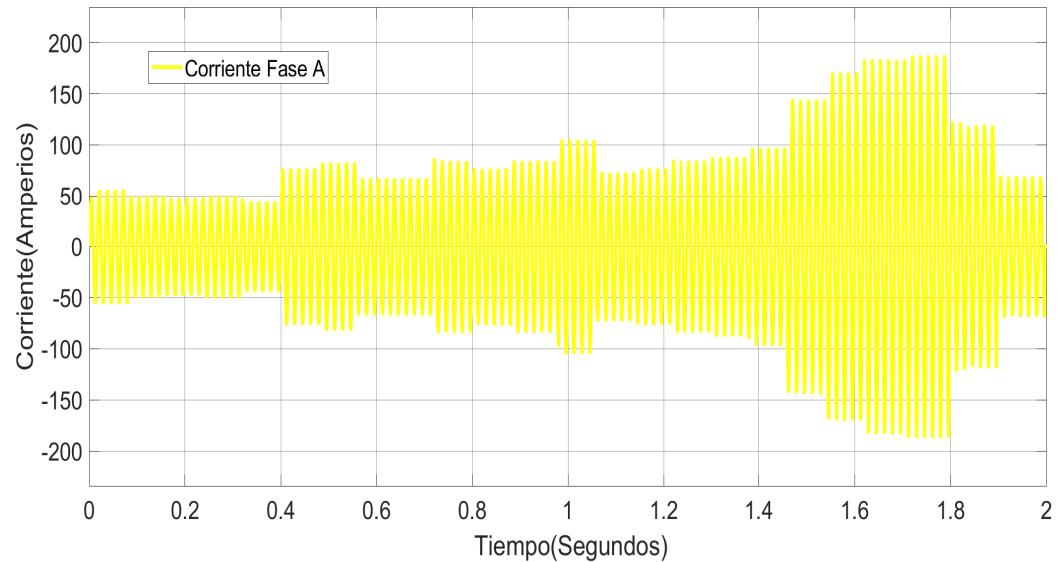


Figura 96: Corriente fase B a la salida del SST para demanda residencial

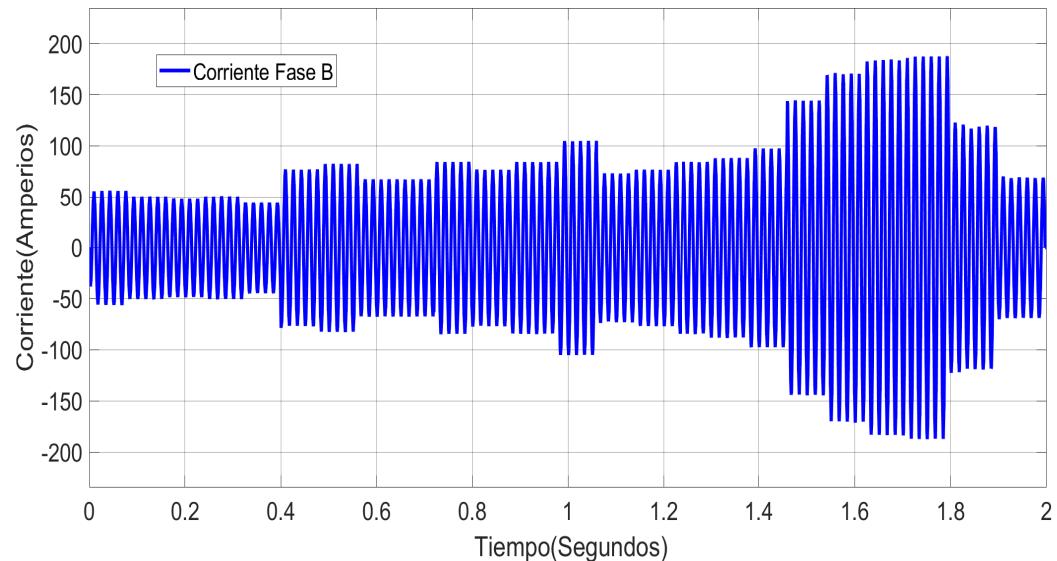


Figura 97: Corriente fase C a la salida del SST para demanda residencial

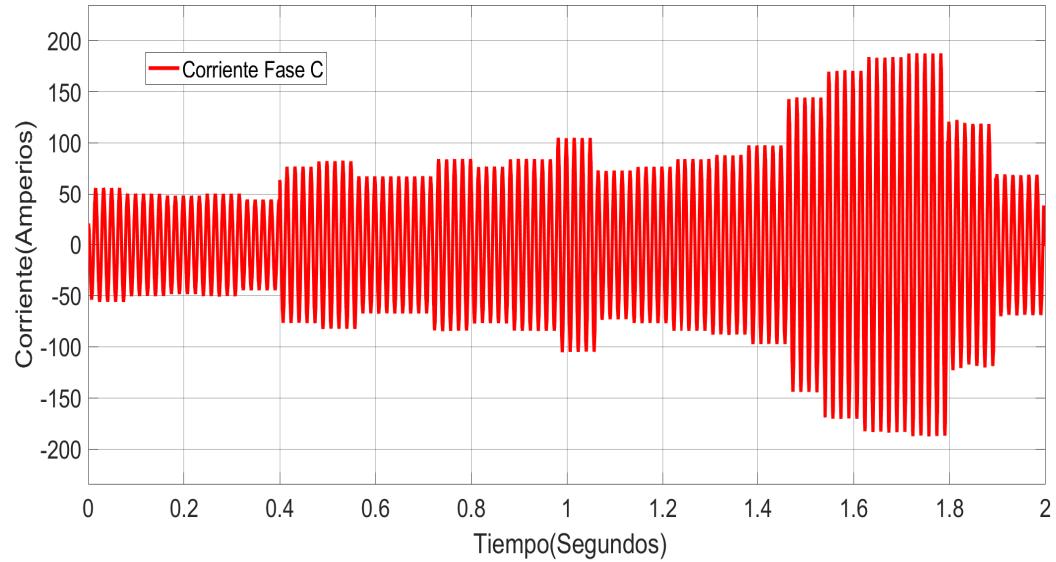


Figura 98: Tensiones de línea a la salida del SST cuando ocurre una variación en la carga para demanda residencial

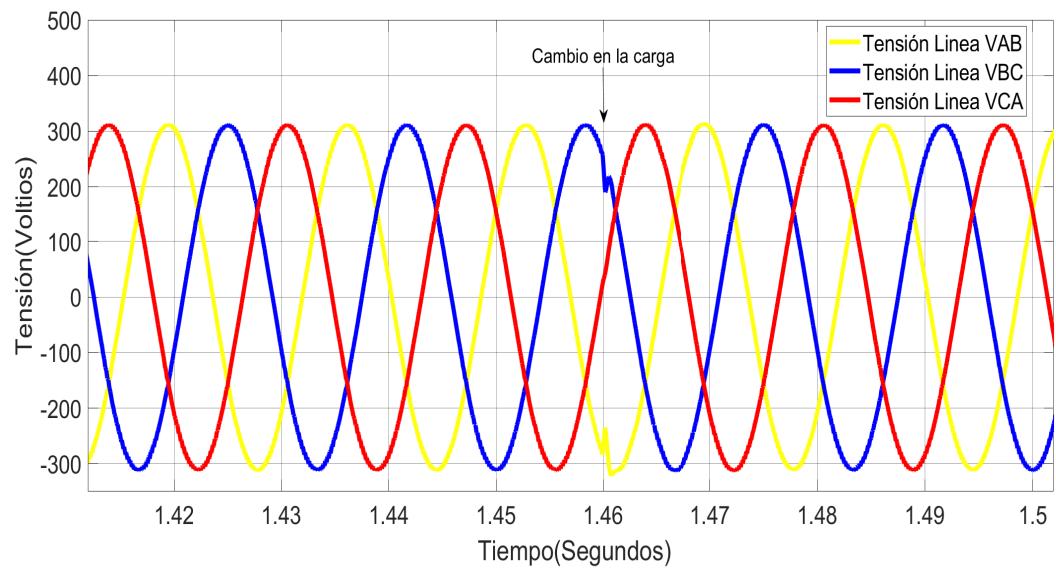


Figura 99: Corrientes a la salida del SST cuando ocurre un cambio de carga para demanda residencial

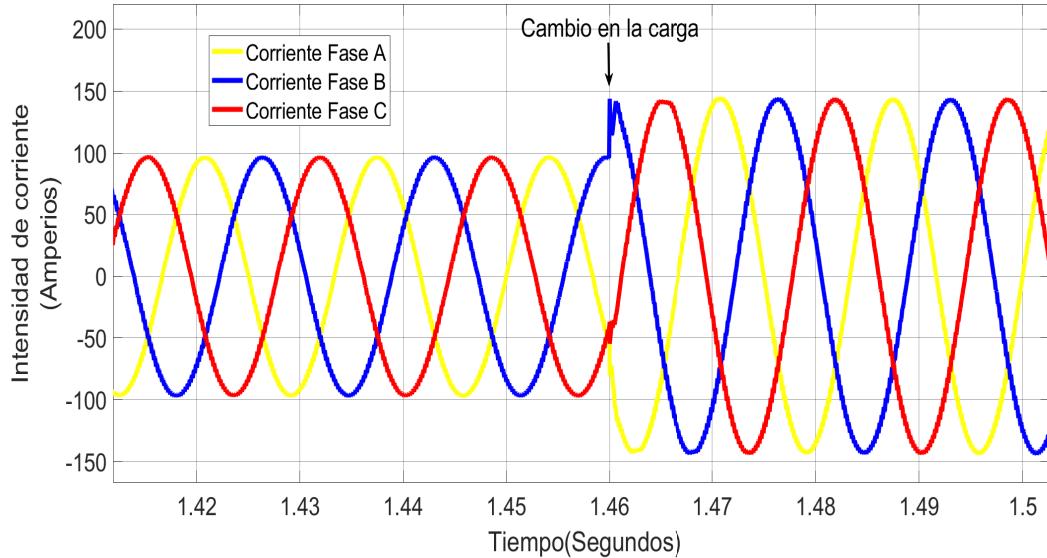
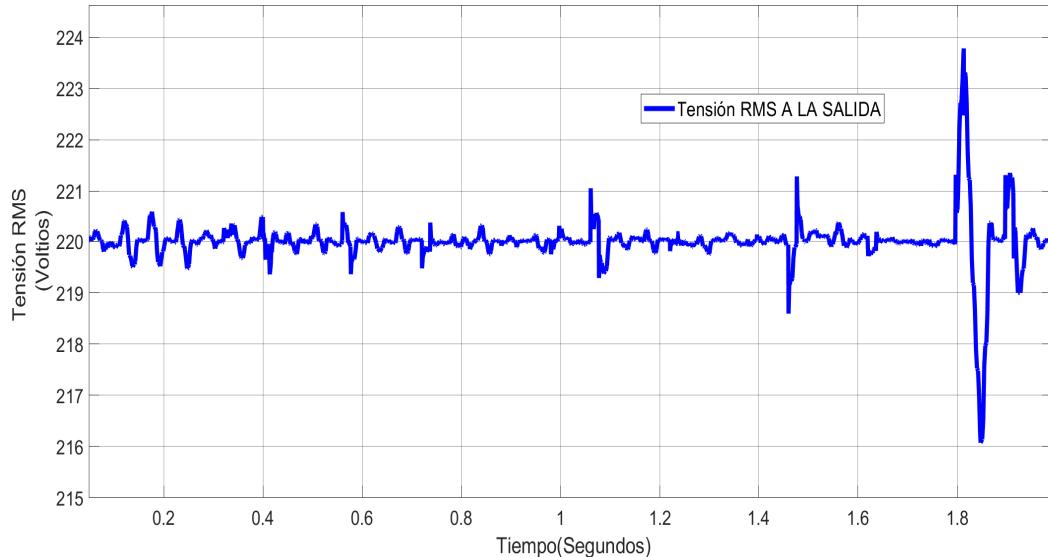


Figura 100: Tensión RMS de línea a la salida del SST para demanda residencial



La etapa rectificadora ante cambios en el valor de la potencia absorbida por la carga, tuvo la capacidad de mantener un valor promedio de tensión de salida (V_{outHB}) adecuado, sin producir grandes picos de tensión. Como se observa en las Figuras 71, 72, 73, 86, 87 y 88 la tensión de salida presenta unas oscilaciones en cada periodo, es decir, en el rizado de la señal

de tensión aparecen componentes armónicas AC, pero debido a la función de transferencia (2.20) con la que se cálculo el controlador, este control siempre buscará mantener el valor promedio de la tensión en el valor de referencia.

Ahora, la respuesta en corriente ante cambios en el valor de demanda de potencia se observa en las Figuras 92, 93, 77a, y 77b, en donde se observa la particularidad que cuando la demanda de potencia tiene un valor pequeño, la distorsión armónica de la corriente de entrada aumenta, mientras que cuando la carga aumenta de valor, se presenta una menor cantidad de armónicos en la señal de corriente de entrada al SST.

El comportamiento de las tensiones del DAB se puede ver en las figuras 78 y 94. Se puede observar la aparición de picos de tensión a la salida de la etapa DC-DC, esto se debe a los repentinos cambios en la carga o demanda del transformador. Estos picos de tensión se hacen más grandes cuando el cambio en la demanda es muy pronunciada. Aunque en las pruebas se hacen cambios repentinos en la demanda, de una pequeña a una considerablemente más grande o viceversa, lo cual no representa con total fiabilidad el comportamiento de la demanda de un transformador en una situación más real, el controlador de tensión rápidamente corrige este comportamiento y lleva la tensión a su valor de referencia mediante el rápido aumento de la corriente en el circuito lo cual asegura que no existan caídas apreciables de tensión a la salida del transformador.

En lo que respecta a la etapa de salida o inversora del SST, la cual esta en contacto directo con la carga y por ende, es la que debe reaccionar mas rápido ante un cambio en la demanda de potencia, ésta presentó un comportamiento óptimo al someterse a las pruebas de demanda tanto comercial como residencial. La etapa presenta la capacidad de soportar los cambios bruscos en la demanda , además de evitar posibles sobrepicos que se pueden presentar como los mostrados en las Figuras 82 y 98. Además la tensión RMS en el carga se mantuvo en todo momento cerca al valor de referencia de 220 [V_{rms}] para las dos curvas de demanda como se muestra en las Figuras 84 y 100, incluso cuando acontecieron cambios de demanda muy grandes, la tensión RMS decayó menos del 5 % de su valor nominal, lo cual demuestra la fuerte robustez no solo de la etapa si no del transformador para ajustarse a los cambios en la demanda.

Gracias a la rápida acción de los controladores del transformador, las corrientes de salida por fase de éste, no presentaron picos significativos durante los cambios de la demanda como se muestra en las Figuras 79, 80, 81, 83, 95, 96, 97, 99 lo cual asegura que las cargas conectadas no serán afectadas por posibles problemas de sobrecorriente o sobretensión.

5.5. ESTIMACIÓN SEMICONDUCTORES DEL SST

La estimación de las especificaciones de los semiconductores para el transformador de estado sólido se basó en las pruebas con carga nominal, considerando tanto el estado estable como el transitorio.

En estado transitorio, se pueden estimar las tensiones y corrientes pico que deben soportar los semiconductores en las distintas etapas. Adicionalmente, en el estado estable se pueden estimar las corrientes y tensiones nominales de los elementos además de la frecuencia de commutación recomendada para la correcta operación del sistema.

Las simulaciones que se realizaron para calcular los valores de tensión y corrientes en estado transitorio, se ejecutaron con el sistema en condiciones iniciales iguales a '0' (todos los almacenadores de energía se encontraban descargados).

Todas las especificaciones estimadas en este documento para los posibles semiconductores que se podrían utilizar en este transformador fueron redimensionadas cerca de un 40 % adicional de su valor máximo real, esto debido a que los semiconductores en condiciones más reales producen picos de tensión o corriente más grandes que los mostrados en estas pruebas, los cuales suelen ser producidos por commutación o el uso de cargas reactivas.

5.5.1 Semiconductores para la etapa AC-DC A partir de la Figura 43, se evidencia que el sobrepico en tensión mas grande a la salida de los Puente H en la etapa rectificadora es cercano a los 25 [kV], y se observa que el tiempo que tarda en extinguirse éste es de aproximadamente 3[ms]. Mientras que en la Figura 42 se observa un sobrepico en corriente cercano a los 100 [A] que circula por los semiconductores y que tarda cerca de 1.5 [ms] en extinguirse; cabe recalcar que dicho valores tanto de tensión como de corriente se encuentra en el lado de alta tensión del SST.

De los resultados de las pruebas en estado estable con carga nominal para la etapa AC-DC (Figuras 49 - 50) se puede verificar que la tensión pico a la salida de los Puente H es cercana a los 12[Kv], esto con el fin de mantener un tensión media constante cercana a los 11397[V] en cada uno de éstos, mientras que la máxima corriente que circula por cada Puente H

conectado a una fase es menor a los 6[A] pico. Adicionalmente es necesario que la frecuencia de trabajo nominal de los semiconductores sea superior a los 15[KHz] para mantener la distorsión armónica a la salida lo mas baja posible. Teniendo en cuenta los resultados extraídos de estas pruebas, las especificaciones mínimas estimadas para los semiconductores (IGBT) de la etapa AC-DC usada en este trabajo se expresan en la siguiente Tabla:

Tabla 16: Especificaciones para los semiconductores de la etapa AC-DC

| Especificación | Valor Nominal |
|---|--|
| Tensión de Bloqueo (Colector -Emisor) | >25 [Kv] |
| Corriente por el Colector | 10 a 15 [A] |
| Pico de corriente repetitivo en el colector (Tiempo Pico >2ms) | 140 [A] |
| Frecuencia de operación | Libre de elección se recomienda mayor a 10[Khz] |

Se puede evidenciar en la Figura 43, que el pico de tensión máximo en estado transitorio a la salida de la etapa AC-DC es demasiado alto (Mayor a 20 Kv) y que el pico de corriente máximo igualmente en el mismo estado (Figura 42) es muy grande comparado con el valor pico de la corriente nominal que se muestra en la Figura 49, el cual es cercano a los 5 [A]. Estos fenómenos se presentan cuando la carga que se usa para arrancar el sistema es la nominal, esto en parte también se debe a la alta tensión de entrada (13200 Vrms) y el nivel de tensión medio (11397 V) en estado estable el cual deben alcanzar los capacitores a la salida de los Puente H.

Para mitigar este problema se recomienda el realizar un circuito de inicialización del SST, el cual puede consistir en conectar una carga únicamente a la etapa rectificadora, la cual demande menor potencia que la nominal, y que esta sea utilizada únicamente para ayudar a los capacitores de salida de la etapa AC-DC a alcanzar el valor de tensión de referencia sin exponer a los semiconductores a desgaste y posibles daños por sobretensión o sobrecorriente. Una vez estos capacitores alcancen el nivel de tensión requerido, el circuito de inicialización puede ser retirado para después conectar la primera etapa con el resto de sistema.

Por lo tanto las especificaciones que se enuncian en la Tabla 16 son únicamente validas si el SST es inicializado en el peor de los casos con la carga nominal (50 kVA), en el caso de que sea inicializado con otra carga, se debe tener en cuenta el sobrepico en tensión y corriente que ésta pueda producir, además de los valores típicos de tensión y corriente nominal al momento

de dimensionar los semiconductores.

5.5.2 Semiconductores para la etapa DC-DC A partir de la Figura 44, se evidencia que el sobrepico en tensión mas grande para los semiconductores que componen el puente activo en el lado de baja tensión (V_{DAB2}) es de poco mas de 450 [V], y se observa que el tiempo que tarda en extinguirse éste es de poco menos de 3[ms]. Mientras que en la Figura 45 se observa un sobrepico en corriente cercano a los 50 [A] que circula por los semiconductores del puente activo y que tarda cerca de 500 [μ s] en extinguirse.

De los resultados de las pruebas en estado estable con carga nominal para la etapa DC-DC (Figuras 52 - 53) se puede verificar que la tensión media a la salida de la etapa es cercana a los 400[V] y la tensión de rizado menor al 5 %. Mientras que la máxima corriente que circula en esta etapa es de poco más de 40[A] por cada DAB.

En esta topología los semiconductores deben soportar la misma tensión de bloqueo correspondiente a la mitad de la tensión del bus de continua al cual estén conectados. Para el lado de alta tensión del DAB se recomienda utilizar semiconductores con las misma especificaciones que la etapa anterior debido a que también deben soportar las mismas tensiones de bloqueo.

Utilizando los resultados extraídos de estas pruebas, las especificaciones mínimas estimadas para los semiconductores (IGBT) pertenecientes a la etapa DC-DC en el lado de baja tensión usada en este trabajo se expresan en la siguiente Tabla:

Tabla 17: Especificaciones para los semiconductores de la etapa DC-DC del lado de baja tensión

| Especificación | Valor Nominal |
|---|--|
| Tensión de Bloqueo (Colector -Emisor) | 700 a 1000 [V] |
| Corriente por el Colector | 60 a 80 [A] |
| Pico de corriente repetitivo en el colector (Tiempo Pico >1ms) | 70 a 100 [A] |
| Frecuencia de operación | Libre de elección se recomienda mayor a 10[Khz] |

5.5.3 Semiconductores para la etapa DC-AC A partir de la Figura 46, se evidencia que el sobrepico en tensión mas grande para los semiconductores que com-

ponen una de las ramas del inversor con topología NPC es de poco menos de 400 [V], y se observa que el tiempo que tarda en extinguirse éste es de poco menos de 3[ms]. Mientras que en la Figura 47, se observa un sobrepico en corriente cercano a los 140 [A] que circula por los semiconductores de cada rama del inversor y que tarda cerca de 250 [μ s] en extinguirse.

De los resultados de las pruebas en estado estable con carga nominal para la etapa DC-AC (Figuras 54 - 56) se puede verificar que la tensión pico a la salida de la etapa es cercana a los 311[V]. Mientras que corriente pico máxima que circula en esta etapa es de poco menos de 200[A] por cada fase del NPC.

En topología al igual que en la anterior, los semiconductores deben soportar la misma tensión de bloqueo correspondiente a la mitad de la tensión de entrada del bus de DC (V_{DAB2}).

Utilizando los resultados extraídos de estas pruebas, las especificaciones mínimas estimadas para los semiconductores (IGBT) que comprenden la etapa DC-AC usada en este trabajo se expresan en la siguiente Tabla:

Tabla 18: Especificaciones para los semiconductores de la etapa DC-AC

| Especificación | Valor Nominal |
|---|---|
| Tensión de Bloqueo (Colector -Emisor) | 300 a 400 [V] |
| Corriente por el Colector | 300 [A] |
| Pico de corriente repetitivo en el colector (Tiempo Pico >1ms) | 300 [A] |
| Frecuencia de operación | Libre de elección se recomienda mayor a 5[Khz] |

Capítulo 6

CONCLUSIONES

Se ha realizado la simulación de un transformador de estado sólido de tres etapas de 13.2 KV a 220 V con flujo unidireccional junto con su sistema de control, además de ser sometido a distintas pruebas y/o condiciones de operación. Las conclusiones provenientes del presente trabajo de investigación se detallan a continuación.

- ❖ Uno de los parámetros que limita la máxima potencia que se puede entregar al lado de baja del transformador es la tensión de salida V_{DAB2} de la etapa DC-DC, ya que esta impone la corriente máxima que puede entregar esta etapa. Si se desea aumentar la potencia a transmitir en el transformador se requiere aumentar necesariamente esta tensión.
- ❖ Si ocurre una caída en la tensión en uno de los lados del SST, el controlador actúa rápidamente incrementando la corriente en el sistema, esto con el fin de mantener el flujo de potencia constante y por lo tanto el otro lado no se ve afectado por caídas de tensión.
- ❖ El uso de la transformada de park o transformada dq0 en conjunto con el uso de modelos promediados para las distintas etapas, facilitó enormemente el modelado de cada una de las etapas y el diseño e implementación de los controladores.
- ❖ El controlador usado para el balance de las tensiones en las capacitancias no solo contribuyó a mantener iguales las tensiones de los capacitores en la etapa DC-AC, problema del cual padece la topología NPC, si no debido a que el punto medio del bus de continua '0' está conectado con el neutro de la carga y el filtro, este ayuda a el control eliminando la componente homopolar de tensión que se produce cuando se conectan cargas desbalanceadas, la cual puede producir un aumento en el contenido armónico de la salida.

- ❖ La topología de tres etapas usada presenta un diseño altamente modular y escalable gracias al uso de convertidores multinivel, ya que si se desea aumentar la tensión de entrada basta con agregar una mayor cantidad de semiconductores (niveles) a la etapa AC-DC, si se desea aumentar la potencia a entregar se requiere con aumentar las tensiones en el DAB (Etapa DC-DC) y si se desea mayor cantidad de fases a la salida basta con poner múltiples inversores en paralelo.
- ❖ Aunque se tomó un modelo idealizado del SST (sin ningún tipo de pérdidas), la elección de la frecuencia de operación en cada uno de las etapas es fundamental ya que estas afectarán en gran medida las pérdidas en el sistema, en especial en el TAF y el dimensionamiento de los filtros en cada etapa. Se debe buscar un balance en este *handicap* ya que una alta frecuencia de trabajo asegura una menor distorsión armónica y un menor peso sobre los filtros, pero aumentan las pérdidas en el devanado y viceversa.
- ❖ Aunque las pruebas de variaciones de carga realizadas en este trabajo, en especial las referentes a la demanda típica tanto en el sector comercial como residencial, son un simple acercamiento al comportamiento real de las variaciones soportadas por un transformador de distribución convencional, se evidenció que los SST soportan adecuadamente estos cambios sin comprometer la tensión ni la potencia a entregar a las cargas, logrando esto de forma automática y en un periodo de tiempo muy corto.
- ❖ A tenor de los resultados obtenidos en las diferentes pruebas sometidas, el transformador de estado sólido y en particular la topología de tres etapas cumple a cabalidad las exigencias de estabilidad y control de la tensión ante variaciones de carga, problema del cual padecen sus homólogos convencionales.

Capítulo 7

RECOMENDACIONES PARA FUTUROS PROYECTOS

En este proyecto el transformador fue tomado como un modelo ideal (sin ningún tipo de pérdidas), por lo tanto se recomienda para futuros trabajos usar un modelo más aproximado en el cual se incluyan aspectos como las pérdidas por commutación , las pérdidas en el devanado del TAF, entre otras, esto con el fin de calcular de una manera más aproximada la eficiencia de los SST.

Para los convertidores multinivel modelados en las Etapas AC-DC y DC-AC del transformador, se utilizó modulación SPWM principalmente por su sencillez de implementación. Aunque esta modulación presenta en teoría un error menor al 5 % de seguimiento y una buena distribución en los armónicos a la salida, usar una modulación más compleja pero con mejor rendimiento, como la expuesta SVM podría reducir significativamente el contenido armónico a la salida y por lo tanto la carga sobre los filtros.

Aunque en las diferentes etapas del transformador se utilizaron controladores tipo PI, principalmente porque las señales de control en el dominio dq0 son continuas, los modelos de cada una de estas etapas son de apenas segundo grado y este tipo de controladores trabajan muy bien en este tipo de escenarios. Se recomendaría para un futuro trabajo la utilización de otros tipo de controladores mas robustos ya sea LQR (Linear-quadratic regulator) o MPC (Model predictive control), con el fin de analizar su rendimiento en este tipo de sistemas y compararlos con los utilizados.

APÉNDICE A

Transformada de Park

La transformada de Park convierte las componentes 'abc' de un sistema trifásico a otro sistema de referencia 'dq0'. El objetivo de la transformación consiste en convertir los valores trifásicos del marco 'abc' los cuales corresponden a señales sinusoidales variables en el tiempo a valores constantes en el marco 'dq0' en régimen permanente [18].

Los vectores en el nuevo sistema de referencia $[x_{dq0}]$ se obtienen multiplicando el vector de coordenadas trifásicas $[x_{abc}]$ por la matriz de transformación $[P]$, como se muestra en la expresión (2).

$$[x_{dq0}] = [P] \quad [x_{abc}] \quad (1)$$

$$\begin{pmatrix} x_d \\ x_q \\ x_0 \end{pmatrix} = [P] \quad \begin{pmatrix} x_a \\ x_b \\ x_c \end{pmatrix} \quad (2)$$

La matriz $[P]$ se conoce como la matriz de Park la cual se define como:

$$[P] = \sqrt{\frac{2}{3}} \begin{pmatrix} \cos(\theta) & \cos(\theta - 2\pi/3) & \cos(\theta + 2\pi/3) \\ -\sin(\theta) & -\sin(\theta - 2\pi/3) & -\sin(\theta + 2\pi/3) \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{pmatrix} \quad (3)$$

donde θ es el ángulo de referencia rotativa(ejes D-Q)

$$\theta = \int_0^t (\omega t) dt + \theta_0 \quad (4)$$

Donde

ω : Velocidad angular de la referencia D-Q (Igual a la frecuencia del sistema trifasico) ω_0 : Angulo inicial de la referencia D-Q

Si la frecuencia ω es constante, entonces la matriz de transformación [P] se puede expresar como :

$$[P] = \sqrt{\frac{2}{3}} \begin{pmatrix} \cos(\omega t + \theta_0) & \cos(\omega t + \theta_0 - 2\pi/3) & \cos(\omega t + \theta_0 + 2\pi/3) \\ -\sin(\omega t + \theta_0) & -\sin(\omega t + \theta_0 - 2\pi/3) & -\sin(\omega t + \theta_0 + 2\pi/3) \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{pmatrix} \quad (5)$$

Modelo Promediado

El modelo promediado surge como una forma de facilitar el uso de las teorías de control clásico en convertidores multinivel, las cuales son aplicables a sistemas de tiempo continuo. Debido a que la tensión a la salida del convertidor es una función discreta dependiente de los estados de conmutación de los interruptores y de las funciones de conmutación del convertidor. El operador promediado nos permite convertir estas funciones de conmutación de tipo discreto a variables de tipo continuo. El operador promediado permite reemplazar el convertidor de un arreglo de interruptores y diodos en simples fuentes dependientes de tensión o de corriente.

El operador promediado se define como :

$$d = \bar{S} = \frac{1}{T_s} \int_t^{t+T_s} S(\tau) d\tau \quad (6)$$

El modelo promediado puede ser considerado un sustituto del circuito real siempre y cuando la relación entre la frecuencia de la red y la frecuencia de trabajo del convertidor sea suficientemente elevada. En caso contrario las variables promediadas puede incorporar armónicos de alta frecuencia además de rizados indeseados que se suman a la componente fundamental.

Una estimación realizada, indica que el error en el proceso de promediado permanece por debajo del 5 % con respecto a el modelo real, siempre y cuando la frecuencia de trabajo del convertidor sea mayor a 50 veces la frecuencia de la red [10].

Modelo de Pequeña Señal

La mayoría de los componentes electrónicos tales como diodos , transistores ..etc , no presenta un comportamiento lineal en todo su rango de operación a diferencia de los elementos pasivos tradicionales como las resistencias y capacitores los cuales su comportamiento varía proporcionalmente a la tensión o corriente que se les aplique.Por lo tanto un modelo matemático simple no es viable en estos dispositivos.

El modelo de pequeña señal es una técnica ampliamente usada en el análisis de circuitos electrónicos para aproximar el comportamiento de un dispositivo no lineal mediante ecuaciones lineales.Este análisis permite modelar y/o linealizar el comportamiento del dispositivo en torno a un punto de operación, generalmente en el cual la relación tensión Vs corrientes es lineal.Se le conoce como pequeña señal porque la señal de AC es pequeña comparada con los voltajes y corrientes en DC del circuito o con una señal de AC en un instante específico en el tiempo.Este modelo es dependiente del punto o rango de operación del dispositivo , por lo tanto si este cambia, el modelo de pequeña señal cambia y por lo tanto su función de transferencia, ganancia etc.. también lo hacen.

Notación de las variables en pequeña señal usadas en este trabajo

- ❖ Las cantidades correspondientes a variables de gran señal en DC y/o constantes en el tiempo se denotan con mayúsculas con subíndice en mayúsculas. Ejemplo : Vin de gran señal se denota V_{IN}
- ❖ Las cantidades correspondientes a variables de pequeña señal se denotan igual que las de gran señal pero con un pequeño sombrero superior. Ejemplo : Vin de pequeña señal se denota \hat{V}_{IN}

Bibliografía

- [1] ANDRADE, A. S., MACIEL, A. M., D. M. BARROS, L., D. N. VIEIRA, M. A., AND DE SOUSA, R. P. R. A control technique to balance the voltage of dc-link for three-level npc converter. In *2017 Brazilian Power Electronics Conference (COBEP)* (Nov 2017), pp. 1–6.
- [2] AYA, D. R. L. Diseño y simulación de un convertidor de doble puente activo (dab) con control de corriente pico. Master's thesis, Universidad Distrital Francisco Jose de Caldas, 2017.
- [3] BEIK, O., DEKKA, A., AND NARIMANI, M. A new modular neutral point clamped converter with space vector modulation control. In *2018 IEEE International Conference on Industrial Technology (ICIT)* (Feb 2018), pp. 591–595.
- [4] ELECTRIFICADORA, S. *Normas para cálculo y diseño de sistemas de distribución.* E.SP., tercera ed. ESSA, 2005.
- [5] FALCONES, S., MAO, X., AND AYYANAR, R. Topology comparison for solid state transformer implementation. In *IEEE PES General Meeting* (July 2010), pp. 1–8.
- [6] FUKUDA, S., AND SUZUKI, K. Harmonic evaluation of carrier-based pwm methods using harmonic distortion determining factor. In *Power Conversion Conference - Nagaoka 1997., Proceedings of the* (Aug 1997), vol. 1, pp. 259–264 vol.1.
- [7] HARADA, K., ANAN, F., YAMASAKI, K., JINNO, M., KAWATA, Y., AND NAKASHIMA, T. Intelligent transformer. In *PESC Record. 27th Annual IEEE Power Electronics Specialists Conference* (Jun 1996), vol. 2, pp. 1337–1341 vol.2.
- [8] HEFNER, A., H. RYU, S., HULL, B., BERNING, D., HOOD, C., ORTIZ-RODRIGUEZ, J. M., RIVERA-LOPEZ, A., DUONG, T., AKUFFO, A., AND HERNANDEZ-MORA, M. Recent advances in high-voltage, high-frequency silicon-carbide power devices. In *Conference Record of the 2006 IEEE Industry Applications Conference Forty-First IAS Annual Meeting* (Oct 2006), vol. 1, pp. 330–337.

- [9] HERNÁNDEZ, D. M. Control digital para convertidor multinivel alimentado con energía solar. Master's thesis, Universidad de las Américas Puebla, 2006.
- [10] HITI, S., BOROYEVICH, D., AND CUADROS, C. Small-signal modeling and control of three-phase pwm converters. In *Proceedings of 1994 IEEE Industry Applications Society Annual Meeting* (Oct 1994), pp. 1143–1150 vol.2.
- [11] KUMAR, A., AND CHATTERJEE, D. A survey on space vector pulse width modulation technique for a two-level inverter. In *2017 National Power Electronics Conference (NPEC)* (Dec 2017), pp. 78–83.
- [12] MASWOOD, A. I. A switching loss study in spwm igtb inverter. In *2008 IEEE 2nd International Power and Energy Conference* (Dec 2008), pp. 609–613.
- [13] MEYNARD, T. A., AND FOCH, H. Multilevel converters and derived topologies for high power conversion. In *Industrial Electronics, Control, and Instrumentation, 1995., Proceedings of the 1995 IEEE IECON 21st International Conference on* (Nov 1995), vol. 1, pp. 21–26 vol.1.
- [14] MILANI, A. A., KHAN, M. T. A., CHAKRABORTTY, A., AND HUSAIN, I. Equilibrium point analysis and power sharing methods for distribution systems driven by solid-state transformers. *IEEE Transactions on Power Systems* 33, 2 (March 2018), 1473–1483.
- [15] NABAE, A., TAKAHASHI, I., AND AKAGI, H. A new neutral-point-clamped pwm inverter. *IEEE Transactions on Industry Applications IA-17*, 5 (Sept 1981), 518–523.
- [16] NORDENBERG, H. A review of the influence of recent material and technique development on transformer design. *IRE Transactions on Component Parts* 6, 3 (Sep 1959), 201–209.
- [17] RODRIGUEZ, J., LAI, J.-S., AND PENG, F. Z. Multilevel inverters: a survey of topologies, controls, and applications. *IEEE Transactions on Industrial Electronics* 49, 4 (Aug 2002), 724–738.
- [18] SALVADOR, A. M. *Aportación al Control del Convertidor CC/CA de Tres Niveles*. PhD thesis, Universitat politècnica de Catalunya, 2004.
- [19] SHE, X., HUANG, A. Q., AND BURGOS, R. Review of solid-state transformer technologies and their application in power distribution systems. *IEEE Journal of Emerging and Selected Topics in Power Electronics* 1, 3 (Sept 2013), 186–198.
- [20] SHRI, A. A solid-state transformer for interconnection between the medium- and the low-voltage grid. Master's thesis, Delft University of Technology, Oct. 2013.

- [21] SILVA, F. O. Control de sistemas fotovoltaicos conectado a la red trifásica considerando inversor multinivel con diodos anclados al neutro. Master's thesis, Universidad Industrial de Santander, 2017.
- [22] SUH, B.-S., SINHA, G., MANJREKAR, M. D., AND LIPO, T. A. Multilevel power conversion - an overview of topologies and modulation strategies. In *Proceedings of the 6th International Conference on Optimization of Electrical and Electronic Equipments* (May 1998), vol. 2, pp. AD-11–AD-24.
- [23] VAN DER MERWE, J. W., AND D. T. MOUTON, H. The solid-state transformer concept: A new era in power distribution. In *AFRICON 2009* (Sept 2009), pp. 1–6.
- [24] VAN DER MERWE, J. W., AND D. T. MOUTON, H. The solid-state transformer concept: A new era in power distribution. In *AFRICON 2009* (Sept 2009), pp. 1–6.
- [25] WALKER, G., AND LEDWICH, G. Bandwidth considerations for multilevel converters. *IEEE Transactions on Power Electronics* 14, 1 (Jan 1999), 74–81.
- [26] YAZDANI, A., AND IRAVANI, R. *Voltage-Sourced Converters in Power Systems : Modeling, Control, and Applications*. Wiley-IEEE Press, 2010.