Міністерство освіти і науки України

Національний університет “Львівська політехніка”



**Звіт**

про виконання лабораторної роботи №1

з дисципліни:

“Моделювання комп’ютерних систем”

**Виконала**:

ст.гр. КІ-202

Бажулін С.В.

Прийняв:

Козак Н.Б.

**Львів 2023**

**Мета роботи:** інсталяція та ознайомлення з середовищем розробки *Xilinx ISE.* Ознайомлення зі стендом Elbert V2 – Spartan 3A FPGA.

**Виконання роботи**

1. Використовуючи компоненти з бібліотеки, реалізувала схему дешифратора 3->5

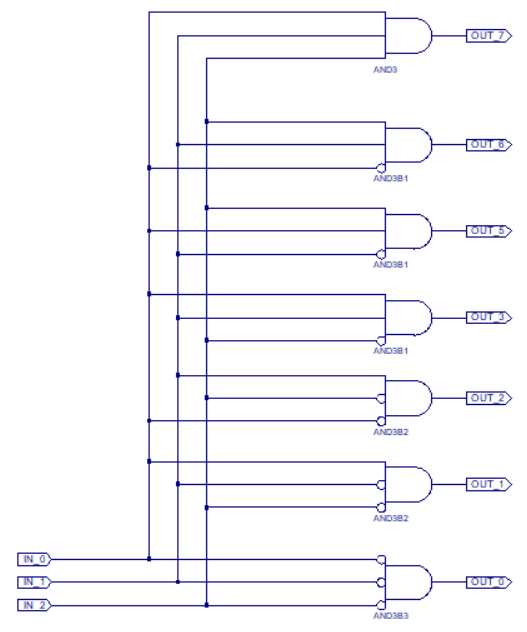


Рис.1 Схема дешифратора 3->5

1. Додала до проекту User Constraint файл та розкоментувала/перейменувала потрібні рядки.

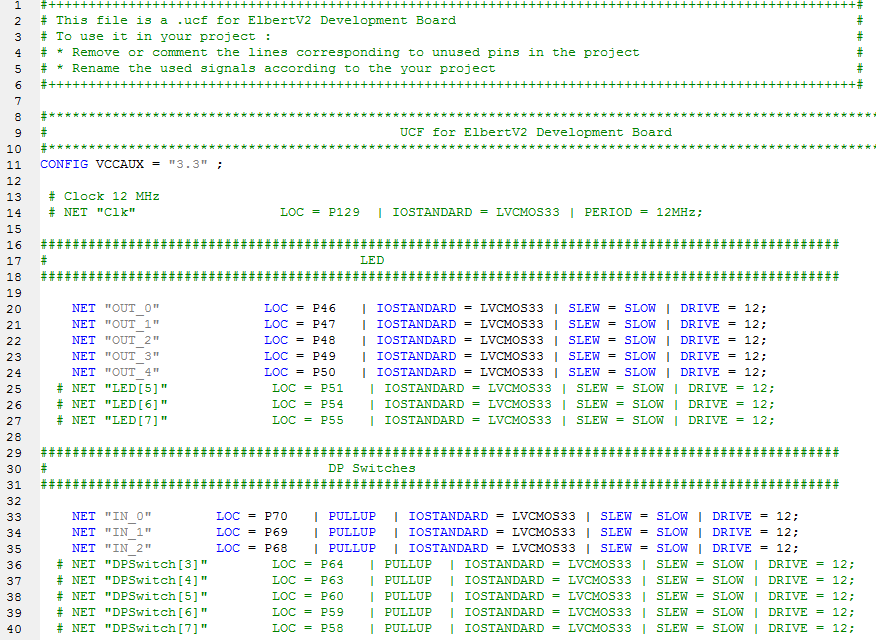


Рис.2 Код проекту

1. Перевірила роботу схеми за допомогою симулятора ISim для кожного вхідного сигналу.

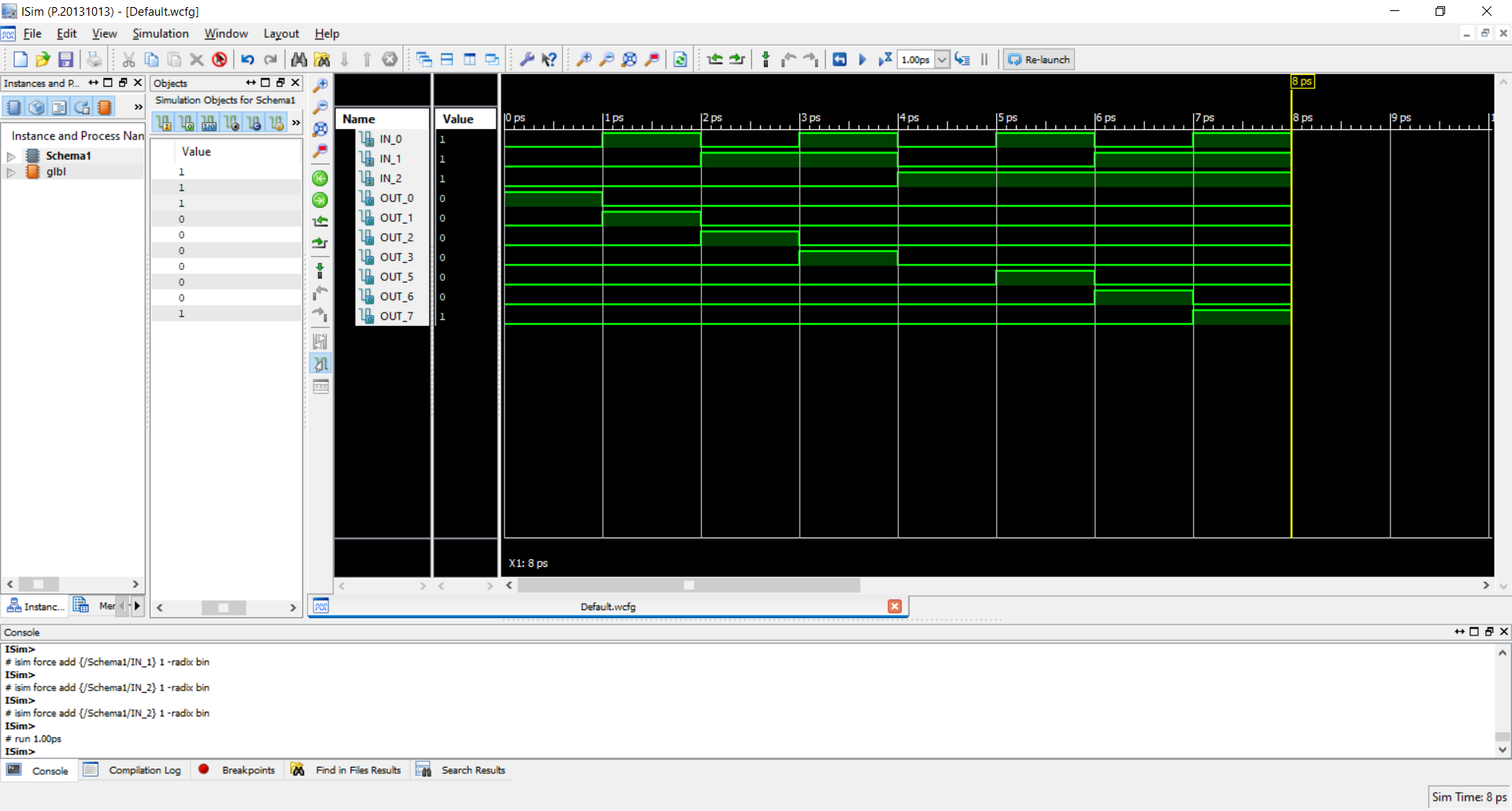
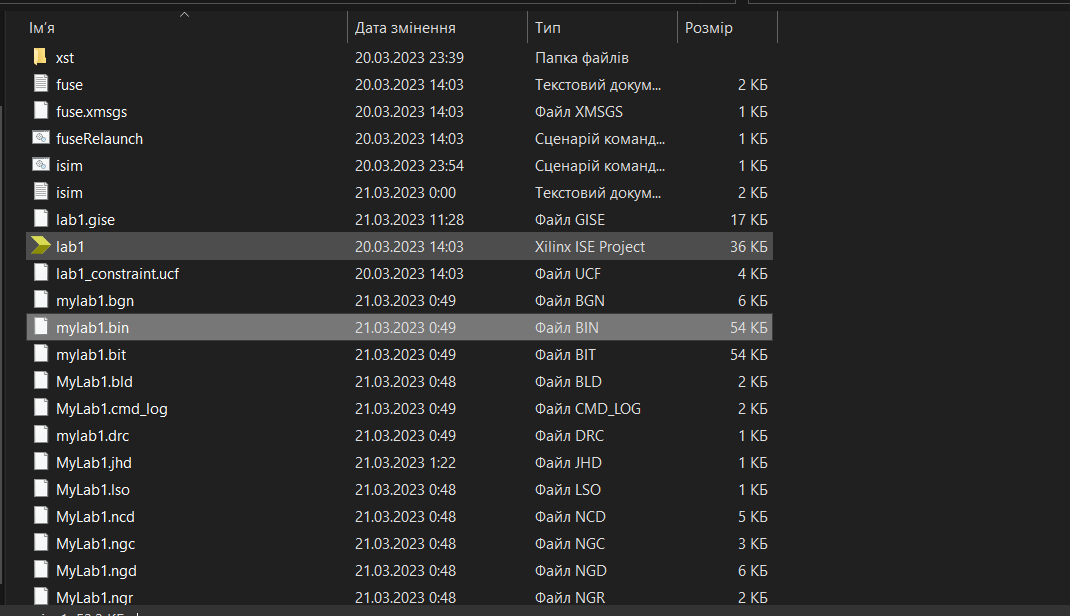


Рис 3. Симуляція в симуляторі

4. Згенерувала біт файл

****

**Висновок**

Ознайомився з середовищем розробки і проектування Xilinx ISE, змоделював роботу дешифратора 3->7 за допомогою симулятора ISim та згенерував Bit файл.