## Resultado del test



Universidad de Granada - Grado en Ingeniería Informática Estructura de Computadores (B,C)



#### Test nº 16 que realiza usted en esta asignatura

**1** Elección única

[T5.1]

Supongamos dos procesadores con bus de direcciones con idéntico número de líneas. Si uno de ellos emplea E/S mapeada en memoria y el otro E/S independiente, ¿cuál podrá acceder a una mayor cantidad de memoria?

Usuario/a Correcta

- a) El que tiene E/S mapeada en memoria
- b) El que tiene E/S independiente
  - c) Ambos podrán acceder a la misma cantidad de memoria
  - d) Depende del tamaño del bus de direcciones

Puntuación: **1,00** [T5.1FunE/S] [E15FebTeo17]

**2** Elección única

Un controlador de DMA de un sistema de que emplee buses separados avanzados suele ser programado con la siguiente información relativa a una operación de E/S:

Usuario/a Correcta

- a) tipo de operación, tamaño de bloque a transferir, dirección final de memoria
- b) tipo de operación, tamaño de bloque a transferir, dirección inicial de memoria
  - c) tipo de operación, dirección inicial de memoria, dirección final de memoria
  - d) Ninguna de las anteriores respuestas es cierta

Puntuación: 1,00

3

[T2.4.1]

Elección única ¿Cómo se devuelve en ensamblador x86-64 Linux gcc el valor de retorno de una función long int al terminar ésta?

Usuario/a Correcta

a) La instrucción RET lo almacena en un registro especial de

https://swad.ugr.es/es 1/10

retorno.

- b) Por convención se guarda en %eax.
- c) Se almacena en pila justo encima de los argumentos de la función.



d) Ninguna de esas formas es la correcta.

Puntuación: **1,00** [T2.1.4x86-64] [T2.2.3CodCon] [T2.4.1x86-64] [P3Tutorial] [E12SepTeo02]

4 Elección única ¿A qué tipo de memoria caché corresponde la siguiente afirmación: "permite que cualquier dirección se pueda almacenar en cualquier marco de bloque de caché"?

Usuario/a Correcta

- a) Asociativa por conjuntos
- b) Ninguna de las otras respuestas es correcta
- c) Con correspondencia directa



d) Totalmente asociativa

Puntuación: 1,00

5 Elección única [P5.1]

Sea un computador de 32 bits con una memoria cache L1 para datos de 32 KB y líneas de 64 bytes asociativa por conjuntos de 2 vías. Dado el siguiente fragmento de código:

int v[262144]; for (i = 0; i < 262144; i += 2) v[i] = 9;

¿Cuál será la tasa de fallos aproximada que se obtiene en la primera ejecución del bucle anterior?

Usuario/a Correcta

- a) 0 (ningún fallo)
- b) 1/2 (mitad aciertos, mitad fallos)

**~ ~** 

- c) 1/8 (un fallo por cada 8 accesos)
- d) 1 (todo son fallos)

Puntuación: **1,00** [P5.1Line] [E14FebPra16] [E16FebPra18]

**6** [T5.1]

Señale cuál de las siguientes opciones no es un modo

https://swad.ugr.es/es 2/10

Elección única para llevar a cabo la transferencia de datos entre el computador y los dispositivos de E/S externos:

Usuario/a Correcta

- a) E/S iniciada por interrupción
- b) E/S programada

< </p>

- c) E/S por flanco
- d) Acceso directo a memoria (DMA)

Puntuación: **1,00** [T5.1FunE/S]

**7**Elección única

[P5.2]

¿Cuál de las siguientes afirmaciones sobre las caches es \*FALSA\*?

Usuario/a Correcta

 a) Las direcciones a las que accede un programa no son completamente aleatorias, sino que se rigen por ciertos patrones de localidad



- b) Casi ningún procesador actual tiene memoria cache L2
- c) La cache de nivel 3 no contiene toda la memoria que maneja el programa
- d) Un procesador actual tiene varias caches de nivel 1

Puntuación: **1,00** [P5.2Size] [E16FebPra04]

Elección única

[T1.1]

Si almacenamos según el criterio little-endian la palabra de 64 bits 0xFACEB00C a partir de la dirección 0xCAFEBABE, el byte 0xCE quedará almacenado en la dirección:

Usuario/a Correcta



~

- a) 0xCAFEBAC0
- b) 0xCAFEBAC1
- c) 0xCAFEBABE
- d) 0xCAFEBABF

Puntuación: **1,00** [T1.1UniFun] [E16FebTeo01]

**9** Elección única

Utilizando E/S programada y como modo de direccionamiento selección lineal, ¿cuántos periféricos podrían conectarse a un 8086?

Usuario/a Correcta



- a) 16 periféricos
- b) 8 periféricos

https://swad.ugr.es/es 3/10

- c) Cualquier número de periféricos
- d) 20 periféricos

Puntuación: 0,00

10 Elección única [T1.4]

Si un computador X ejecuta un programa de 450 millones de instrucciones en 26 segundos y un computador Y tarda 14 segundos en ejecutar ese mismo programa, ¿cuántas veces es más rápido el computador Y que el X?

Usuario/a Correcta

- a) 12
- b) 1,538
- c) 0,538

~

~

d) 1,857

Puntuación: **1,00** [T1.4Rendto]

11

La memoria virtual del computador es:

Usuario/a Correcta

Elección única

- a) Más rápida que la memoria principal.
- b) De menor capacidad que la memoria principal.
- c) a) y b) son correctas.



d) Ninguna de las anteriores es correcta.

Puntuación: 1,00

12

[T1.4]

El objetivo de un diseño CISC es...

Elección única

Usuario/a Correcta

- a) disminuir la frecuencia de reloj.
- b) disminuir el número medio de ciclos por instrucción.
- c) disminuir el tamaño medio de instrucción.

~ ~

 d) disminuir el número de instrucciones a ejecutar por un programa.

Puntuación: **1,00** [T1.4Rendto]

13 Elección

única

[T5.1]

De los siguientes grupos de técnicas de E/S, ¿cuáles están controlados por programa?

Usuario/a Correcta



~

- a) E/S programada y E/S mediante interrupciones.
- b) E/S programada y E/S mediante acceso directo a memoria.

https://swad.ugr.es/es 4/10

- c) E/S mediante interrupciones y E/S mediante acceso directo a memoria.
- d) Todas las respuestas anteriores son ciertas.

Puntuación: **1,00** [T5.1FunE/S]

14 Elección única En el 8086, la dirección efectiva de la cabecera de pila vendrá dada por:

Usuario/a Correcta

- a) BP
- b) SS \* 10h + BP
- c) SP
- 1
- d) SS \* 10h + SP

Puntuación: 0,00

15 Elección única Un Pentium funcionando en modo protegido...

Usuario/a Correcta

- a) siempre tiene activa la unidad de segmentación
- b) siempre tiene activa la unidad de paginación
- c) siempre tiene activas la segmentación y la paginación
- d) puede tener desactivadas la segmentación o la paginación

Puntuación: 0,00

16 Elección única [T2.4.3]

Considerar las siguientes declaraciones de estructuras en una máquina Linux de 64-bit.

```
struct RECORD {
  int value2;
  short ref_count;
  char tag[10];
};

struct NODE {
  long value;
  struct RECORD record;
  char string[8];
};
```

También se declara una variable global "my\_node" como sigue: struct NODE my node;

¿Cuál es el tamaño de my\_node en bytes?

Usuario/a Correcta

a) 28

~

- ~
- b) 32
- c) 40

#### d) Ninguno de los anteriores

Puntuación: **1,00** [T2.4.3Struct] [E12SepTeo05]

### 17 Elección única

#### [P5.2]

El servidor de SWAD tiene dos procesadores Xeon E5540 con 4 núcleos cada uno. Cada procesador tiene 4 caches L1

de instrucciones de 32 KB, 4 caches L1 de datos de 32 KB, 4 caches unificadas L2 de 256 KB y una cache unificada L3 de 8MB. Suponga que un proceso swad, que se ejecuta en un núcleo, tiene que ordenar un vector de estudiantes accediendo repetidamente a sus elementos. Cada elemento es una estructura de datos de un estudiante y tiene un tamaño de 4KB. Si representamos en una gráfica las prestaciones en función del número de estudiantes a ordenar, ¿para qué límites teóricos en el número de estudiantes se observarán saltos en las prestaciones debidos a accesos a la jerarquía de memoria?

Usuario/a Correcta





- a) 8 / 64 / 2048 estudiantes
- b) 4 / 32 / 512 estudiantes
- c) 32 / 256 / 8192 estudiantes
- d) 16 / 32 / 64 estudiantes

Puntuación: **1,00** [P5.2Size] [E14FebPra17] [E16FebPra16]

## Elección única

#### [T1.1]

¿Cuál es el contenido de la pila al terminar de ejecutarse la siguiente secuencia de instrucciones de una arquitectura de pila?:

push #4 push #7 add push #10 sub

Usuario/a Correcta

a) 4, 11, 1



- b) 1
- c) 11, 1
- d) 4, 7, 10

Puntuación: **0,00** [T1.1UniFun]

# 19

#### [T2.3.2]

Es responsabilidad del procedimiento llamado salvaguardar los registros:

Usuario/a Correcta

a) %eax, %edx, %ecx

https://swad.ugr.es/es 6/10

- b) %ebx, %esi, %edi
- c) %esi, %edi
- d) %eax, %ebx, %ecx, %edx

Puntuación: 1,00 [T2.3.2Conven] [E16FebTeo16]

El enunciado asume convención cdecl

20 Elección única Una placa madre de un 486 con un único SIMM de 30 contactos con 8 chips de 1M x 1...

Usuario/a Correcta

- a) tiene 8 M palabras de 32 bits de memoria principal.
- b) no funciona correctamente.
- c) tiene 1 M palabras de 32 bits de memoria principal.
- d) tiene 256 K palabras de 32 bits de memoria principal.

Puntuación: 0,00

Elección única ¿Cuál de las siguientes afirmaciones acerca de un sistema con un bus único es falsa?

Usuario/a Correcta

- a) Se utilizan las mismas líneas de control para conectar todos los dispositivos
- b) Sólo un dispositivo puede escribir en el bus en un instante dado

- c) El procesador y los dispositivos pueden funcionar a diferentes velocidades si funciona de forma síncrona
- d) El procesador y los dispositivos pueden funcionar a diferentes velocidades si funciona de forma asíncrona

Puntuación: 1,00

**22** Elección única [P2T]

¿Qué modificador (switch) de qcc hace falta para compilar  $.c \rightarrow .o$  (de fuente C a código objeto)?

Usuario/a Correcta

- a) gcc -c
- b) Eso no se puede hacer con gcc
- c) gcc -O
- d) gcc -o

Puntuación: 1,00 [P2Tutorial] [E13SepPra03]

7/10 https://swad.ugr.es/es

23 Elección única [T2.2.3]

¿Cuál de las siguientes parejas de mnemotécnicos de ensamblador IA32 corresponden a la misma instrucción máquina?

Usuario/a Correcta

- a) JC (saltar si acarreo), JL (saltar si menor, para números con signo)
- b) CMP (comparar), SUB (restar)
- c) SAR (desplazamiento aritmético a la derecha) / SHR (desplazamiento lógico a la derecha)



d) JZ (saltar si cero), JE (saltar si iqual)

Puntuación: **1,00** [T2.2.2OpArit] [T2.2.3CodCon] [T2.2.4SalCon] [E12FebTeo15]

24 Elección única [T3.1]

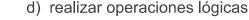
¿Cuál de las siguientes funciones es una tarea propia de la unidad de control en la CPU?

Usuario/a Correcta

- a) almacenar instrucciones del programa
- b) almacenar datos del programa



c) decodificar las instrucciones del programa



Puntuación: -0,33

[T3.1CamDat] [E14SepTeo23]

25 Elección

única

[T4.4]

Una cola de precaptación sirve para:

Usuario/a Correcta

- a) Disminuir el periodo de ciclo del cauce
- b) Reducir el efecto de los fallos de cache
  - c) Resolver ciertos problemas de dependencia de datos
  - d) Aumentar el número de etapas del cauce

Puntuación: -0,33 [T4.4Riesgs] [E13SepTeo12]

26

https://swad.ugr.es/es

[T2.1.2] Elección única

El lenguaje máquina es...

Usuario/a Correcta

- a) difícil de codificar manualmente.
- b) fácilmente legible por el programador.
- c) portable entre arquitecturas.
- d) una alternativa razonable al uso del lenguaje ensamblador.

Puntuación: 1,00 [T1.1UniFun] [T2.1.2Lngjes] [P1]

27

La idea de la arquitectura RISC se debe, entre otros,

Elección única

Usuario/a Correcta

- a) Maurice V. Wilkes
- b) John Cocke
  - c) Andrew S. Tanenbaum
  - d) Alan M. Turing

Puntuación: 0,00

28

[T2.1.3]

La instrucción necesaria para cargar 0x07 en %eax es:

Elección única

Usuario/a Correcta

- a) movl \$0x07,%eax
- b) movb \$0x07,%eax
- c) movl \$0x07,%ah
- d) movb \$0x07,%al

Puntuación: 1,00 [T2.1.3ConASM] [E14SepPra11]

29 Elección

única

[T1.5]

¿En qué generación, dentro de la historia de los computadores digitales, aparece la microprogramación?

Usuario/a Correcta

- a) primera
- b) segunda

- c) tercera
- d) cuarta

Puntuación: 1,00 [T1.5Histor]

Elección única [P4T]

En una bomba como las estudiadas en prácticas, del

0x080486e8 <main+120>: call 0x8048524

9/10 https://swad.ugr.es/es

<strncmp>

0x080486ed <main+125>: test %eax,%eax

0x080486ef <main+127>: je 0x80486f6 <main+134> 0x080486f1 <main+129>: call 0x8048604 <boom>

0x080486f6 <main+134>: ...

la contraseña es...

Usuario/a Correcta

- a) el string almacenado a partir de 0x8048524
- b) el string almacenado a partir de 0x80486f6
- c) el string almacenado a partir de 0x8048604



d) ninguna de las anteriores

Puntuación: **1,00** [P4Tutorial]

Puntuación: 21,33 (7,11 sobre 10)

https://swad.ugr.es/es 10/10