

Resultado del test



Universidad de Granada - Grado en Ingeniería Informática
Estructura de Computadores (B,C)



Test nº 14 que realiza usted en esta asignatura

1

Elección
única

[T2.2.1]

En los modos de direccionamiento del tipo Desplazamiento(Base,Indice,Factor Escala), puede usarse como

Usuario/a Correcta



- a) factor de escala, cualquier constante de 1, 2, 4 u 8 bytes
- b) índice, también cualquiera salvo %ebp
- c) desplazamiento, cualquier constante de 1, 2 o 4 bytes (incluso el nombre de una variable, por su dirección)
- d) base, cualquiera de los 8 registros enteros salvo %esp

Puntuación: **-0,33**

[T2.2.1ModDir]

[E15SepTeo09]

2

Elección
única

[T4.3]

En un procesador con segmentación de cauce, aumentar el número de etapas (p.ej. de 2 a 4, o de 4 a 8), tiene en general como consecuencia:

Usuario/a Correcta



- a) Una disminución de la máxima frecuencia de reloj a la que puede operar el cauce
- b) Una disminución en la posible dependencia de datos
- c) Un incremento de las prestaciones
- d) Un mayor retraso en la ejecución de los programas debido al incremento del número de etapas

Puntuación: **-0,33**

[T4.3Aceler]

[E13FebTeo30]

3

Elección
única

[T1.3]

Un bus se compone de:

Usuario/a Correcta



- a) líneas de control/estado, líneas de dirección y líneas de datos
- b) líneas de estado y líneas de control
- c) líneas de datos y líneas de dirección
- d) líneas de alimentación

Puntuación: **1,00**

[T1.3EstBus]

[E16SepTeo08]

4

Elección
única

¿Cuál de las siguientes instrucciones de IA32 (en sintaxis Intel) no es una instrucción de transferencia?

Usuario/a Correcta

- a) push eax

- b) mov eax, 15h
c) lea eax, etiqueta
d) cmp eax, 15h



Puntuación: 0,00

5

Elección
única

[T4.5]

¿Cuál de los siguientes modos de direccionamiento es menos preferible para un procesador con segmentación de cauce?

Usuario/a Correcta



- a) indexado (o relativo a base, o base+índice)
b) indirecto a través de registro
c) registro
d) directo



Puntuación: -0,33

[T4.5Repert]

[E15SepTeo17]

6

Elección
única

[T5.2]

El fragmento de código:

```
poll:  in a, 0x20
      cmp a, $0
      jnz poll
      load a, 0x11
      out 0x21, a
```

corresponde a:

Usuario/a Correcta

- a) E/S por DMA
b) E/S por interrupciones
c) E/S programada sin consulta de estado
d) E/S programada con consulta de estado



Puntuación: 0,00

[T5.2ESProg]

[E15FebTeo19]

7

Elección
única

¿A qué tipo de interrupciones pertenecen las condiciones de tiempo real y los fallos hardware?

Usuario/a Correcta

- a) Ninguna de las otras respuestas es correcta
b) Enmascarables
c) Puede ser tanto enmascarables como no enmascarables
d) No enmascarables



Puntuación: 0,00

8

Elección
única

[T1.2]

El registro MBR...

Usuario/a Correcta



- a) contiene el valor que va a ser almacenado en la memoria, o bien se usa para recibir un valor procedente de la memoria

- b) contiene la dirección de la próxima instrucción que va a ser captada de memoria
- c) especifica la dirección en memoria de la palabra que va a ser escrita o leída
- d) contiene el código de operación de la instrucción que se está ejecutando

Puntuación: **1,00**

[T1.2ConBas]

9

Elección
única

Suponga que la micropalabra de una máquina microprogramada tiene 8 bits de ancho y se usan 16 micropalabras diferentes en un microprograma de 256 micropalabras. Si se usa nanoprogramación...

Usuario/a Correcta

- a) no se ahorran bits y además el funcionamiento es más lento.
- b) se ahorran bits y el funcionamiento es más rápido.
- c) no se ahorran bits pero el funcionamiento es más rápido.
- d) se ahorran bits pero el funcionamiento es más lento.



Puntuación: **1,00**

10

Elección
única

[T4.4]

Los riesgos de datos consisten en que...

Usuario/a Correcta



- a) dos instrucciones acceden a la vez al mismo dato
- b) una instrucción necesita un dato calculado por otra anterior
- c) dos instrucciones necesitan leer el mismo dato
- d) todas las respuestas anteriores son correctas

Puntuación: **1,00**

[T4.4Riesgs]

11

Elección
única

[T5.3]

¿Cuántos bits hacen falta como mínimo para implementar tres niveles de inhibición de interrupciones (general, nivel y máscara) en un sistema con cuatro niveles de interrupción?

Usuario/a Correcta



- a) 7
- b) 6
- c) 4
- d) 5

Puntuación: **0,00**

[T5.3ES_IRQ]

[E12FebTeo24]

12

Elección
única

[T4.4]

Respecto a la segmentación, ¿cuál de las siguientes afirmaciones es falsa?

Usuario/a Correcta

- a) Cuantas más etapas tenga un cauce, más instrucciones se estarán ejecutando en distintas fases y más posibilidades se presentan de que existan riesgos entre ellas



- b) Retrasar la fase de decisión saltar/no saltar de las instrucciones de salto condicional contribuye a mejorar el rendimiento del procesador
- c) La técnica de register forwarding habilita una serie de caminos (buses) que se añaden al cauce para permitir que los resultados de una etapa pasen como entradas a la etapa donde son necesarias
- d) La reorganización del código y la introducción de instrucciones nop permite evitar dependencias de datos

Puntuación: **1,00**

[T4.4Riesgs]

[E15FebTeo11]

13

Elección
única

¿Cuál es el tamaño de la marca de caché en un ordenador capaz de direccionar 1 MB de memoria principal y 32 KB de memoria caché, que emplea un tamaño de palabra de 32 bits y correspondencia asociativa por conjuntos con 16 palabras por bloque y 8 bloques por conjunto, suponiendo que las direcciones de memoria utilizan 20 bits?

Usuario/a Correcta



- a) 10 bits
- b) 8 bits
- c) 6 bits
- d) 7 bits

Puntuación: **0,00**

14

Elección
única

El espacio direccionable de memoria de un computador depende del diseño del:

Usuario/a Correcta



- a) Ninguna de las otras es correcta
- b) Bus de direcciones
- c) a) y b) son correctas
- d) Bus de datos

Puntuación: **1,00**

15

Elección
única

[P2T]

Como parte del proceso de compilación de una aplicación en lenguaje C, enlazar .o → .exe (de objeto proveniente de fuente C a ejecutable) usando sólo as y ld, sin gcc...

Usuario/a Correcta



- a) Ninguna de las anteriores respuestas es correcta
- b) Basta usar ld, con los modificadores de gcc que corresponda, y añadiéndole el runtime de C
- c) Se puede, repartiendo entre as y ld los modificadores (switches) que corresponda
- d) Se puede, repartiendo modificadores entre as y ld, y añadiendo al comando ld el runtime de C

Puntuación: **-0,33**

[P2Tutorial]

[E13SepPra06]

La codificación Huffman...

16

Elección
única

Usuario/a Correcta



- a) utiliza menos bits para las instrucciones más frecuentes y más bits para las menos utilizadas.
- b) permite una decodificación directa empleando un único decodificador.
- c) emplea un campo de tamaño fijo para el código de operación de todas las instrucciones.
- d) es la más utilizada debido a que consigue resultados óptimos en cuanto a espacio.

Puntuación: 0,00

17

Elección
única

[P5.2]

El servidor de SWAD tiene dos procesadores Xeon E5540 con 4 núcleos cada uno. Cada procesador tiene 4 caches L1 de instrucciones de 32 KB, 4 caches L1 de datos de 32 KB, 4 caches unificadas L2 de 256 KB y una cache unificada L3 de 8MB. Suponga que un proceso swad, que se ejecuta en un núcleo, tiene que ordenar un vector de estudiantes accediendo repetidamente a sus elementos. Cada elemento es una estructura de datos de un estudiante y tiene un tamaño de 4KB. Si representamos en una gráfica las prestaciones en función del número de estudiantes a ordenar, ¿para qué límites teóricos en el número de estudiantes se observarán saltos en las prestaciones debidos a accesos a la jerarquía de memoria?

Usuario/a Correcta



- a) 32 / 256 / 8192 estudiantes
- b) 16 / 32 / 64 estudiantes
- c) 4 / 32 / 512 estudiantes
- d) 8 / 64 / 2048 estudiantes

Puntuación: 1,00

[P5.2Size]

[E14FebPra17]

[E16FebPra16]

18

Elección
única

[T6.1]

¿Qué tipo de localidad de las referencias a memoria se define como: "si se referencia un elemento, volverá a ser referenciado pronto"?

Usuario/a Correcta



- a) Localidad espacial
- b) Localidad lógica
- c) Localidad temporal
- d) Ninguna de las respuestas anteriores es correcta

Puntuación: 1,00

[T6.1ConLoc]

[E13FebTeo26]

19

Elección
única

En una arquitectura RISC típica:

Usuario/a Correcta



- a) la UC es más compleja que en una arquitectura CISC.
- b) se usan muchas instrucciones de las disponibles en el conjunto de instrucciones.
- c) no puede usarse segmentación.



d) la programación resulta mucho más simple que en una arquitectura CISC.

Puntuación: -0,33

20

Elección
única

[T2.3.1]

Respecto a la convención de llamada usada en Linux/gcc:

Usuario/a Correcta



- a) Todos los registros pueden ser modificados libremente por todas las subrutinas
- b) Hay registros modificables, otros que deben ser restaurados, y las subrutinas anidadas deben respetar los registros modificables que están en uso por otras subrutinas
- c) Una subrutina que modifique algún registro debe restaurar su valor anterior antes de retornar
- d) Hay registros que pueden ser modificados libremente por las subrutinas, y otros que, si se modifican, se deben restaurar posteriormente. Y también hay registros especiales

Puntuación: 1,00

[T2.3.1MarcoP]

[P3Tutorial]

[E12SepTeo06]

21

Elección
única

[T5.3]

¿Cuál de las siguientes afirmaciones acerca de las interrupciones en el PC (modo real) es cierta?

Usuario/a Correcta



- a) Existen 1024 vectores de interrupción.
- b) Cada vector de interrupción es una doble palabra de 32 bits formada en primer lugar (dirección menor) por el segmento y seguida por el desplazamiento (dirección mayor) de cada rutina de servicio de interrupción
- c) No todas las interrupciones se pueden generar por software
- d) Ninguna de las anteriores afirmaciones es cierta

Puntuación: -0,33

[T5.3ES_IRQ]

22

Elección
única

[T5.1]

¿Cuál de las siguientes afirmaciones es cierta?

Usuario/a Correcta



- a) La E/S en memoria emplea la patilla IO/M#
- b) En E/S independiente, las instrucciones de acceso a memoria suelen ser más largas que las de E/S
- c) La E/S en memoria facilita la protección
- d) Ninguna de las anteriores es cierta

Puntuación: -0,33

[T5.1FunE/S]

23

En el contexto del lenguaje máquina, el acrónimo ISA suele referirse a:

Usuario/a Correcta

Elección
única



- a) Intel Standard Architecture
- b) Industry Standard Architecture
- c) Instruction Set Architecture
- d) Information Security Architecture

Puntuación: -0,33

24

Elección
única

La transferencia de datos en un computador y los dispositivos de E/S puede manejarse de diversos modos. Uno de los siguientes es falso; indíquelo:

Usuario/a Correcta



- a) Acceso directo a memoria (DMA)
- b) E/S programada
- c) Manejo de todas las líneas del bus de control, paralizando la CPU
- d) E/S iniciada por interrupción

Puntuación: 1,00

25

Elección
única

[T2.2.2]

¿Cuál de las siguientes expresiones toma el valor 0x01 si x es múltiplo de 32 y 0x0 en caso contrario? Asumir que x es unsigned int.

Usuario/a Correcta



- a) $(x \mid 0x3f)$
- b) $(x \& 0x1f)$
- c) $!(x \& 0x1f)$
- d) $!(x \& 0x3f)$

Puntuación: 1,00

[T2.2.2OpArit]

[E14FebTeo05]

26

Elección
única

[T2.3.1]

En el fragmento de código

```
804854e:e8 3d 06 00 00  call 8048b90 <main>
8048553:50                pushl %eax
```

la instrucción call suma al contador de programa la cantidad:

Usuario/a Correcta



- a) 0x50
- b) 0x0804854e
- c) 0x0000063d
- d) 0x08048553

Puntuación: -0,33

[T2.3.1MarcoP]

[E16FebTeo15]

27

Elección
única

[T3.1]

La conexión de las salidas de tres registros hacia un bus común en el camino de datos puede realizarse usando...

Usuario/a Correcta

- a) tres conexiones directas al bus común
- b) tres demultiplexores



- c) dos multiplexores de 2 a 1
- d) dos buffers triestado

Puntuación: **-0,33**
[T3.1CamDat]

28

Elección
única

¿Cuántos puertos de E/S permite manejar la interfaz de periféricos programable 8255?

Usuario/a Correcta

- a) 3 puertos de 12 bits
- b) 2 puertos de 16 bits y 1 puerto de 8 bits
- c) 2 puertos de 8 bits y 2 puertos de 4 bits
- d) Todas las respuestas anteriores son falsas



Puntuación: **0,00**

29

Elección
única

¿Qué modelo de programa se ejecuta en las arquitecturas de Von Neumann?

Usuario/a Correcta

- a) microprogramado
- b) cableado
- c) almacenado
- d) nanoprogramado



Puntuación: **0,00**

30

Elección
única

[T1.1]

Si almacenamos según el criterio little-endian la palabra de 64 bits 0xFACEB00C a partir de la dirección 0xCAFEBAE, el byte 0xCE quedará almacenado en la dirección:

Usuario/a Correcta

- a) 0xCAFEBAE
- b) 0xCAFEBAEF
- c) 0xCAFEBAE1
- d) 0xCAFEBAE0



Puntuación: **1,00**
[T1.1UniFun]
[E16FebTeo01]

Puntuación: **8,67 (2,89 sobre 10)**