

21 LPUART

21.1 概述

LPUART 是增强型异步串行通信接口，其工作时钟可以选择总线时钟（APBCLK）、32768Hz 晶振时钟（XTLF）、32KHz 低功耗环振时钟（LPOSC）、高频环振时钟（RCHF）、系统时钟（SYSCLK）、低功耗中频环振时钟（RCMF）。其中，当工作时钟选择为 XTLF 或者 LPOSC 时，可以支持到最高 9600 波特率的数据接收，此时 LPUART 功耗极低，可以在 Sleep/DeepSleep 模式下工作。

特点：

- 异步数据收发
- 2路独立LPUART (LPUART0, LPUART1)
- 标准UART帧格式
 - 1bit起始位
 - 可配置数据长度，支持6、7、8、9bits
 - 奇校验、偶校验或无校验位
 - 1或2bit停止位
- 可编程数据极性
- 当工作时钟为XTLF或LPOSC时，支持Sleep/DeepSleep模式下的数据收发
- 中断标志
 - 接收Buffer满
 - 接收Buffer溢出
 - 接收帧格式错误
 - 接收校验位错误
 - START检测
 - 数据匹配
 - 发送完成
- 休眠模式下唤醒芯片
 - RXD下降沿唤醒
 - 起始位检测唤醒
 - 1字节接收完成唤醒
 - 1字节数据匹配唤醒
- 支持DMA (Sleep/DeepSleep/RTCBKP模式下不支持)

21.2 结构框图

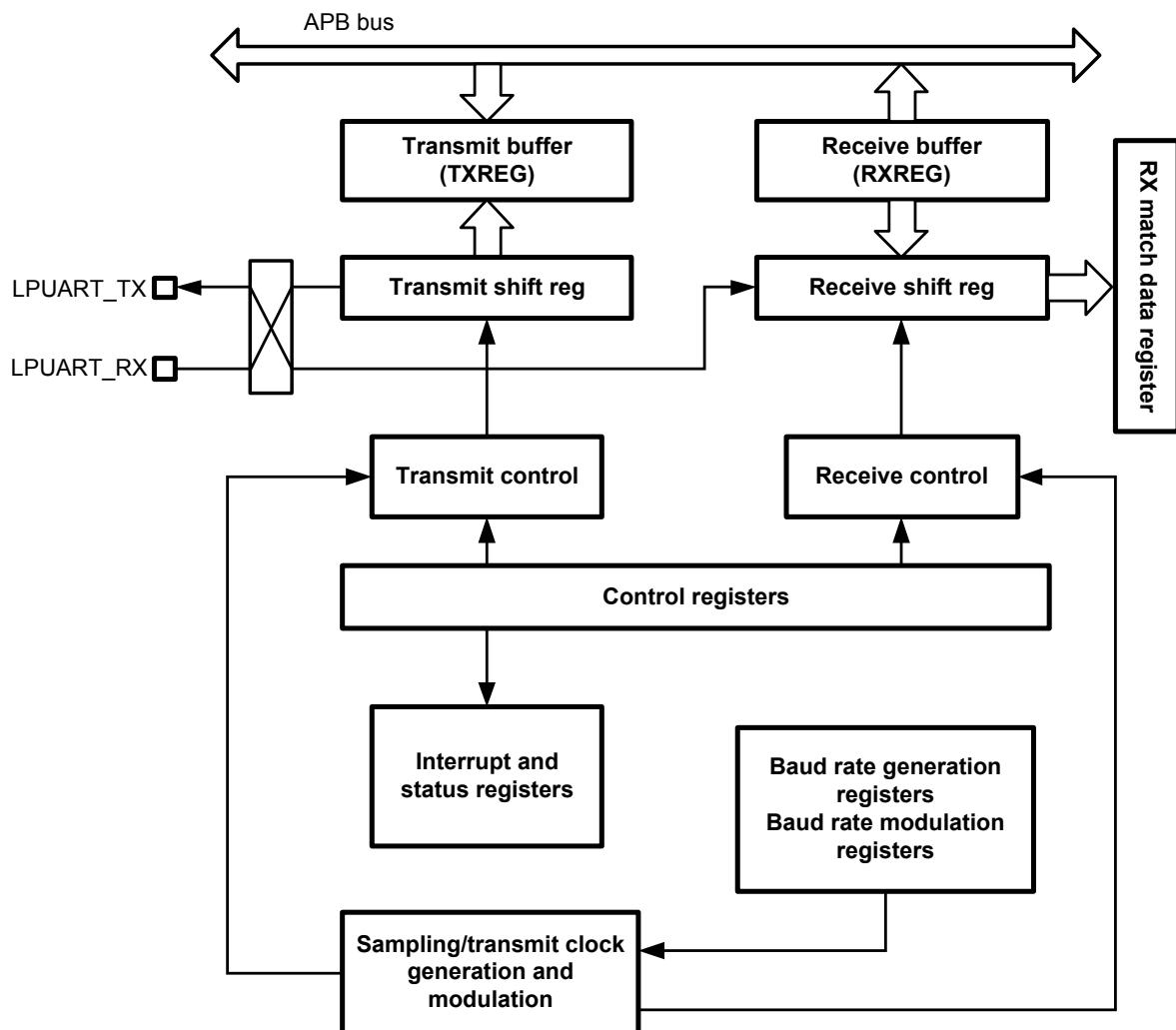


图 21-1LPUART 结构框图

21.3 引脚定义

LPUART 模块使用 2 个引脚与外部器件通信，每个 UART 的收发信号可能被映射到不同的 GPIO 上。

引脚		UARTx	符号	功能
PA13	PA2	LPUART0	LPUART0_RX	数据接收
PA14	PA3		LPUART0_TX	数据发送
PC2	PB13 ^[1]	LPUART1	LPUART1_RX	数据接收
PC3	PB14 ^[1]		LPUART1_TX	数据发送

[1] 仅FM33LG0x6型号有

当 LPUART 功能被同时映射到多个引脚上时：

- PA2 和 PA13 同时配置为数字外设功能
 - 只有 PA2 上的 RX 信号会输入到模块内部
- PC2 和 PB13 同时配置为数字外设功能
 - 只有 PC2 上的 RX 信号会输入到模块内部
- LPUART 发送功能被同时映射到多个 GPIO 上时，这些引脚会同时发送数据

21.4 工作时钟

LPUART 使用独立于 APBCLK 的时钟进行数据收发，工作前需要在 CMU 模块中配置相关寄存器。

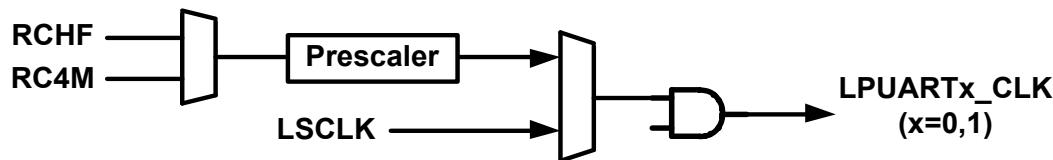
LPUART 可以使用 XTLF 或者 LPOSC 工作。由于 LPOSC 精度不高，在使用 LPOSC 进行 LPUART 通信前必须先进行时钟校准，将 LPOSC 校准到+/-1%以内。

LPOSC 校准不应使用 XTLF，因为有 XTLF 的情况下可以使用 XTLF 进行通信。因此 LPOSC 校准电路应该使用 RCHF 工作，推荐参考输入为 8MHz。

在 ACTIVE 模式下，LPUART 也可以使用 RCHF 工作，此时时钟精度会高于 LPOSC，以获得更好的时序容错性能。使用 RCHF 工作时，prescaler 电路对 RCHF 进行预分频，获得与 32768Hz 相近的时钟频率，比如 RCHF 为 8M/16M/24M 时，prescaler 分频系数应为分别 244/488/732。

在 ACTIVE 和 LP ACTIVE 模式下，LPUART 可以使用 RCMF 时钟工作。RCMF 的温度系数相对 RCHF 较差，因此建议 LPUART 工作前先进行 RCMF 校准。

LPUART 工作时钟结构参见下图，这部分功能和寄存器在 CMU 模块实现。



21.5 字符描述

LPUART 传输字符的基本时序如下图所示。每个字符帧包含至少 1bit START 位和至少 1bit STOP 位，数据长度可以配置为 6~9bits，并且可以选择有无校验位。

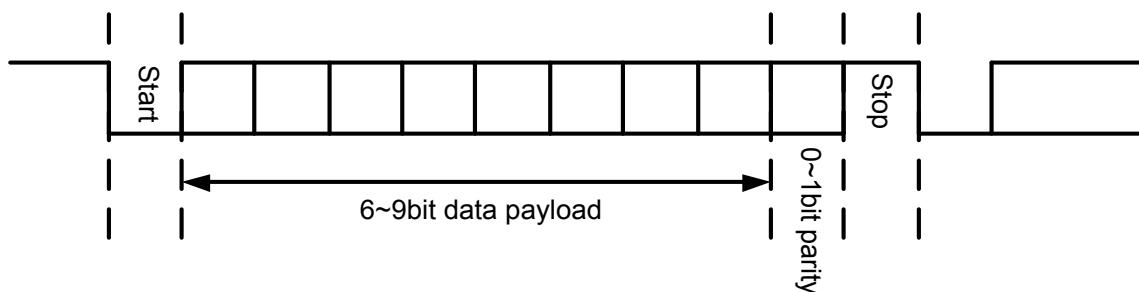


图 21-2 字符描述

LPUART 支持多种帧格式，由 LPUARTxCSR.PDSEL 寄存器和 LPUARTxCSR.PARITY 寄存器控制。见下表：

PDSEL	PARITY	帧格式 ^[1]
00	00	[Start 7 bits data Stop]
	01, 10	[Start 7 bits data Parity Stop]
01	00	[Start 8 bits data Stop]
	01, 10	[Start 8 bits data Parity Stop]
10	00	[Start 9 bits data Stop]
	01, 10	[Start 9 bits data Parity Stop]
11	00	[Start 6 bits data Stop]
	01, 10	[Start 6 bits data Parity Stop]

表 21-1LPUART 数据帧格式

[1]: Stop 位可能是 1bit 或者 2bit，根据 STOPCFG 寄存器决定

注意 PDSEL 寄存器用于配置帧的数据长度，通信帧长为【起始位+数据位+校验位+停止位】。

21.6 功能描述

21.6.1 位接收采样

低功耗串口模式下，工作时钟频率仅为 32Khz 左右，此时标准串口无法支持 9600bps 通信，因此需要引入 bit 调制设计。

软件需要根据通信波特率的不同合理配置调制控制寄存器 MCTL，建议的配置参数表如下：

Baud	MCTL												
	Bit0 (start)	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12
9600	0	1	0	0	1	0	1	0	1	0	1	0	0
4800	1	1	0	1	1	1	1	1	0	1	1	1	1
2400	1	1	0	1	1	0	1	1	0	1	1	0	1
1200	0	1	0	0	1	0	0	1	0	0	1	0	0
600	0	1	1	0	1	0	1	1	0	1	1	0	1
300	0	1	0	0	0	0	1	0	0	0	0	1	0

表 21-2LPUART 位调制参数表

21.6.2 接收流程

- 配置LPUBAUD寄存器决定波特率
- 根据波特率选择合适的调制参数，配置MCTL寄存器
- 配置LPUCON寄存器，选择帧格式、极性、中断参数等
- 配置LPUEN寄存器打开接收使能
- 等待中断事件

21.6.3 发送流程

- 配置LPUBAUD寄存器决定波特率
- 根据波特率选择合适的调制参数，配置MCTL寄存器
- 配置LPUCON寄存器，选择帧格式、极性、中断参数等
- 配置LPUEN寄存器打开发送使能
- 等待中断事件

21.6.4 使用 DMA 进行 LPUART 收发

当 LPUART 模块被使能后，LPUART 模块在发送缓冲寄存器空和接收缓冲寄存器满时都会自动产生相应的 DMA 请求。应用软件需要事先配置 DMA 通道连接，将特定通道指向 LPUART 外设，设置

RAM 访问的指针地址，并使能 DMA 通道。此后 DMA 会自动响应 LPUART 请求，并完成 RAM 和 LPUART 之间的数据搬运。

应用举例：使用 DMA 进行 LPUART1 接收

- 将 DMA 通道 0 或 3 配置为 LPUART1_RX
- 设置对应通道参数：RAM 指针地址、地址递增递减、通道优先级、传输长度和中断设置等
- 使能对应 DMA 通道
- 配置 LPUART1 模块参数
- 使能 LPUART1 模块接收使能 LPUEN.RXEN=1，等待数据接收
- 收到数据后 LPUART1 自动产生 DMA 请求
- DMA 响应请求，读取 LPUART1 接收缓存寄存器，写入指定 RAM 地址

21.6.5 休眠模式下的数据接收唤醒

LPUART 支持在 Sleep、DeepSleep 模式下进行数据接收并唤醒芯片。此时芯片功耗极低，并保持对 RXD 引脚的监听，直到特定事件到来后唤醒芯片退出休眠模式。

- 配置LPUBAUD寄存器决定波特率
- 根据波特率选择合适的调制参数，配置MCTL寄存器
- 配置LPUCON寄存器，选择帧格式、极性，通过LPUxCR.RXEV选择唤醒事件为START位、一帧接收完成、一帧数据匹配或RXD下降沿检测
- 配置LPUEN寄存器打开接收使能
- 软件进入Sleep/DeepSleep

21.6.6 LPRUN 模式下的数据 DMA 收发

通过 LPUART 和 DMA，软件可以实现 LPRUN 模式下一定数据量的 LPUART 自动收发，而无需 CPU 干预，同时保证典型条件下全芯片功耗小于 10uA。

- 配置LPUBAUD寄存器决定波特率
- 根据波特率选择合适的调制参数，配置MCTL寄存器
- 配置LPUCON寄存器，选择帧格式、极性、中断参数等
- 配置DMA通道控制寄存器，选择LPUART收发
- 如果需要发送数据，将待发数据写入RAM中指定位置
- 配置DMA数据收发长度和RAM指针

- 将系统主时钟选为LSCLK
- 软件进入LPRUN
- 配置LPUEN寄存器打开发送接收使能
- 如CPU无额外工作，可以主动进入WFI/WFE，等待中断唤醒

21.6.7 DMA 模式下的发送完成中断

当 LPUART 通过 DMA 进行数据发送时，DMA 会在指定长度的数据传输完成后产生 DMA 通道中断。但是当通道中断产生时，最后一帧数据刚刚被写入 LPUART 发送缓冲区，还未被发送出去。

通过配置 DMATXIFCFG 寄存器，可以实现 DMA 传输完成、并且最后一帧数据发送完成的情况下，产生一个发送完成中断（缓冲区空或者移位寄存器空），以便实现所有数据全部发送出去后，再中断 CPU 的应用场景。

软件工作流程说明如下：

- 配置DMA通道为LPUART发送
- 关闭DMA通道中断使能
- 置位LPUART TXBE_IE或TXSE_IE寄存器，允许中断产生
- 置位DMATXIFCFG寄存器，仅允许最后一帧数据产生中断输出
- 准备待发送数据，使能DMA
- LPUART连续发送，直到最后一帧，发送期间不会产生TXBE或TXSE中断
- 最后一帧发送完成后，LPUART产生TXBE或TXSE中断

下表假设 LPUART 通过 DMA 发送 N 个帧：

TXBE_IE TXSE_IE	DMATXIFCFG	Frame No.	TXBE TXSE	LPUART interrupt
0	x	1~N	每帧发送完成后置位	不产生
1	0	1~N	每帧发送完成后置位	不产生
	1	1~N-1 N	每帧发送完成后置位	不产生 产生

表 21-3LPUART DMA 中断说明

21.7 寄存器

offset 地址	名称	符号
LPUART0 寄存器(模块起始地址: 0x40010400)		
0x00000000	LPUART0 控制状态寄存器 (LPUART0 Control Status Register)	LPUART0_CSR
0x00000004	LPUART0 中断使能寄存器 (LPUART0 Interrupt Enable Register)	LPUART0_IER
0x00000008	LPUART0 中断标志寄存器 (LPUART0 Interrupt Status Register)	LPUART0_ISR
0x0000000C	LPUART0 波特率调制寄存器 (LPUART0 Baud rate Modulation Register)	LPUART0_BMR
0x00000010	LPUART0 接收缓存寄存器 (LPUART0 Receive Buffer Register)	LPUART0_RXBUF
0x00000014	LPUART0 发送缓存寄存器 (LPUART0 Transmit Buffer Register)	LPUART0_TXBUF
0x00000018	LPUART0 数据匹配寄存器 (LPUART0 data Matching Register)	LPUART0_DMR
LPUART1 寄存器(模块起始地址: 0x40018400)		
0x00000000	LPUART1 控制状态寄存器 (LPUART1 Control Status Register)	LPUART1_CSR
0x00000004	LPUART1 中断使能寄存器 (LPUART1 Interrupt Enable Register)	LPUART1_IER
0x00000008	LPUART1 中断标志寄存器 (LPUART1 Interrupt Status Register)	LPUART1_ISR
0x0000000C	LPUART1 波特率调制寄存器 (LPUART1 Baud rate Modulation Register)	LPUART1_BMR
0x00000010	LPUART1 接收缓存寄存器 (LPUART1 Receive Data Register)	LPUART1_RXBUF
0x00000014	LPUART1 发送缓存寄存器 (LPUART1 Transmit Data Register)	LPUART1_TXBUF
0x00000018	LPUART1 数据匹配寄存器 (LPUART1 data Matching Register)	LPUART1_DMR

21.7.1 LPUARTx 控制状态寄存器 (LPUARTx_CSR)

名称	LPUARTx_CSR(x=0,1)							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-				WKBYT E_CFG	-	RXEV	
位权限	U-0				R/W-0	U-0	R/W-00	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				IOSWAP	DMATXI FCFG	BITORD	STOPCF G
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PDSEL		PARITY		RXPOL	TXPOL	RXEN	TXEN

位权限	R/W-00	R/W-00	R/W-0	R/W-0	R/W-0	R/W-0
-----	--------	--------	-------	-------	-------	-------

位号	助记符	功能描述
31:25	-	未实现: 读为0
24	BUSY	LPUART 通信标志, 只读 (Busy) 1: LPUART 正在通信中 0: LPUART 空闲
23:20	-	未实现: 读为0
19	WKBYTE_CFG	数据接收唤醒条件配置 (Wakeup Byte Config) 1: 接收完1字节, 并且奇偶校验和STOP位都正确, 才触发唤醒中断 0: 接收完1字节, 不检查校验位和STOP位, 直接触发唤醒中断
18	-	未实现: 读为0
17:16	RXEV	唤醒中断事件配置, 用于控制何种事件下向 CPU 提供唤醒中断 (Receive Wakeup Event) 00: START 位检测唤醒 01: 1byte 数据接收完成 10: 接收数据匹配成功 11: RXD 下降沿检测
15:12	-	未实现: 读为0
11	IOSWAP	RX 和 TX 引脚交换 (IO swapping) 0: 默认引脚顺序 (与封装图一致) 1: 交换引脚顺序
10	DMATXIFCFG	DMA发送完成中断使能, 仅在LPUART通过DMA进行发送时有效 (DMA Transmit Interrupt Config) 1: IE=1的情况下, DMA模式下发送完最后一帧后, 允许中断信号输出; 最后一帧之前的数据帧发送完成后不允许中断信号输出 0: 是否允许中断信号输出仅由IE决定
9	BITORD	数据发送/接收时的位顺序 (Bit Order) 0: LSB first 1: MSB first
8	STOPCFG	停止位宽度配置, 仅对发送帧格式有效, 接收时不判断停止位个数 (Stop bit Config) 0: 1位停止位 1: 2位停止位
7:6	PDSEL	每帧数据长度选择; 此寄存器对数据发送和接收同时有效 (Payload Data length Select) 00: 7 位数据 01: 8 位数据 10: 9 位数据 11: 6 位数据
5:4	PARITY	校验位配置; 此寄存器对数据发送和接收同时有效 (Parity) 00: 无校验位 01: 偶校验 10: 奇校验 11: RFU
3	RXPOL	接收数据极性配置 (Receive Polarity) 0: 正向 1: 取反

位号	助记符	功能描述
2	TXPOL	发送数据极性配置 (Transmit Polarity) 0: 正向 1: 取反
1	RXEN	接收使能, 1 有效 (Receive Enable)
0	TXEN	发送使能, 1 有效 (Transmit Enable)

21.7.2 LPUARTx 中断使能寄存器 (LPUARTx_IER)

名称	LPUARTx_IER(x=0,1)							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-			RXEV_I_E	-	RXERR_I_E	-	RXBF_I_E
位权限	U-0			R/W-0	U-0	R/W-0	U-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					TXBE_I_E	TXSE_I_E	
位权限	U-0					R/W-0	R/W-0	

位号	助记符	功能描述
31:13	-	未实现: 读为0
12	RXEV_I_E	接收唤醒事件中断使能, 1 有效 (Receive Event Interrupt Enable)
11	-	未实现: 读为0
10	RXERR_I_E	接收错误中断使能, 1 有效 (Receive Error Interrupt Enable)
9	-	未实现: 读为0
8	RXBF_I_E	接收缓存满中断使能, 1 有效 (Receive Buffer Full Interrupt Enable)
7:2	-	未实现: 读为0
1	TXBE_I_E	发送缓存空中断使能, 1 有效 (Transmit Buffer Empty Interrupt Enable)
0	TXSE_I_E	发送缓存空且发送移位寄存器空中断使能, 1 有效 (Transmit Shift register Interrupt Enable)

21.7.3 LPUARTx 中断标志寄存器 (LPUARTx_ISR)

名称	LPUARTx_ISR(x=0,1)							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-			TXOV	PERR	FERR	OERR	

位权限	U-0					R/W-0	R/W-0	R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8	
位名	-								RXBF
位权限	U-0								R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	-								TXBE
位权限	U-0					R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:25	-	未实现: 读为0
24	RXEVF	接收唤醒事件中断标志, 硬件置位, 软件写 1 清零 (Receive Event Interrupt Flag, write 1 to clear) 中断标志触发源由 LPUxCR.RXEV 寄存器配置。
23:20	-	未实现: 读为0
19	TXOV	发送缓存溢出错误, 硬件置位, 软件写1清零 (Transmit Overflow Error flag, write 1 to clear) 当发送缓存中的数据还未进入移位寄存器发送时, 软件向发送缓存写入新数据, 将触发TXOV标志置位。
18	PERR	奇偶校验错误中断标志, 硬件置位, 软件写 1 清零 (Parity Error flag, write 1 to clear)
17	FERR	帧格式错误中断标志, 硬件置位, 软件写 1 清零 (Frame Error flag, write 1 to clear)
16	OERR	接收缓存溢出错误中断标志, 当接收缓存满的情况下, 收到新的数据时置位; 硬件置位, 软件写 1 清零 (Receive Buffer Overflow Error flag, write 1 to clear)
15:9	-	未实现: 读为0
8	RXBF	接收缓存满中断标志, 硬件置位, 软件写 1 或者读取 RXBUF 时清零 (Receive Buffer Full flag, write 1 to clear)
7:2	-	未实现: 读为 0
1	TXBE	发送缓存空中断标志, 硬件置位, 写入 TXBUF 时清零 (Transmit Buffer Empty flag, write 1 to clear)
0	TXSE	发送缓存空且发送移位寄存器空中断标志, 硬件置位, 软件写 1 或者发送数据被载入移位寄存器时清零 (Transmit Shift register Empty flag, write 1 to clear)

21.7.4 LPUARTx 波特率调制寄存器 (LPUARTx_BMR)

名称	LPUARTx_BMR(x=0,1)								
Offset	0x0000000C								
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24	
位名	-								MCTL[12:8]
位权限	U-0		R/W-00000						
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16	
位名	MCTL[7:0]								
位权限	R/W-0000 0000								
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8	
位名	-								
位权限	U-0								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	

位名	-	BAUD
位权限	U-0	R/W-000

位号	助记符	功能描述
31:29	-	未实现: 读为0
28:16	MCTL	LPUART 每个 bit 的位宽调制控制信号 (Bit Modulation Control)
15:3	-	未实现: 读为0
2:0	BAUD	波特率控制 (bps) 000: 9600 001: 4800 010: 2400 011: 1200 100: 600 101/110/111: 300

21.7.5 LPUARTx 接收缓存寄存器 (LPUARTx_RXBUF)

名称	LPUARTx_RXBUF(x=0,1)							
Offset	0x000000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	RXBUF[8]							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXBUF[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:9	-	未实现: 读为0
8:0	RXBUF	接收数据缓存寄存器 (Receive Buffer)

21.7.6 LPUARTx 发送缓存寄存器 (LPUARTx_TXBUF)

名称	LPUARTx_TXBUF(x=0,1)							
Offset	0x000000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8

位名	-								TXBUF[8] 1
位权限	U-0								R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	TXBUF[7:0]								
位权限	R/W-0000 0000								

位号	助记符	功能描述
31:9	-	未实现: 读为0
8:0	TXBUF	发送数据缓存寄存器 (Transmit Buffer)

21.7.7 LPUARTx 数据匹配寄存器 (LPUARTx _DMR)

名称	LPUARTx_DMR(x=0,1)							
Offset	0x000000018							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	MATD[8]							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	MATD[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:9	-	未实现: 读为0
8:0	MATD	第一帧接收比较数据, 如果 RXEV=10, 当接收到的第一帧数据与 MATD 相同时, 触发 RXEVF 中断, 可以用于休眠模式下的数据接收唤醒。 (Matched Data)