

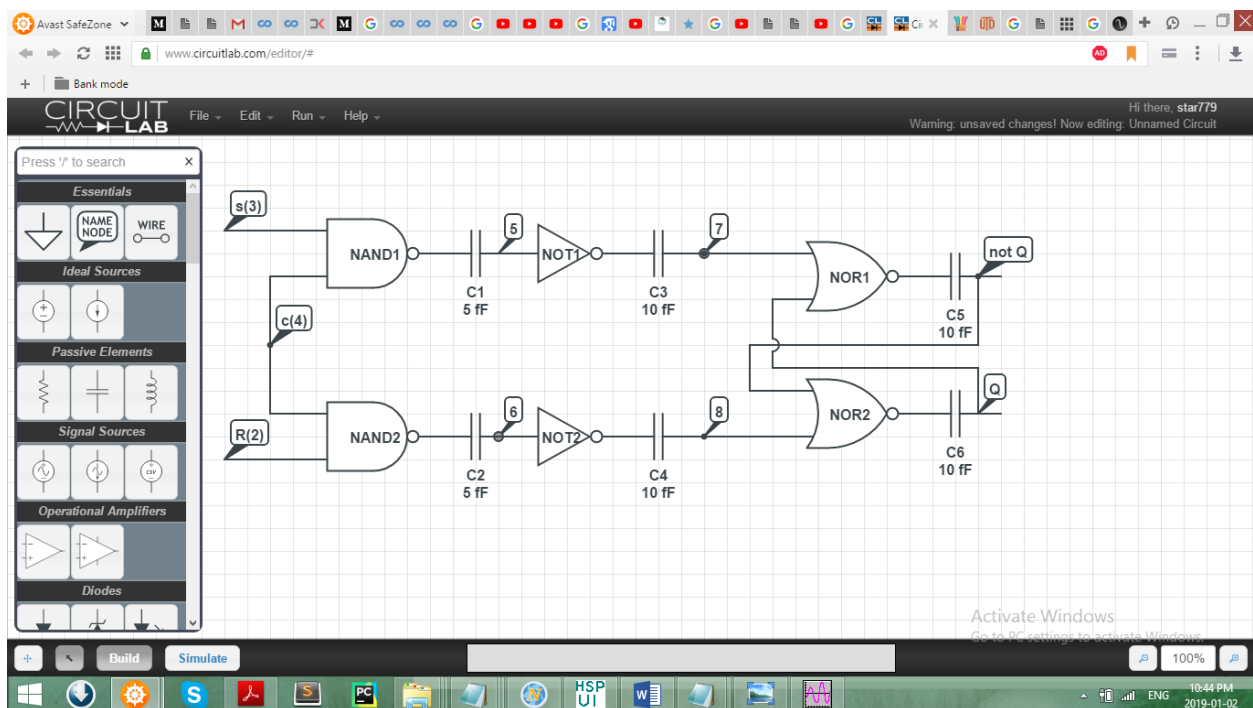
مدارهای الکترونیک دیجیتال تمرین کامپیوتری شماره 4

ستاره عسکری

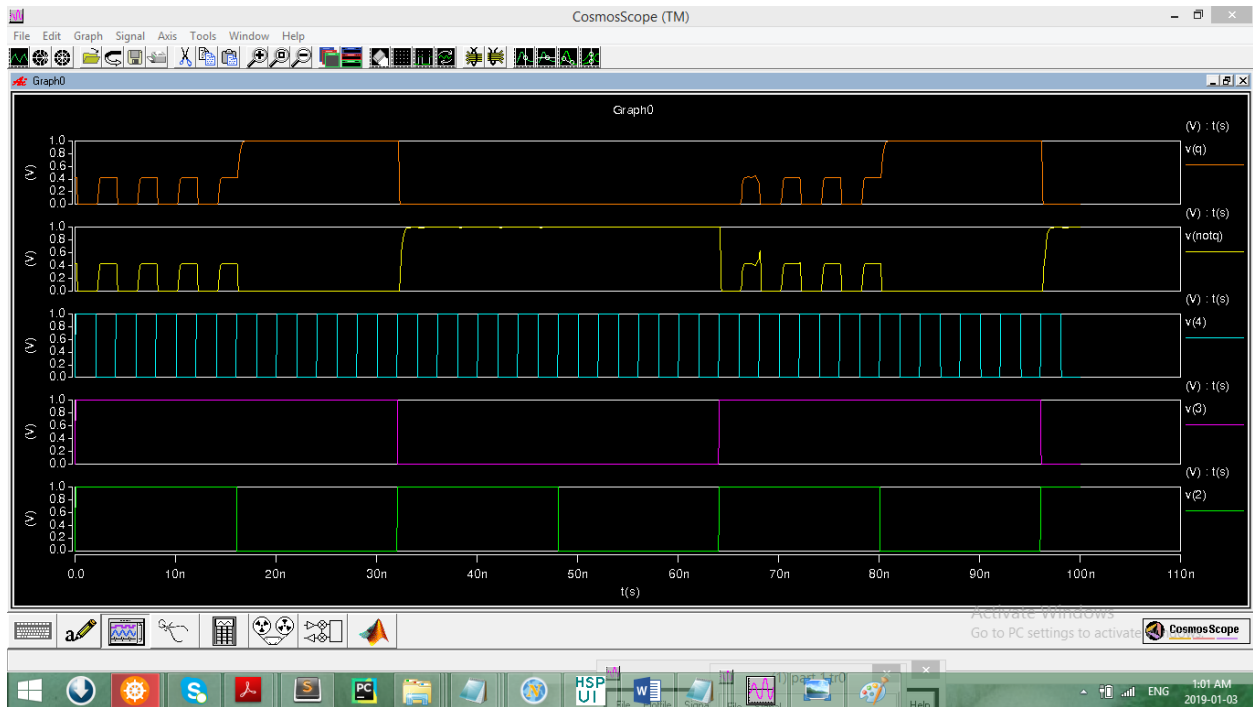
810194366

قسمت اول:

مدار را مطابق شکل زیر می‌سازیم. (کد در فایل part 1.sp آمده است.



نتیجه در تصویر زیر مشخص است.



- نمودار اول از بالا $V(Q) \leq t$ بر حسب
- نمودار دوم از بالا $V(\text{not}Q) \leq t$ بر حسب
- نمودار سوم از بالا $V(c) \leq t$ بر حسب
- نمودار چهارم از بالا $V(S) \leq t$ بر حسب
- نمودار پنجم از بالا $V(R) \leq t$ بر حسب

clk	S	R	$Q = \overline{Q'}$
1	0	0	NC
1	0	1	0
1	1	0	1
1	1	1	x
0	x	x	NC

Characteristic Table

● نتیجه‌ی t_{rise} , t_{fall} , t_{setup} , t_{hold} در فایل part 1.mt0 آمده است.

```
$DATA1 SOURCE='HSPICE' VERSION='A-2008.03 32-BIT'
```

```
.TITLE '* clocked sr latch'
```

```
t_rise      t_fall      setuptime    holdtime
```

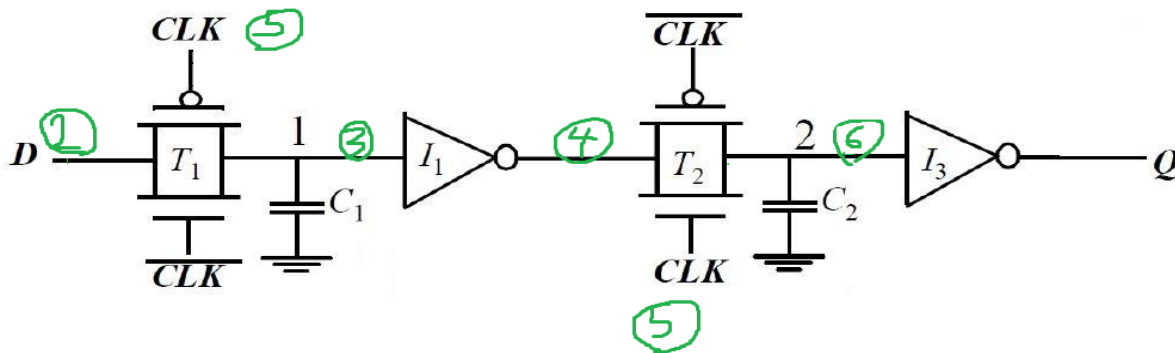
```
1.421 e-08   -3.193e-08  -3.205e-08   3.205e-08
```

Hold **Time**: the amount of **time** the data at input must be stable after the active edge of clock

Setup **Time**: the amount of **time** the data at input must be stable before the active edge of clock

قسمت دوم:

مدار را مطابق شکل زیر می‌سازیم. (کد در فایل part 2.sp آمده است.



نتیجه در تصویر زیر مشخص است.



نمودار اول از بالا $V(Q) \leq$ بر حسب t

نمودار دوم از بالا $V(clk) \leq$ بر حسب t

نمودار سوم از بالا $V(notclk) \leq$ بر حسب t

نمودار چهارم از بالا $V(D) \leq$ بر حسب t

● این **rising edge**، FF است.

● نتیجه‌ی t_{rise} , t_{fall} , t_{setup} , t_{hold} , $t_{clk_to_q}$ در فایل part 2.mt0 آمده است.

\$DATA1 SOURCE='HSPICE' VERSION='A-2008.03 32-BIT'

.TITLE '* transmission gate dff'

t_{rise} t_{fall} t_{setup} t_{hold} t_{clk_q}

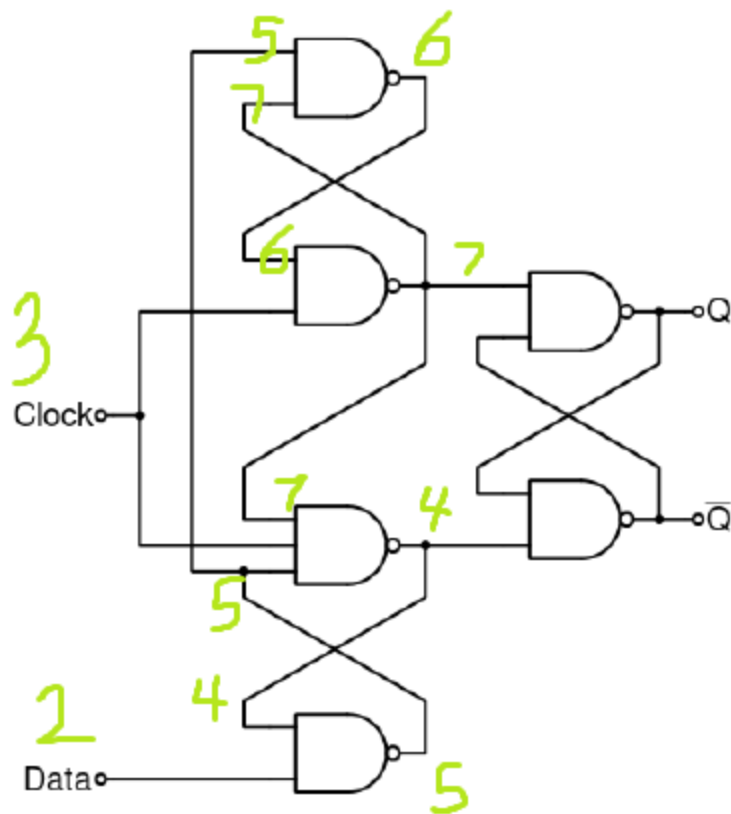
1.380 e-10 1.385e-10 -3.205e-08 3.205e-08 -1.933e-09

کد مربوط به قسمت با تاخیر بین clk, notclk در فایل part 2-d.sp آمده است.
نتیجه در تصویر زیر مشخص است.



قسمت سوم:

مدار را مطابق شکل زیر می‌سازیم. (کد در فایل part 3.sp آمده است.



نتیجه در تصویر زیر مشخص است.



نمودار اول از بالا $V(\text{clock}) \leq t$ بر حسب

نمودار دوم از بالا $V(\text{data}) \leq t$ بر حسب

نمودار سوم از بالا $V(q) \leq t$ بر حسب

نمودار چهارم از بالا $V(\text{not}q) \leq t$ بر حسب

• این **rising edge**، FF است.

• نتیجه‌ی t_{rise} , t_{fall} , t_{setup} , t_{hold} , $t_{\text{clk_to_q}}$ در فایل part 3.mt0 آمده است.

\$DATA1 SOURCE='HSPICE' VERSION='A-2008.03 32-BIT'

.TITLE '*ff*'

t_{rise}	t_{fall}	setuptime	holdtime	$t_{\text{clk_q}}$
1.284e-10	9.764e-11	-3.205e-08	3.205e-08	5.817e-08