

به نام خدا

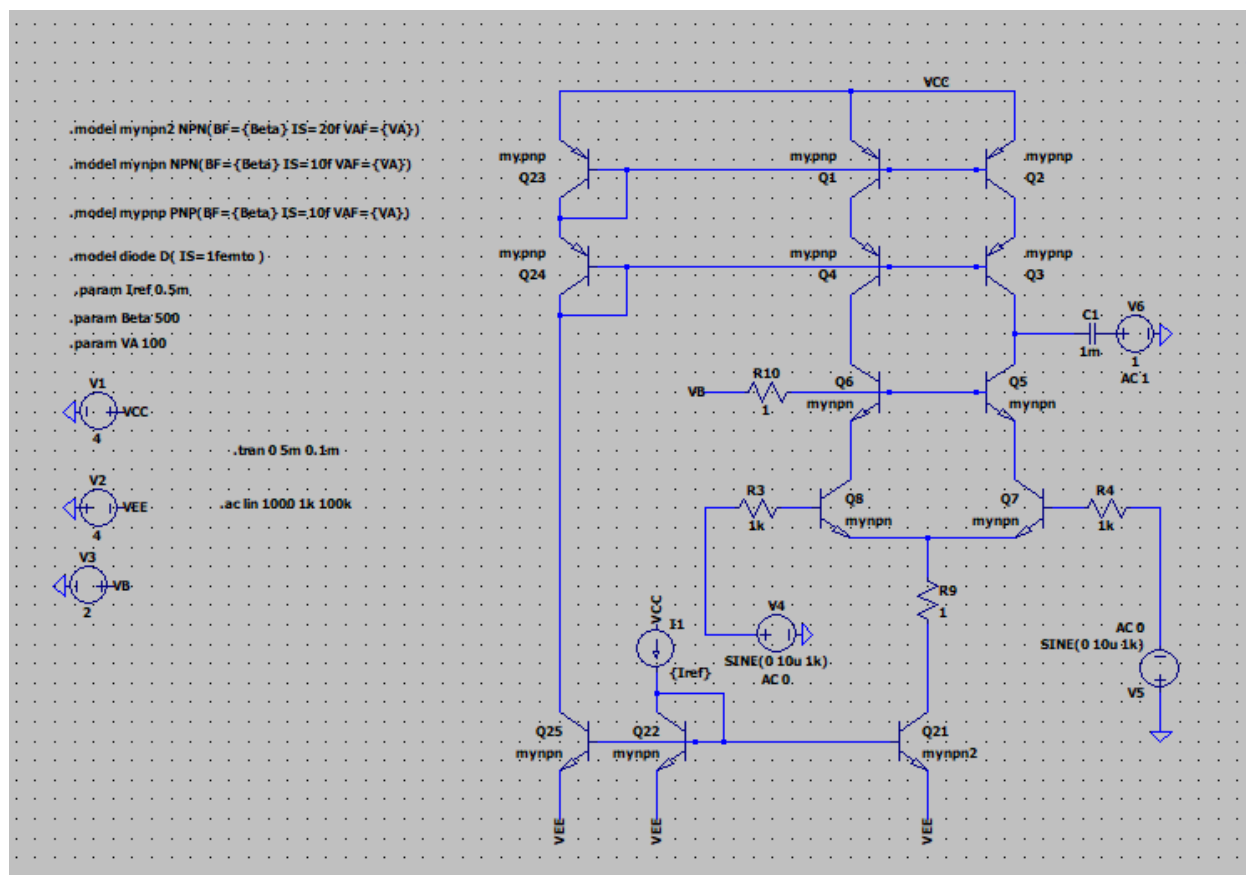


دانشگاه صنعتی شریف
دانشکده مهندسی برق
پروژه درس الکترونیک فاز ۱

استاد درس: دکتر فاطمه اکبر
امیرعلی پوردهقان : ۴۰۰۱۰۷۵۵۳
ستایش استکی : ۴۰۰۱۰۰۶۱۶
نیم سال اول ۱۴۰۲-۱۴۰۳

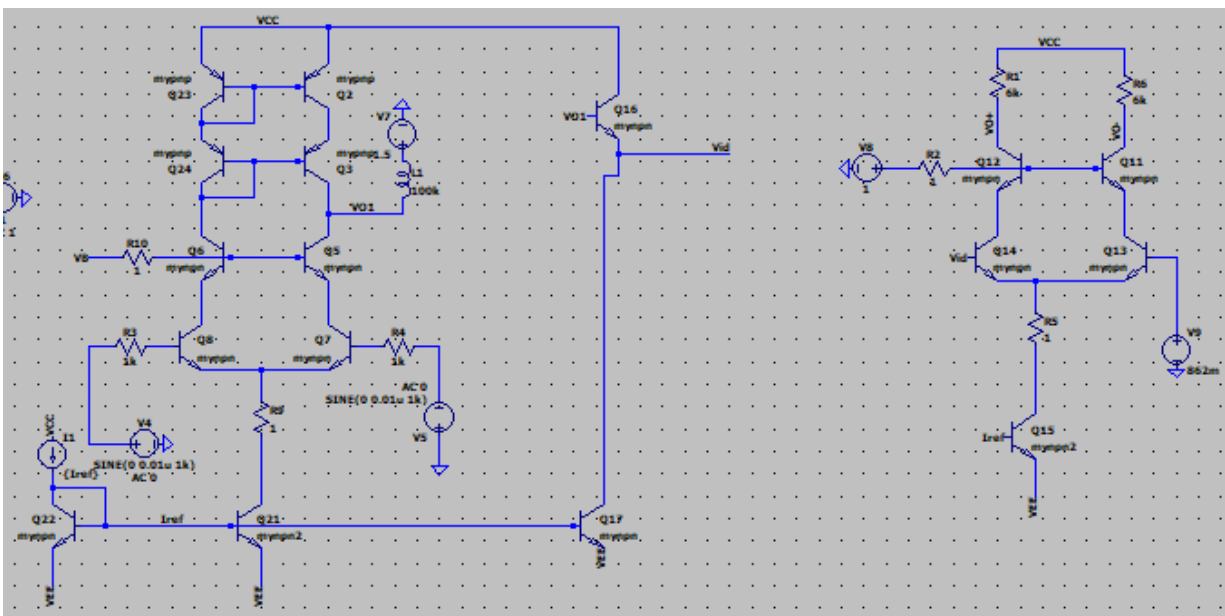
1.

طراحی اولیه:



در ابتدا هدف ما این بود که از اکتیو لود برای گرفتن گین دیفرانسیلی استفاده کنیم و مداری که در نظر داشتیم مدار بالا بود اما این مدار مشکلی که دارد در بایاس است و در نهایت به این نتیجه رسیدیم که برای بر آورده کردن انتظارات مدار خواسته شده باید از فولد کسکود استفاده کنیم .

طرح ثانویه:

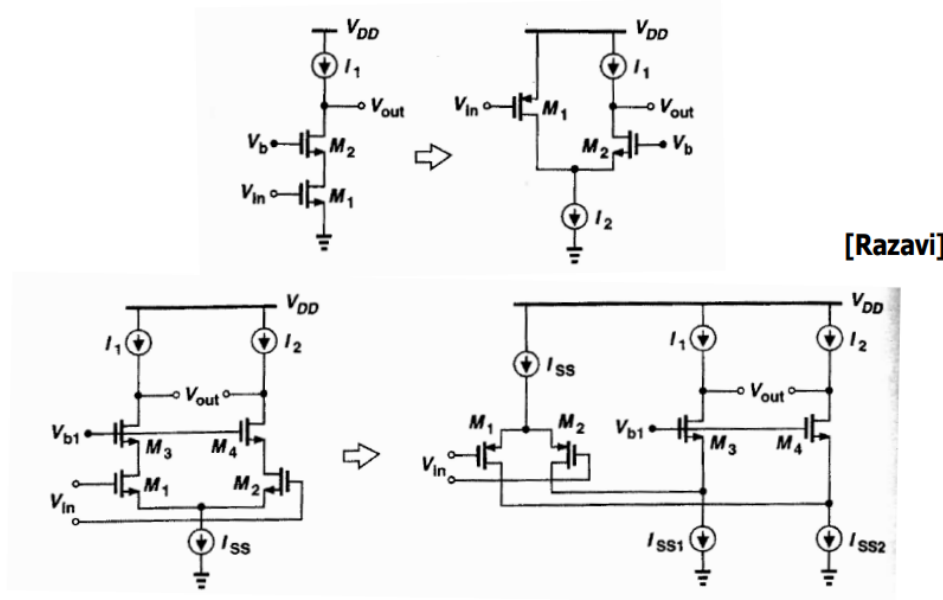


در واقع کاری که کردیم این بود که ابتدا خروجی یک طرفی به کمک اکتیو لود کسکود میگرفتیم و سپس بعد از گذراندن آن از یک کامن کالکتور که با یک اکتیو لود ساده کار میکرد آن را در یک تقویت کننده عادی تفاضلی مقاومتی قرار میدادیم تا خروجی دو سر تفاضلی بگیریم. اما مشکل ما با این طراحی در CMR باعث شد تا طراحی خود را به صورت زیر در بیاوریم:

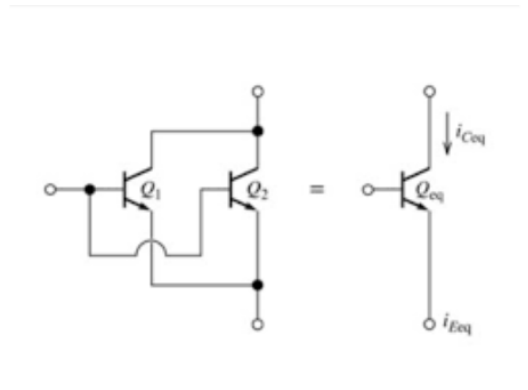
فولدد کسکود:

مزایا: امپدانس خروجی بالایی را فراهم می کند که در به دست آوردن بهره بالا از مدارها مفید است. به دستیابی به بهره بالا، پهنای باند بالا و نوسان بالا کمک می کند. معایب: توان بیشتری مصرف می کند.

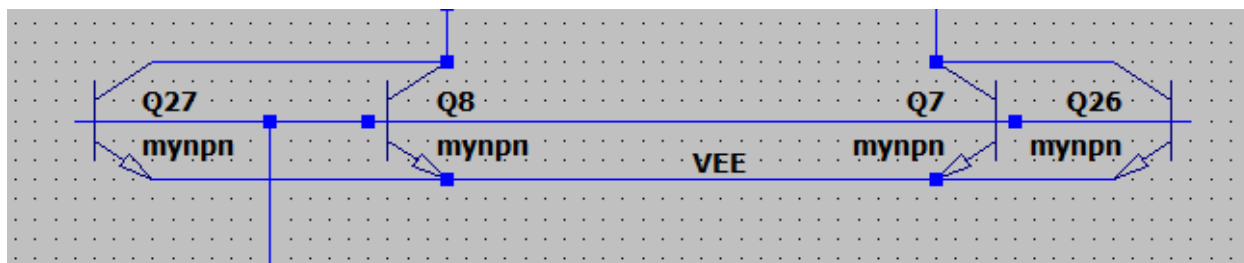
Folded Cascode OTA



همچنین برای دادن جریان دوبرابر به یک ترانزیستور میتوان دو ترانزیستور را با هم موازی کرد :

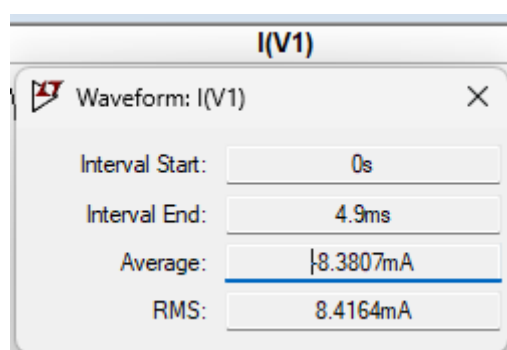


که این کار همانند این است که برای ساختن منابع جریان با جریان دوبرابر I_S را دوبرابر کرد ما در طراحی خود در ابتدا از مدل npn2 یا pnp2 استفاده کردیم که I_S دوبرابر داشتند سپس برای اینکه تنها از یک مدل استفاده کرده باشیم ترانزیستور های خود موازی کردیم به طور مثال به صورت زیر:

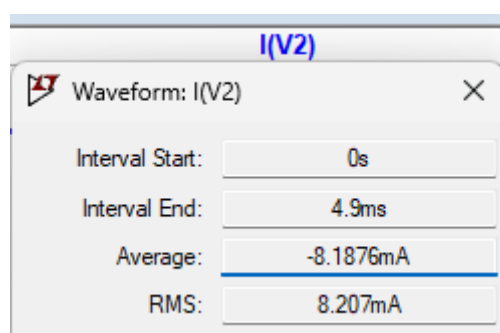


:POWER

برای بدست آوردن توان جریان بایاس منابع را ضرب در مقدار ولتاژ منابع میکنیم و جمع میکنیم
برای VCC داریم:



برای VEE داریم:



همچنین مقدار جریان سایر منابع چون برای بایاس بیس استفاده شده اند به قدری کم است که قابل صرف نظر کردن است
حال داریم:

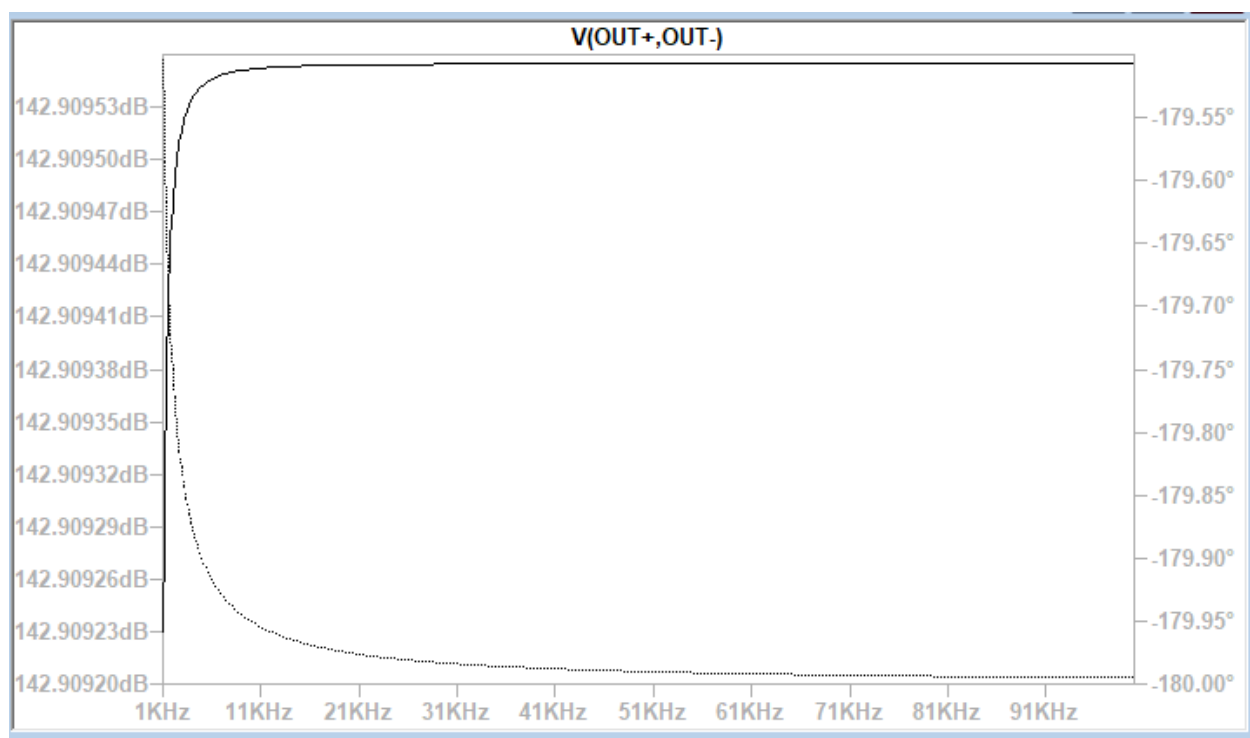
$$P = I_{CC} V_{CC} + I_{EE} V_{EE} = 8.38\text{mA} \times 4\text{V} + 8.18\text{mA} \times 4\text{V} = 66.24\text{mW}$$

که با حد مقدار خواسته شده فاصله خوبی دارد.

:Gain

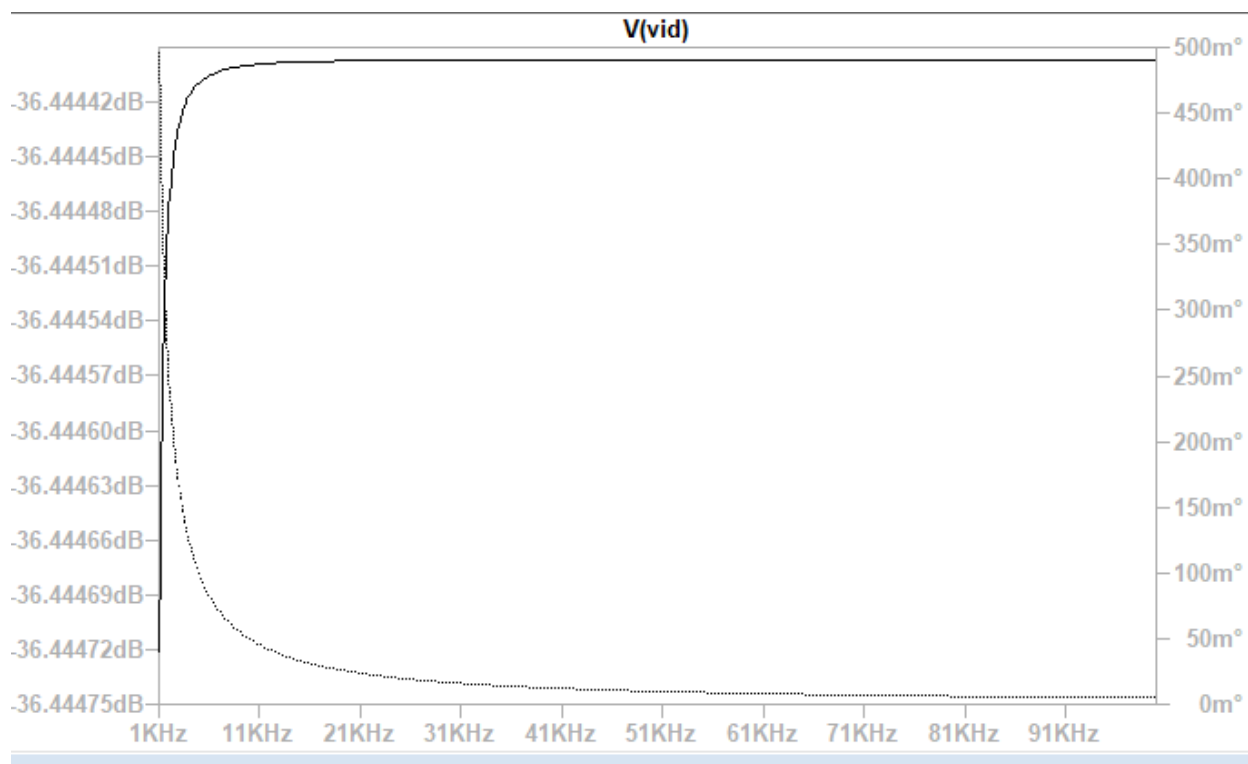
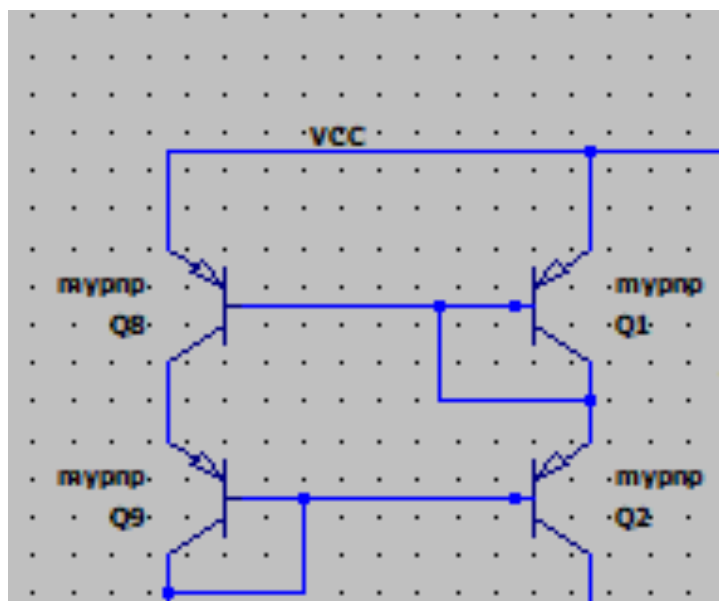
برای بدست آوردن گین از تحلیل AC استفاده میکنیم و چون منابع ولتاژ ورودی که وصل کردیم برعکس اند در مود دیفرانسیلی به دو طرف ولتاژ AC=0.5 میدهیم و برای مود مشترک به یک طرف AC=1 با فاز یک میدهیم و به یک طرف AC=1 با فاز 180 میدهیم.

گین دیفرانسیلی که مقدار آن خیلی بیشتر از مقدار خواسته شده در صورت پروژه است.



گین کامن مود:

برای کاهش گین کامن مود در طبقه اول برای آنکه مدار متقارن تر شود از منبع جریان ویلسون استفاده کردیم.

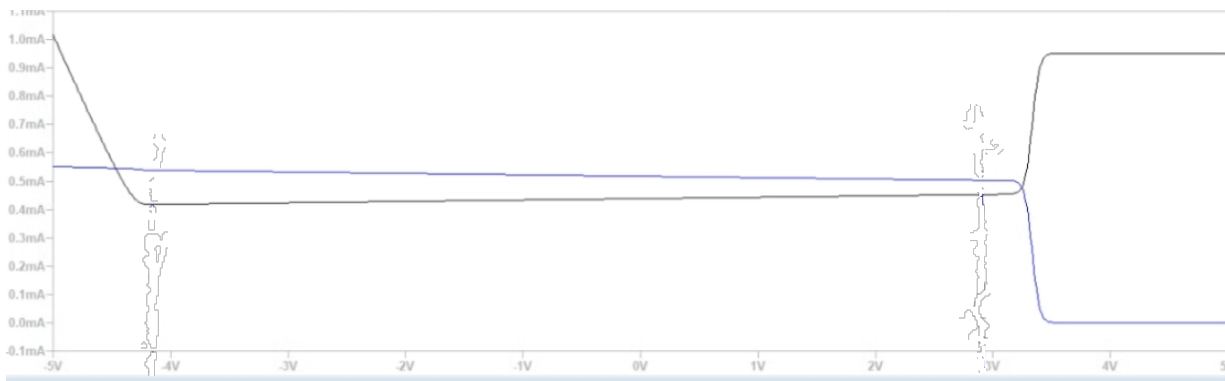


:CMRR

از عکس های قسمت قبل مقدار حدودی 180dB برای CMRR بدست می آید که مقدار نزدیکی به عدد خواسته شده دارد.

:CMR

برای این منظور ورودی یا فقط به کامن مود وصل میکنیم و از تحلیل DC استفاده میکنیم و جریان ترانزیستورها را میخوانیم هرگاه ترانزیستوری به اشباع برسد آنجا مرز CMR است و در نهایت بیشترین حد پایین و کمترین حد بالا را انتخاب میکنیم همچنین استفاده از PNP در ورودی به ما کمک کرد که به CMR مطلوبی برسیم.

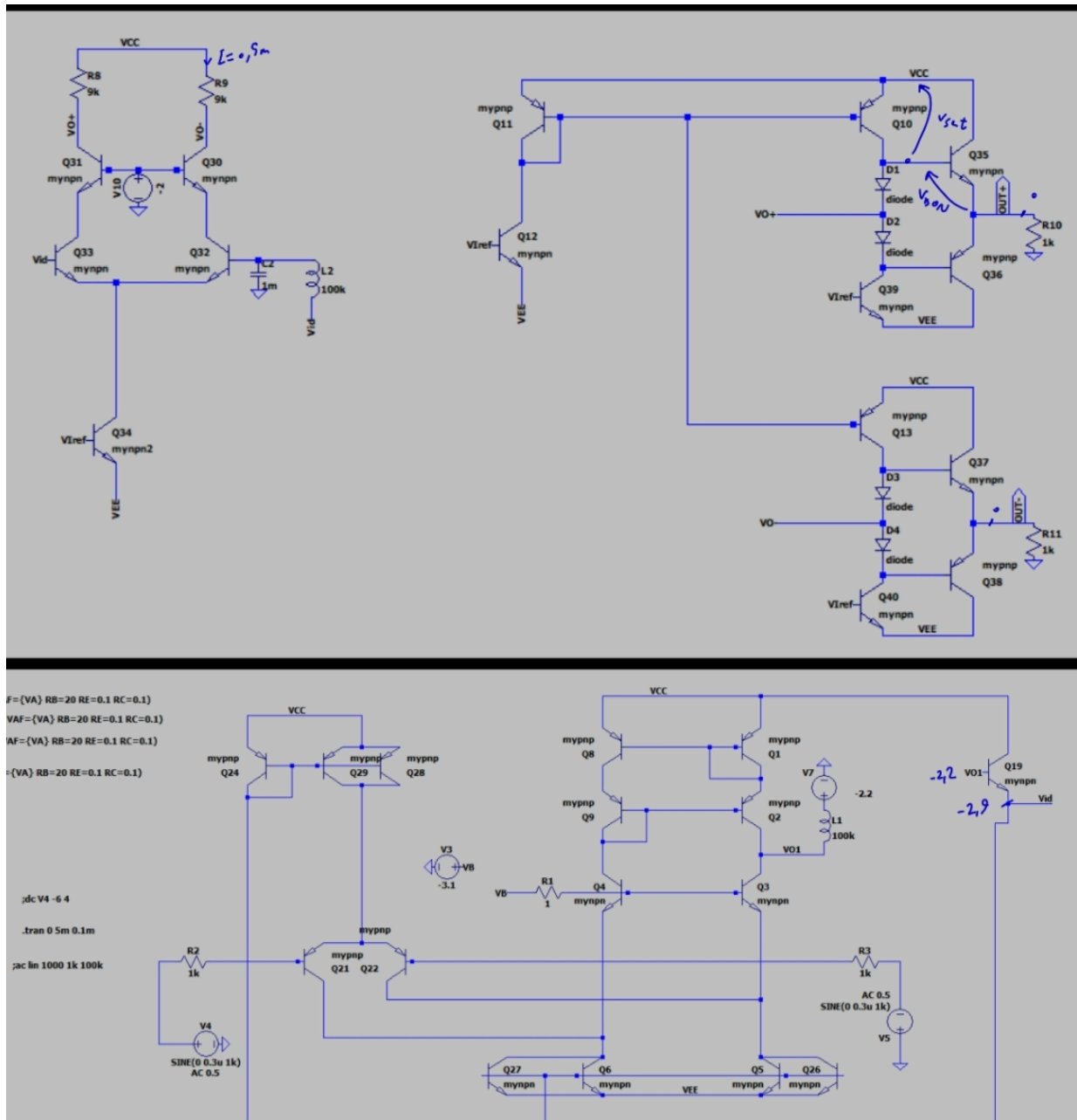


با تحلیل DC روی ورودی CMR را بدست آورده. طبق نمودار از -6 تا 2.5 CMR خواسته شده سوال بدست آمده.

$$Max V_1 = V_{cc} - V_{sat} = CMR + 0.7 \Rightarrow Max CMR = 3$$

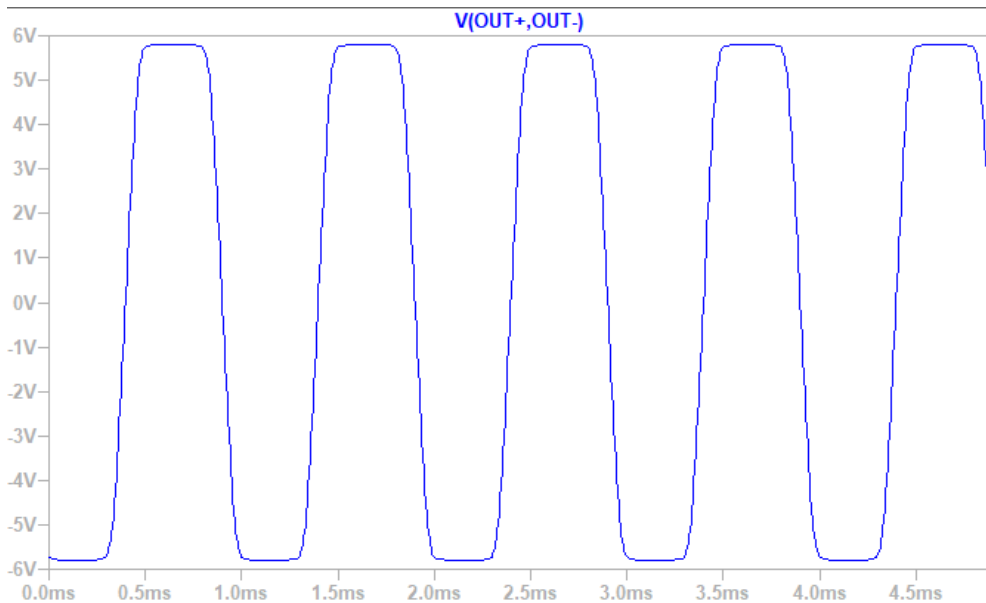
$$Min V_1 = CMR + 0.7 = V_{c1} + V_{sat} = V_B - V_{B(ON)} - V_{sat} = -3.75 \Rightarrow CMR = -3.75 - 0.65 = -4.3$$

:OUTPUT STAGE & SWING



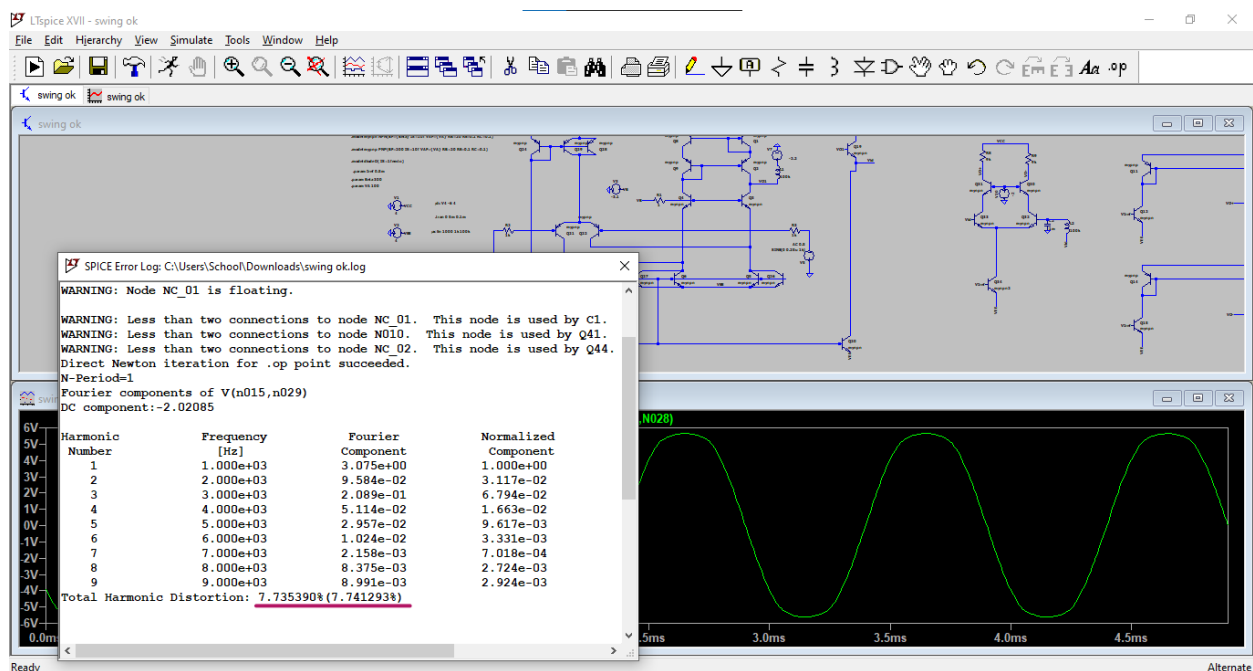
بایاس ها به طور تقریبی روی شکل مشخص هستند. می دانیم که طبقه اخر push-pull سوینگ را خراب نمی کند و از بالا مقدار ان به صورت زیر است که چون خروجی تفاضلی می گیریم سوینگ 2 برابر می شود 6V .

$$V_{CC} - V_{sat} - V_{BE(ON)} = 3 = |V_{EE} + V_{sat} + V_{O(ON)}|$$



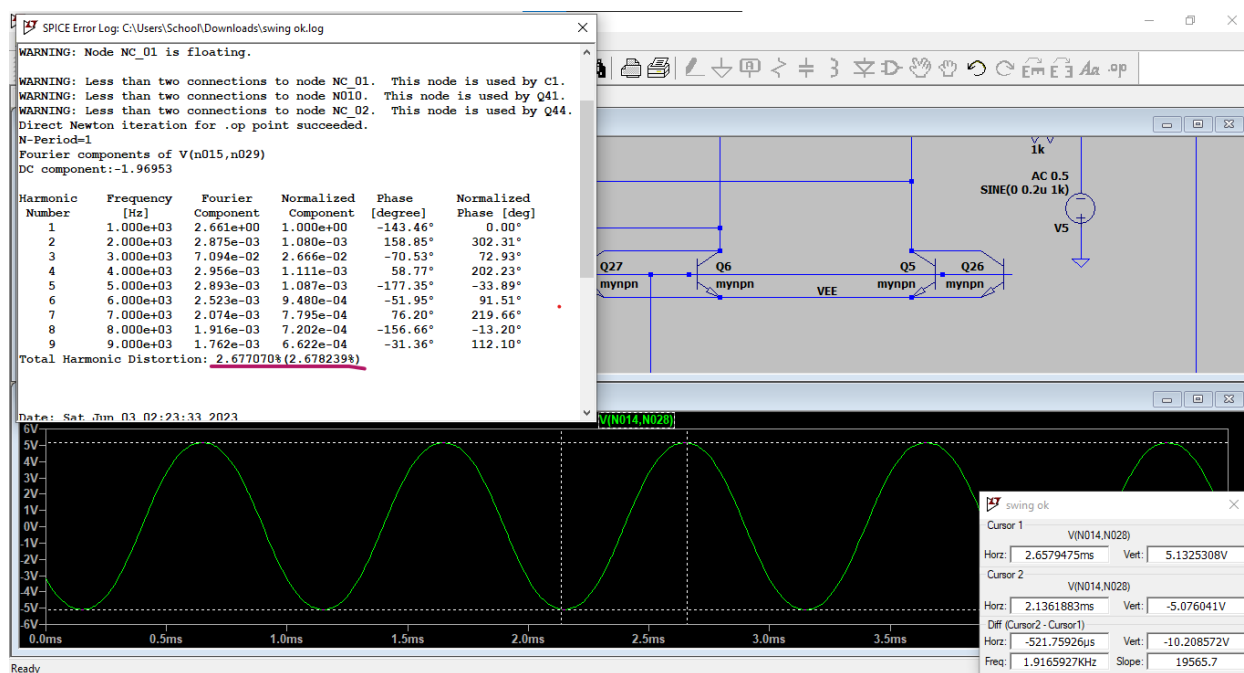
2.

برای بدست آوردن THD از کد .Fourier 1k V(N015,N029). استفاده میکنیم.



عکس های بالا برای سوییگ $\pm 6V$ است که مقدار آن 7.735% است که مقدار مطلوبی دارد.

و برای سوپینگ خواسته شده یعنی ± 5 ، مقدار 2.67 درصد مقدار بسیار خوبی است.



عکس نهایی مدار:

