



**MÜHENDİSLİK ve DOĞA BİLİMLERİ FAKÜLTESİ
MEKATRONİK MÜHENDİSLİĞİ BÖLÜMÜ**

MANTIK DEVRELERİ

DENEY FÖYÜ

DENEY NO: 3

KOMBİNASYONEL DEVRELER: TOPLAYICILAR, ÇIKARICILAR

Doç. Dr. Gökhan GELEN

2019

Deneyin Adı: Kombinasyonel Devreler: Toplayıcılar, Çıkarıcılar

Deneyin Amacı: Toplayıcı (adder) devrelerinin incelenmesi, Çalışma sistemlerinin gözlenmesi, doğruluk tablolarının çıkarılması, Toplayıcı devre ve entegrelerinin tanınması.

Temel Bilgiler:

Yarım Toplayıcı (Half Adder)

İkili (binary) sayılarda toplama, çıkarma, çarpma ve bölme işlemleri yapan devrelere aritmetik devreler denir. Bu dört işlem yapılmasına rağmen aslında iki işlem yapılır. Çarpma için tekrarlanan toplama, bölme için de tekrarlanan çıkarma işlemi yapılır. Lojik devrelerde temel olarak iki çeşit toplama işlemi vardır. İki bitin toplamasını yapan devreye “yarım toplayıcı”, üç bitin toplamasını yapan devreye ise “tam toplayıcı” devre adı verilir. Toplayıcılarda şu kurallar geçerlidir.

Toplayıcılarda şu kurallar geçerlidir.

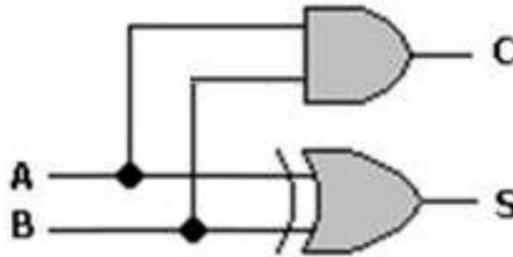
$$0+0=0$$

$$0+1=1$$

$$1+0=1$$

$$1+1=0 \text{ 1 [Toplam=0 (Sum=0), Elde=1 (Carry=1)]}$$

Şekil 1’de yarım toplayıcı devresi ve doğruluk tablosu görülmektedir.



Şekil 1. Yarım toplayıcı devresi.

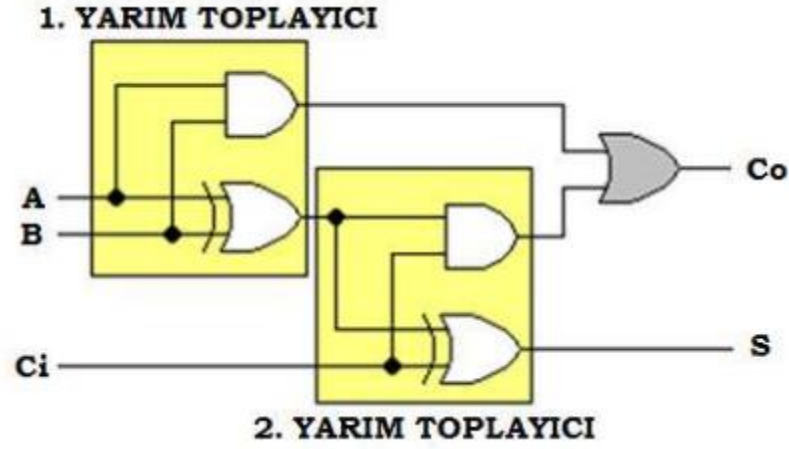
Girişler		Çıkışlar	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Tablo 1. Yarım toplayıcının doğruluk tablosu.

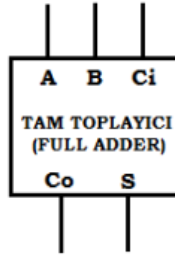
Tam Toplayıcı (Full Adder)

A ve B gibi birer bitlik iki sayıyı ve bir giriş eldesini (C_i – input carry) toplayan ve çıkış olarak toplam (S – Sum) ve çıkış eldesi (C_o – output carry) üreten kombinasyonel devreye “tam toplayıcı” (full adder) devre adı verilir. İki yarım toplayıcı devre birleştirilirse tam

toplayıcı devre elde edilmiş olur. Şekil 2’de tam toplayıcı devresi ve Şekil 3’de tam toplayıcının sembolü görülmektedir. Tam toplayıcıya ait doğruluk tablosu ise Tablo 2’de görülmektedir.



Şekil 2. Tam toplayıcı devresi.



Şekil 3. Tam toplayıcının sembolü.

Girişler			Çıkışlar	
A	B	C_i	S	C_o
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Tablo 2. Tam toplayıcı devresi.

Yarım Çıkarıcı

Verilen borç girişi olmayan birer bitlik x ve y gibi iki tane ikili (binary) sayının farkını alarak, fark (D – difference) ve alınacak borç (B – borrow) gibi iki çıkış üreten kombinyon devreye “yarım çıkarıcı” (half subtractor) adı verilir. Lojik devrelerde temel olarak iki çeşit çıkarma işlemi vardır. İki bitin farkını alan devreye “yarım çıkarıcı”, verilen

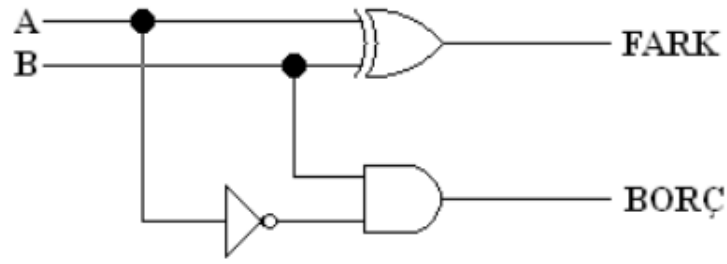
borçla birlikte iki bitin farkını alan devreye ise “tam çıkarıcı” devre adı verilir. Çıkarıcılarda şu kurallar geçerlidir.

$$0-0=0$$

$$0-1=1 \text{ 1 [alınan Borç (Borrow)=1 Fark (Difference)=1]}$$

$$1-0=1 \text{ (fark=1)}$$

$$1-1=0$$



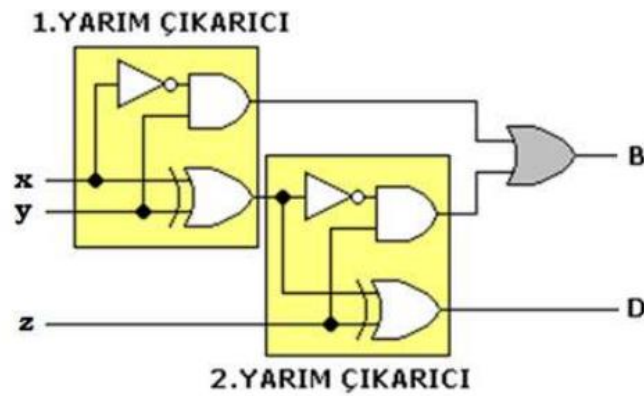
Şekil 4. Yarım çıkarıcı devresi

GİRİŞLER		ÇIKIŞLAR	
A	B	FARK	BORÇ
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

Tablo 3. Yarım çıkarıcı doğruluk tablosu

Tam çıkarıcı

Birer bitlik iki sayının (önceden verilen borcu da göz önüne alınarak) farkını alan devredir. İki yarım çıkarıcı birbirine bağlanarak tam çıkarıcı elde edilir. Bu devre 3 girişe ve 2 çıkışa sahiptir. Girişlere x, y ve z denilirse x çıkarılan, y çıkan ve z önceden verilen borcu gösterir. Çıkışlardan biri farkı (D - Difference) gösterirken diğeri alınan borcu (B - Borrow) gösterir.



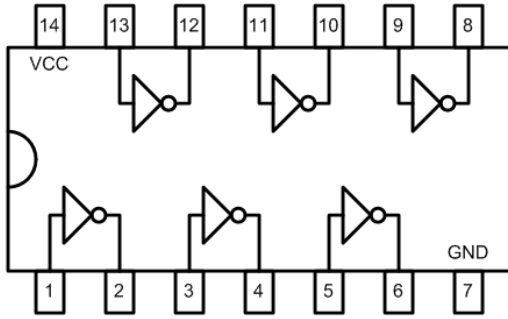
Şekil 5. Tam çıkarıcı devresi.

Girişler			Çıkışlar	
X	Y	Z	B	D
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

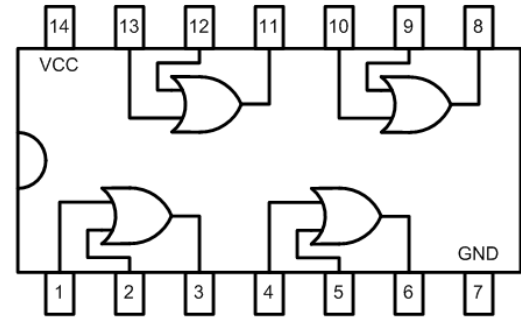
Tablo 4. Tam çıkarıcının doğruluk tablosu.

Deneyde Kullanılacak Entegreler ve İç Bağlantıları

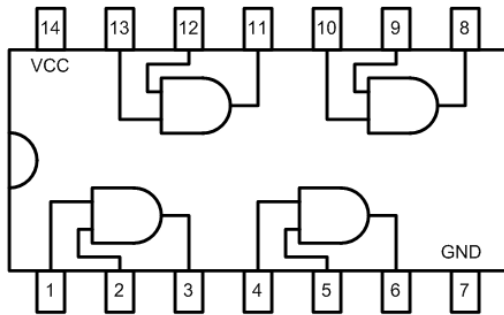
7404	INVERTER kapısı (altılı)	1 Adet
7408	2 girişli AND kapısı (dörtlü)	1 Adet
7432	2 girişli OR kapısı (dörtlü)	1 Adet
7486	2 girişli EXOR kapısı (dörtlü)	1 Adet
7483	4 bit paralel toplayıcı	1 Adet



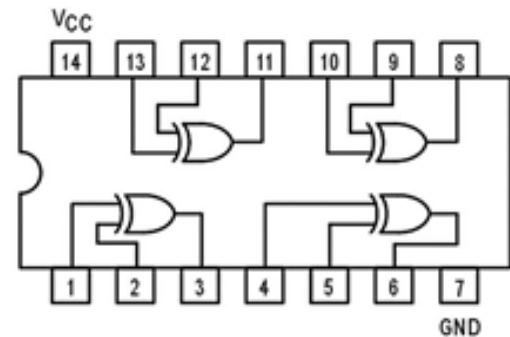
7404 Hex Inverter



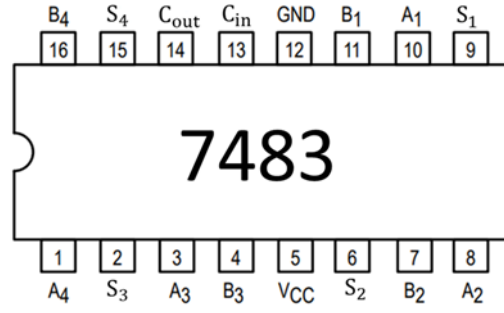
7432 Quad 2 Input OR



7408 Quad 2 Input AND



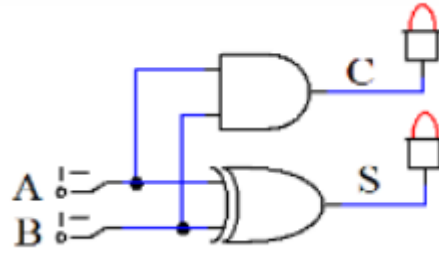
7486 Quad 2 Input EXOR



DENEY ÇALIŞMALARI

Deney 1: Yarım Toplayıcı Devrenin İncelenmesi

Şekil 6'daki uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak Tablo 5'de verilen girişleri uygulayınız. Toplam (S) ve elde (C) çıkışlarını LED göstergelerden izleyerek, Tablo 5'e kaydedin.



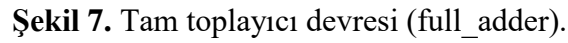
Şekil 6. Yarım toplayıcı devresi (half_adder).

Girişler		Çıkışlar	
A	B	S	C
0	0		
0	1		
1	0		
1	1		

Tablo 5. Yarım toplayıcı doğruluk tablosu

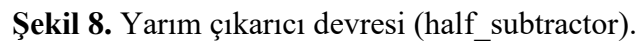
Deney 2: Tam Toplayıcı (adder) Devrenin İncelenmesi

Şekil 7'deki uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak Tablo 6'da verilen girişleri uygulayınız. Uyguladığınız girişlere karşılık olarak gözlemlediğiniz toplam (S) ve çıkış eldesi (Co) değerlerini Tablo 6'ya kaydediniz.



Tablo 6. Tam toplayıcı doğruluk tablosu

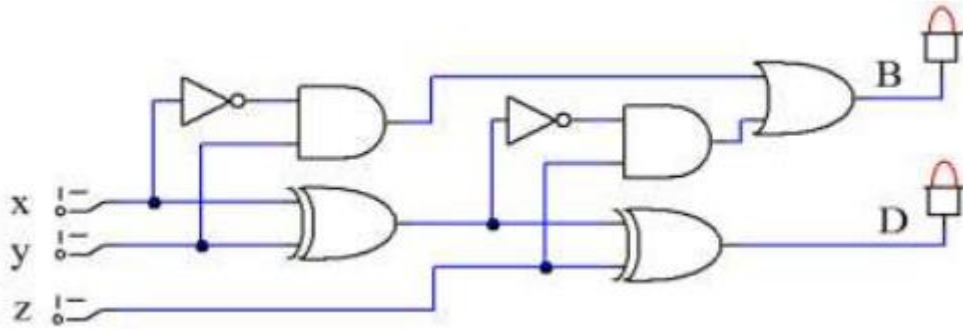
Şekil 8'deki uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak Tablo 7'de verilen girişleri uygulayınız. Alınan borç (B) ve fark (D) çıkışlarını LED göstergelerden izleyerek, Tablo 7'ye kaydedin.



Tablo 7. Yarım çıkarıcı doğruluk tablosu

Deney 4: Tam Çıkarıcı (full subtractor) Devrenin İncelenmesi

Şekil 9'daki uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak Tablo 8'de verilen girişleri uygulayınız. Alınan borç (B) ve fark (D) çıkışlarını LED göstergelerden izleyerek, Tablo 8'e kaydedin.



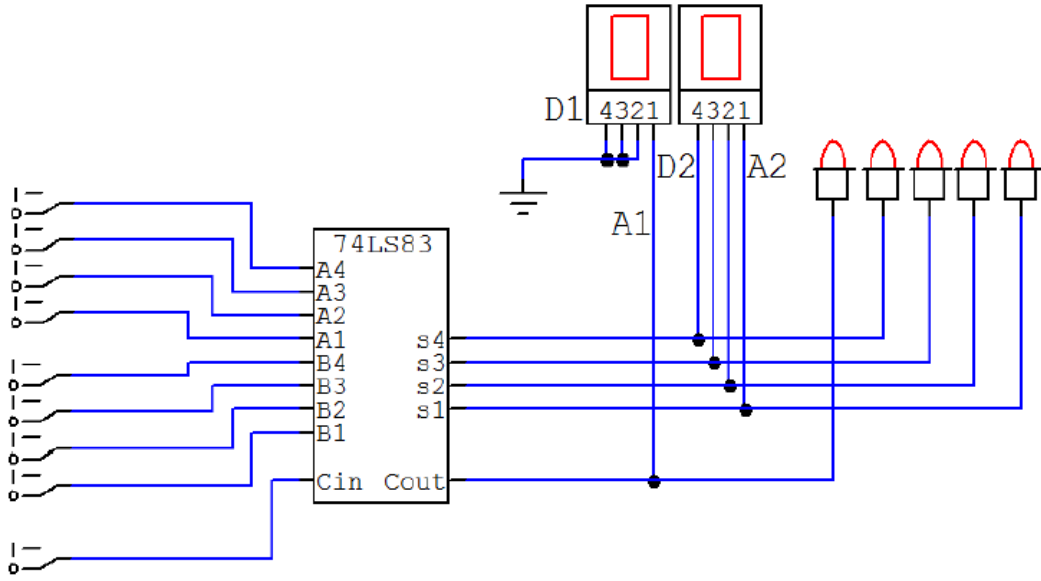
Şekil 9. Tam çıkarıcı devresi (full_subtractor).

Girişler			Çıkışlar	
X	Y	Z	B	D
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Tablo 8. Tam çıkarıcı doğruluk tablosu

Deney 5: Dört bitlik paralel toplayıcının incelenmesi

Şekil 10'daki uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak Tablo 9'da verilen girişleri uygulayınız. Elde edilen sonuçları tabloya kaydediniz.

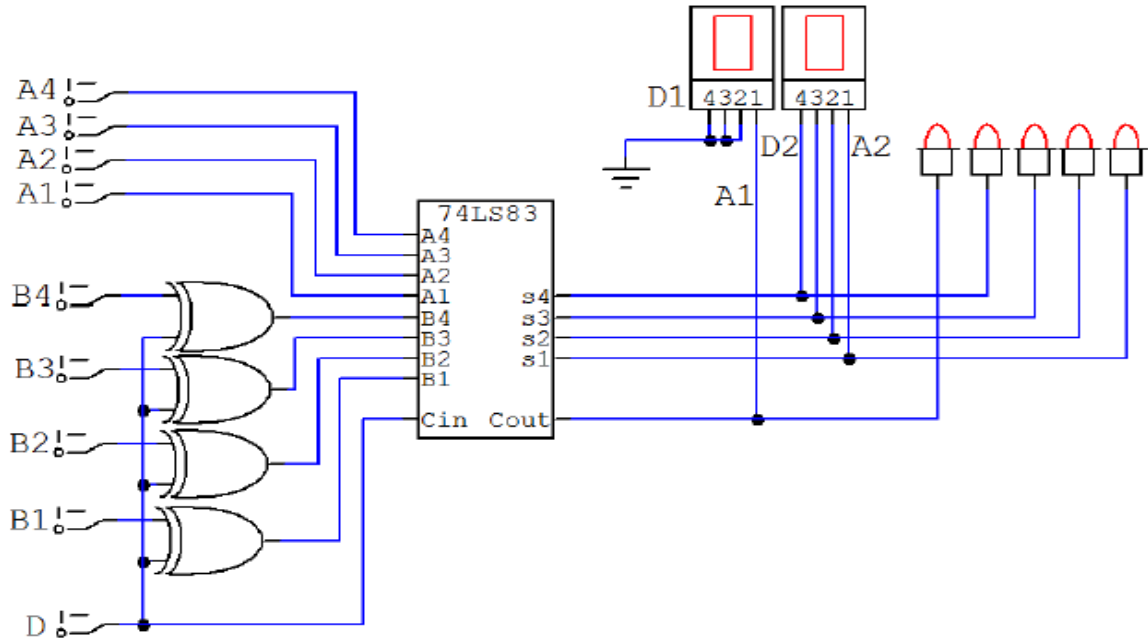


Şekil 10. Dört bitlik paralel toplayıcı (7483).

A (10'lu)	1. SAYI				2. SAYI				B (10'lu)	Cin	=	ÇIKIŞLAR					Çıkışlar (10'lu)
	A4	A3	A2	A1	B4	B3	B2	B1				Cout	S4	S3	S2	S1	
10	1	0	1	0	1	0	1	1	11	0	=						
14	1	1	1	0	1	0	1	0	10	0	=						
12	1	1	0	0	0	1	0	0	4	0	=						
5	0	1	0	1	0	0	1	1	3	0	=						
4	0	1	0	0	0	1	0	1	5	0	=						
8	1	0	0	0	1	1	0	1	13	0	=						
15	1	1	1	1	1	0	0	1	9	1	=						
2	0	0	1	0	1	1	1	1	15	1	=						
13	1	1	0	1	0	0	1	0	2	1	=						
6	0	1	1	0	1	1	1	0	14	1	=						
7	0	1	1	1	0	1	1	1	7	1	=						
9	1	0	0	1	0	1	1	0	6	1	=						

Deney 6: Dört bitlik tam toplayıcı/çıkarıcının incelenmesi

Şekil 11'de 4 bitlik tam toplayıcı/tam çıkarıcı devresi görülmektedir. 4 bitlik A sayısı (A4A3A2A1) ile 4 bitlik B sayısı (B4B3B2B1) bu devre yardımıyla 4 bitlik tam toplama veya tam çıkarma işlemlerinden birine tabi tutulmaktadır. Bu devrede D girişi yardımıyla 4 bitlik tam toplama veya tam çıkarma işlemlerinde birinin seçilmesi söz konusudur. D=0 ise A+B işlemi yani 4 bitlik toplama işlemi gerçekleşmektedir. D=1 ise A+B'+1 işlemi gerçekleşmektedir. Yani D=1 olması durumunda ikiye tımlmeli çıkarma işlemi yapılmaktadır. D=1 olması durumunda A>B ise A-B farkı çıkışlarda normal olarak gözükecektir ve bu durumda elde oluşacaktır (yani Cout=1 olacaktır). Fakat A<B ise A-B farkı çıkışlarda sonucun ikiye tımlenmiş şekli olarak gözükecektir ve bu durumda elde oluşmayacaktır (yani Cout=0 olacaktır). Çıkarma işlemi yaparken bu hususa dikkat edilmesi gerekir.



Şekil 11. Dört bitlik tam toplama/çıkarma devresi

Şekil 11’de verilen uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak aşağıda verilen girişleri uygulayınız. Elde edilen sonuçları tabloya kaydediniz.

D	A (10’lu)	A Sayısı				B Sayısı				B (10’lu)	Çıkışlar					Çıkışlar (10’lu)
		A4	A3	A2	A1	B4	B3	B2	B1		Cout	S4	S3	S2	S1	
0	6	0	1	1	0	1	0	0	1	9						
0	2	0	0	1	0	1	0	0	0	8						
0	1	0	0	0	1	0	0	1	0	2						
0	7	0	1	1	1	0	0	0	1	1						
0	15	1	1	1	1	0	1	1	0	6						
0	9	1	0	0	1	1	1	1	1	15						
1	10	1	0	1	0	1	0	1	1	11						
1	14	1	1	1	0	1	0	1	0	10						
1	13	1	1	0	1	1	1	0	1	13						
1	2	0	0	1	0	1	0	0	0	8						
1	7	0	1	1	1	0	0	0	1	1						
1	15	1	1	1	1	0	1	1	0	6						

ÖDEV ARAŞTIRMA SORU ve UYGULAMALARI

1. Binary çarpma ve bölme işlemleri hakkında teorik bilgi veriniz.
2. Tam toplayıcılar ve lojik kapılar kullanarak A (A3A2A1A0) ve B (B3B2B1B0) gibi iki tane 4 bitlik ikili (binary) sayıyı çarpan ve çıkışları P7P6P5P4P3P2P1P0 olarak isimlendirilen bir 4-bit x 4-bit çarpma devresi tasarlayınız.
3. Dalgacık elde sayıcıları (Ripple-carry Adders) ile ileri bakma elde sayıcılarının (Carry-look-ahead Adders) ne olduğunu anlatıp iki sayıcı tipi arasındaki farkı açıklayınız.
4. Çok haneli toplama işleminde elde’lerin son haneye kadar gelebilmesi için uzun bir süre gerekmekte, bu da işlem hızını düşürmektedir. Bunu önlemek için nasıl bir çözüm bulunmuştur. Araştırarak ve örnek bir devre ile gösteriniz.