

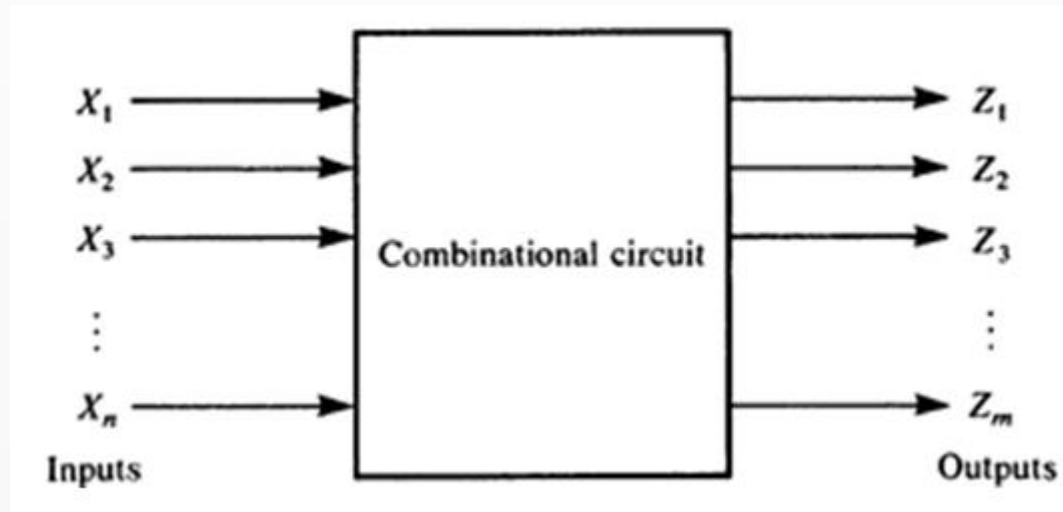


9. HAFTA

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ (COMBINATIONAL LOGIC)

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

Birleşik mantık devreleri mantık devrelerinin temelini oluşturmaktadır. Birleşik mantık devrelerinde çeşitli giriş ve çıkışlar bulunmakta ve bunlar mantık kapıları yardımı ile bağlanmaktadır. Birleşik devrelerde çıkış girişin doğrudan fonksiyonudur. Yani herhangi bir gecikme veya hafıza elemanı bulunmamaktadır.



BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

Birleşik mantık devrelerinin bir çok uygulama alanı olmasına rağmen genel olarak 4 başlıkta toplanabilir.

1. Karşılaştırma ve aritmetik işlemler ile ilgili devreler:

Karşılaştırıcı (comparator), toplayıcı (adder), çıkartıcı (subtractor), çarpıcı (multiplier)

2. Kodlama ile ilgili devreler:

Kodlayıcılar (encoders), Kod çözücüler (decoders), kod çeviriciler (code converters)

3. Çoklayıcı, veri seçici devreler (multiplexers, data selectors)

4. Azlayıcı, veri dağıtıcı devreler (demultiplexers, data distributors)

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

Birleşik Mantık Devresinin Tasarım Esasları:

Birleşik mantık devresinin tasarımında aşağıdaki işlem basamakları takip edilir.

1. Problem belirlenir
2. Giriş ve çıkış değişkenlerinin sayısı belirlenir
3. Giriş ve çıkış değişkenlerine isim verilir
4. Giriş ve çıkış değişkenleri arasındaki bağıntı belirlenir, doğruluk tablosu çizilir.
5. Çıkışlar için uygun boolean ifadesi elde edilir
6. Bulunan boolean ifadesi sadeleştirilir
7. Mantık devresi çizilir.

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

Tasarımı yapılan devrede aşağıdaki özelliklere dikkat edilmesi gerekir:

- 1. En az sayıda mantık kapısı olmalı
- 2. Her bir kapı en az sayıda girişe sahip olmalı
- 3. Devrenin yayılım zamanının düşük olması gerekir
- 4. Devre en az sayıda bağlantı içermesi gerekir
- 5. Her bir kapının sürme kapasitesinin altında eleman sürmesi



BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

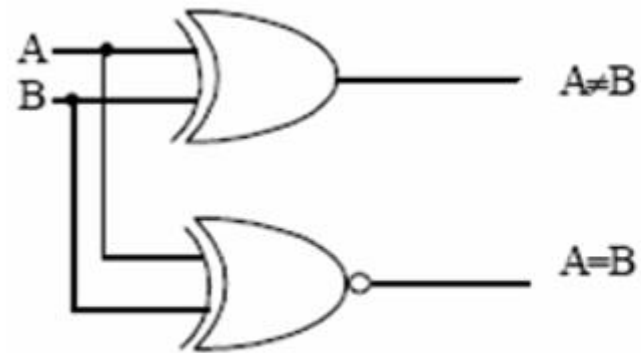
Karsılastırıcı ve Aritmetik İşlem Devreleri (Arithmetic Logic Unit)

- ‘Karsılastırıcı devreleri’, farklı kaynaklardan gelen bilgileri karsılastırmak amacıyla düzenlenen devreler olarak düşünebilir.
- Birlesik lojikte en çok kullanılan devrelerden olan toplayıcı ve çıkarıcı devreler ise, ‘Aritmetik İşlem Devreleri’ olarak isimlendirilir.
- Karsılastırıcı ve aritmetik işlem devreleri ‘Kıyaslama Devreleri’ veya ‘Aritmetik Mantık Birimi’ olarak tanımlanır.

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

Karsılařtırıcılar (Comparators)

- İki sayıyı karsılařtıran ve büyüklüklerini belirleyen bileşik devreler, ‘büyüklük karsılařtırıcı’ (magnitude comparator) olarak isimlendirilir.
- Karsılařtırma sonucu; $A > B$, $A = B$ veya $A < B$ ’yi belirleyen üç konum ile belirlenir.
- En yaygın kullanım yerleri Aritmetik Lojik devrelerdir.
- Karsılařtırıcı devreleri, girişleri aynı veya farklı iken çıkıs veren kontrol devrelerinde ve ikili karsılařtırmanın kullanıldığı adres bulma devrelerinde kullanılır.
- En basit karsılařtırıcı devresi, tek bitlik A ve B sayılarının eşitlik durumunu karsılařtıran karsılařtırıcı devresidir.
- Bu devrede $A = B$ durumunda çıkıřlardan birisi ‘1’ olurken, $A \neq B$ durumunda diğeri ‘1’ olur.

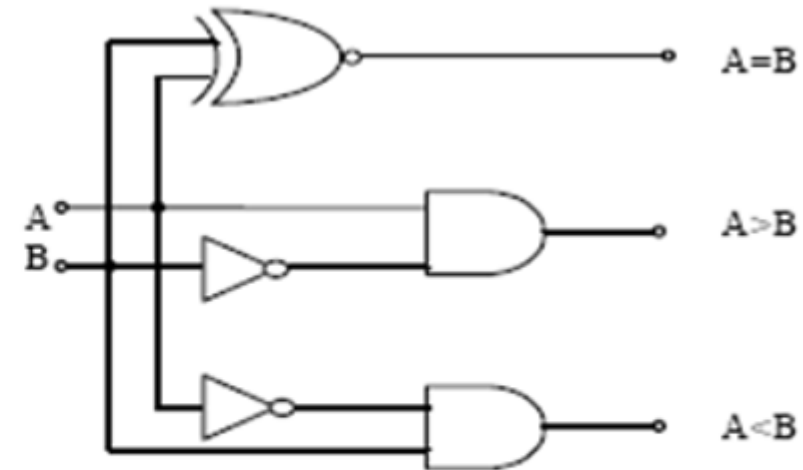


Girişler		Çıktılar	
A	B	$A \neq B$	$A = B$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

Bir bitlik iki sayının eşit olup olmadığını karşılaştıran lojik devre tasarımı

A	B	$A > B$	$A = B$	$A < B$
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

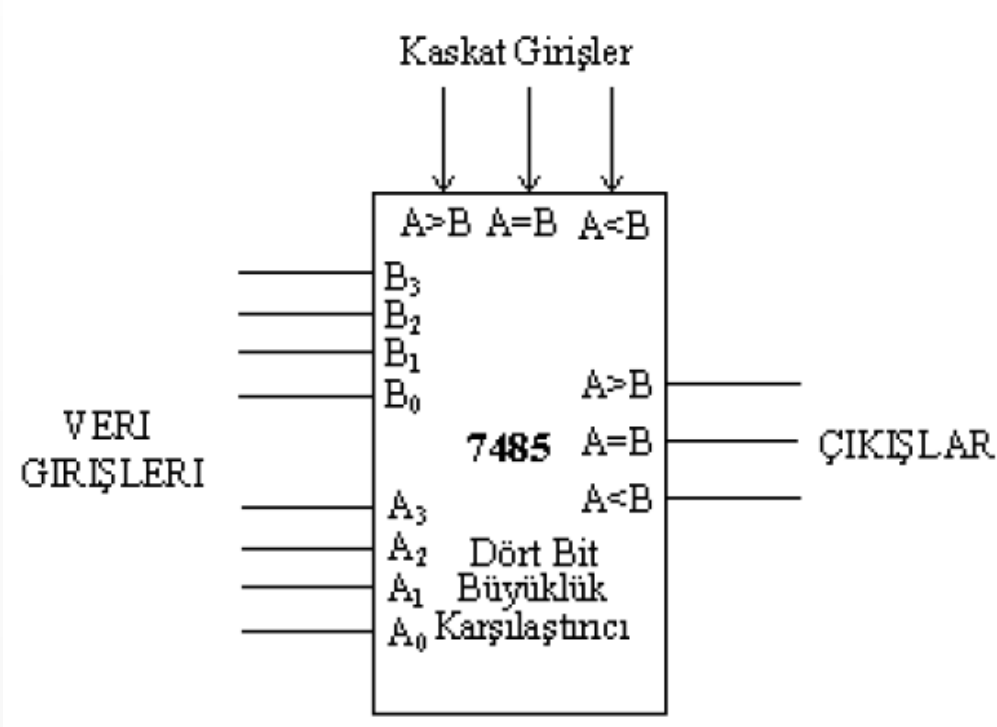
$$\begin{aligned}
 A > B &= AB' \\
 A = B &= A'B' + AB \\
 &= A \odot B \\
 A < B &= A'B
 \end{aligned}$$

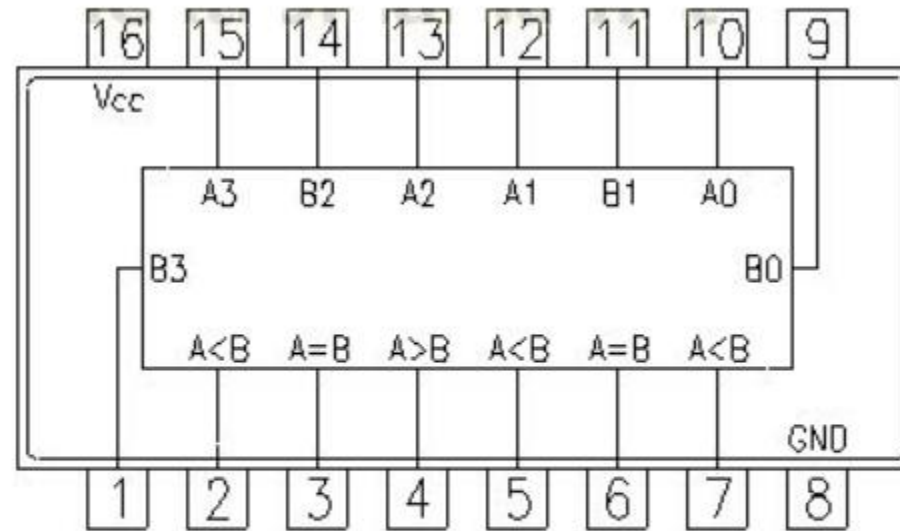


Bir bitlik iki sayıyı karşılaştıran lojik devre tasarımı

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

- 7485 entegresi, dört bitlik iki sayıyı karşılaştıran ve karşılaştırılan bitlerin durumuna göre çıkış oluşturan lojik elemandır.
- Entegre, karşılaştırılacak sayı girişleri ile birlikte çok sayıda entegrenin bir arada kullanılmasına imkan tanıyan karşılaştırma girişlerine sahiptir.





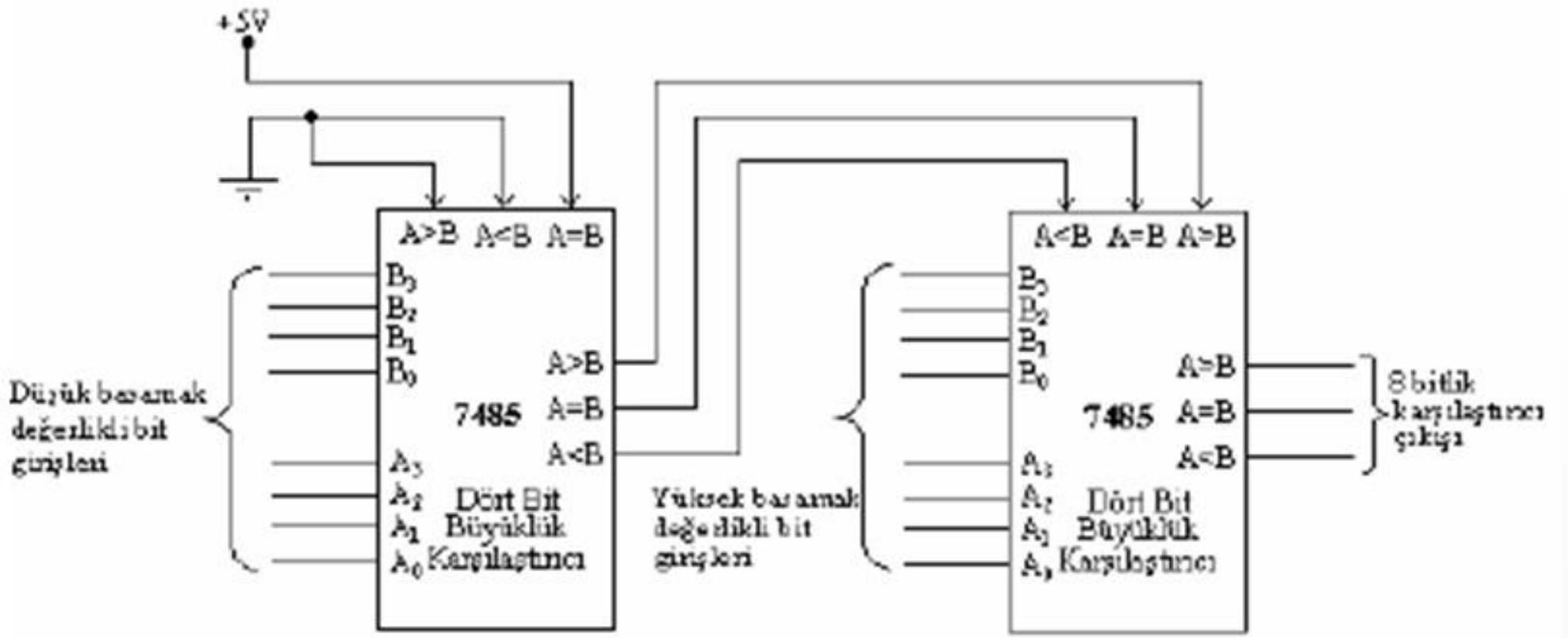
7485
4–Bit Magnitude Comparator

- 7485 Entegre içi pin bağlantıları

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

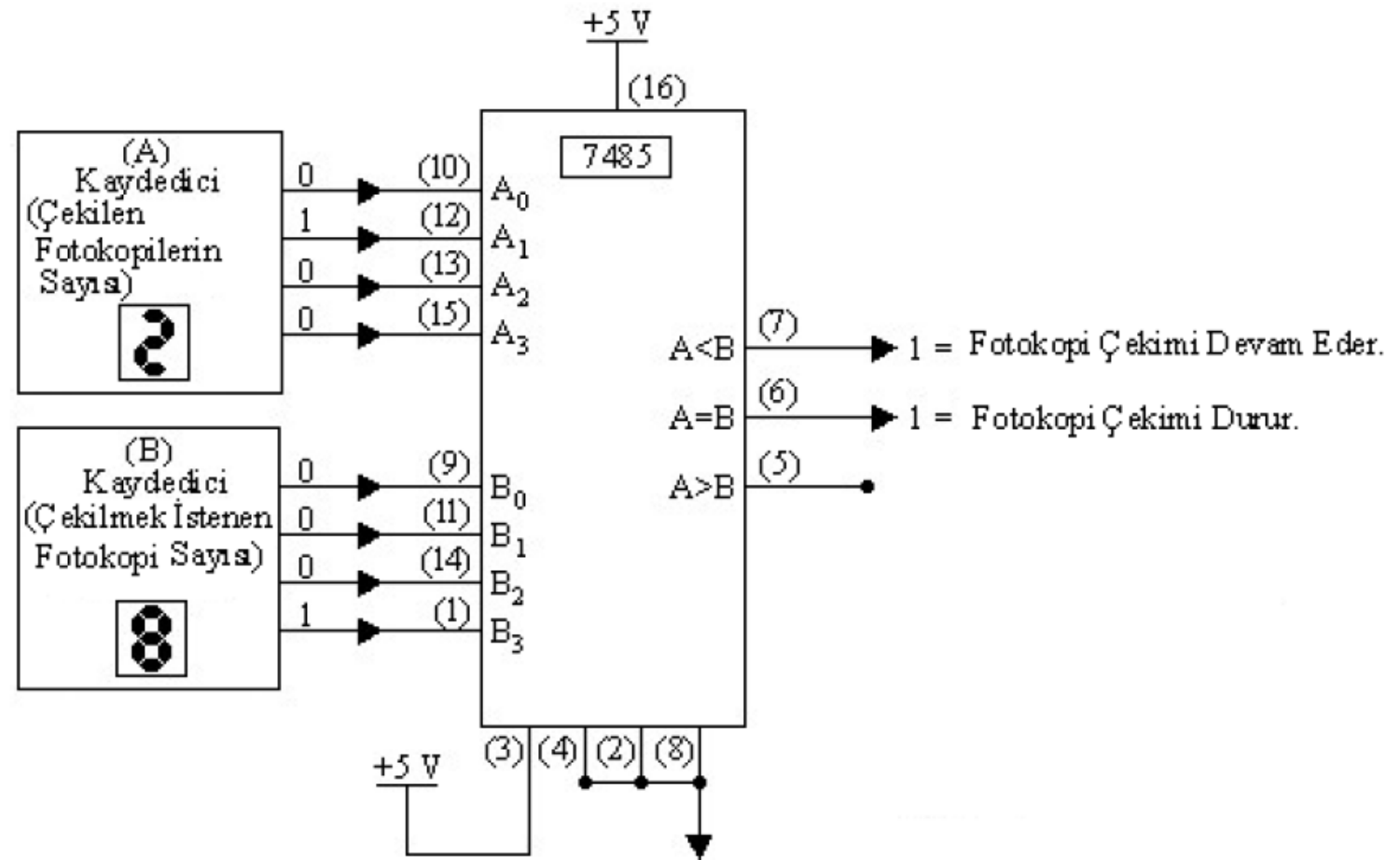
Girişler				Çıkışlar		
A3,B3	A2,B2	A1,B1	A0,B0	A<B	A=B	A>B
A3>B3	X	X	X	0	0	1
A3<B3	X	X	X	1	0	0
A3=B3	A2>B2	X	X	0	0	1
A3=B3	A2<B2	X	X	1	0	0
A3=B3	A2=B2	A1>B1	X	0	0	1
A3=B3	A2=B2	A1<B1	X	1	0	0
A3=B3	A2=B2	A1=B1	A0>B0	0	0	1
A3=B3	A2=B2	A1=B1	A0<B0	1	0	0
A3=B3	A2=B2	A1=B1	A0=B0	0	1	0

Entegrenin dört bitlik karşılaştırma işlemine ait doğruluk tablosu görülmektedir.



Karşılaştırıcıların kaskat bağlanması

Sekiz bitin karşılaştırılması işleminde, kaskat girişlerin değerlerine bakılmaksızın yüksek değerli dört bit karşılaştırılır. Yüksek değerli bitlerin eşit olması durumunda, düşük değerli dört biti karşılaştıran entegrenin çıkışının uygulandığı kaskat girişleri değerlendirilerek, 8 bitin karşılaştırılması sonucunu veren çıkışlarda karşılaştırma sonucu okunur.



Karşılaştırmacı devresine örnek olarak; Şekil'deki fotokopi makinası kontrol devresini verebiliriz. 7485 entegresi kullanılarak oluşturulan devrede; çekilmek istenen fotokopi sayısını temsil eden değer 'B' girişine, çekilen fotokopileri sayan devrenin çıkışı ise 'A' girişine uygulanır. İki sayı birbirine eşit oluncaya kadar $A < B$ çıkışı '1' olur ve fotokopi çekimi devam eder. A ve B girişlerindeki değerlerin aynı olması durumunda; ' $A = B$ ' çıkışı '1' olur ve fotokopi çekim işlemi durur.

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

Aritmetik İşlem Devreleri

- Toplama, çıkarma, çarpma, bölme işlemlerini yapan devrelere, ‘**Aritmetik İşlem Devreleri**’ denir.
- Bilgisayarlarda ve hesap makinalarında, temel işlemler toplama ve çıkartma işlemleridir. Çarpma işlemi; toplama işleminin tekrarlanması, bölme işlemi ise; çıkartma işleminin tekrarlanması ile yapılır. Bu nedenle toplayıcı ve çıkarıcı devrelerini detaylı olarak inceleyeceğiz.
- **Toplayıcı Devreleri (Adders)**
- Bilgisayarlar ve hesap makinaları, her biri çok sayıda bite sahip iki adet ikili sayıyı toplama işlemini gerçekleştirirler. En basit toplama işlemi dört olası temel işlemi içerir.
- $0+0=0$, $0+1=1$, $1+0=1$, $1+1=10$, (Elde 1, Toplam = 0)

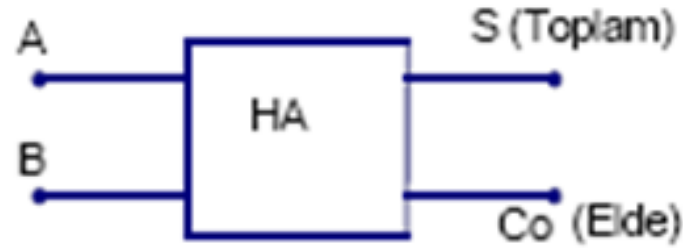
BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

- İlk üç işlemde tek basamaklı bir sayı elde edilirken, son işlemde ikinci basamak ortaya çıkar ve ikinci basamak **‘elde biti’** (carry bit) olarak isimlendirilir.
- İki biti toplayan devreler **‘yarım toplayıcı’** olarak, üç bitin toplamını yapan devreler ise **‘tam toplayıcı’** olarak isimlendirilir.
- Yarım toplayıcı terimi, tam toplayıcıyı oluşturmak için iki tane yarım toplayıcı kullanılmasından ileri gelmektedir.

Yarım Toplayıcı (Half Adder – HA)

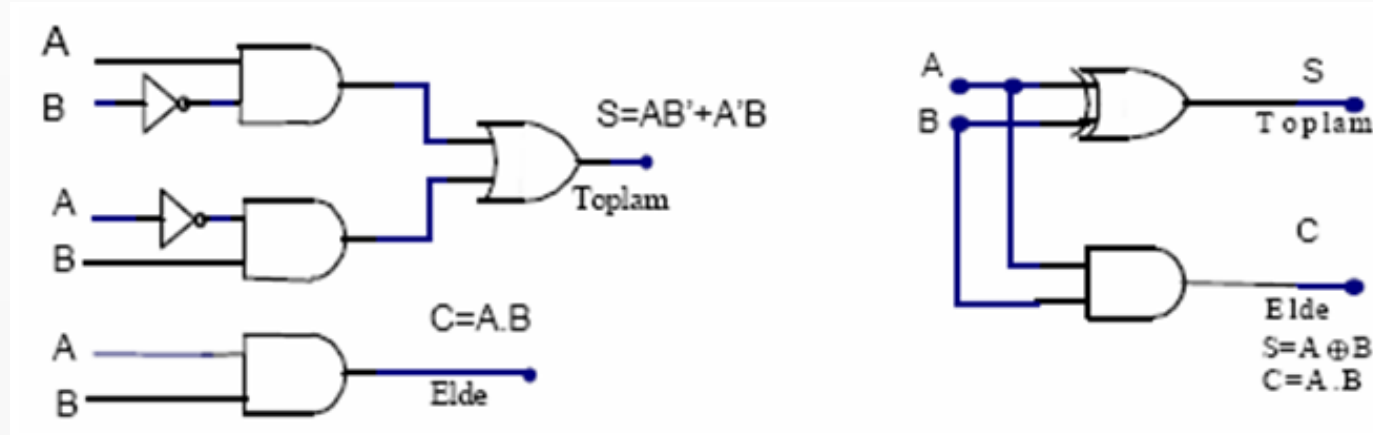
- Girişine uygulanan iki biti toplayıp, sonucu toplam (sum) ve elde (carry) şeklinde veren toplayıcı devresi, **‘yarım toplayıcı’** olarak isimlendirilir.
- Yarım toplayıcı devresi, doğruluk tablosundan elde edilen fonksiyonların lojik devresinin çizilmesi ile oluşturulur.
- Olusan devrede, ‘Toplam’ ve ‘Elde’ değerlerini temsil eden iki çıkış bulunur.

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ



A	B	S	C _o
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

- Yarım toplayıcı çıkışlarındaki sadeleştirilmiş fonksiyonlar,
- $S = A'B + AB'$ ve $C = AB$
- sekinde elde edilir. Girislerin A ve B, çıkışların S ve C değışkenleri ile ifade edildiğı yarım toplayıcı devresi, bir 'Özel- VEYA' (EXOR) ve bir 'VE' kapısıyla oluşturulabilir.

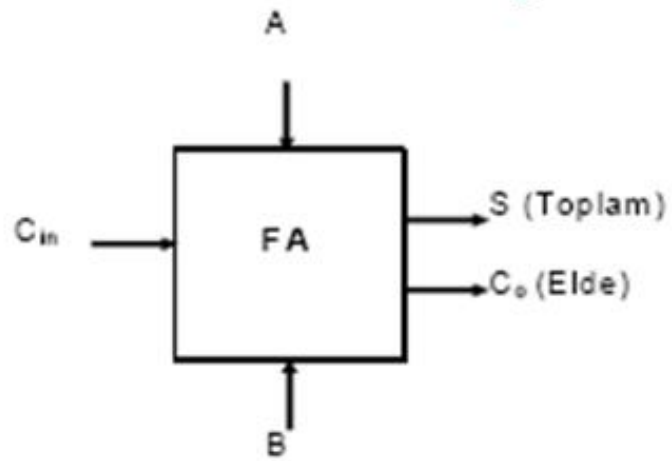


BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ

Tam Toplayıcı (Full Adder - FA)

- Üç adet Bir bitlik sayının toplamını gerçekleştiren ve sonucu S ve C olarak isimlendirilen iki çıkış hattında gösteren düzenek, '**Tam Toplayıcı**' olarak isimlendirilir.
- Girişlerden ikisi toplanacak bitleri gösterirken, üçüncü giriş bir önceki düşük değerlikli basamaktan gelen eldeyi (carry) ifade etmek için kullanılır. Tam toplayıcı devresi tasarlamak için doğruluk tablosundan faydalanılabilir.

BÖLÜM 8: BİRLEŞİK MANTIK DEVRELERİ



A	B	C	S	C_o
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

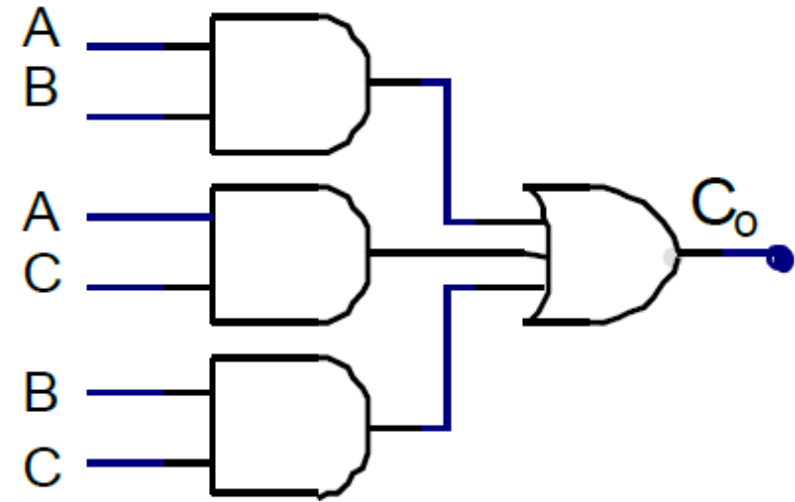
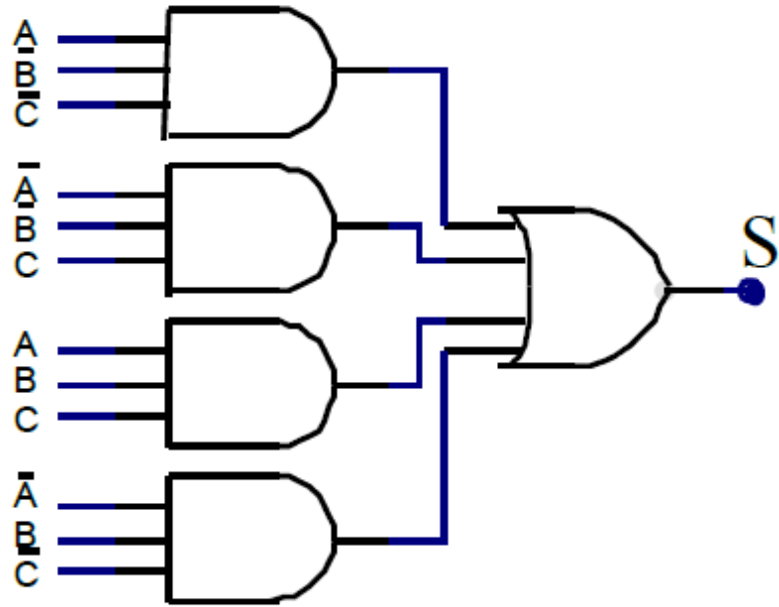
BC				
A \	00	01	11	10
0		①		①
1	①		①	

$$S = A\bar{B}\bar{C} + \bar{A}B\bar{C} + ABC + \bar{A}\bar{B}C$$

BC				
A \	00	01	11	10
0			①	
1		①	①	①

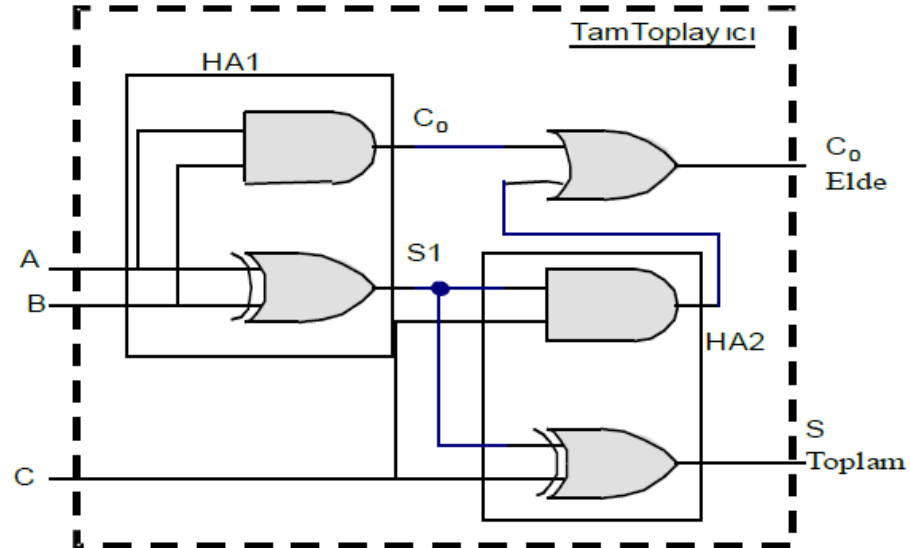
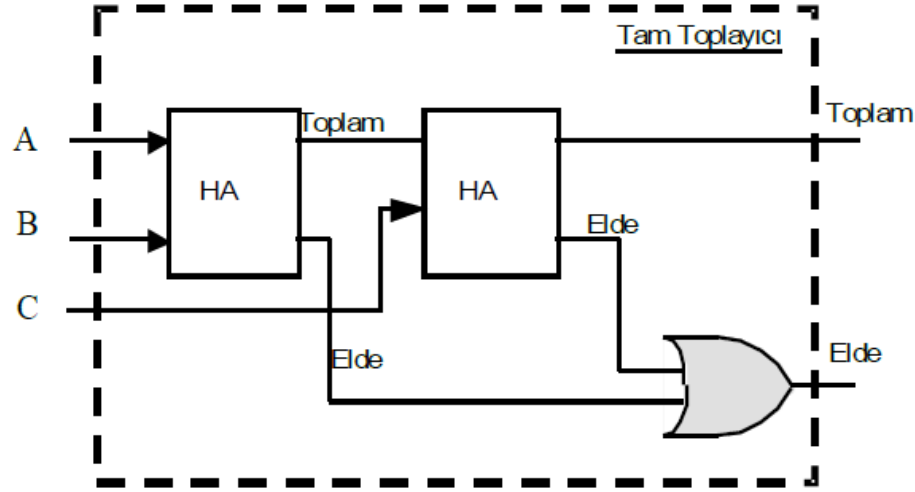
$$C_o = AC + BC + AB$$

A	B	C	S	C ₀
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



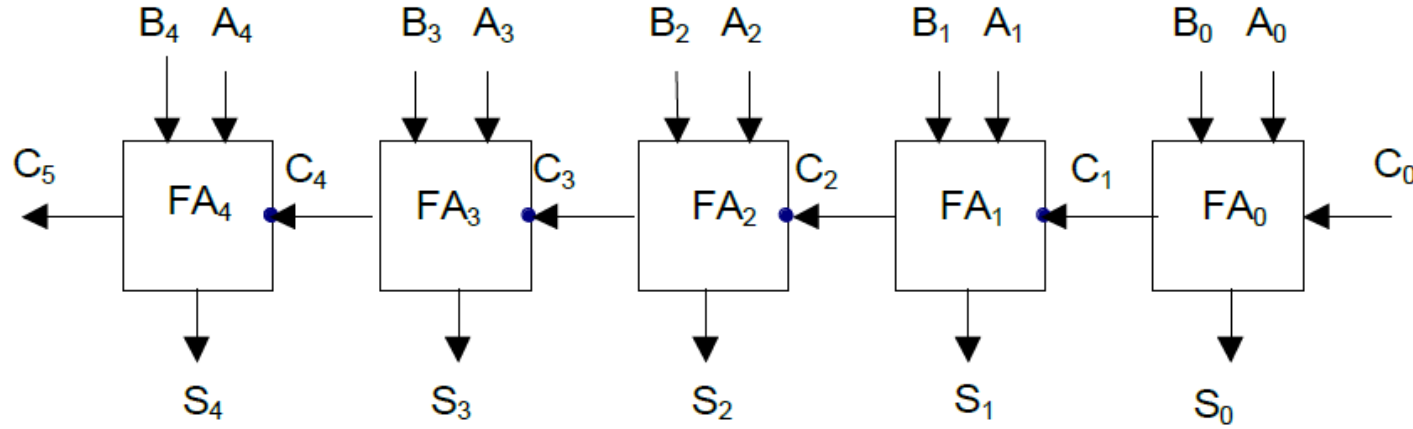
Tam toplayıcı lojik devresi.

Tasarım sonucunda çizilen lojik devrelerle yapılabilecek tam toplama işlemi, iki adet yarım toplayıcı ve bir 'VEYA' kapısı kullanılarak gerçekleştirilebilir (Şekil 8.56). Bu şekilde gerçekleştirilen devrede; ikinci yarım toplayıcının S çıkışı, ilk yarım toplayıcının S çıkışı ile C'nin Özel-VEYA'ya uygulanmasının sonucudur.



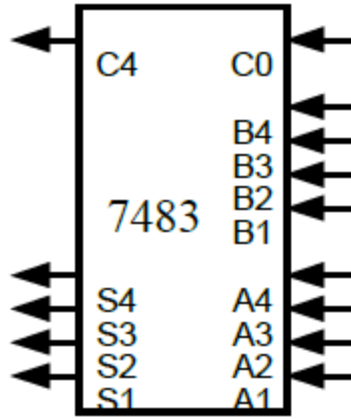
Paralel Toplayıcı :

- Bilgisayarlarda ve hesap makinalarında çok sayıda bite sahip iki sayıyı aynı anda toplayan devreler '**paralel toplayıcı**' olarak isimlendirilir.
- Aşağıda her biri beş bitlik iki sayıyı toplayan paralel toplayıcının blok şeması görülmektedir.

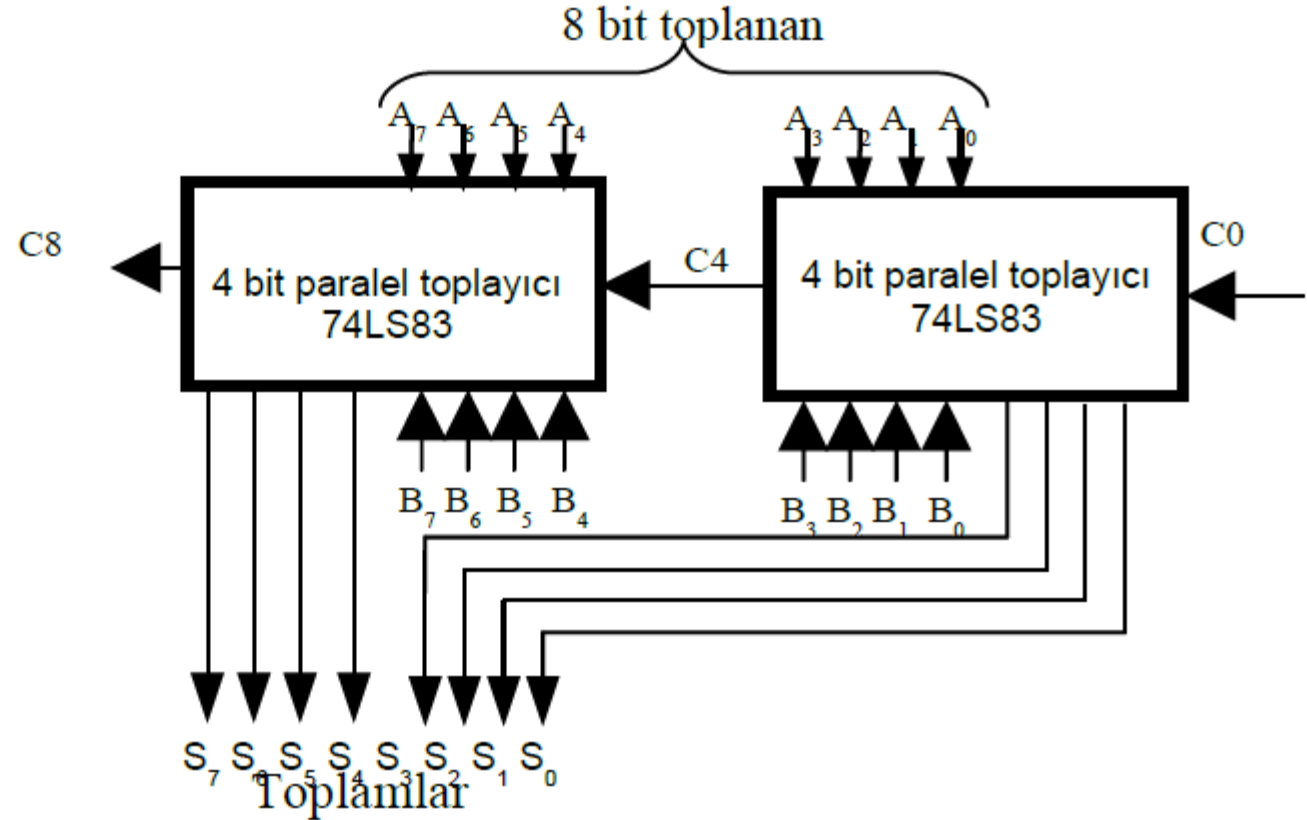


- Bu devrede toplama işlemi, en düşük basamaklı bilgilerin toplanması ile başlar.
- En düşük değerli basamakta C₀ biti '0' olduğundan; A₀ ve B₀ değerleri toplanarak S₀ ve C₁ çıkışlarına gönderilir.
- Bunun dışındaki basamakları toplamak için, A_i, B_i, C_i bitler toplanarak ilgili S_i ve C_i çıkışlarında gösterilir.
- C_i çıkışındaki bilgi, bir sonraki yüksek basamak değerlikli bitlerin toplandığı devrenin C_i girişine uygulanır.

- Pratikte tüm FA'lardaki toplama işlemi aynı anda yapıldığından, paralel toplayıcılar çok hızlı işlem yaparlar. Piyasada 7483, 74283, 74LS83A ve 74HC283 (CMOS) gibi farklı yapıda dört bitlik paralel toplayıcılar bulunmaktadır

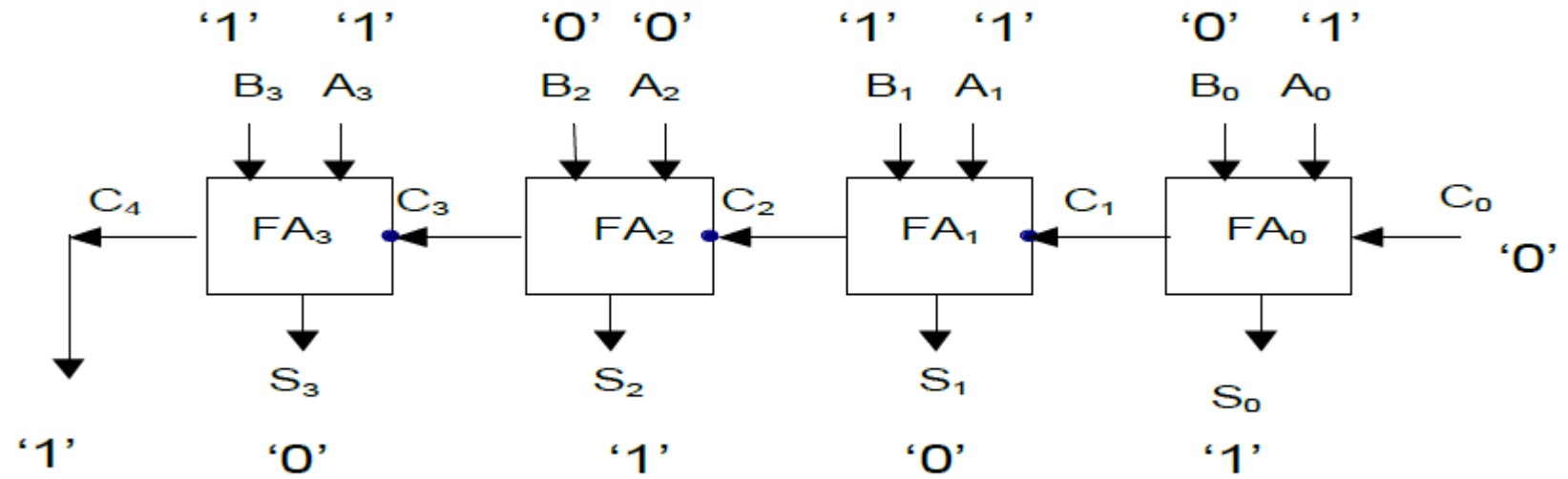


a) 74LS83 sembolü

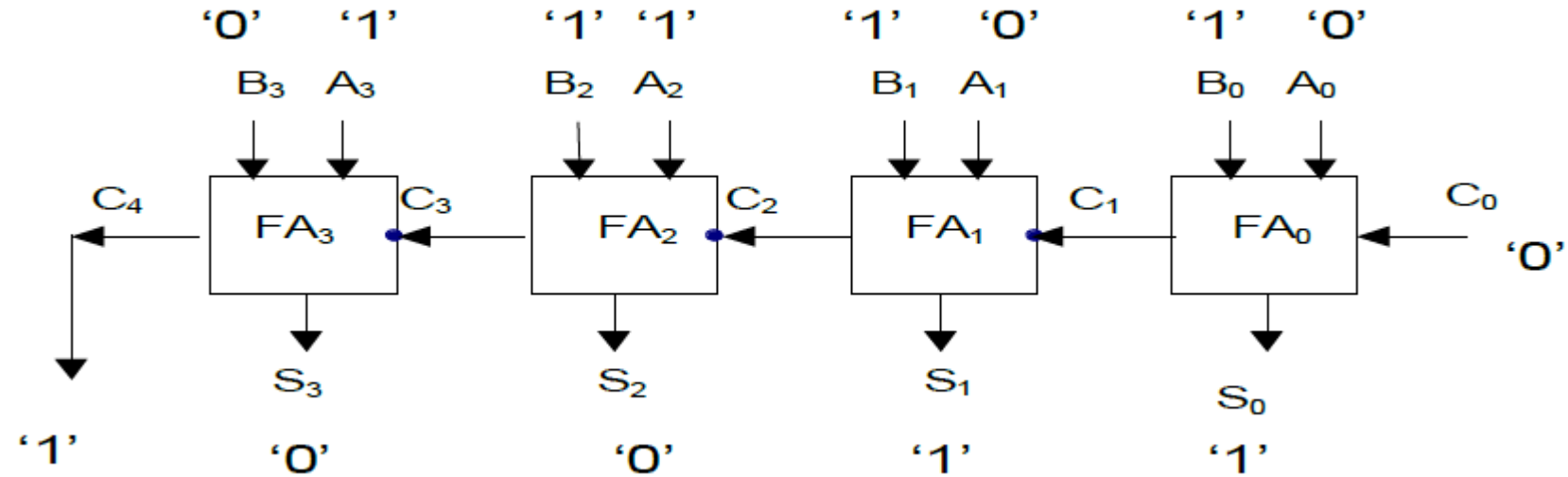


b) Paralel toplayıcıların kaskat bağlantısı.

- **Örnek 7 :** Dört bitlik paralel toplayıcı devresi ile, 1011 ve 1010 ikili sayılarını toplama işlemini yapalım.

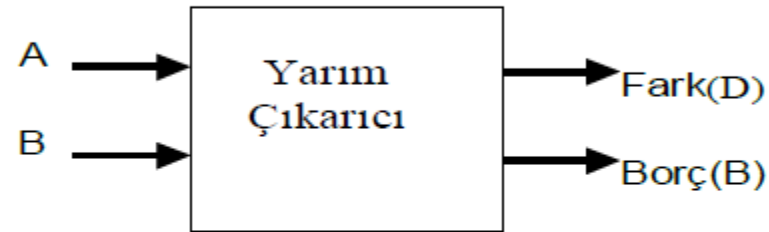


- **Örnek** : $0111 + 1100$ işlemini dört bitlik paralel toplayıcı ile yapmak için gerekli devreyi çizerek, işlem sonuçlarını gösterelim.



Çıkarıcı Devreleri (Subtractor Circuits)

Lojik devrelerde yapılan ikinci temel işlem çıkarmadır. İki bitin çıkarmasını yapan devreye ‘**yarım çıkarıcı**’, üç bitin çıkarmasını yapan devreye ise ‘**tam çıkarıcı**’ devresi denir.



$$D = A'B + AB' = A + B$$
$$B = A' B$$

(a)

Girişler		Çıkışlar	
A	B	Fark A-B	Borç (B)
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

(b)

Şekil 8.61. Yarım çıkarıcı sembolü ve doğruluk tablosu.

Yarım Çıkarıcı Devresi (Half Subtractor)

İki bitin çıkarması işlemini yapan çıkarıcı devresinde, iki giriş ve iki çıkış. Çıkışlardan birisi sayının farkını (difference-D), diğeri borc bitini (borrow-B) gösterir. İki bitin çıkarılması işleminde dört farklı durum oluşur:

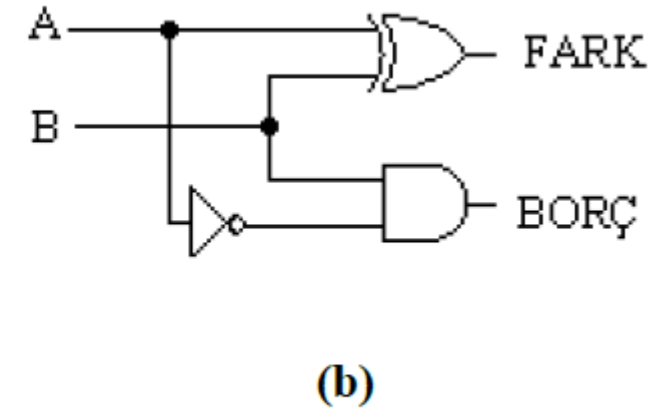
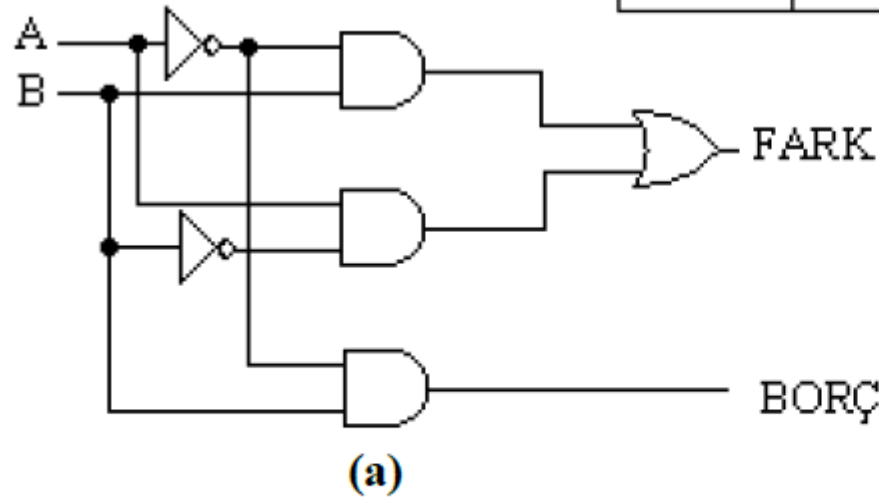
- $0 - 0 = 0$
- $1 - 0 = 1$
- $1 - 1 = 0$
- $0 - 1 = 1$ (Borc 1)

A-B işleminde $A < B$ olduğunu zaman '0-1' işlemi oluşur ve bu durumda bir yüksek değerli basamaktan '1' borç alınır. Borç çıkışı, doğruluk tablosunda ayrı bir sütun olarak gösterilir. Yarım çıkarıcı devresinde oluşan işlemlerin doğruluk tablosu ve doğruluk tablosuna göre oluşan fonksiyonlar Şekil'de gösterilmektedir.

Girişler		Çıkışlar	
A	B	Fark A-B	Borç (B)
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

$$D = A'B + AB' = A + B$$

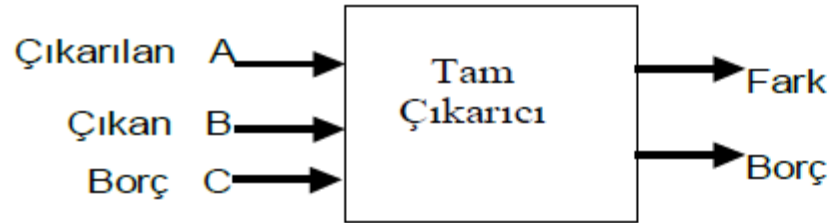
$$B = A'B$$



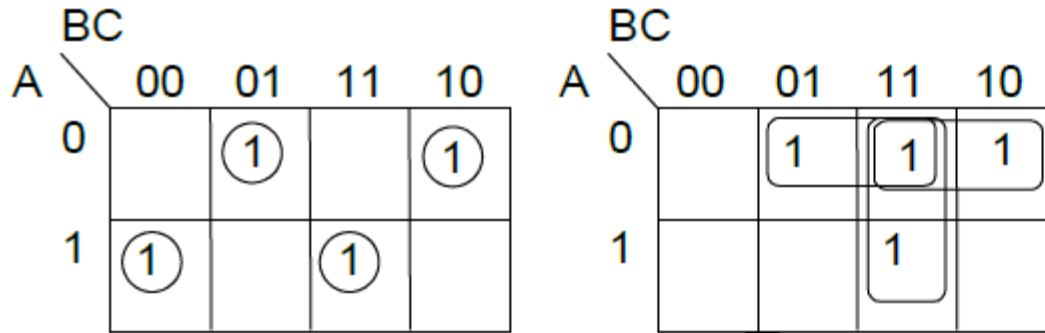
Şekil 8.62. Yarım çıkarıcı lojik devreleri.

Tam Çıkarıcı Devresi (Full Subtractor)

Daha düşük değerli basamak tarafından '1' borç alınmış olabileceğini dikkate alarak iki biti birbirinden çıkaran bileşik devre, '**tam çıkarıcı**' olarak isimlendirilir. Uc giriş ve iki çıkışa sahip tam çıkarıcı devresinde girişler; çıkarılan, çıkan ve borcu gösterirken, çıkışlardan biri farkı diğeri borcu gösterir (Şekil 8.64.a).



(a)



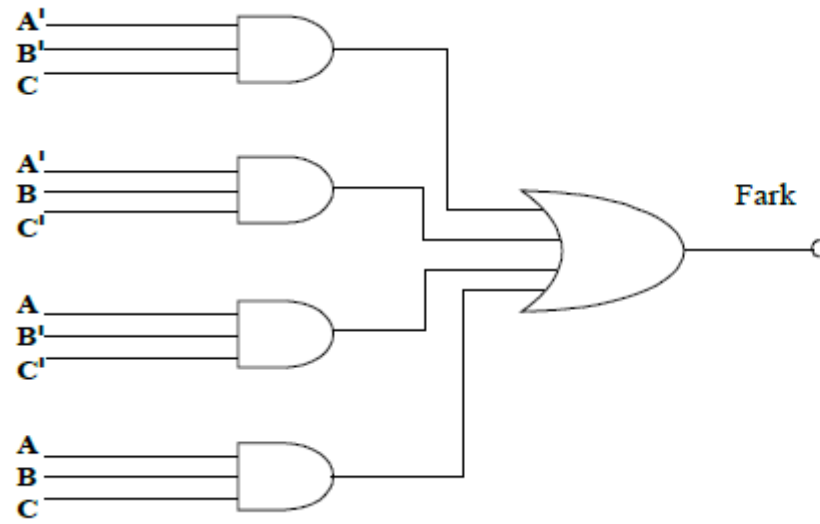
$$\text{FARK} = A'B'C + A'BC' + AB'C' + ABC \quad \text{BORÇ} = A'C + A'B + BC$$

(c)

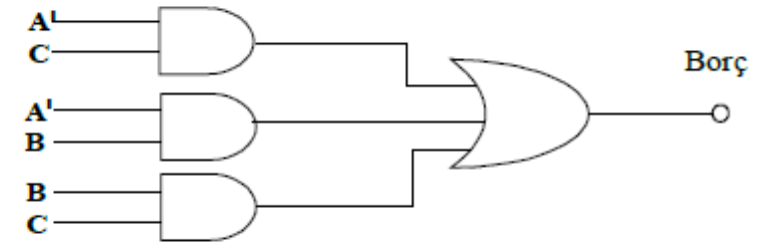
Girişler			Çıkışlar	
A	B	C	Fark	Borç
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

(b)

Şekil 8.64. Tam çıkarıcı devresi sembolü, doğruluk tablosu ve Karnaugh şemaları.



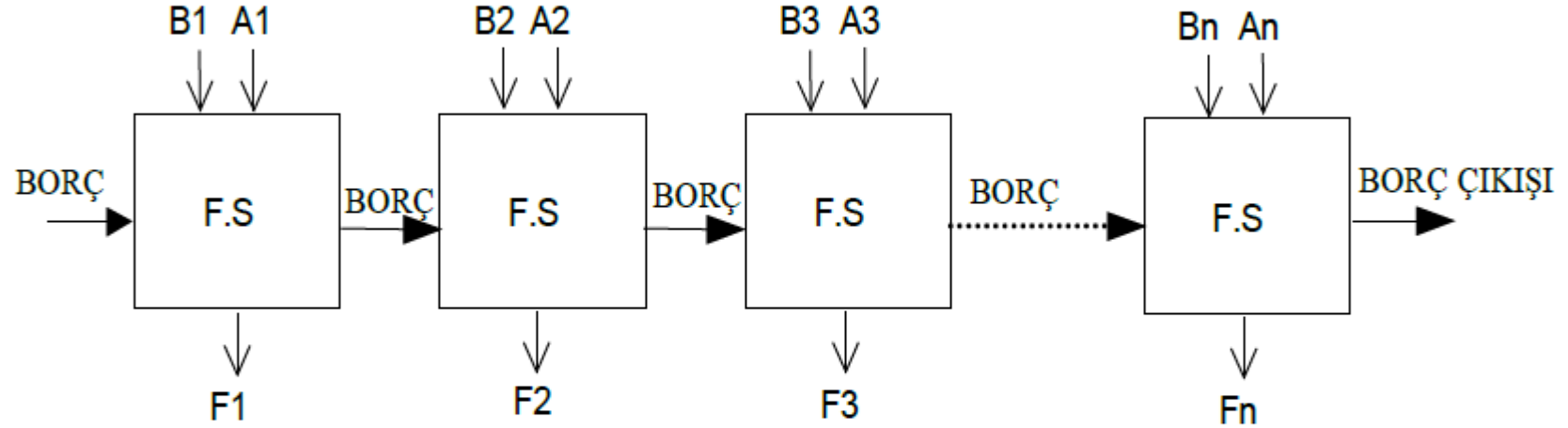
$$FARK = A'B'C + A'BC' + AB'C' + ABC$$



$$BORÇ = A'C + A'B + BC$$

Paralel Çıkarıcı devresi:

'n' bitlik iki adet ikili sayıyı çıkaran paralel çıkarıcı devresinde, paralel toplayicilerde olduğu gibi 'n' sayıda tam çıkarıcı (F.S.) devresi kullanılır (Şekil 8.71). Blok şema olarak gösterilen paralel çıkarıcılarda en sondaki borç çıkışı '1' ise; çıkarmanın sunucunun pozitif, '0' ise sonucun negatif olduğunu gösterir.

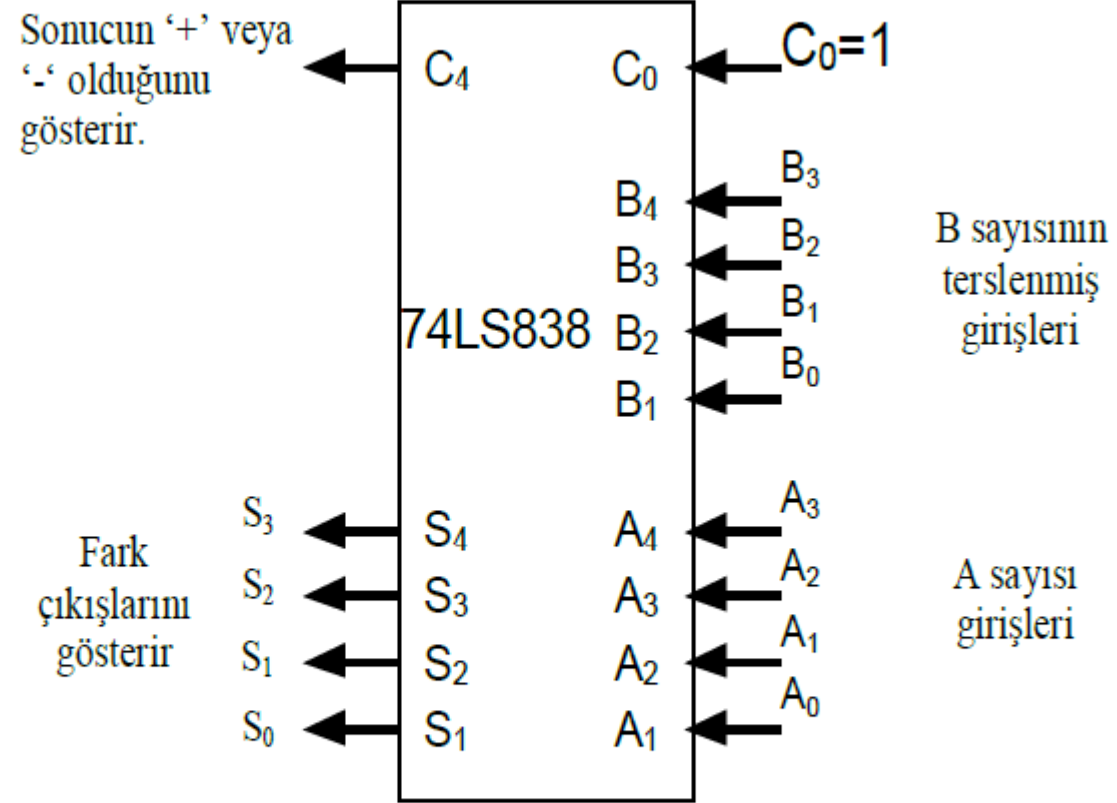


Şekil 8.71. Paralel çıkarıcı devresi blok şeması.

Dört bitlik toplama işlemi yapabilen 7483 entegresi ile dört bitlik çıkarma işlemi gerçekleştirilebilir. Bu entegre, $C_0=0$ olduğu zaman toplama, $C_0=1$ durumunda ise çıkarma işlemi yapar. Çıkarma işlemi yapılırken, çıkarılan sayıyı temsil eden 'A' bitleri entegreye aynen uygulanırken, çıkan sayıyı temsil eden 'B' bitlerinin tümleyenleri alınarak entegreye uygulanır.

İki tümleyeni ile çıkarma işlemi:

- Çıkarma işlemi için 2 tümleyen aritmetiği yöntemi kullanılması durumlarında, çıkan sayının 2 tümleyeni alınarak toplama işlemi yapılır.
- Örneğin, A-B işlemi yapılıyorsa, A sayısı olduğu gibi bırakılıp, B sayısının 2 tümleyeni alınır. Daha sonra, A sayısı ile tümleyeni alınan B sayısı toplanır ve iki sayı arasındaki fark toplayıcı çıkışımdan okunur.
- Dört bitlik paralel toplayıcı devresi, yukarıda açıklanan yöntem ile çıkarma işlemi yapacak şekilde düzenlenebilir.
- Daha önceki bölümlerden hatırlanacağı üzere, ikili sayının 2 tümleyeni, her bir bitin tersi yazılarak ve en düşük değerlikli bite '1' ekleyerek elde edilir.
- Bu işlem, B sayısının terslenmiş bitlerinin B3, B2, B1 ve B0 girişlerine, eklenen '1' sayısının ise C0 girişine uygulanması ile gerçekleştirilir.
- Böylece, B sayısındaki rakamların tersi alınıp, en düşük değerlikli basamağa '1' eklenmiş olur.
- A sayısının doğrudan A3, A2, A1 ve A0 girişlerine uygulanması ile gerekli bilgiler paralel toplayıcı girişlerine uygulanır.
- Dört bitlik paralel toplayıcıda S0 - S3 çıkışları çıkarma işleminin sonucunu gösterirken,
- C4 çıkışı sonucun '-' veya '+' olduğunu belirtir. C4 =1 ise sonuç pozitif, C4=0 ise sonuç negatiftir.



Şekil 8.73. Çıkarma işleminin 2 tümleyeni kullanarak paralel toplayıcılar ile gerçekleştirilmesi.

Örnek 13 : Çıkarma işleminin nasıl yapıldığını açıklamak için; $(+4) - (+6)$ işlemini yapalım.

i- A $(+4=0100)$ ve B $(+6=0110)$ sayıları toplayıcı girişlerine uygulanır. Ancak, B sayısının 2 tümleyeni alınması gerektiğinden, B sayının 2 tümleyeni alınarak '1010' şeklinde B girişine uygulanmalıdır.

ii- Bu durumda, 0100 sayısı ile 1001 sayısı, $C_0=1$ eklenerek toplama işlemine tabi tutulur.

iii- Sonuç olarak 1110 sayısı elde edilir. Bu sayının işaret biti olarak '0' değerine sahip olması, sonucun negatif ve 2 tümleyeni formunda olduğunu gösterir.

iv- Bulunan sayının 2 tümleyeni alınarak önüne '-' işareti konulmasıyla, doğru sonuç (-0010) bulunur.

Aynı entegreyi toplama ve çıkarma devresi olarak kullanmak mümkündür. Bu şekilde tasarlanan devreler Flip-Flop ve kaydedici içerdiğinden daha sonraki konularda incelenecektir.