



**MÜHENDİSLİK ve DOĞA BİLİMLERİ FAKÜLTESİ**  
**MEKATRONİK MÜHENDİSLİĞİ BÖLÜMÜ**

## **MANTIK DEVRELERİ**

**DENEY FÖYÜ**

**DENEY NO: 4**

**KOMBİNASYONEL DEVRELER: KOD ÇÖZÜCÜLER, KODLAYICILAR**

**Doç. Dr. Gökhan GELEN**

**2019**

**Deneyin Adı:** Kombinasyonel Devreler: Kod Çözücüler, Kodlayıcılar

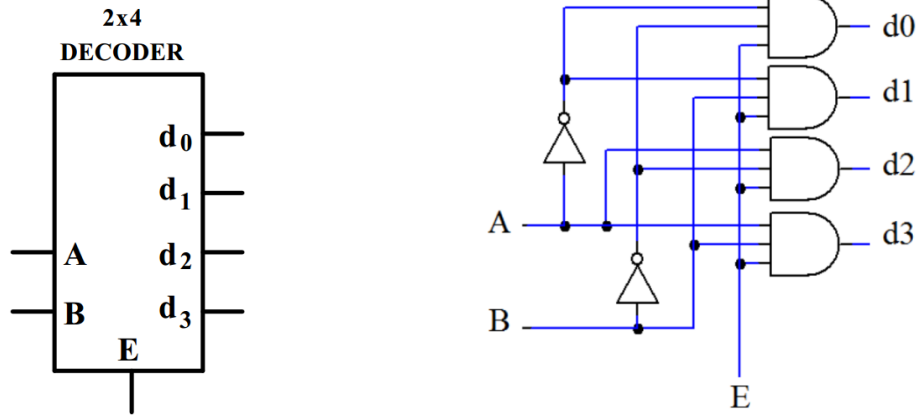
**Deneyin Amacı:** Kod çözücü (decoder) devrelerinin incelenmesi, Kod çözücü entegrelerinin tanınması, Kodlayıcı (encoder) devrelerinin incelenmesi, Kodlayıcı entegrelerinin tanınması.

## Temel Bilgiler

### Kod Çözücüler (Decoders)

Kod çözücü, bir kodu bir grup sinyale dönüştüren bir devredir. Kod çözücü, kodlayıcının tersi bir işlev gerçekleştirdiği için bu adı almıştır. Kod çözücünün yaygın şekli,  $m$ -bitlik ikili (binary) veriyi alıp, bu verinin kodunu  $2^m$  çıkış hattını kullanarak çözen bir hat kod çözücüsüdür.

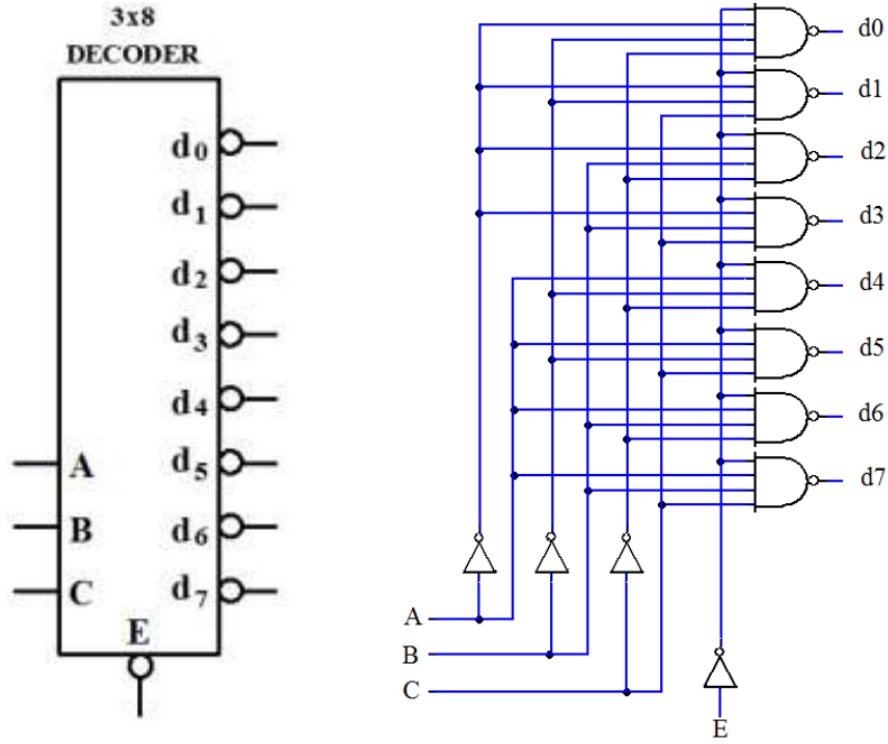
Girişlere ilave olarak bir kod çözücünde  $E$  ile ifade edilen bir yetkileme (enable) girişi de bulunabilir. Yetkileme (enable) girişi aktif-0 olabileceği gibi aktif-1 de olabilir. Aktif-1 yetkileme kullanıldığında:  $E=0$  ise kod çözücü çalışmaz, yani hiç bir çıkış hattı seçilerek aktif yapılmaz;  $E=1$  olduğunda ise kod çözücü çalışır.



Şekil 1. Aktif-1 çıkışlı ve aktif-1 yetkileme girişli bir 2x4 kod çözücü devresi ve iç yapısı

Girişler			Çıkışlar			
E	A	B	$d_0$	$d_1$	$d_2$	$d_3$
0	x	x	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

Tablo 1. Aktif-1 çıkışlı ve aktif-1 yetkileme girişli bir 2x4 kod çözücü devresinin doğruluk tablosu



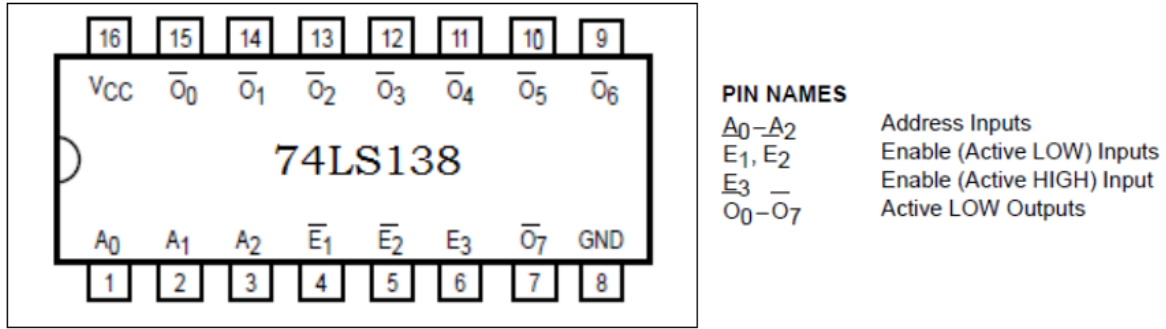
Şekil 2. Aktif-0 çıkışlı ve aktif-0 yetkileme girişli bir 3x8 kod çözücü devresi ve iç yapısı

Girişler				Çıkışlar							
E	A	B	C	$d_0$	$d_1$	$d_2$	$d_3$	$d_4$	$d_5$	$d_6$	$d_7$
1	x	x	x	1	1	1	1	1	1	1	1
0	0	0	0	0	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1
0	1	1	0	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	0

Tablo 2. Aktif-0 çıkışlı ve aktif-0 yetkileme girişli bir 3x8 kod çözücü devresinin iç yapısı

### 74138 3x8 kod çözücü entegresi

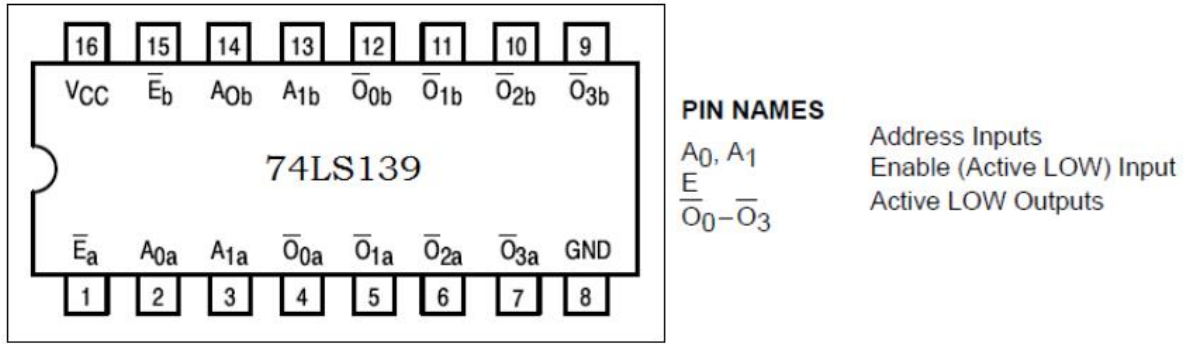
Şekil 3'te 74LS138 3x8 kod çözücü entegresinin bacak bağlantısı görülmektedir. 74LS138 3x8 kod çözücüsü aktif-0 çıkışlı bir kod çözücüdür. 3 tane yetkileme girişi vardır.  $\overline{E1}$  ve  $\overline{E2}$  yetkileme girişleri aktif-0 girişlerdir ve  $E3$  yetkileme girişi ise aktif-1 giriştir. Bunun anlamı kod çözücünün çalışır halde olması için  $\overline{E1}$  ve  $\overline{E2}$  girişlerine 0,  $E3$  girişine de 1 giriş uygulanması gerektiğidir.



Şekil 3. 74LS138 kod çözücü entegresi bacak bağlantısı

### 74139 2x4 kod çözücü entegresi

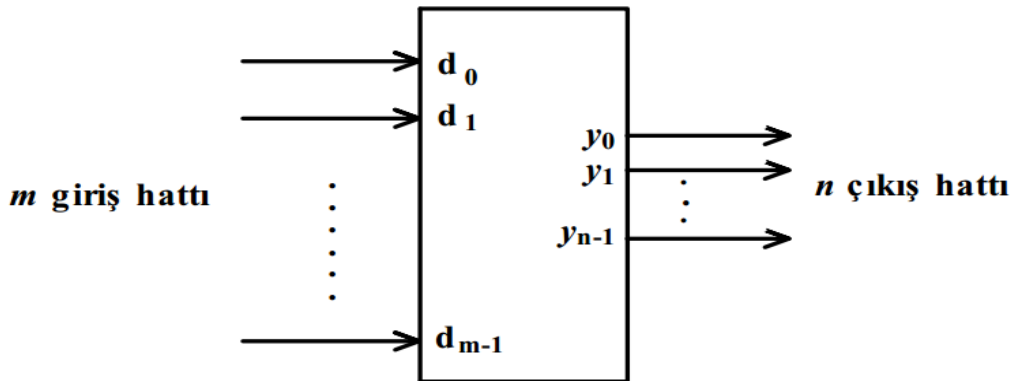
Şekil 4'te 74LS139 ikili 2x4 kod çözücü entegresinin bacak bağlantısı görülmektedir. Entegre içerisinde iki tane 2x4 kod çözücü bulunmaktadır. 74LS139'de bulunan 2x4 kod çözücüler aktif-0 çıkışlıdır.  $\bar{E}$  yetkileme girişi aktif-0 bir giriştir.



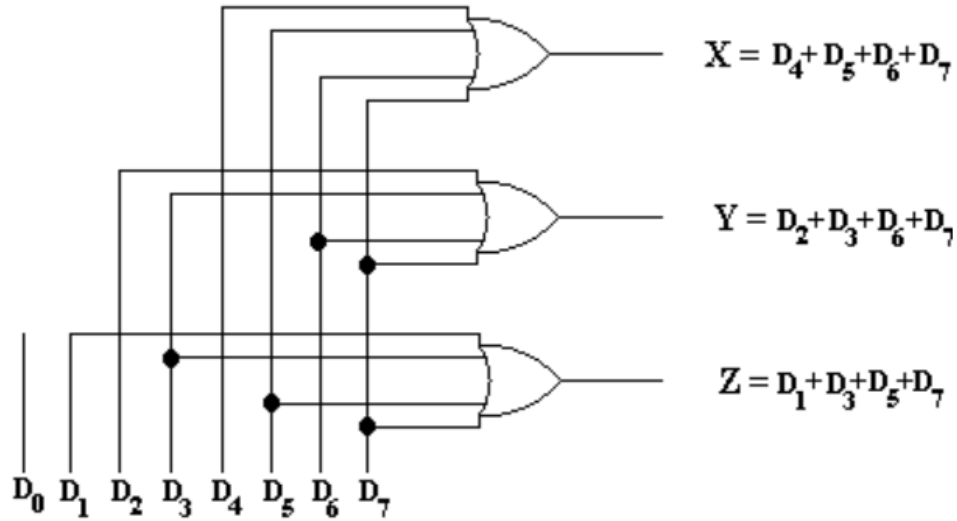
Şekil 4. 74LS139 kod çözücü entegresi bacak bağlantısı

### Kodlayıcılar (Encoders)

Kodlayıcı, bir grup sinyali bir koda çeviren devredir. Standart kombinyonel devre olarak  $2^n$  bitlik giriş verisini  $n$  bitlik koda çeviren kodlayıcı (encoder), kod çözücünün (decoder) tersi gibi işlev yapar.  $m=2^n$  tane giriş hattı ve  $n$  tane çıkış hattı vardır.



Şekil 5.  $m \times n$  ( $m=2^n$ ) kodlayıcının genel şekli



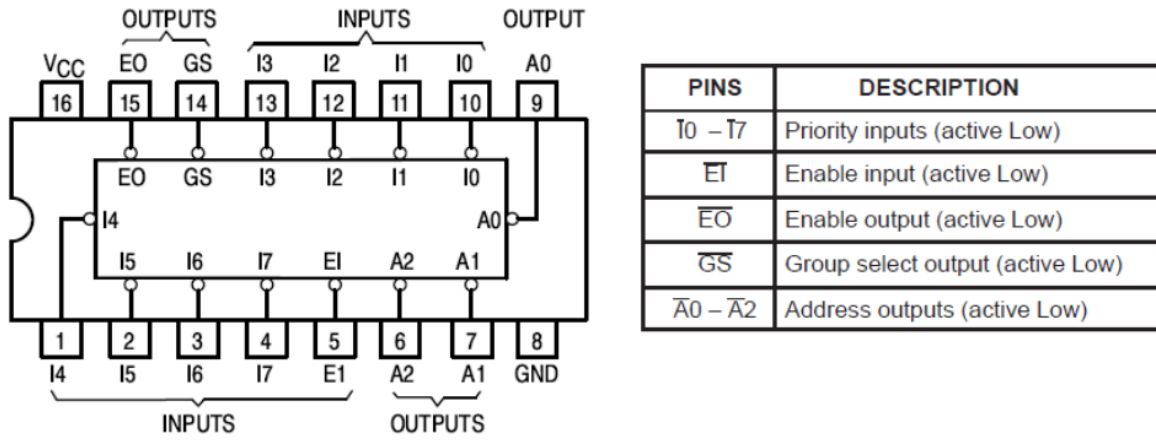
Şekil 6. Aktif-1 girişli ve aktif-1 çıkışlı bir 8x3 kodlayıcının (encoder) lojik devresi

Girişler								Çıkışlar		
$d_0$	$d_1$	$d_2$	$d_3$	$d_4$	$d_5$	$d_6$	$d_7$	X	Y	Z
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

Tablo 3. Aktif 1 girişli bir 8x3 kodlayıcı (encoder) devresinin doğruluk tablosu

### 74148 8x3 öncelikli kodlayıcılar entegresi

Şekil 7’de 74LS148 8x3 öncelikli kodlayıcı entegresinin bacak bağlantısı görülmektedir. 74LS148’de tüm girişler ve tüm çıkışlar aktif-0 olarak düzenlenmiştir. Veri girişleri I7, I6, I5, I4, I3, I2, I1 ve I0 olarak isimlendirilmiştir. I7 girişi en yüksek önceliğe sahipken, I0 girişi en düşük önceliğe sahiptir. Veri çıkışları A2 (en büyük basamak - MSB), A1 ve A0 (en küçük basamak - LSB) ile birlikte grup seçme sinyali çıkışı  $\overline{GS}$  (group select) ve yetkileme çıkışı  $\overline{EO}$  (enable output) da bulunmaktadır. 74LS148 sekiz giriş veri hattını (I7, I6, I5, I4, I3, I2, I1 ve I0), üç çıkış hattına (A2, A1 ve A0) ikili olarak kodlar (4-2-1). Aktif olan girişlerden en yüksek önceliğe sahip olan giriş dikkate alınarak kodlama gerçekleştirilir. Herhangi bir girişin aktif olması (0 olması) durumunda  $\overline{GS}=0$  olur. Bu durum girişlerden en az bir tanesinin aktif olduğunu gösterir. Tüm girişler 1 olduğunda (yani hiç bir giriş aktif olmadığında)  $\overline{EO}=0$  olur. EI ve EO’nun birlikte kullanımıyla N giriş sinyali öncelikli olarak kodlanabilir. Yani EI ve EO birlikte kullanılarak (kaskad bağlantı yapılarak) harici bir devreye gerek kalmadan oktal (sekizli) genişletme yapmak mümkündür.



Şekil 7. 74LS148 8x3 öncelikli kodlayıcı entegresinin bacak bağlantısı

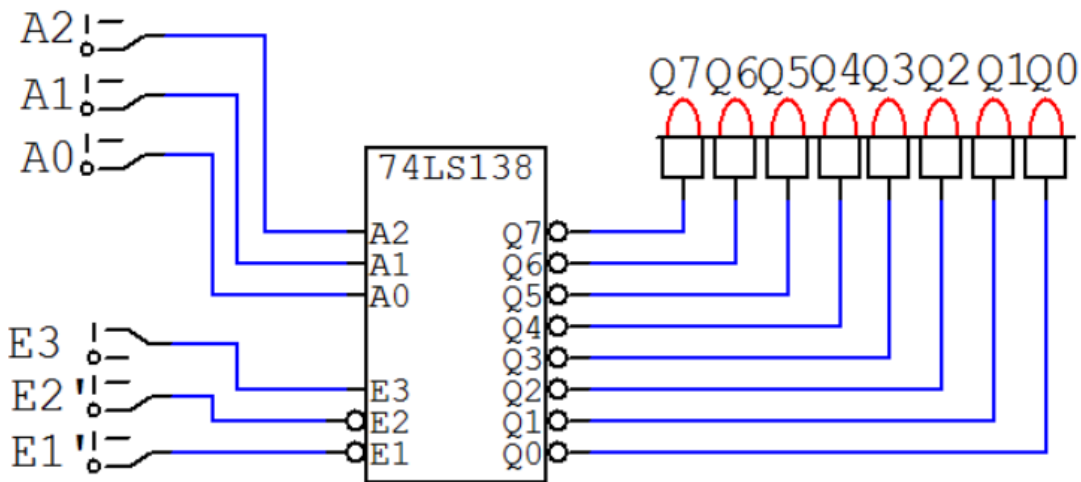
### Deneyde Kullanılacak Entegreler

74LS138	3x8 kod çözücü	1 Adet
74LS139	2x4 kod çözücü (ikili)	1 Adet
74LS148	8x3 öncelikli kodlayıcı	1 Adet

## DENEY ÇALIŞMALARI

### Deney 4.1: 74138 3x8 Kod Çözücü Entegresinin İncelenmesi

Şekil 8’deki uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak Tablo 4.1’de verilen girişleri uygulayınız. Uyguladığınız girişlere karşılık olarak gözlemlediğiniz kod çözücü çıkışlarını Tablo 4.1’e kaydediniz.



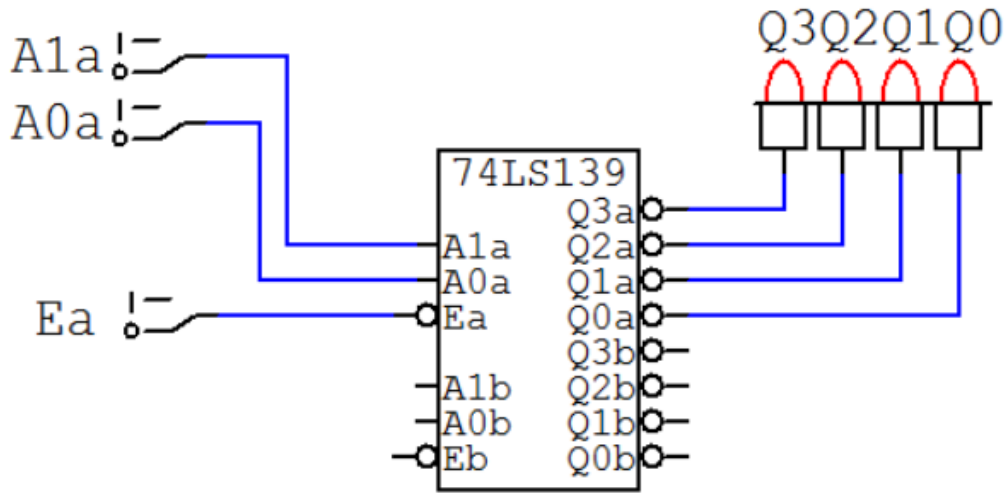
Şekil 8. 74LS138 3x8 kod çözücü devresi

Girişler						Çıkışlar							
E3	E2	E1	A2	A1	A0	Q7	Q6	Q5	Q4	Q3	Q2	Q1	Q0
0	x	x	x	x	x								
x	1	x	x	x	x								
x	x	1	x	x	x								
1	0	0	0	0	0								
1	0	0	0	0	1								
1	0	0	0	1	0								
1	0	0	0	1	1								
1	0	0	1	0	0								
1	0	0	1	0	1								
1	0	0	1	1	0								
1	0	0	1	1	1								

Tablo 4.1

#### Deney 4.2: 74139 2x4 Kod Çözücü Entegresinin İncelenmesi

Şekil 9'daki uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak Tablo 4.2'de verilen girişleri uygulayınız. Uyguladığınız girişlere karşılık olarak gözlemlediğiniz kod çözücü çıkışlarını Tablo 4.2'e kaydediniz.



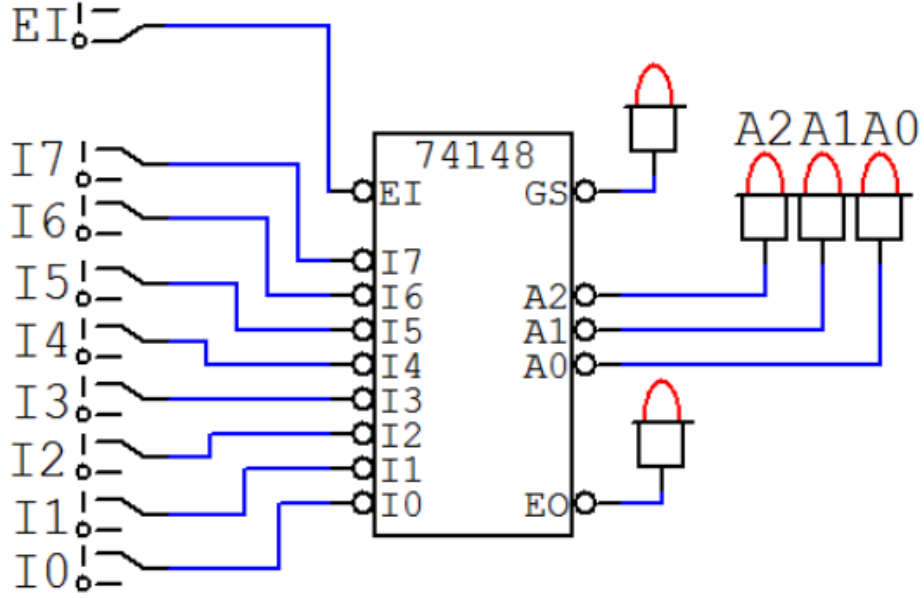
Şekil 9. 74LS139 2x4 kod çözücü devresi

Girişler			Çıkışlar			
Ea	A1a	A0a	Q3	Q2	Q1	Q0
1	x	x				
0	0	0				
0	0	1				
0	1	0				
0	1	1				

Tablo 4.2

### Deney 4.3: 74148 8x3 Öncelikli Kodlayıcı Entegresinin İncelenmesi

Şekil 10'daki uygulama devresini deney setinde kurarak gücü uygulayınız. Anahtarları kullanarak Tablo 4.3'te verilen girişleri uygulayınız. Uyguladığınız girişlere karşılık olarak gözlemlediğiniz kodlayıcı çıkışlarını Tablo 4.3'e kaydediniz.



Şekil 10. 74LS148 8x3 öncelikli kodlayıcı devresi

Girişler									Çıkışlar				
EI	I0	I1	I2	I3	I4	I5	I6	I7	A2	A1	A0	GS	EO
1	x	x	x	x	x	x	x	x					
0	x	x	x	x	x	x	x	0					
0	x	x	x	x	x	x	0	1					
0	x	x	x	x	x	0	1	1					
0	x	x	x	x	0	1	1	1					
0	x	x	0	1	1	1	1	1					
0	x	0	1	1	1	1	1	1					
0	0	1	1	1	1	1	1	1					

Tablo 4.3



## ÖDEV ARAŞTIRMA SORU ve UYGULAMALARI

1. 2x4 decoder paketleri yardımıyla 4x16 decoder devresini gerçekleştiriniz.
2. 3x8 decoder paketleri yardımıyla 5x32 decoder devresini gerçekleştiriniz.
3. Öncelikli çevrim yapan encoder veya decoder mantığı hakkında kısa bilgi veriniz.
4. 74148 IC paketi 8x3 öncelikli çevrim yapan bir encoder'dır. 74148 ve lojik kapılar yardımı ile 10x4 encoder devresini gerçekleştiriniz.
5. Girişleri ve çıkışları olan bir kombinasyonel devrede,  $F_1 = A.C + A.B.C$  ,  $F_2 = A.B + B.C$  ,  $F_3 = A.B + A.B.C$  'dir. 74138 entegre devresinin çıkışına NAND kapıları bağlayarak, yukarıdaki fonksiyonu gerçekleştiren bir devre tasarlayınız.