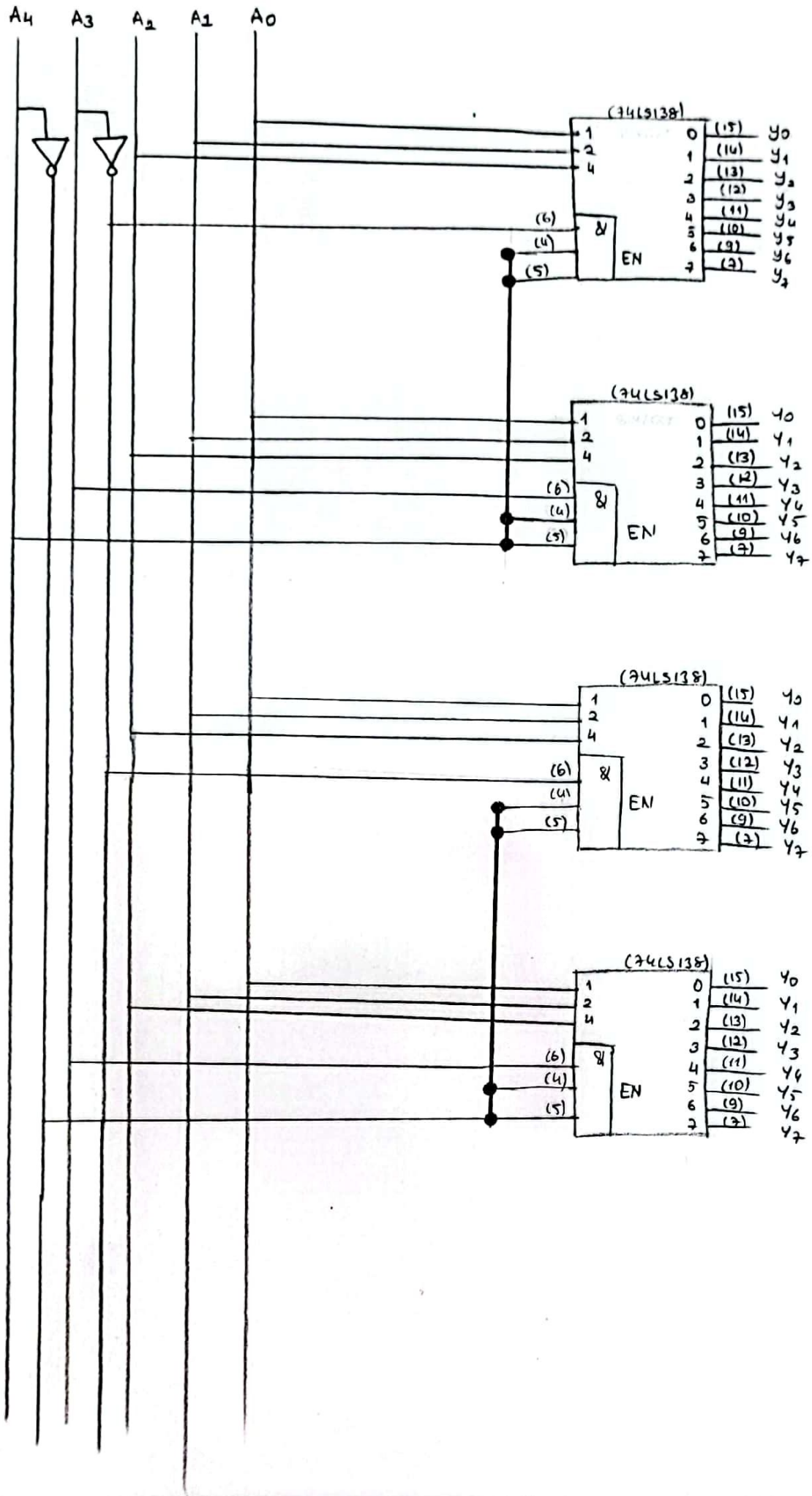


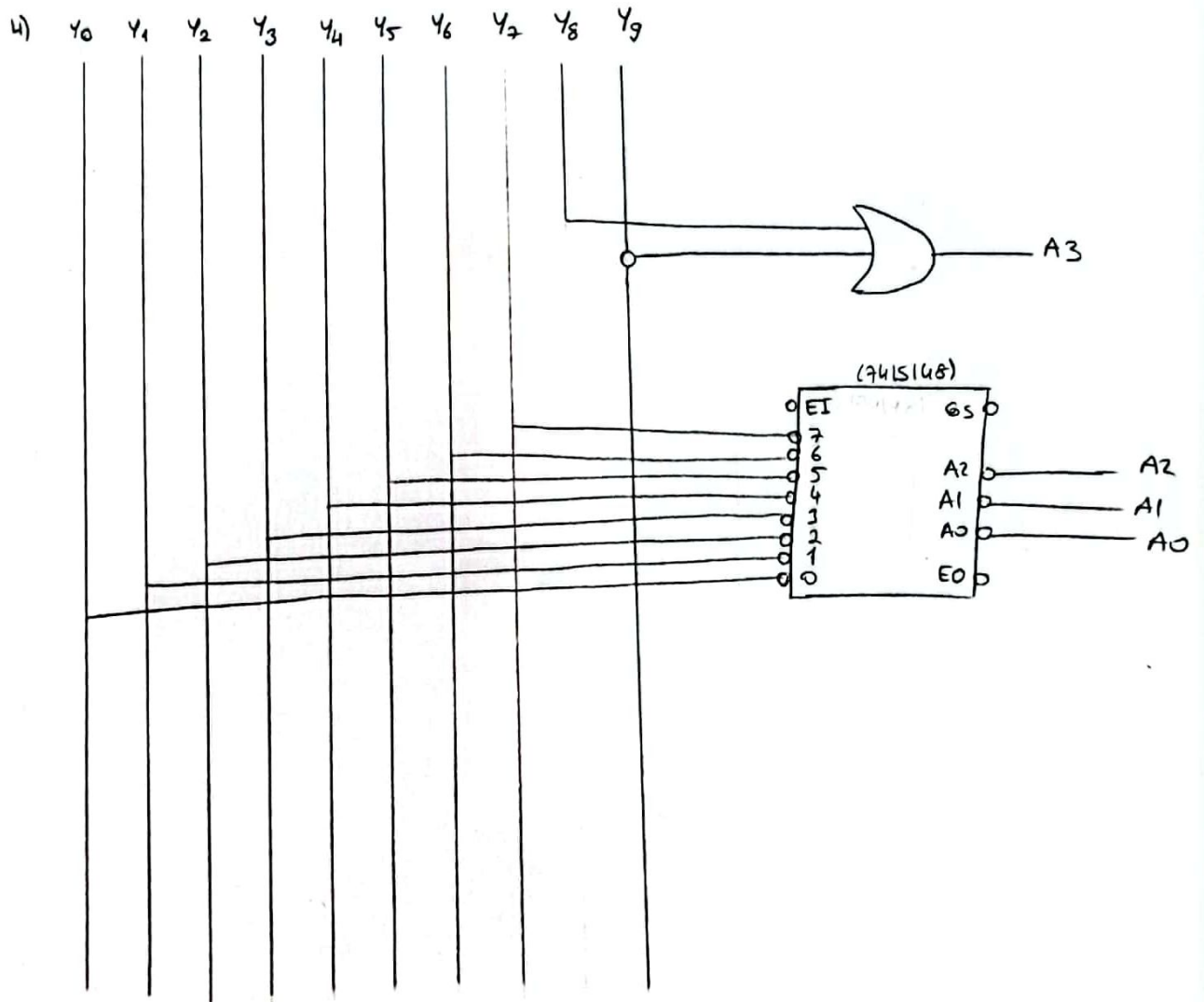
1)

Girişler					Çıkışlar																
EI	A ₀	A ₁	A ₂	A ₃	P ₁₅	P ₁₄	P ₁₃	P ₁₂	P ₁₁	P ₁₀	P ₉	P ₈	P ₇	P ₆	P ₅	P ₄	P ₃	P ₂	P ₁	P ₀	
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	
0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	
0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	
0	0	0	1	1		0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	
0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	
0	0	1	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	
0	0	1	1	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	
0	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	
0	1	0	0	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	
0	1	0	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	
0	1	0	1	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	
0	1	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	
0	1	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	
0	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

2)



3) Standart dijital kodlayıcıların en büyük dezavantajlarından biri "1" mantık seriyesinde birden fazla giriş olduğunda yanlış çıkış kodu üretebilmeleridir. Örneğin, D1 ve D2 girişlerini aynı anda "1" mantığında yüksek yaparsak, elde edilen çıktı ne "01" ne de "10" olmayacaktır. Ancak gerçek girişten farklı bir çıkış ikili numarası olan "11" de olacaktır. Bu sorunun üstesinden gelmek için her giriş pininin seriyasını "Önceliklendirmek" kavramı uygulamıştır. Bu nedenle aynı anda "1" mantık seriyesinde birden fazla giriş varsa, gerçek çıkış kodu yalnızca belirlenen en yüksek önceliğe sahip girişe karşılık gelir. Daha sonra bu tür bir dijital kodlayıcı genellikle öncelikli kodlayıcı veya kısaca P-kodlayıcı olarak bilinir.



5)

