

William Stallings Computer Organization and Architecture 10th Edition

Original slaytların
çevirisidir.



+ Chapter 5

Internal Memory

+ Summary

Chapter 5

Internal Memory

- Semiconductor main memory
 - Organization
 - DRAM and SRAM
 - Types of ROM
 - Chip logic
 - Chip packaging
 - Module organization
 - Interleaved memory
- Error correction
- DDR DRAM
 - Synchronous DRAM
 - DDR SDRAM
- Flash memory
 - Operation
 - NOR and NAND flash memory
- Newer nonvolatile solid-state memory technologies

Daha önceki bilgisayarlarda, bilgisayar ana belleği için en yaygın rastgele erişimli depolama biçimi, çekirdek (*cores*) olarak adlandırılan bir dizi halka şeklinde ferromanyetik spiral kullanıyordu.

Bu nedenle, ana bellek genellikle bugüne kadar devam eden bir terim olan çekirdek olarak adlandırıldı.

Mikroelektronikğin ortaya çıkışı ve avantajları, manyetik çekirdek belleğini çoktan yok etti.

Bugün, ana bellek için yarı iletken yongaların kullanımı neredeyse evrenseldir.

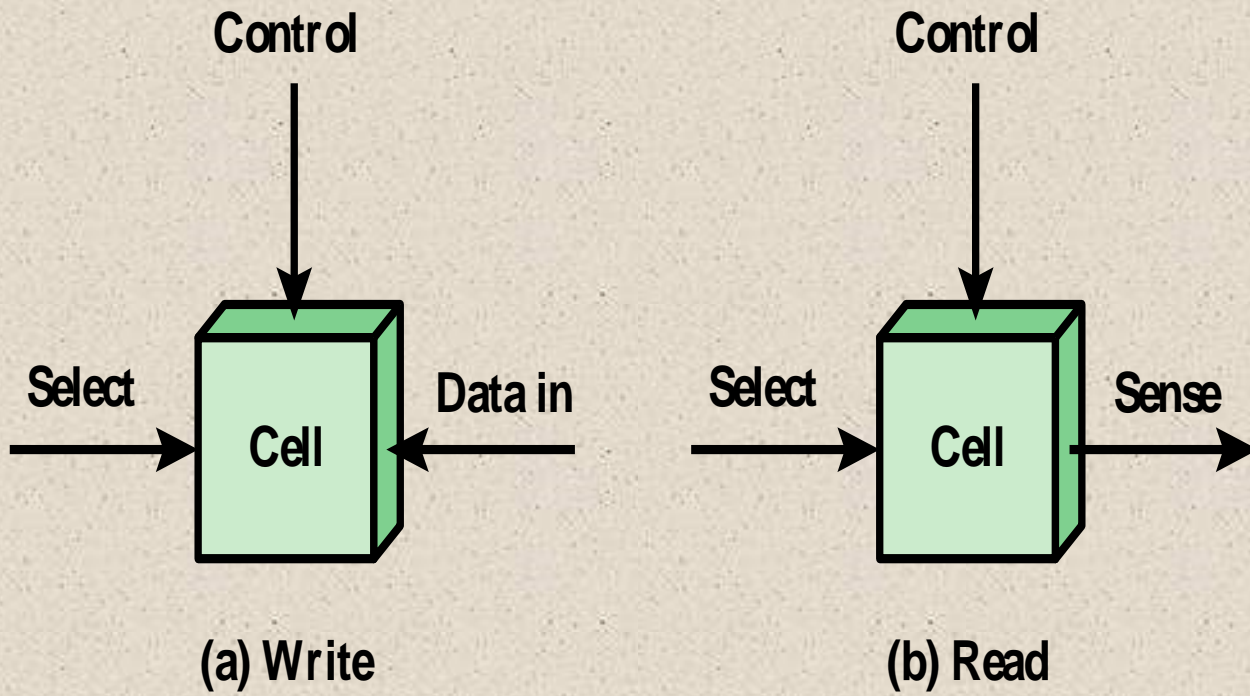


Figure 5.1 Memory Cell Operation

Şekil 5.1, bir bellek hücresinin çalışmasını göstermektedir.

En yaygın haliyle, hücre, bir elektrik sinyali taşıyabilen üç fonksiyonel terminale sahiptir.

- Seçme (Select) terminali, adından da anlaşılacağı gibi, okuma veya yazma işlemi için bir bellek hücresi seçer.
- Kontrol (*Control*) terminali okuma veya yazmayı gösterir.
- Yazmak için, diğer terminal, hücrenin durumunu 1 veya 0'a ayarlayan bir elektrik sinyali sağlar. Okumak için, bu terminal, hücrenin durumunun çıktısı için kullanılır.

Bir yarı iletken belleğin temel ögesi bellek hücresidir. Çeşitli elektronik teknolojiler kullanılmasına rağmen, tüm yarı iletken bellek hücreleri belirli özellikleri paylaşır:

- Binary 1 ve 0'ı temsil etmek için kullanılabilen iki kararlı (veya yarı kararlı) durum sergilerler.
- Durumu ayarlamak için (en az bir kez) yazılabilirler.
- Durumu algılayacak (*sense*) şekilde okunabilirler.

Bu bölümde inceleyeceğimiz tüm bellek türleri rastgele erişimdir (*random access*). Yani, bireysel bellek kelimelerine (*individual words of memory*) doğrudan telle bağlanmış (*wired*) adresleme mantığı aracılığıyla erişilir.

Memory Type	Category	Erase	Write Mechanism	Volatility
Random-access memory (RAM)	Read-write memory	Electrically, byte-level	Electrically	Volatile
Read-only memory (ROM)	Read-only memory	Not possible	Masks	Nonvolatile
Programmable ROM (PROM)				
Erasable PROM (EPROM)		UV light, chip-level	Electrically	
Electrically Erasable PROM (EEPROM)		Electrically, byte-level		
Flash memory	Electrically, block-level			

Tablo 5.1, başlıca yarı iletken bellek türlerini listeler. En yaygın olanı, rastgele erişim bellek (RAM) olarak adlandırılır. **Tabloda listelenen tüm türler rastgele erişim olduğundan bu aslında terimin yanlış kullanımıdır.**

Table 5.1
Semiconductor Memory Types
Yarı-iletken Bellek Türleri

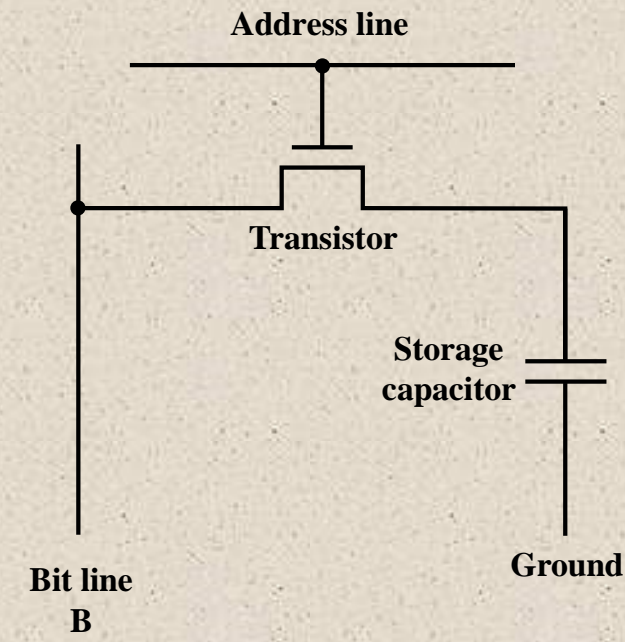


Dynamic RAM (DRAM)



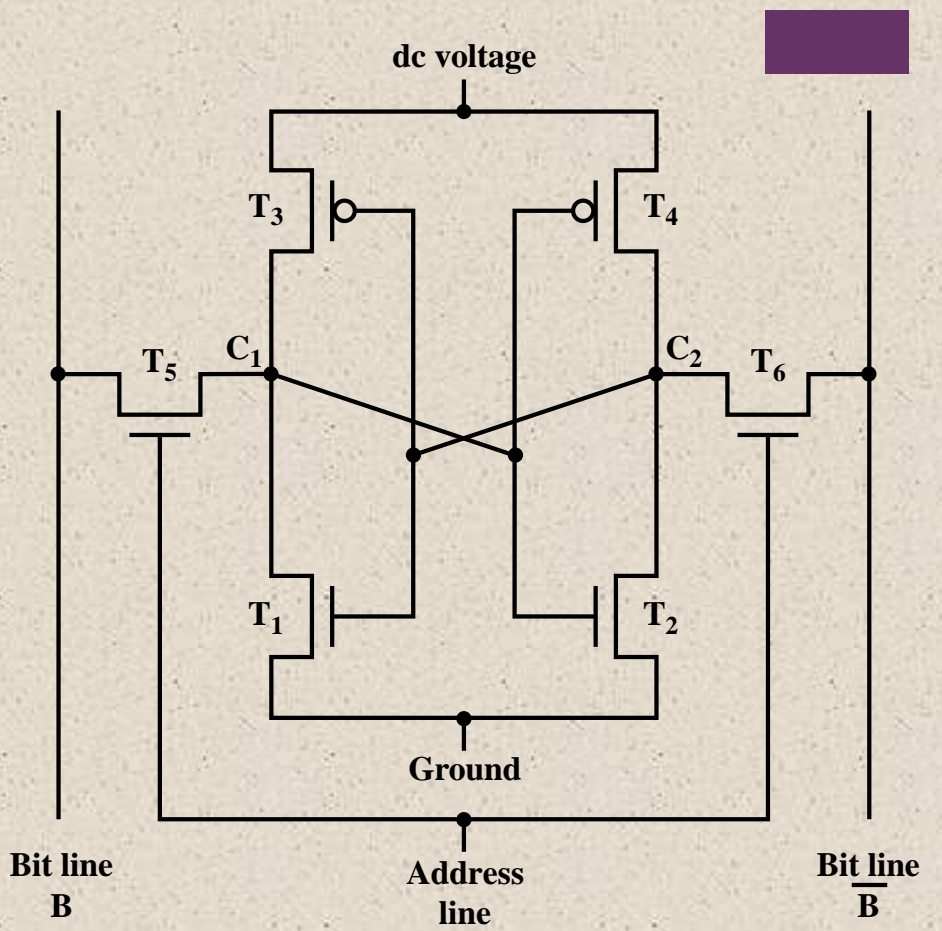
- RAM teknolojisi iki teknolojiye ayrılmıştır:
 - Dynamic RAM (DRAM)
 - Static RAM (SRAM)
- **DRAM**
 - Verileri kapasitörlerde şarj olarak depolayan hücrelerden yapılmıştır
 - Bir kapasitörde yükün varlığı veya yokluğu, binary 1 veya 0 olarak yorumlanır.
 - Veri depolamayı sürdürmek için periyodik şarj yenileme gerektirir
 - Refreshing signal
 - *Dinamik* terimi, sürekli olarak uygulanan güçle bile depolanan yükün sızma eğilimini ifade eder.

Şekil 5.2a, 1 bit depolayan tek bir hücre için tipik bir DRAM yapısıdır. Adres satırı, bu hücrenin bit değeri okunacağı veya yazılacağı zaman etkinleştirilir. Transistör, adres hattına bir voltaj uygulandığında kapalı olan (akımın akmasına izin veren) ve adres hattında voltaj yoksa açık olan (akım akışı olmayan) bir anahtar görevi görür.



Yazma işlemi için, bit hattına bir voltaj sinyali uygulanır; yüksek voltaj 1'i ve düşük voltaj 0'ı temsil eder. Daha sonra adres hattına bir sinyal uygulanır ve kapasitöre bir yükün aktarılmasına izin verir.

(a) Dynamic RAM (DRAM) cell



(b) Static RAM (SRAM) cell

Figure 5.2 Typical Memory Cell Structures

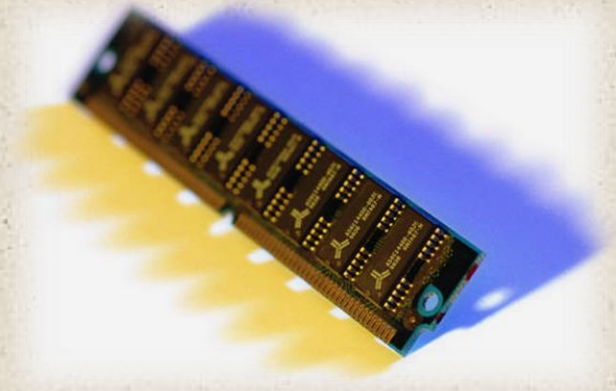
Tipik Bellek Hücre Yapıları

Bu düzenlemede dört transistör (T1, T2, T3, T4) çapraz bağlanarak kararlı bir mantık durumu üretilir. DRAM'den farklı olarak, verileri saklamak için yenileme gerekmez.



Static RAM (SRAM)

- İşlemcide kullanılan aynı lojik/mantık bileşenleri kullanan dijital cihaz
- Binary değerler, geleneksel flip-flop mantık kapısı konfigürasyonları kullanılarak saklanır
- Güç verildiği sürece verilerini tutar



SRAM versus DRAM

- Her ikisi de geçici bellek (volatile)
 - Bit değerlerini korumak için belleğe sürekli olarak güç sağlanmalıdır
- Dynamic cell
 - Oluşturması daha basit, daha küçük
 - Daha yoğun (daha küçük hücreler = birim alan başına daha fazla hücre)
 - Daha az pahalı
 - Destekleyici yenileme devresi gerektirir
 - Büyük bellek gereksinimleri için tercih edilme eğilimindedir
 - Ana bellek için kullanılır
- Static
 - Daha hızlı
 - Önbellek için kullanılır (*both on and off chip*)

SRAM

DRAM



Read Only Memory (ROM)

- Değiştirilemeyen veya eklenemeyen kalıcı bir veri kalıbı içerir.
- Bellekteki bit değerlerini korumak için güç kaynağı gerekmez
- Mütevazı boyutta bir gereksinim için ROM'un avantajı:
 - Veri veya program kalıcı olarak ana bellekte bulunur ve hiçbir zaman ikincil bir depolama cihazından yüklenmesi gerekmez
- Veriler, üretim sürecinin bir parçası olarak çipe yüklenir
 - Bunun dezavantajları:
 - Hataya yer yok, bir bit yanlışsa, tüm ROM grubu atılmalıdır
 - Veri ekleme adımı nispeten büyük bir sabit maliyet içerir

ROM'ların önemli bir uygulaması mikro-programlamadır. Diğer potansiyel uygulamalar şunları içerir:

- Sık başvuru fonksiyonları için kütüphane alt yordamları
- Sistem programları
- Fonksiyon tabloları



Programmable ROM (PROM)



- Daha ucuz bir alternatif
- Kalıcıdır ve içine yalnızca bir kez yazılabilir
- Yazma işlemi elektriksel olarak gerçekleştirilir ve orijinal çip üretiminden sonra tedarikçi veya müşteri tarafından yapılabilir.
- Yazma süreci için özel ekipman gereklidir
- Esneklik ve rahatlık sağlar
- Yüksek hacimli üretim çalışmaları için cazip

Read-Mostly Memory

EPROM

Erasable programmable read-only memory

Silme işlemi tekrar tekrar yapılabilir

PROM'dan daha pahalıdır, ancak birden fazla güncelleme özelliğinin avantajına sahiptir

EEPROM

Electrically erasable programmable read-only memory

Önceki içerikleri silmeden herhangi bir zamanda üzerine yazılabilir

Uçuculuğun olmaması avantajını yerinde güncellenebilme esnekliği ile birleştirir

EPROM'dan daha pahalı

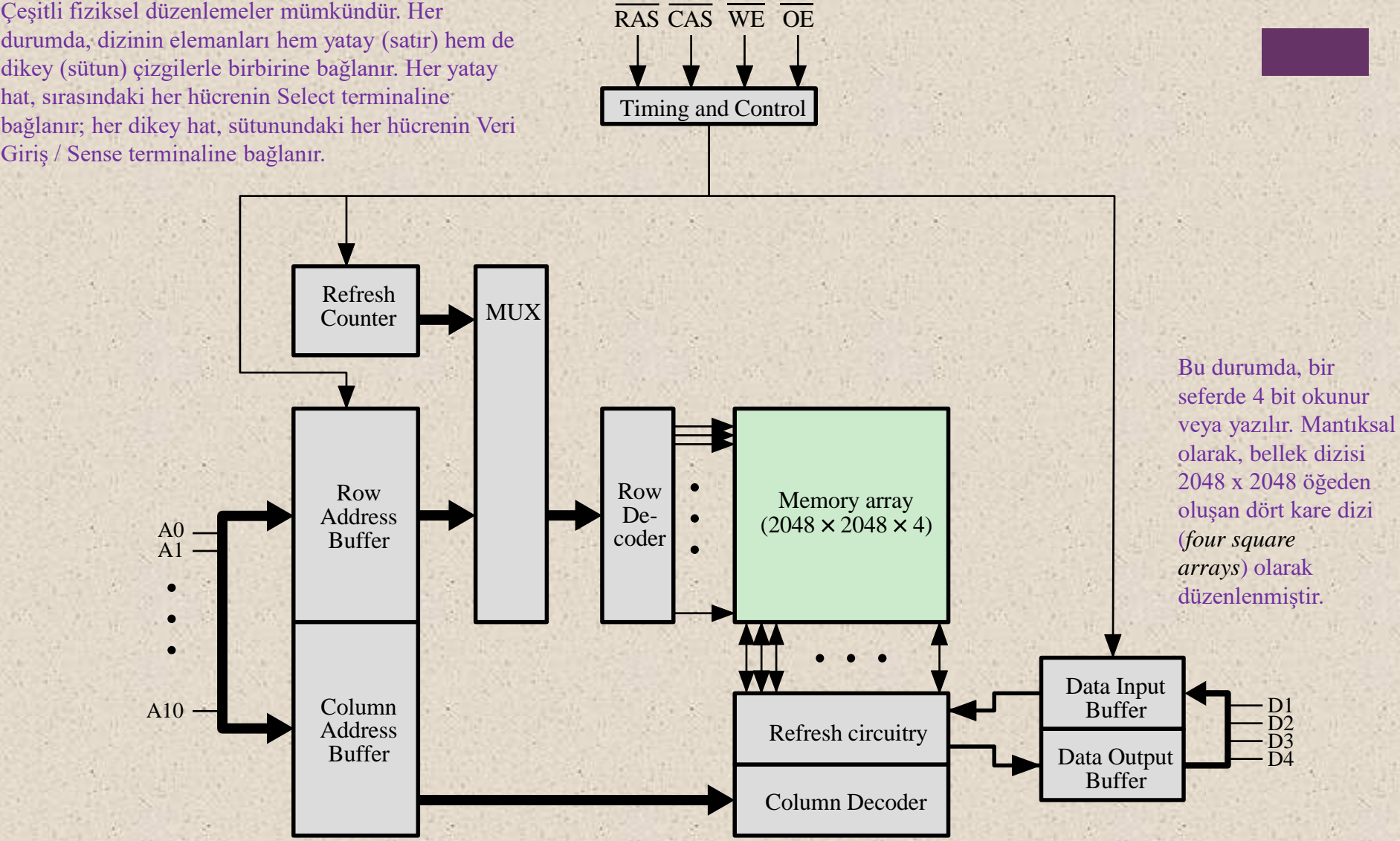
Flash Memory

Intermediate between EPROM and EEPROM in both cost and functionality

Elektriksel bir silme teknolojisi kullanır, bayt düzeyinde silme sağlamaz

Mikroçip, bellek hücrelerinin bir bölümü tek bir işlemle veya "flaşla" silinecek şekilde düzenlenmiştir

Çeşitli fiziksel düzenlemeler mümkündür. Her durumda, dizinin elemanları hem yatay (satır) hem de dikey (sütun) çizgilerle birbirine bağlanır. Her yatay hat, sırasındaki her hücrenin Select terminaline bağlanır; her dikey hat, sütunundaki her hücrenin Veri Giriş / Sense terminaline bağlanır.



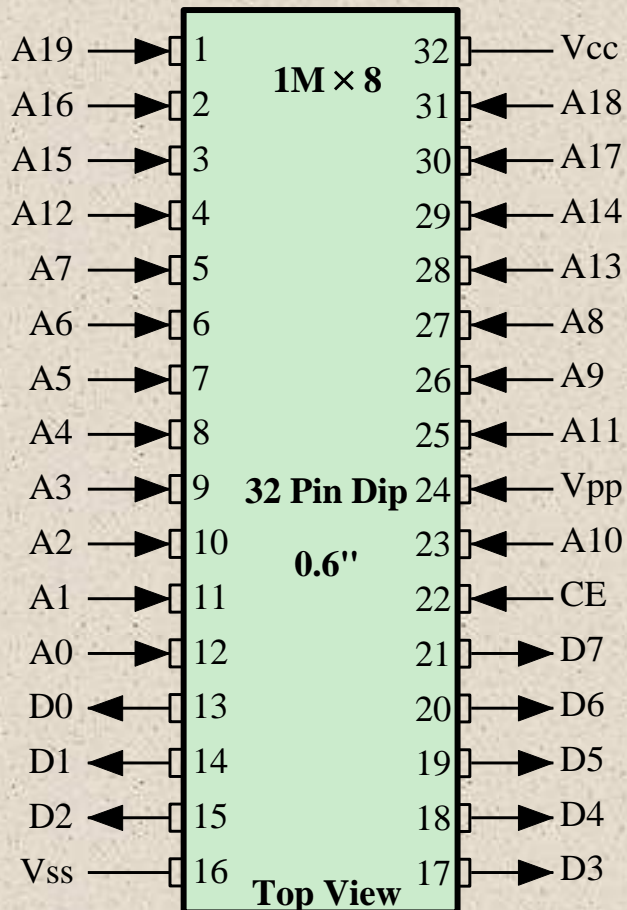
Bu durumda, bir seferde 4 bit okunur veya yazılır. Mantıksal olarak, bellek dizisi 2048 x 2048 öğeden oluşan dört kare dizi (four square arrays) olarak düzenlenmiştir.

($2^{11} = 2048$).

Toplam $\log_2 W$ hat gerekir.

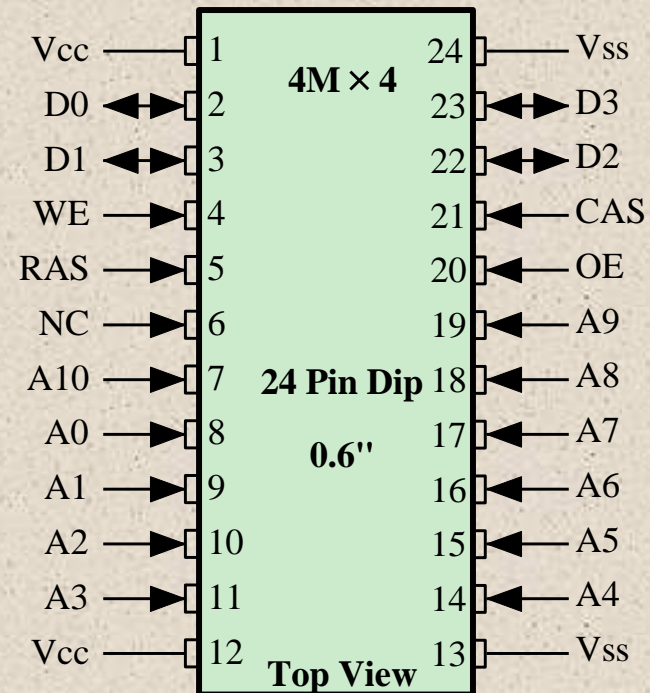
Figure 5.3 Typical 16 Megabit DRAM (4M x 4)

Şekil 5.3, 16 Mbit DRAM'in tipik bir organizasyonunu göstermektedir.



(a) 8 Mbit EPROM

$$(2^{20} = 1M)$$



(b) 16 Mbit DRAM

$$(2^{11} * 2^{11} = 2^{22} = 4M)$$

Figure 5.4 Typical Memory Package Pins and Signals

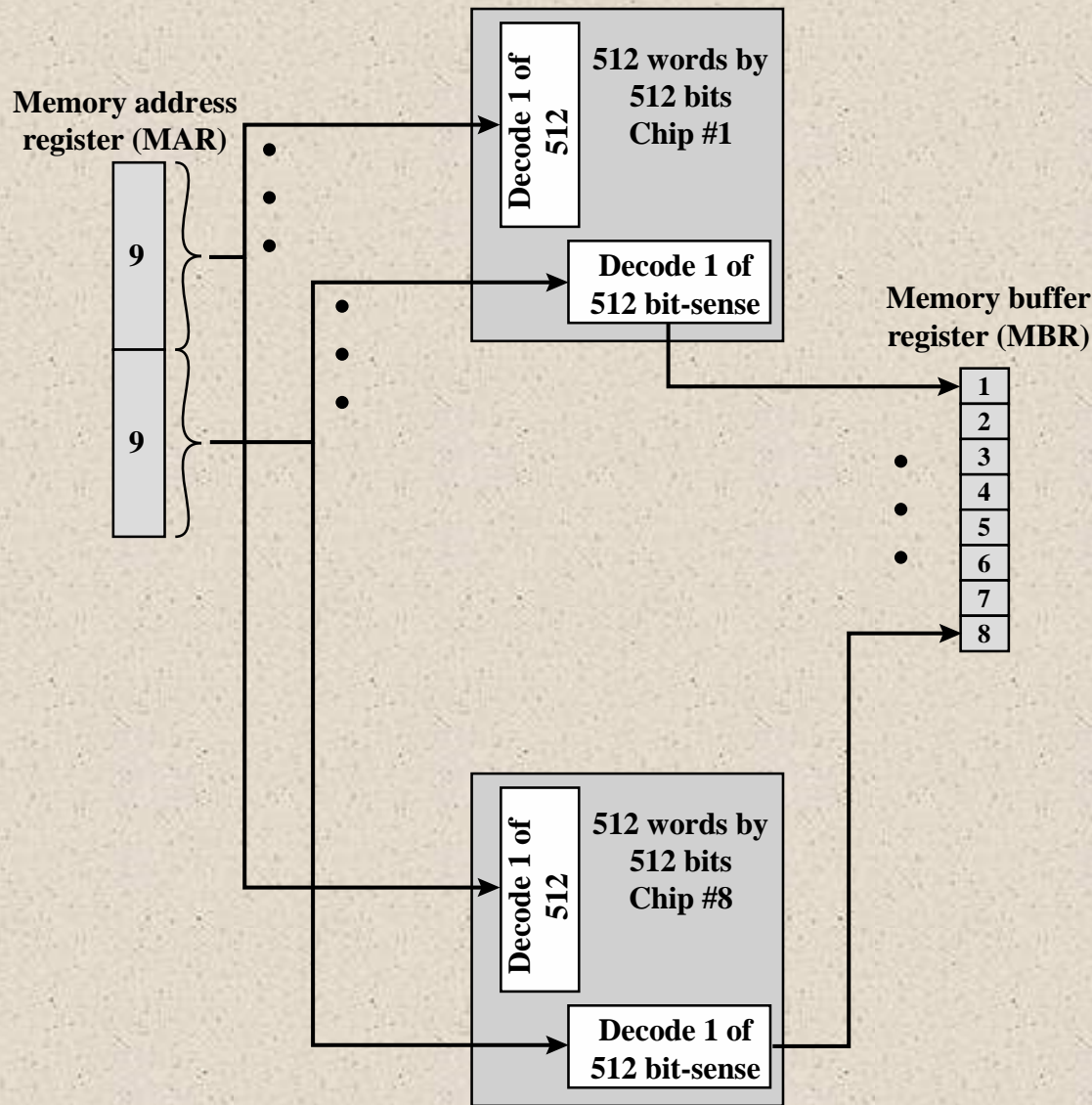


Figure 5.5 256-KByte Memory Organization

Bir RAM çipi kelime başına sadece 1 bit içeriyorsa, o zaman açıkça en azından kelime başına bit sayısına eşit sayıda çipe ihtiyacımız olacaktır.

Örnek olarak, Şekil 5.5, 256K 8-bit kelimelerden oluşan bir bellek modülünün nasıl düzenlenebileceğini göstermektedir.

256K kelime (*word*) için, 18 bitlik bir adres gereklidir ve modüle bazı harici kaynaklardan sağlanır (örneğin, modülün bağlı olduğu bir veri yolunun adres hatları). Adres, her biri 1 bitlik giriş / çıkış sağlayan 8 tane 256K * 1 bitlik yongalara sunulur.

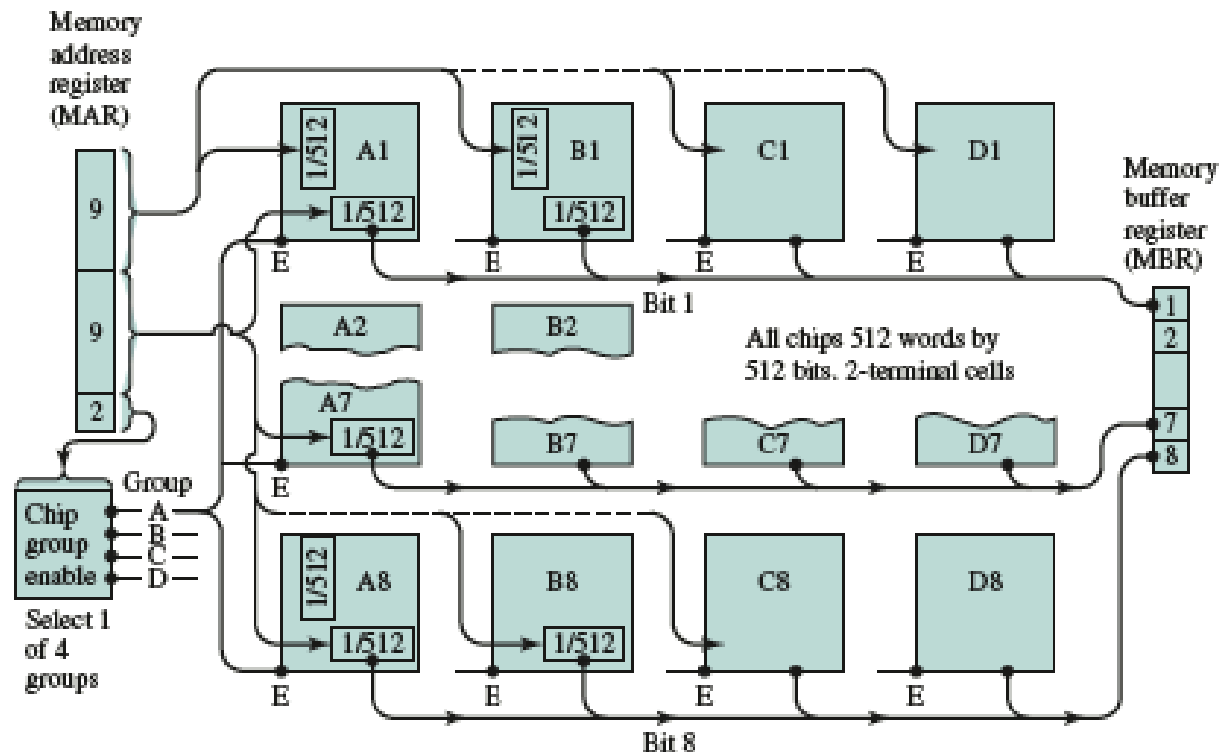
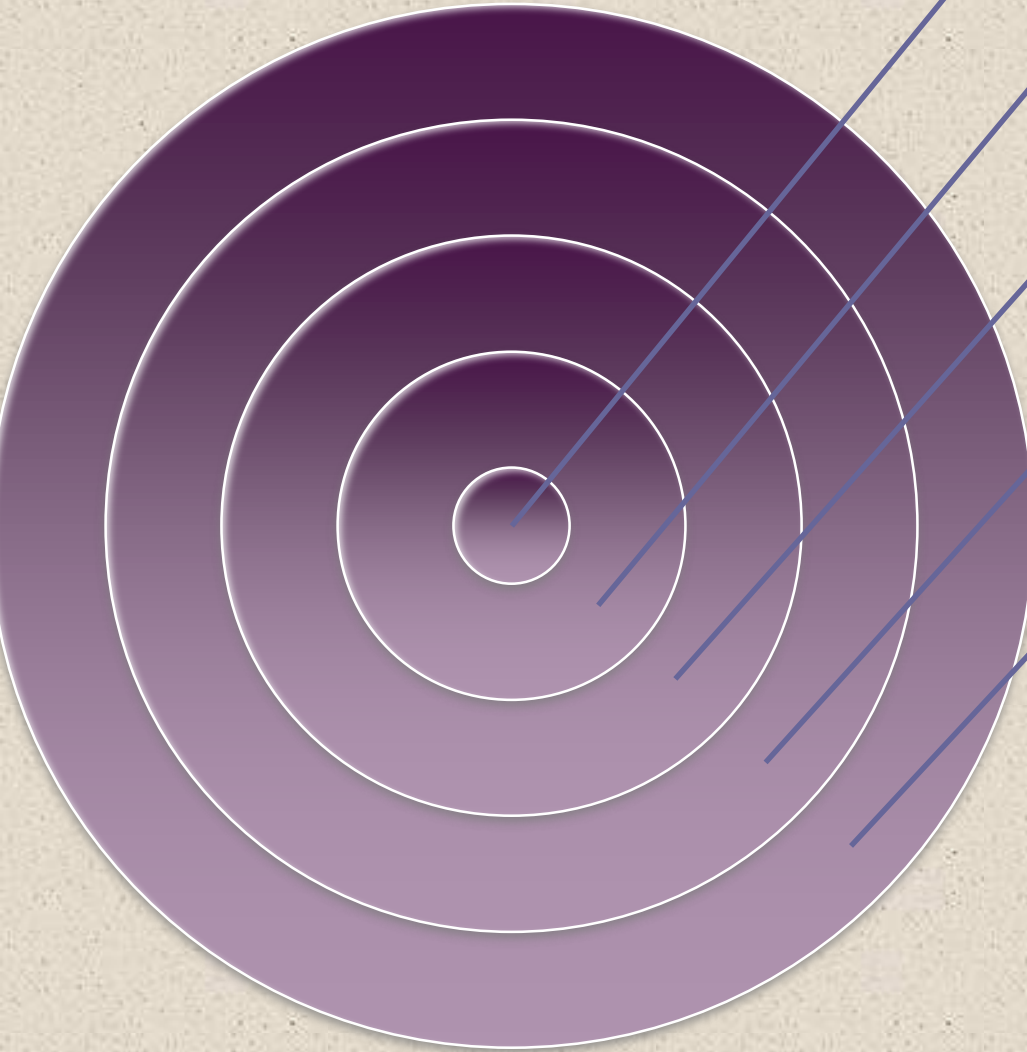


Figure 5.6 1-Mbyte Memory Organization

Interleaved Memory



DRAM yongalarından oluşan bir koleksiyon

Bir *bellek bankası* (*memory bank*) oluşturmak için birlikte gruplanmıştır

Her banka bağımsız olarak bir bellek okuma veya yazma talebine hizmet edebilir

K adet banka, K adet isteğe aynı anda hizmet verebilir, bellek okuma veya yazma oranlarını K faktörü kadar artırır

Ardışık bellek kelimeleri (*consecutive words of memory*) farklı bankalarda saklanırsa, bir bellek bloğunun aktarımı hızlanır

Ana bellek, DRAM bellek yongalarının bir koleksiyonundan oluşur.

+ Error Correction

Bir yarı iletken bellek sistemi hatalara tabidir/maruz kalır. Bu hatalar iki kategoriye ayrılabilir:

■ Hard Failure

- Kalıcı fiziksel kusur
- Etkilenen bellek hücresi veya hücreler verileri güvenilir şekilde depolayamaz, ancak 0 veya 1'de takılı kalır veya 0 ile 1 arasında düzensiz bir şekilde geçiş yapar
- Şunlardan kaynaklanabilir:
 - Sert çevresel/fiziksel kötü kullanım
 - İmalat/üretim hataları
 - Yıpranma

■ Soft Error

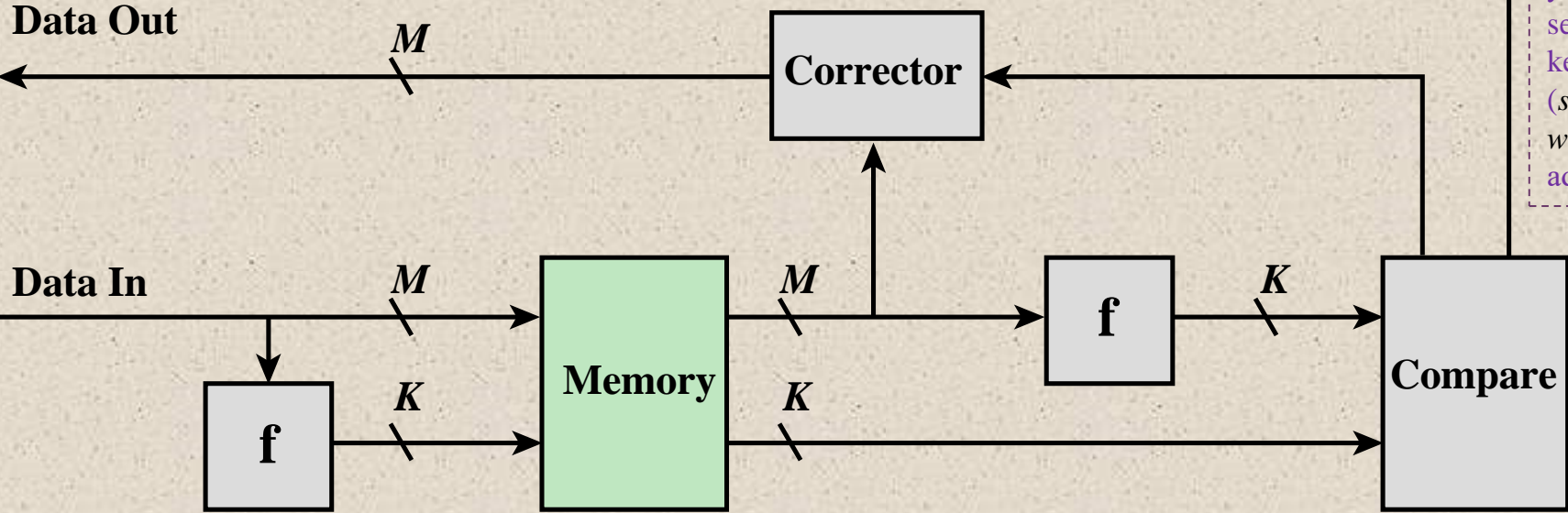
- Bir veya daha fazla bellek hücresinin içeriğini değiştiren rastgele, tahribatsız olay
- Belleğe kalıcı hasar vermez
- Şunlardan kaynaklanabilir:
 - Güç kaynağı sorunları
 - Alpha particles

Bu parçacıklar radyoaktif bozunmadan kaynaklanır. Yaygındır çünkü radyoaktif çekirdekler neredeyse tüm materyallerde küçük miktarlarda bulunur

Error Signal

Data Out

Data In



İki girdinin exclusive-OR alınarak bit bit karşılaştırma yapılır. Sonuç, sendrom kelimesi (*syndrome word*) olarak adlandırılır.

Veriler belleğe yazılacağı zaman, bir kod üretmek için veriler üzerinde **f** işlevi olarak gösterilen bir hesaplama gerçekleştirilir. Hem kod hem de veriler saklanır.

Önceden saklanan kelime okunduğunda bu kod, hataları tespit etmek ve muhtemelen düzeltmek için kullanılır. M veri bitlerinden yeni bir K kodu bitleri seti üretilir ve getirilen kod bitleri ile karşılaştırılır.

Figure 5.7 Error-Correcting Code Function

Bu nedenle, bir M -bit veri kelimesi depolanacaksa ve kod K bit uzunluğundaysa, saklanan kelimenin gerçek boyutu $M + K$ bittir.



Error Correction

Karşılaştırma, üç sonuçtan birini verir:

- Hiçbir hata tespit edilmez.
 - Alınan veri bitleri olduğu gibi gönderilir.
- Bir hata tespit edilir ve hatayı düzeltmek mümkündür.
 - Veri bitleri artı hata düzeltme bitleri, gönderilecek düzeltilmiş bir M bit seti üreten bir düzelticiye beslenir.
- Bir hata tespit edildi, ancak düzeltilmesi mümkün değil.
 - Bu durum rapor edilir.

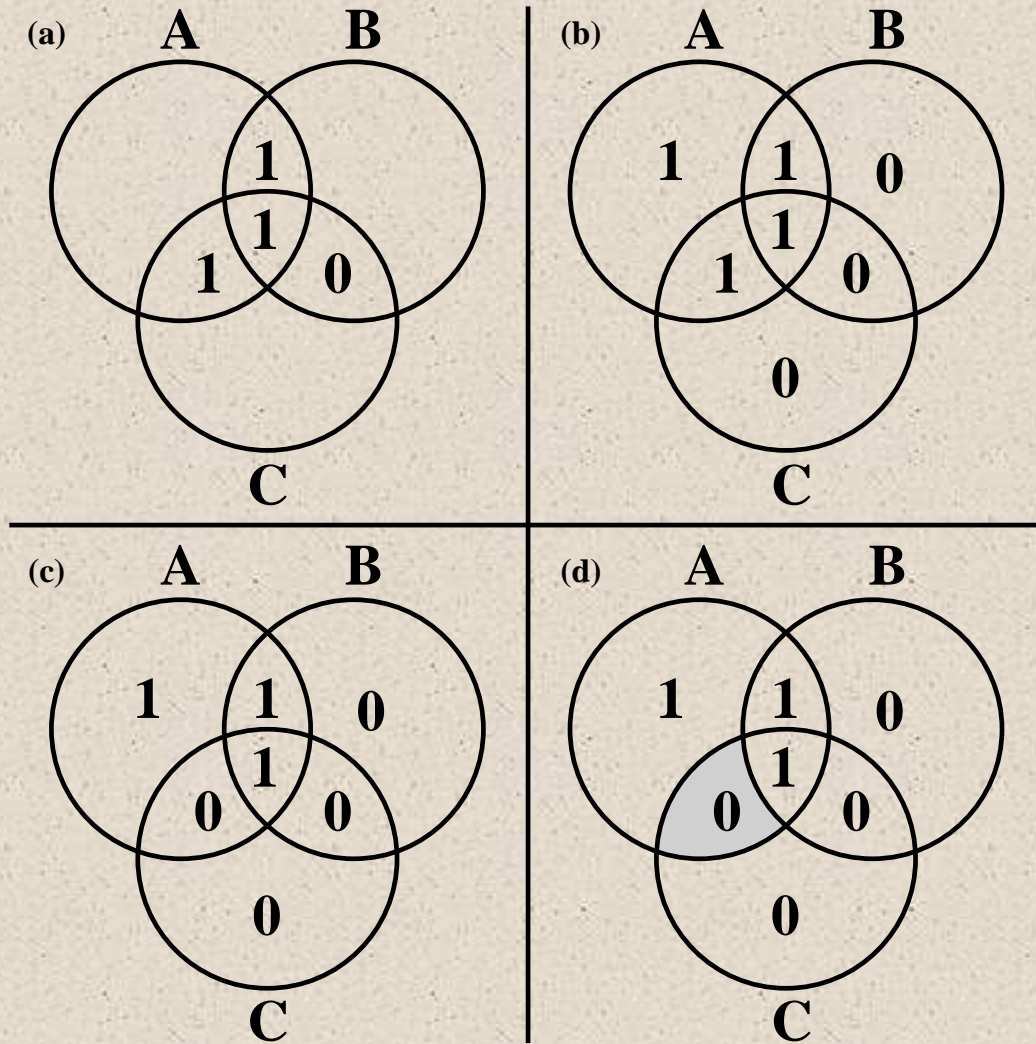


Figure 5.8 Hamming Error-Correcting Code

Hata düzeltme kodlarının en basiti Richard Hamming tarafından Bell Laboratuvarlarında geliştirilen Hamming kodudur (**Hamming code**).

Şekil 5.8, bu kodun 4 bitlik kelimelerde ($M = 4$) kullanımını göstermek için Venn diyagramını kullanır.

Üç kesişen daire ile yedi bölme vardır. 4 veri bitini (*data bits*) iç bölmelere koyarız (Şekil5.8a).

Kalan bölmeler, eşlik bitleri (*parity bits*) olarak adlandırılanlarla doldurulur. Her eşlik biti, kendi dairesindeki toplam 1 sayısı çift olacak şekilde seçilir (Şekil5.8b).

Böylece, A çemberi üç tane 1 verisi içerdiğinden, bu çemberdeki eşlik biti 1'e ayarlanır. Şimdi, eğer bir hata veri bitlerinden birini değiştirirse (Şekil 5.8c), kolayca bulunur.

Eşlik bitlerini kontrol ederek, A çemberi ve C çemberinde tutarsızlıklar bulunur, ancak B çemberinde bulunmaz. Yedi bölmeden sadece biri A ve C'dedir ancak B'de değildir. Bu nedenle, bu bit değiştirilerek hata düzeltilebilir.

Karşılaştırma lojiği girdi olarak iki K -bit değeri alır. İki girdinin **exclusive-OR**'u alınarak bit bit karşılaştırma yapılır. Sonuç, sendrom kelimesi olarak adlandırılır.

Bu nedenle, iki giriş için o bit konumunda bir eşleşme olup olmadığına göre sendromun her bir biti 0 veya 1'dir.

Sendrom kelimesi bu nedenle K bit genişliğindedir ve 0 ile $2^K - 1$ arasında bir aralığa sahiptir.

0 değeri, herhangi bir hata tespit edilmediğini gösterir ve bir hata varsa, hangi bitin hatalı olduğunu belirtmek için $2^K - 1$ değerleri bırakılır.

Şimdi, M veri bitlerinin herhangi birinde veya K kontrol bitlerinde bir hata oluşabileceğinden,

$$2^K - 1 \geq M + K$$

Bu eşitsizliğe sahibiz.

Bu eşitsizlik, M veri biti içeren bir kelimedeki tek bir bit hatasını düzeltmek için gereken bit sayısını verir. Örneğin, 8 veri biti ($M=8$) olan bir kelime için,

- $K = 3: 2^3 - 1 < 8 + 3$
- $K = 4: 2^4 - 1 > 8 + 4$

Bu nedenle, sekiz veri biti, dört kontrol biti gerektirir.

Tablo 5.2'nin ilk üç sütunu, çeşitli veri kelime uzunlukları için gerekli kontrol bitlerinin sayısını listeler.

Data Bits	Single-Error Correction		Single-Error Correction/ Double-Error Detection	
	Check Bits	% Increase	Check Bits	% Increase
8	4	50	5	62.5
16	5	31.25	6	37.5
32	6	18.75	7	21.875
64	7	10.94	8	12.5
128	8	6.25	9	7.03
256	9	3.52	10	3.91

Table 5.2
Increase in Word Length with Error Correction

- Kolaylık sağlamak için, aşağıdaki özelliklere sahip 8 bitlik bir veri sözcüğü için 4 bitlik bir sendrom (*syndrome*) oluşturmak istiyoruz:
- Sendrom hep 0'ları içeriyorsa, hiçbir hata tespit edilmemiştir.
 - Sendrom 1'e setlenmiş yalnızca bir bit içeriyorsa, 4 kontrol bitinden (*check bits*) birinde bir hata oluşmuştur. Düzeltmeye gerek yoktur.
 - Sendrom 1'e setlenmiş birden fazla bit içeriyorsa, sendromun sayısal değeri hatalı veri bitinin konumunu gösterir. Bu veri biti, düzeltme için ters çevrilir (*invert*).

Bu özelliklere ulaşmak için, veriler ve kontrol bitleri Şekil 5.9'da gösterildiği gibi 12-bitlik bir kelime olarak düzenlenir. Bit konumları 1'den 12'ye kadar numaralandırılmıştır.



Bit Position	12	11	10	9	8	7	6	5	4	3	2	1
Position Number	1100	1011	1010	1001	1000	0111	0110	0101	0100	0011	0010	0001
Data Bit	D8	D7	D6	D5		D4	D3	D2		D1		
Check Bit					C8				C4		C2	C1

Figure 5.9 Layout of Data Bits and Check Bits

Konum numaraları 2'nin kuvveti olan bit konumları kontrol bitleri (check bits) olarak belirtilir.

Şekil 5.10 hesaplamayı göstermektedir. Veriler ve kontrol bitleri 12 bitlik kelimede düzgün bir şekilde konumlandırılmış.

Veri bitlerinin dördü 1 değerine sahiptir (tabloda gölgelenmiştir)

Bit position	12	11	10	9	8	7	6	5	4	3	2	1
Position number	1100	1011	1010	1001	1000	0111	0110	0101	0100	0011	0010	0001
Data bit	D8	D7	D6	D5		D4	D3	D2		D1		
Check bit					C8				C4		C2	C1
Word stored as	0	0	1	1	0	1	0	0	1	1	1	1
Word fetched as	0	0	1	1	0	1	1	0	1	1	1	1
Position Number	1100	1011	1010	1001	1000	0111	0110	0101	0100	0011	0010	0001
Check Bit					0				0		0	1

Figure 5.10 Check Bit Calculation

Data=0011 1001

Bit position	12	11	10	9	8	7	6	5	4	3	2	1
Position number	1100	1011	1010	1001	1000	0111	0110	0101	0100	0011	0010	0001
Data bit	D8	D7	D6	D5		D4	D3	D2		D1		

- Veri bitlerinin dördü 1 değerine sahiptir (tabloda gölgelenmiştir) ve bunların bit konumu değerleri, dört kontrol basamağını oluşturan Hamming kodu 0111'i üretmek için XOR'lanır.

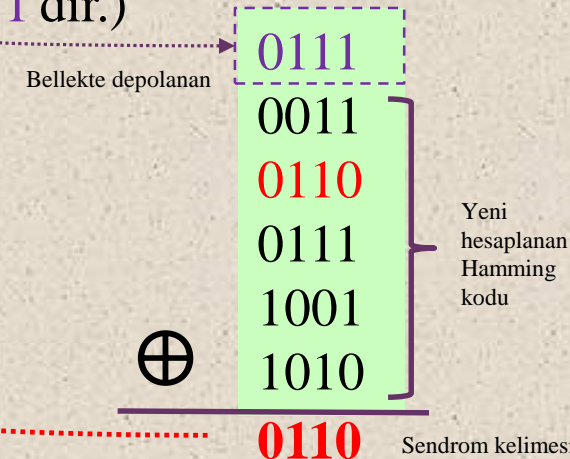
$$\begin{array}{r} 0011 \\ 0111 \\ 1001 \\ 1010 \\ \oplus \\ \hline 0111 \end{array}$$

Check=0111

- Depolanan bloğun tamamı 001101001111'dir.
- Şimdi, veri biti 3'ün(,yani bit konumu 6'da), bir hataya maruz kaldığını ve 0'dan 1'e değiştirildiğini varsayalım.
- Elde edilen blok 001101101111 (Hamming kodu 0111'dir.)

(Bellekte depolanan) Hamming kodu ve sıfır olmayan veri bitleri için tüm bit konumu değerlerinin XOR'lanması 0110 ile sonuçlanır.

- Sıfır olmayan sonuç bir hata algılar ve hatanın bit konumu 6'da olduğunu gösterir.



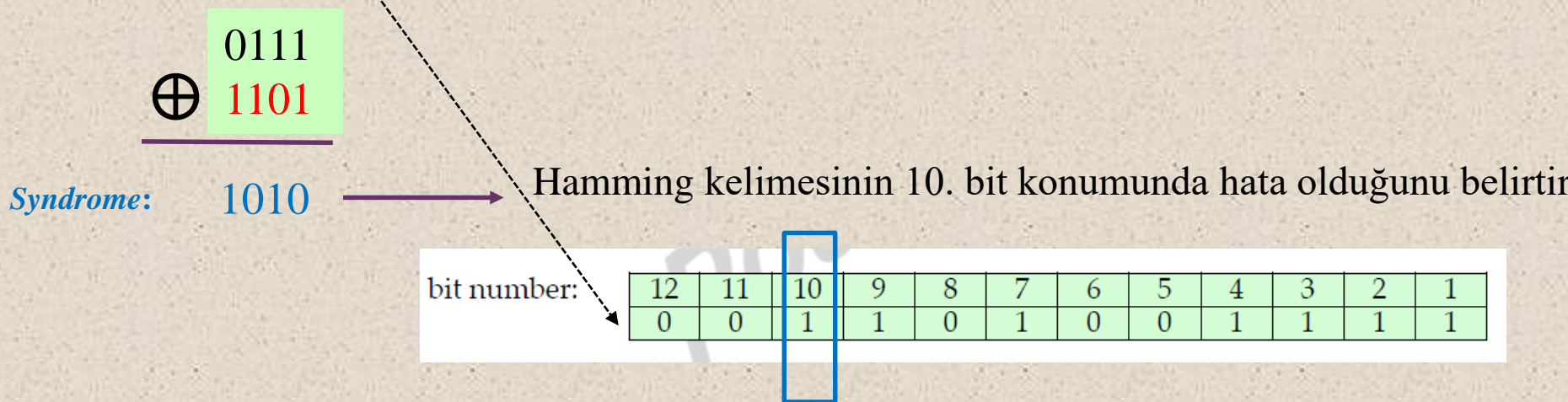


Problem:

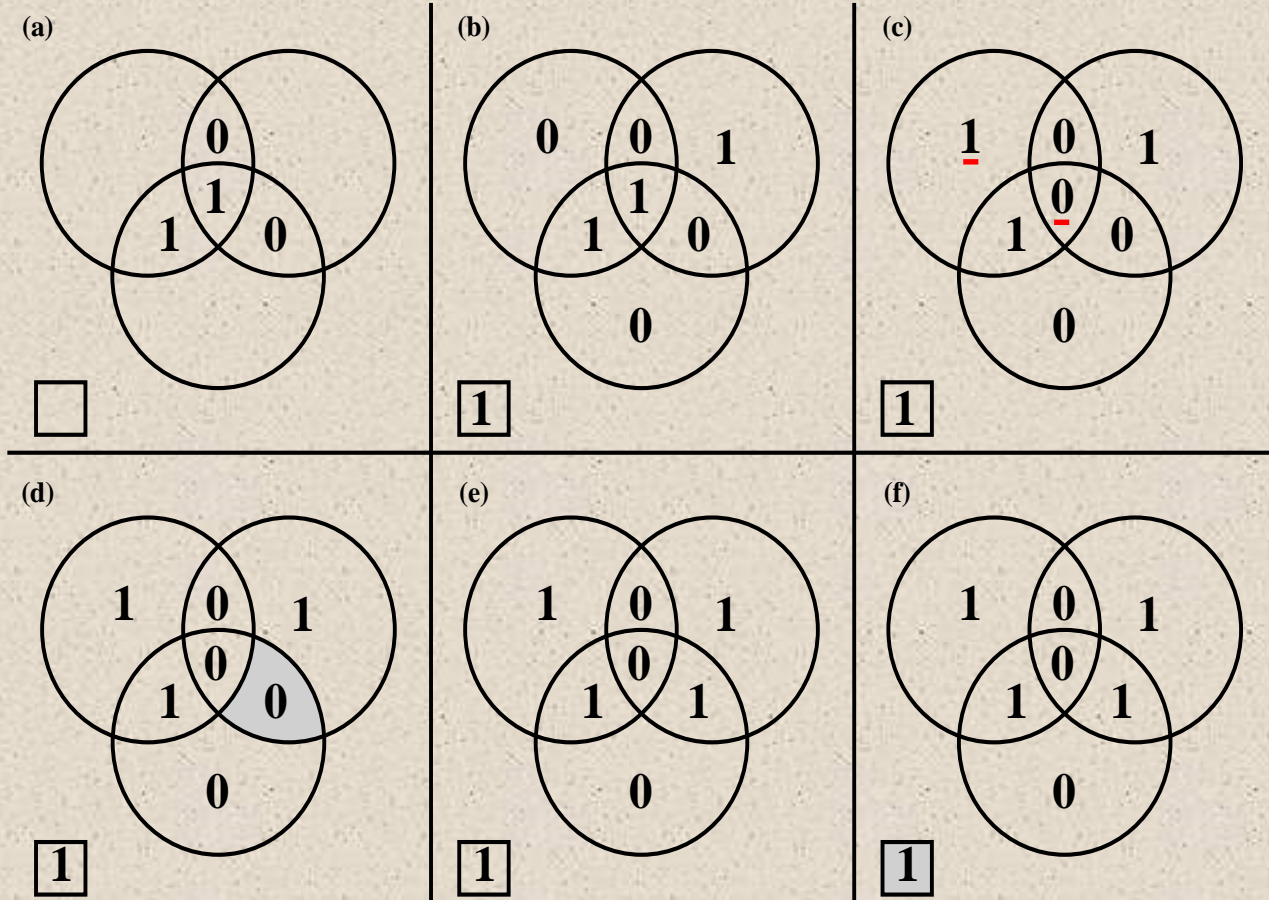
8 bitlik 00111001 kelimesi için, onunla depolanan kontrol bitleri 0111 olacaktır. Kelime bellekten okunduğunda kontrol bitlerinin **1101** olarak hesaplandığını varsayalım. O halde bellekten okunan veri kelimesi nedir?

Çözüm:

Başlangıçta hesaplanan Hamming kelimesi:
001101001111'dir



Dolayısıyla bellekten okunan veri kelimesi: 00**0**11001



- Yandaki diyagram dizisi, iki hata meydana gelirse (Şekil 5.11c), kontrol prosedürünün yoldan çıktığını (d) ve üçüncü bir hata (e) oluşturarak sorunu daha da kötüleştirdiğini göstermektedir.
- Sorunun üstesinden gelmek için, diyagramdaki toplam 1 sayısı çift olacak şekilde ayarlanmış bir sekizinci bit eklenir. Ekstra eşlik biti hatayı yakalar (f) .

Şekil 5.11, böyle bir kodun yine 4 bitlik bir veri kelimesi ile nasıl çalıştığını göstermektedir.

Figure 5.11 Hamming SEC-DED Code

Yukarıda açıklanan kod, tek hata düzeltme (**single-error-correcting- SEC**) kodu olarak bilinir. Daha yaygın olarak, yarı iletken bellek, tek hata düzeltme, çift hata algılama (**single-error-correcting, double-error-detecting SEC-DED**) koduyla donatılmıştır. Tablo 5.2'nin gösterdiği gibi, bu tür kodlar SEC kodlarına kıyasla bir ek bit gerektirir.

- ❑ Bir hata düzeltme kodu, ek karmaşıklık pahasına belleğin güvenilirliğini artırır.
- ❑ Çip başına 1 bitlik bir organizasyonda, bir SEC-DED kodu genellikle yeterli kabul edilir.
 - ❑ Örneğin, IBM 30xx uygulamaları, ana bellekteki her 64 bitlik veri için 8 bitlik bir SECDED kodu kullandı.
- ❑ Bu nedenle, ana belleğin boyutu aslında kullanıcı tarafından görünenden yaklaşık %12 daha büyüktür.
- ❑ VAX bilgisayarlar her 32 bit bellek için 7 bitlik bir SEC-DED kullandı; bu da %22 ek yük demek.
- ❑ Bir dizi modern DRAM her 128 bitlik veri için 9 kontrol biti kullanır; bu da , % 7 ek yük demek.

Advanced DRAM Organization

- Yüksek performanslı işlemcileri kullanırken en kritik sistem darboğazlarından (*bottlenecks*) biri, ana dahili bellek arabirimidir
- Geleneksel DRAM yongası, hem dahili mimarisi, hem de işlemcinin bellek veriyoluna arayüzü ile sınırlandırılmıştır.
- Temel DRAM mimarisinde bir dizi geliştirme araştırıldı
 - Şu anda pazara hakim olan düzenler SDRAM ve DDR-DRAM'dir.

+

SDRAM


DDR-DRAM

RDRAM

Synchronous DRAM (SDRAM)



En yaygın kullanılan DRAM biçimlerinden biri



Harici bir saat sinyaliyle senkronize edilmiş bir şekilde işlemciyle veri alışverişi yapar ve bekleme durumlarını (*wait states*) empoze etmeden işlemci / bellek veriyolunun tam hızında çalışır



Senkronize erişim ile DRAM, verileri sistem saatinin kontrolü altında içeri ve dışarı taşır

- İşlemci veya master, DRAM tarafından kilitlenen (*latched*) komut ve adres bilgilerini yayınlar.
- DRAM daha sonra belirli sayıda saat döngüsünden (*a set number of clock cycles*) sonra yanıt verir
- Bu arada master, SDRAM işlerken diğer görevleri güvenle yapabilir.

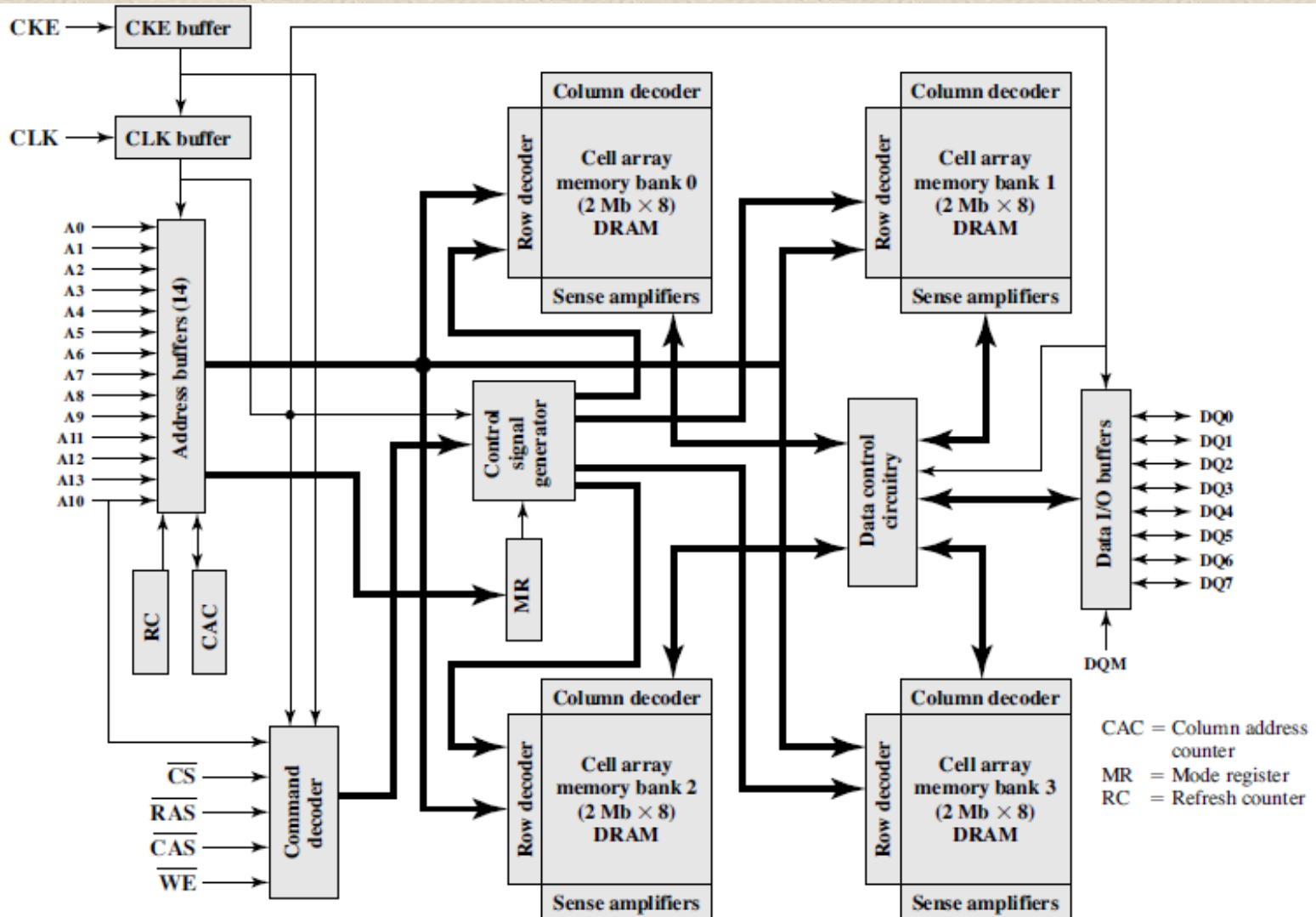



Figure 5.12 Synchronous Dynamic RAM (SDRAM)



SDRAM, adres kurulum süresini ve ilk erişimden sonra satır ve sütun satırı ön şarj (precharge) süresini ortadan kaldırmak için bir çoğuşma modu (*burst mode*) kullanır. Çoğuşma modunda, bir dizi veri biti, ilk bite erişildikten sonra hızlı bir şekilde zaman aşımına uğrayabilir (*clock out*) . Bu mod, erişilecek tüm bitler sırayla ve dizinin ilk erişimle aynı satırında olduğunda kullanışlıdır. Ek olarak SDRAM, çip üzerinde paralellik fırsatlarını geliştiren çok bankalı bir dahili mimariye sahiptir.

SDRAM, kelime işlemci (word processing), elektronik tablolar ve multimedya gibi uygulamalar gibi büyük veri bloklarını seri olarak aktarırken en iyi performansı gösterir.

Table 5.4 SDRAM Pin Assignments

A0 to A13	Address inputs
CLK	Clock input
CKE	Clock enable
\overline{CS}	Chip select
\overline{RAS}	Row address strobe
\overline{CAS}	Column address strobe
\overline{WE}	Write enable
DQ0 to DQ7	Data input/output
DQM	Data mask

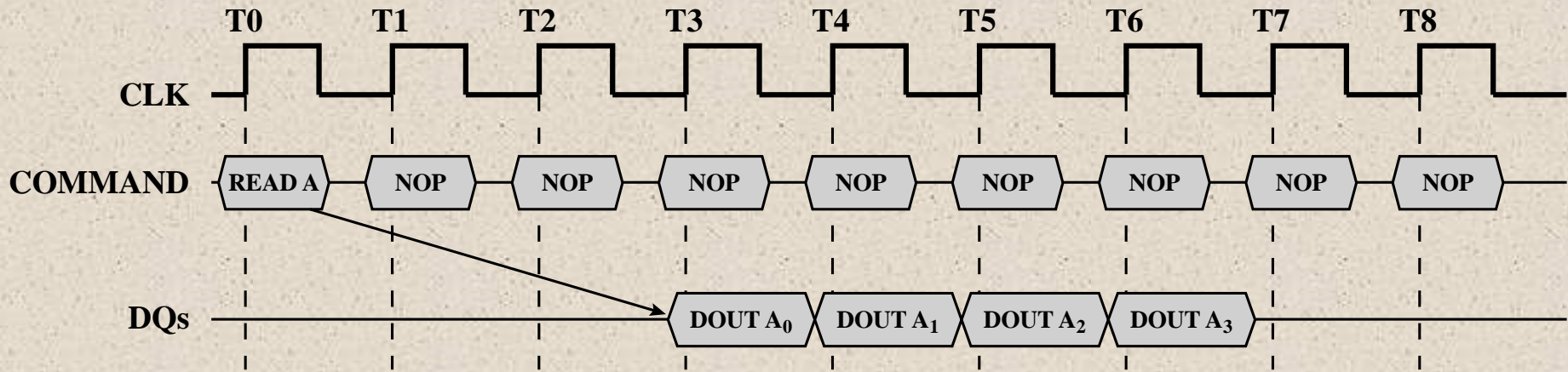
Mod register ve ilgili kontrol lojii, SDRAM'leri geleneksel DRAM'lerden ayıran bir diğr önemli özelliktir. SDRAM'i belirli sistem gereksinimlerine uyacak şekilde özelleştirmek için bir mekanizma sağlar. Mod register, veri yoluna eşzamanlı olarak beslenen ayrı veri birimlerinin sayısı olan çoğuşma uzunluğunu belirtir. Register ayrıca programcının bir okuma talebinin alınması ile veri aktarımının başlangıcı arasındaki gecikmeyi ayarlamasına izin verir.

MR: mode register

Mod registeri, veri yoluna eşzamanlı olarak beslenen ayrı veri birimlerinin sayısı olan çoğuşma uzunluğunu (**burst length**) belirtir.

Bu durumda, **çoğuşma uzunluğu (burst length)** 4'tür ve gecikme (**latency**) 2'dir. Burst okuma komutu (**read command**), saatin yükselen kenarında RAS ve WE'yi yüksek tutarken CS ve CAS düşük tutularak başlatılır. Adres girişleri çoğuşma için başlangıç sütun adresini belirler ve mod registeri çoğuşma tipini (sequential or interleave) ve çoğuşma uzunluğunu (1, 2, 4, 8, tam sayfa) ayarlar. Komutun başlangıcından ilk hücreden gelen verilerin çıktılarda görünmesine kadar geçen gecikme, mod registerinde ayarlanan CAS gecikmesi değerine eşittir.

Diğer bir ifadeyle «burst length» o satır açık(seçili iken) için sütun okumalarının sayısıdır.
burst length (1, 2, 4, 8, full page)



SDRAM, kelime işleme (*word processing*), elektronik tablolar ve multimedya gibi uygulamalar gibi büyük veri bloklarını seri olarak aktarırken en iyi performansı gösterir.

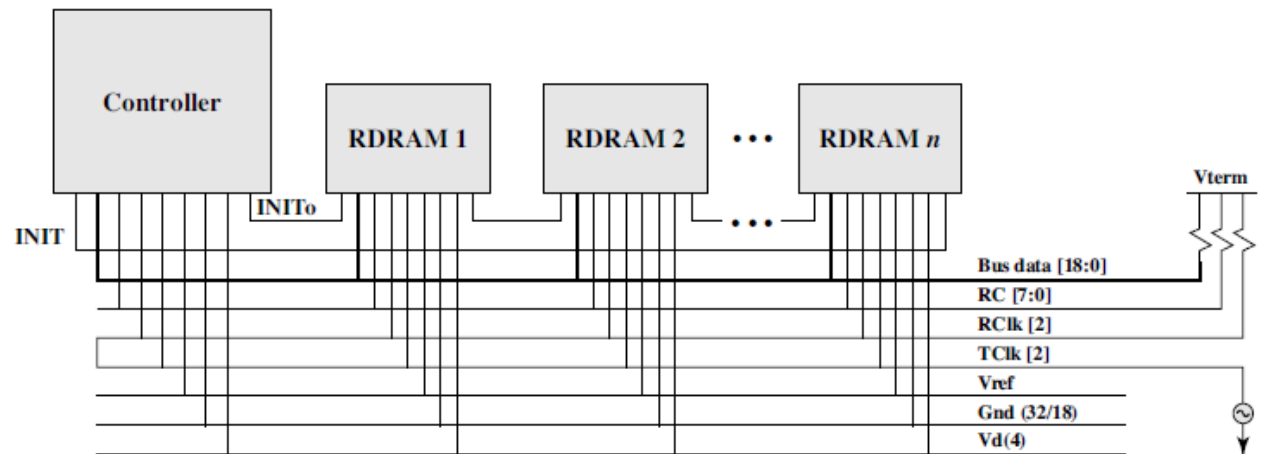
Figure 5.13 SDRAM Read Timing (Burst Length = 4, $\overline{\text{CAS}}$ latency = 2)
Şekil 5.13, SDRAM operasyonun bir örneğini göstermektedir.

+ Rambus DRAM

- Rambus tarafından geliştirilen RDRAM, Pentium ve Itanium işlemcileri için Intel tarafından benimsenmiştir.
- SDRAM'ın ana rakibi haline geldi.
- RDRAM yongaları, tüm pimler bir tarafta olan dikey paketlerdir.
- Çip, işlemci ile 12 santimetreden uzun olmayan 28 tel/hat üzerinden veri alışverişi yapar.
- Veriyolu, 320 RDRAM yongasına kadar adresleyebilir ve 1,6 GBps hızına kadar çıkabilmektedir.

+Rambus DRAM

- Özel RDRAM veriyolu, eşzamansız blok yönelimli bir protokol (***block-oriented protocol***) kullanarak adres ve kontrol bilgisi sağlar.
- Başlangıç 480 ns'lik erişim süresinden sonra, bu 1,6 GBps veri hızını üretir.
 - Bu hızı mümkün kılan; empedansları, saati ve sinyalleri çok hassas bir şekilde tanımlayan bus'ın kendisidir.
- Aşağıdaki şekil, RDRAM düzenini göstermektedir.



RDRAM Structure



Double Data Rate SDRAM (DDR SDRAM)



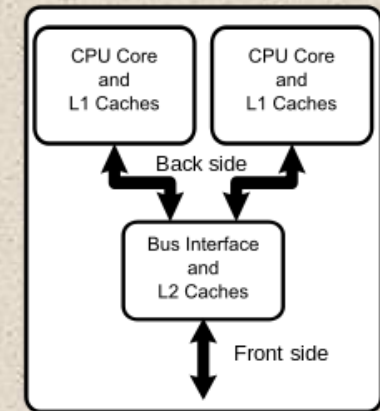
- JEDEC Solid State Technology Association (*Electronic Industries Alliance*'ın yarı iletken mühendislik standardizasyon kuruluşu) tarafından geliştirilmiştir
- Çok sayıda şirket, masaüstü bilgisayarlarda ve sunucularda yaygın olarak kullanılan DDR yongaları üretmektedir.
- DDR, üç yöntemle daha yüksek veri hızlarına ulaşır:
 - İlk olarak, veri aktarımı sadece yükselen kenar yerine, saatin hem yükselen hem de düşen kenarıyla senkronize edilir.
 - İkincisi, DDR, aktarım hızını artırmak için veri yolunda daha yüksek saat hızı (*clock rate*) kullanır
 - Üçüncü olarak, bir tamponlama düzeni (*buffering scheme*) kullanılır

Table 5.4
DDR Characteristics

	DDR1	DDR2	DDR3	DDR4
Prefetch buffer (bits)	2	4	8	8
Voltage level (V)	2.5	1.8	1.5	1.2
Front side bus data rates (Mbps)	200—400	400—1066	800—2133	2133—4266

JEDEC şimdiye kadar DDR teknolojisinin dört neslini tanımlamıştır (Tablo 5.4).

- İlk DDR sürümü, 2 bitlik bir ön getirme arabelleğinden (prefetch buffer) yararlanır. Prefetch buffer, SDRAM yongasında bulunan bir bellek ön belleğidir. SDRAM yongasının ön konumlandırma bitlerinin veri yoluna olabildiğince hızlı bir şekilde yerleştirilmesini sağlar.
- DDR I/O veriyolu, bellek yongasıyla aynı saat hızını kullanır, ancak «cycle» başına iki biti işleyebildiği için saat hızının iki katı olan bir veri hızına ulaşır. 2 bitlik prefetch buffer, SDRAM yongasının I/O veriyoluna ayak uydurmasını sağlar.



Within a multi-core processor, the back-side bus is often internal, with front-side bus for external communication.

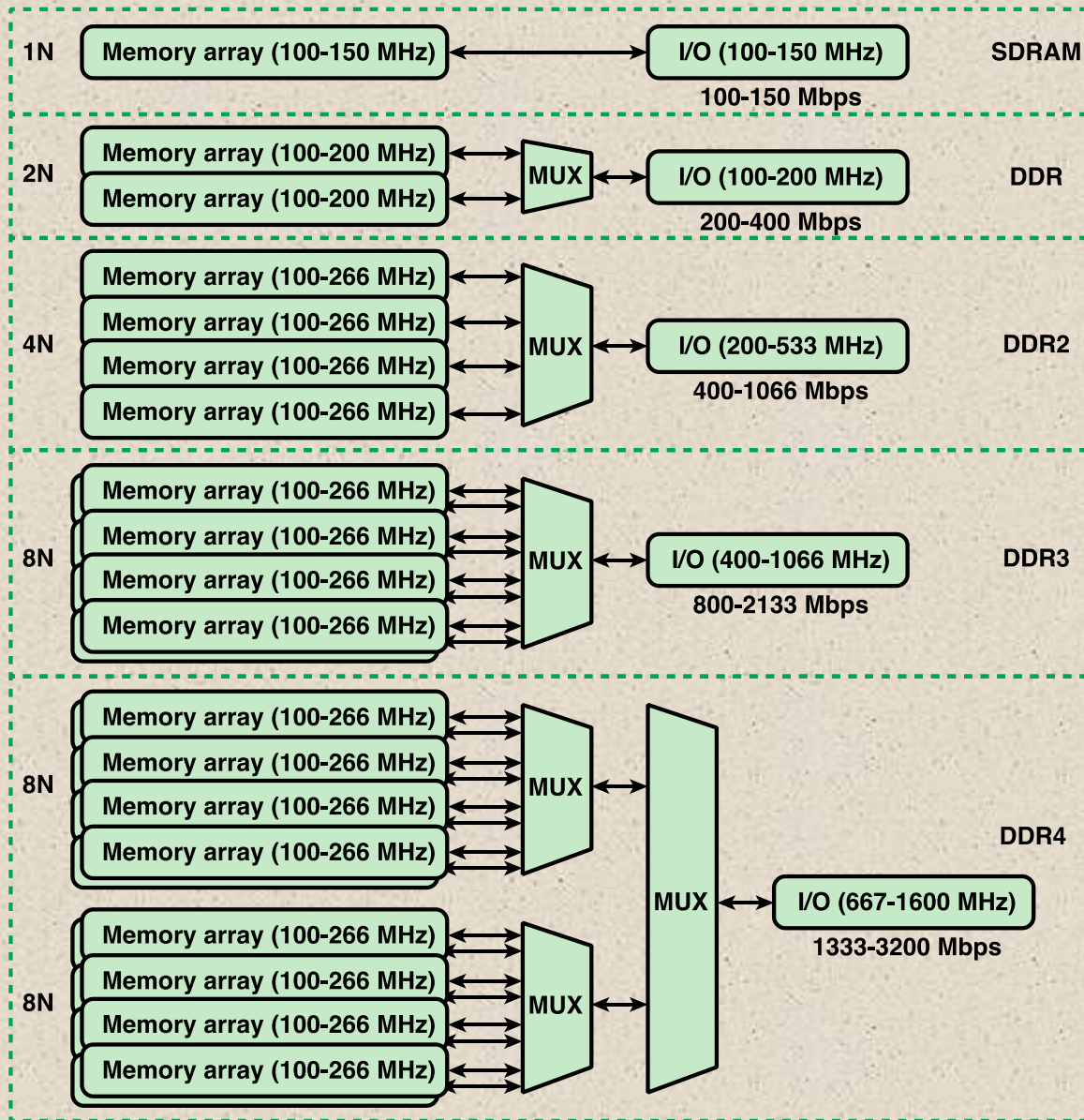


Figure 5.14 DDR Generations

Prefetch buffer'ın işleyişini anlamak için, ona bir kelime aktarımı açısından bakmamız gerekir. Prefetch buffer size, DDR bellekleriyle bir sütun komutu (*column command*) gerçekleştirildiğinde her seferinde kaç tane verinin alınacağını (birden çok SDRAM yongasında) belirler. DRAM'ın çekirdeği, arayüzden çok daha yavaş olduğu için, **aradaki fark, bilgiye paralel olarak erişilerek ve ardından bir çoklayıcı (MUX) aracılığıyla arayüzde serileştirilerek köprülenir.**

Bu nedenle, DDR iki kelimeyi önceden yükler; bu, bir okuma veya yazma işlemi her yapıldığında, iki kelimelik veri üzerinde gerçekleştirildiği ve bir saat döngüsü boyunca her iki saat kenarında SDRAM'den dışarı veya içeri burst olduğu anlamına gelir.

Sonuç olarak, DDR I / O arayüzü SDRAM çekirdeğinden iki kat daha hızlıdır.



- Her yeni nesil SDRAM çok daha büyük bir kapasiteyle sonuçlanmasına rağmen, SDRAM'ın çekirdek hızı nesilden nesile önemli ölçüde değişmemiştir.
- JEDEC, SDRAM saat hızındaki oldukça mütevazı artışların sağladığı veri hızlarından daha yüksek veri hızlarına ulaşmak için arabellek boyutunu (**buffer size**) artırdı.
- DDR2 için, kelimelerin paralel olarak aktarılmasına izin veren ve etkin veri hızını 4 kat artıran 4 bitlik bir arabellek kullanılır.
- DDR3 için 8 bitlik bir arabellek kullanılır ve 8 hızlanma faktörü elde edilir (Şekil 5.14).

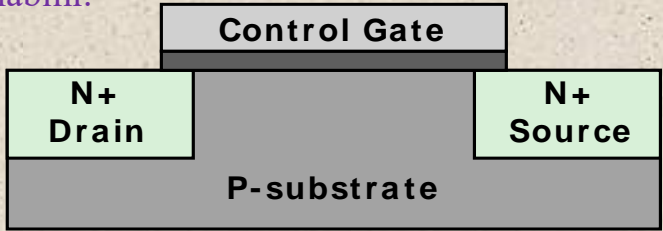


Flash Memory



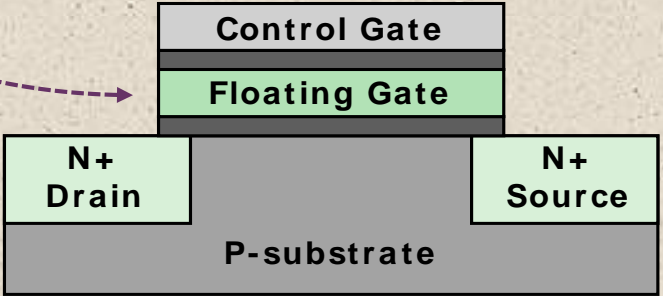
- Hem dahili bellek hem de harici bellek uygulamaları için kullanılır
- İlk olarak 1980'lerin ortasında tanıtıldı
- Hem maliyet hem de işlevsellik açısından EPROM ve EEPROM arasındadır
- EEPROM gibi bir elektriksel silme teknolojisi kullanır
- Tüm bir çip yerine sadece bellek bloklarını silmek mümkündür
- Bu isimle anılır, çünkü mikroçip, bellek hücrelerinin bir bölümü tek bir işlemde (in a single action or "flash") silinecek şekilde düzenlenmiştir.
- Bayt düzeyinde silme (*byte-level erasure*) sağlamaz
- EPROM gibi, bit başına yalnızca bir transistör kullanır, böylece EPROM'un yüksek yoğunluğuna ulaşır

Karşılaştırma için, Şekil 5.15a bir transistörün çalışmasını göstermektedir. Transistörler, yarı iletkenlerin özelliklerinden yararlanır, böylece kapıya uygulanan küçük bir voltaj, *source* ile *drain* arasındaki büyük bir akımın akışını kontrol etmek için kullanılabilir.



(a) Transistor structure

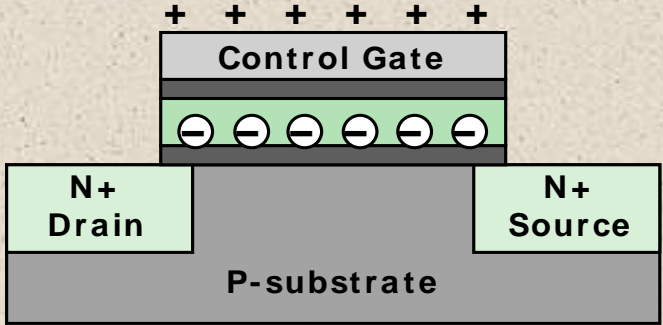
Bir flash bellek hücresinde, transistöre ince bir oksit katmanı ile yalıtıldığı için yüzer kapı (**floating gate**) adı verilen ikinci bir kapı eklenir.



(b) Flash memory cell in one state

Başlangıçta, yüzer kapı transistörün çalışmasına müdahale etmez (Şekil 5.15b). Bu durumda, hücrenin binary 1'i temsil ettiği kabul edilir.

Hücrenin durumu, harici devre kullanılarak okunabilir. Ters yönde büyük bir voltaj uygulamak elektronları yüzer kapıdan kaldırarak binary 1 durumuna geri döner.

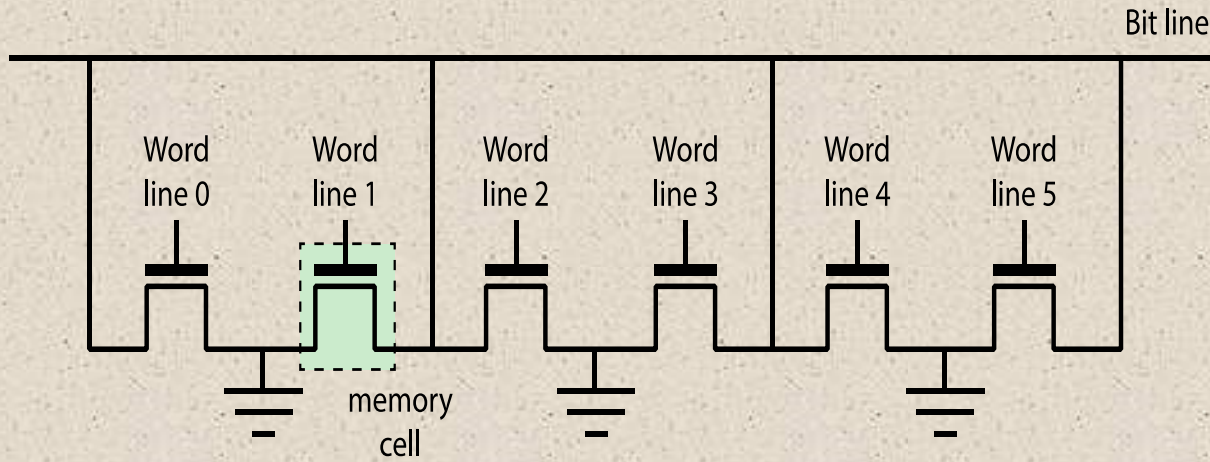


(c) Flash memory cell in zero state

Oksit tabakası boyunca büyük bir voltaj uygulamak, elektronların bunun içinden tünel açmasına ve güç kesilse bile kaldıkları yüzer kapıda hapsolmasına neden olur (Şekil 5.15c). Bu durumda, hücrenin binary 0'ı temsil ettiği kabul edilir.

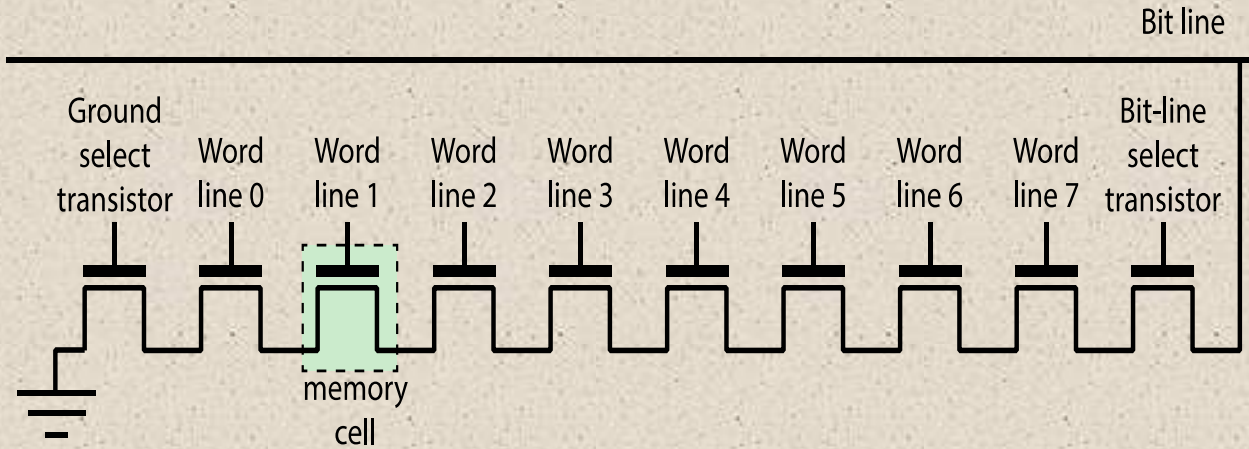
Figure 5.15 Flash Memory Operation

Şekil 5.15, bir Flash belleğin temel çalışmasını göstermektedir.



(a) NOR flash structure

NOR flash bellekte, temel erişim birimi, «bellek hücresi» olarak adlandırılan bir «bit»tir. NOR flash'taki hücreler, bit hatlarına paralel olarak bağlanır, böylece her hücre ayrı ayrı okunabilir / yazılabilir / silinebilir. Cihazın herhangi bir bellek hücresi karşılık gelen kelime satırı tarafından açılırsa (*turn on*), bit hattı sıfıra gider. Bu, işlev olarak NOR lojik kapısına benzer.



(b) NAND flash structure

NAND flash bellek, seri olarak 16 veya 32 transistörlü diziler halinde düzenlenmiştir. Bit hattı, yalnızca karşılık gelen kelime satırlarındaki tüm transistörler açıksa (*turn on*) sıfıra gider. Bu, işlev olarak bir NAND lojik kapsına benzer.

NOR ve NAND olarak adlandırılan iki farklı flash bellek türü vardır (Şekil 5.16).

Figure 5.16 Flash Memory Structures

NOR flash bellek,

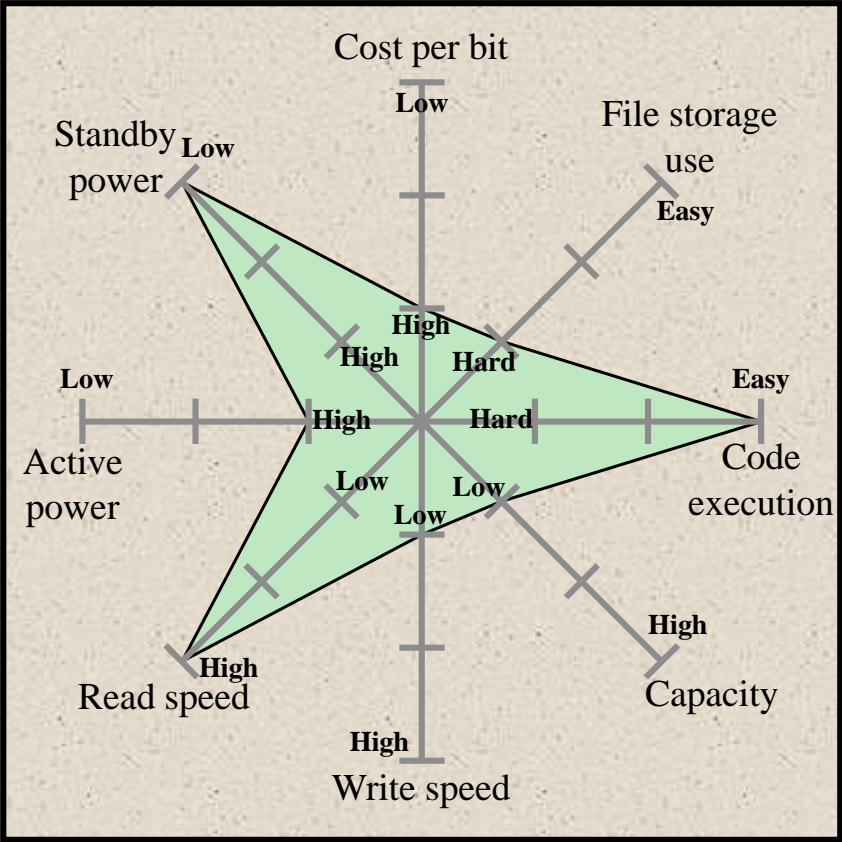
- yüksek hızlı rastgele erişim sağlar.
- Belirli konumlara veri okuyabilir ve yazabilir ve tek bir bayta başvurabilir ve alabilir.

NAND flash bellek,

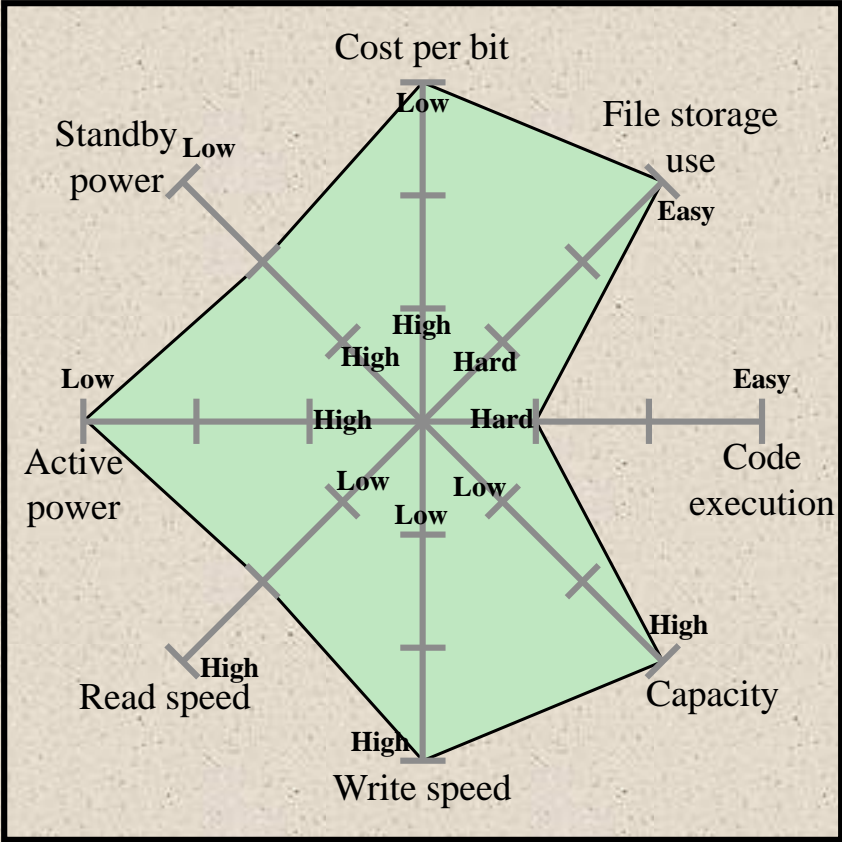
- Küçük bloklar halinde okur ve yazar.
- NAND, NOR'dan daha yüksek bit yoğunluğu ve daha yüksek yazma hızı sağlar.
- NAND flash rasgele erişimli bir harici adres yolu sağlamaz, bu nedenle veriler blok bazında (sayfa erişimi olarak da bilinir) okunmalıdır, burada her blok yüzlerce ila binlerce bit tutar.

Gömülü sistemlerdeki dahili bellek için, **NOR flash** bellek geleneksel olarak tercih edilmiştir. NAND belleği bazı ilerlemeler kaydetti, ancak NOR, dahili bellek için baskın teknoloji olmaya devam ediyor. Program kodu miktarının nispeten küçük olduğu ve belirli bir miktar uygulama verisinin değişmediği mikrodenetleyiciler için idealdir.

NAND bellek, USB flash sürücüler, bellek kartları (dijital kameralarda, MP3 oynatıcılarda vb.) Ve katı hal diskleri (SSD'ler) olarak bilinen harici bellek için daha uygundur



(a) NOR



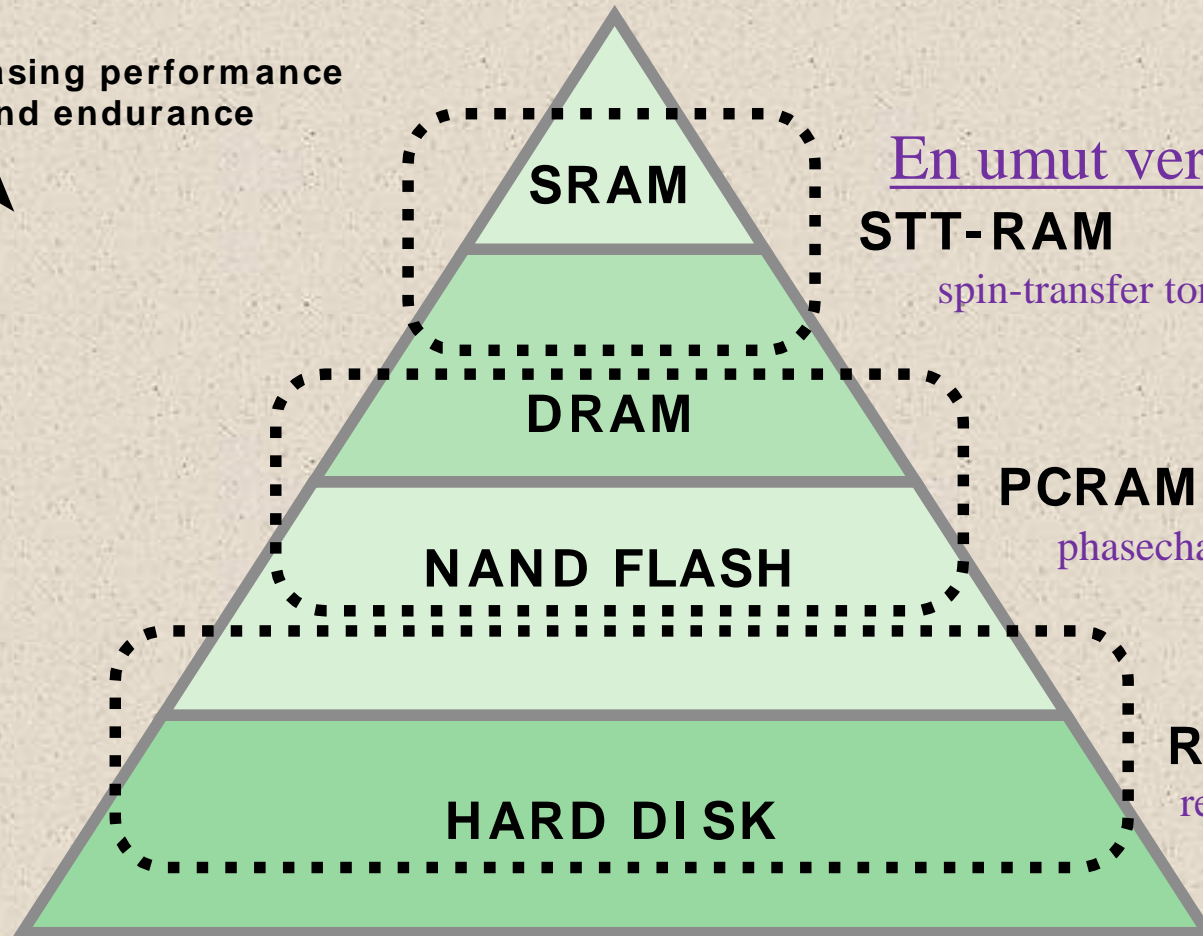
(b) NAND

Figure 5.17 Kiviat Graphs for Flash Memory

Increasing performance
and endurance



Decreasing cost
per bit,
increasing capacity
or density



SRAM

STT-RAM

spin-transfer torque RAM (STT-RAM)

DRAM

PCRAM

phasechange RAM (PCRAM)

NAND FLASH

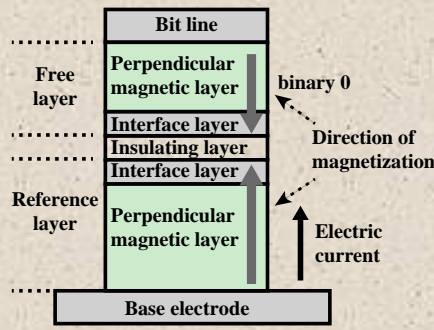
ReRAM

resistive RAM (ReRAM)

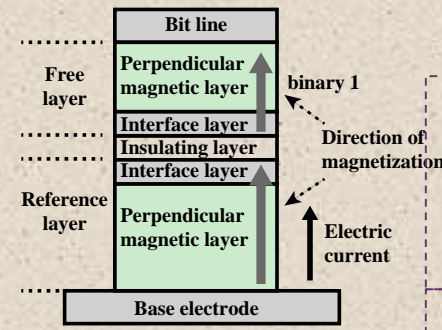
HARD DISK

Figure 5.18 Nonvolatile RAM within the Memory Hierarchy

STT-RAM, kalıcı depolama, hızlı yazma / okuma hızı $< 10\text{ns}$ ve yüksek programlama dayanıklılığı ($> 10^{15}$ döngü) ve sıfır bekleme gücü özelliklerine sahip yeni bir Manyetik RAM (MRAM) türüdür.



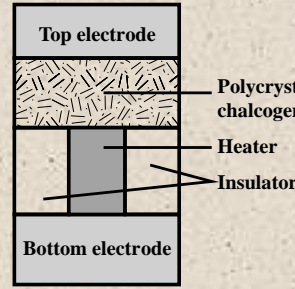
(a) STT-RAM



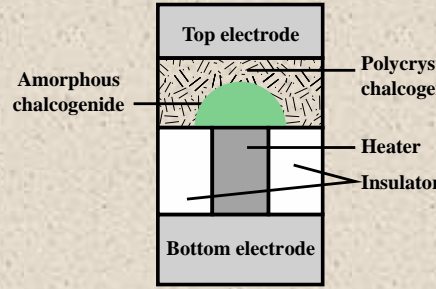
MRAM, ince bir tünel oluşturan dielektrikğin iki ferromanyetik katman arasına sıkıştırıldığı manyetik tünelleme bağlantısından (MTJ) ortaya çıkar.

STT-RAM'de, polarizasyon akımının neden olduğu mıknatıslanma anahtarlama adı verilen yeni bir yazma mekanizması tanıtıldı. STT-RAM için, serbest katmanın (free layer) mıknatıslanması doğrudan elektrik akımı tarafından ters çevrilir.

PCRAM teknolojisi, optik depolama ortamlarında (kompakt diskler ve DVD) yaygın olarak kullanılanlara benzer bir kalkojenit alaşım malzemesine dayanmaktadır. Veri depolama kapasitesi, kalkojenit bazlı malzemenin amorf (yüksek dirençli) ve kristalli (düşük dirençli) fazı arasındaki direnç farklılıklarından elde edilir.

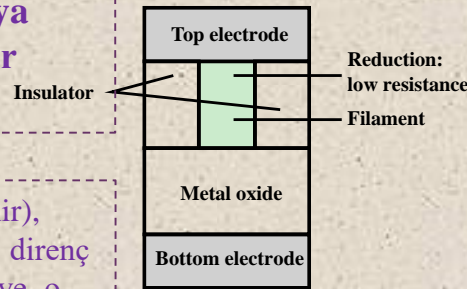


(b) PCRAM

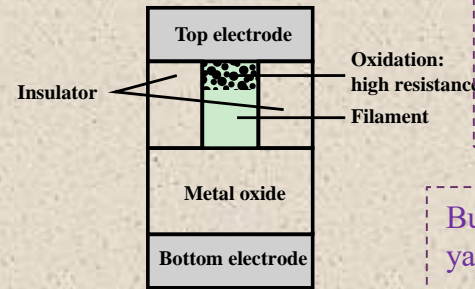


SET işleminde, faz değişim malzemesi, hücrenin önemli bir bölümünü kristalizasyon sıcaklığının üzerinde ısıtan bir elektrik darbesi uygulanarak kristalize edilir. RESET işleminde, malzemeyi eritmek ve ardından söndürmek için daha büyük bir elektrik akımı uygulanır ve ardından aniden kesilerek amorf halde bırakılır.

PCRAM, ana belleklerde DRAM'in yerini almak veya onu desteklemek için iyi bir adaydır.



(c) ReRAM



Bugüne kadar ReRAM üzerinde yapılan çalışmaların çoğu, uygun materyalleri bulmaya ve hücrelerin direnç durumunu ölçmeye odaklandı. ReRAM tasarımları düşük voltajlıdır, dayanıklılık flash bellekten çok daha üstündür ve hücreler çok daha küçüktür - en azından teoride

Figure 5.19 Nonvolatile RAM Technologies

+ Summary

Chapter 5

Internal Memory

- Semiconductor main memory

- Organization
- DRAM and SRAM
- Types of ROM
- Chip logic
- Chip packaging
- Module organization
- Interleaved memory

- Error correction

- DDR DRAM

- Synchronous DRAM
- DDR SDRAM

- Flash memory

- Operation
- NOR and NAND flash memory

- Newer nonvolatile solid-state memory technologies