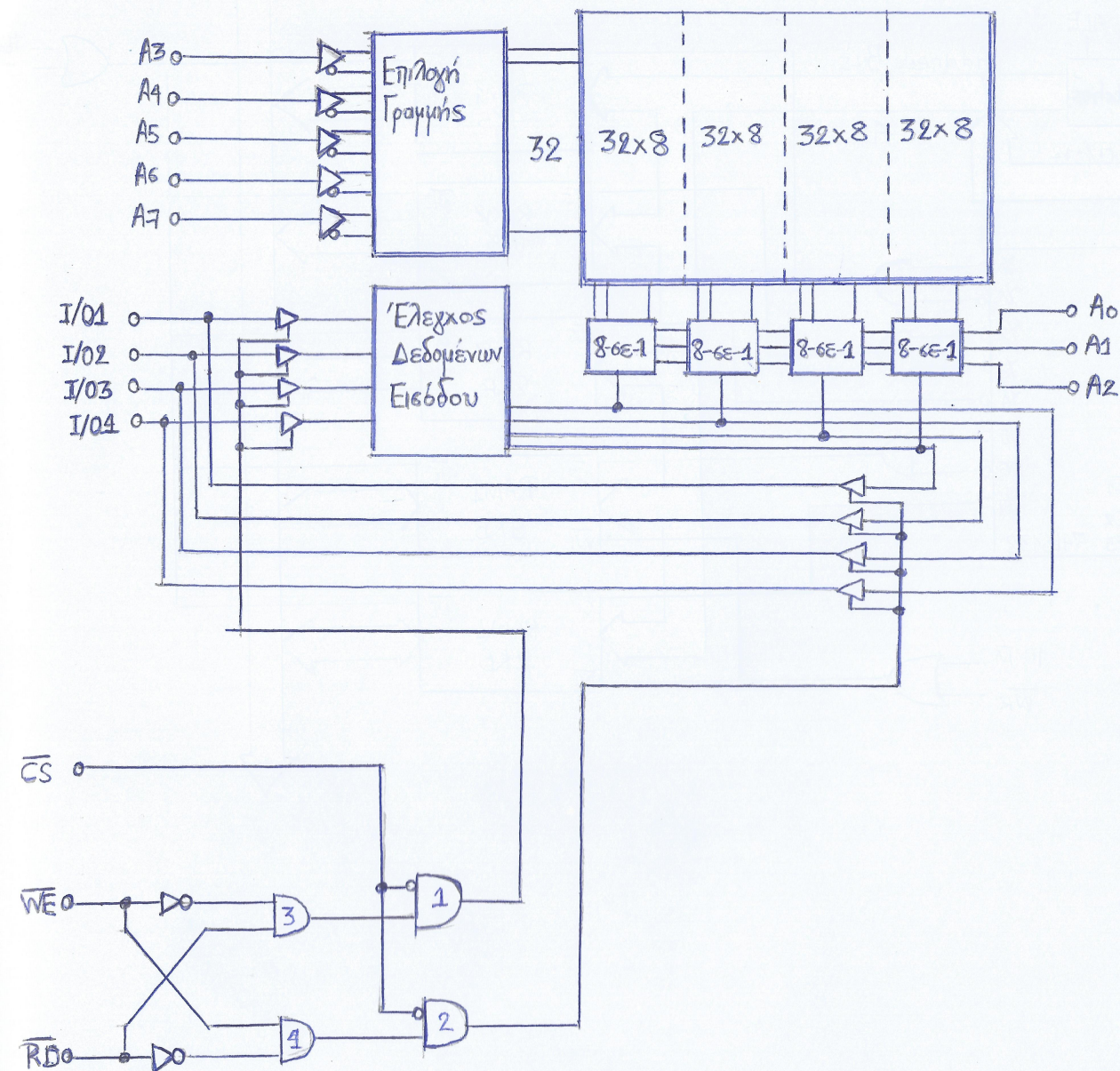


# 4η Άσκηση



SRAM 256x4 bit

Η τετραγωνική διάταξη αποτελείται από 32x32 στοιχεία μνήμης. Από τον πίνακα μνήμης επιλέγεται με βάση τις γραμμές διεύθυνσης A3-A7 για από τις 32 γραμμές. Τα bit της γραμμής (32) οργανώνονται σε τετράδες (8). Η επιλογή της τετράδας που θα συνδεθεί στις τέσσερις γραμμές δεδομένων γίνεται με 4 πολυπλέκτες 8 σε 1 που ελέγχονται από τα bit A0-A2 της διεύθυνσης.

Η είσοδος  $\overline{CS}$ , όταν είναι 1 οι έξοδοι των πυλών 1 και 2 είναι 0 και έτσι τα τρισταθή buffer είναι σε κατάσταση ~~υψηλής~~ υψηλής αντίστασης εξόδου. Δηλαδή όταν η είσοδος  $\overline{CS}$  είναι 1 απομονώνεται την είσοδο και την έξοδο.

Όταν  $\overline{CS}=0$ ,  $\overline{WE}=0$ ,  $\overline{RD}=1$  η έξοδος της πύλης 3 είναι 1 ενώ της πύλης 4 είναι 0. Έτσι ~~η~~ έξοδος της πύλης 1 είναι 1, ενώ της πύλης 2 είναι 0. ~~Έτσι~~ Έτσι ενεργοποιούνται τα buffer για είσοδο, ενώ αυτά της εξόδου είναι σε ~~απομονώση~~ απομόνωση. Άρα για  $\overline{CS}=0$ ,  $\overline{WE}=0$ ,  $\overline{RD}=1$  γίνεται εγγραφή. Αντίστοιχα για  $\overline{CS}=0$ ,  $\overline{WE}=1$ ,  $\overline{RD}=0$  έχουμε ανάγνωση. (Ενεργοποιούνται τα buffer εξόδου και απομονώνονται τα buffer εισόδου).

Όταν τα  $\overline{WE}$ ,  $\overline{RD}$  είναι ~~και~~ και τα δύο 0 ή 1, απομονώνεται και η είσοδος και η έξοδος ~~και η είσοδος και η έξοδος~~.