

中国科学院大学

课程编号: B0911003Y-01、02

试题专用纸

课程名称: 数字电路

任课教师: 李文明、闫闹

注意事项:

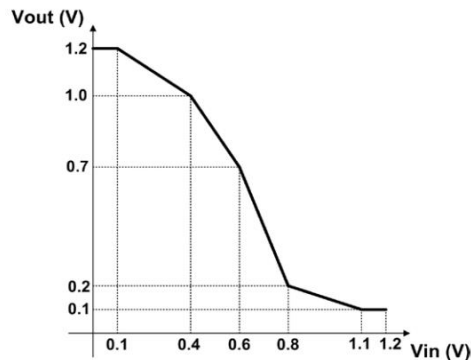
1. 考试时间为 100 分钟, 考试方式 闭 卷;
2. 全部答案写在答题本 (纸) 上;
3. 考试结束后, 请将本试卷和答题本 (纸)、草稿纸一并交回。

学号:

姓名:

一、不定项选择题 (每题 2 分, 共 10 分; 漏选的 1 分, 错选 0 分)

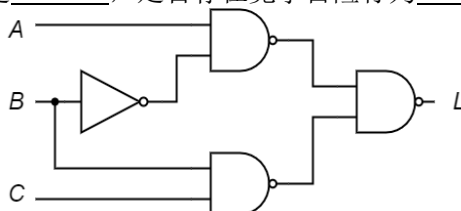
1. 在下面逻辑电路中, 不属于组合逻辑电路的是 ()。
A、译码器 B、全加器 C、比较器 D、计数器
2. 十六进制数 $(B1.D)_H$ 对应的十进制数是 ()。
A、 $(177.8125)_{10}$ B、 $(193.875)_{10}$ C、 $(177.875)_{10}$ D、 $(193.8125)_{10}$
3. 十进制数 $(-90)_{10}$ 的原码、反码、补码分别是 ()。
A、 $(11011010)_{原}$ 、 $(10100110)_{反}$ 、 $(10100101)_{补}$
B、 $(11011010)_{原}$ 、 $(10100101)_{反}$ 、 $(10100110)_{补}$
C、 $(01011010)_{原}$ 、 $(10100110)_{反}$ 、 $(10100101)_{补}$
D、 $(01011010)_{原}$ 、 $(10100101)_{反}$ 、 $(10100110)_{补}$
4. 根据下图缓冲器的 VTC (电压转移曲线) 判断下列噪声容限合理的情况有 ()。
A、 $V_{OH}=1.2V$ 、 $V_{IH}=0.8V$ 、 $V_{OL}=0.2V$ 、 $V_{IL}=0.1V$;
B、 $V_{OH}=1.0V$ 、 $V_{IH}=0.8V$ 、 $V_{OL}=0.2V$ 、 $V_{IL}=0.4V$;
C、 $V_{OH}=1.1V$ 、 $V_{IH}=0.95V$ 、 $V_{OL}=0.15V$ 、 $V_{IL}=0.25V$;
D、 $V_{OH}=0.7V$ 、 $V_{IH}=0.8V$ 、 $V_{OL}=0.2V$ 、 $V_{IL}=0.6V$;



5. JK 触发器在时钟信号 clk 作用下, 欲使 $Q^{n+1} = (Q^n)'$, 则输入信号应该为 ()。
A、 $J = K = 1$ B、 $J = Q$, $K = Q'$
C、 $J = Q'$, $K = Q$ D、 $J = Q'$, $K = 1$
E、 $J = 1$, $K = Q$

二、填空题 (每空 1 分, 共 10 分)

1. 下图中电路的逻辑表达式是 _____, 是否存在竞争冒险行为 _____ (如果是请举例说明)。



2. 写出两种消除组合电路竞争冒险现象的方法: _____、_____ (写出两种即可)。

- 3、简单可编程逻辑阵列中, PAL/GAL 的基本结构里_____逻辑是固定的, _____逻辑是可编程的; 复杂可编程逻辑阵列中, FPGA 的可编程互连结构采用_____方式, 一般采用_____技术实现编程配置。
- 4、Flash 存储器可分为 _____和 _____两种。

三、使用逻辑代数定律将下列表达式化简为最简与或形式 (写出计算过程) (10 分)

a) $Y = ((A' + B)' + (A + B)' + (A'B)'(AB'))'$

b) $Y = ((AC + A'BC)' + B'C + ABC)'$

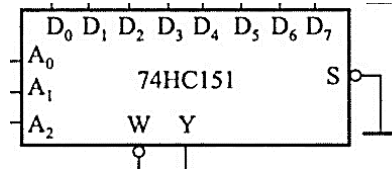
四、请使用卡诺图化简下列逻辑表达式。(10 分)

a) $L(A, B, C, D) = AB'CD + ABC'D + AB' + AD' + AB'C$

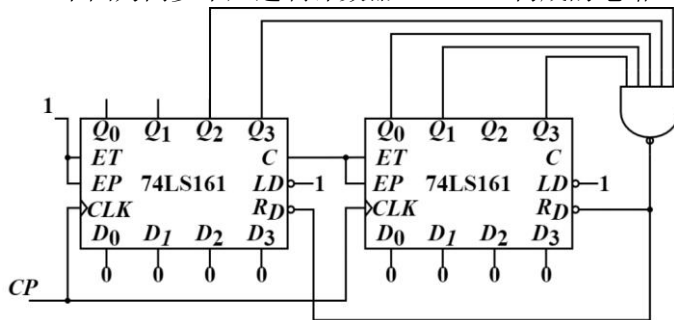
b) $L(A, B, C, D) = \sum m(0, 4, 6, 13, 14, 15) + \sum d(1, 2, 3, 5, 7, 9, 10, 11)$ (d 是无关项)

五、请画出 $L = (A(BC + D))'$ 的 CMOS 电路。(10 分)

六、试用 8 选 1 数据选择器 74HC151 产生函数 $Y = AC + A'BC' + A'B'C$ 。(过程+电路图) (10 分)



七、下图为同步十六进制计数器 74LS161 构成的电路。74LS161 的真值表如下



CLK	R _d	LD'	EP	ET	工作状态
X	0	X	X	X	置 0 (异步)
↑	1	0	X	X	预置数 (同步)
X	1	1	0	1	保持 (包括 C)
X	1	1	X	0	保持 (C=0)
↑	1	1	1	1	计数

a) 分析电路为多少进制? (写出分析过程) (5 分)

b) 使用置数法实现相同的计数功能。(使用 74LS161 和逻辑门) (5 分)

八、用上升沿触发的 D 触发器设计一同步时序电路, 其状态表如下所示。(写出详细过程, 列出真值表, 写出驱动方程、状态方程和输出方程的最简表达式, 画出电路图) (20 分)

S^n	S^{n+1}		Z
	A=0	A=1	
a	b	d	0
b	c	b	0
c	b	a	1
d	b	c	0

九、试用 ROM 产生以下组合逻辑函数。允许使用简化的作图方式 (即用实心圆点表示连接器件, 实心点应保证足以辨认), 与逻辑与或逻辑均需画出。(10 分)

$$\begin{cases} Y_1(A, B, C) = C \\ Y_2(A, B, C) = C' \\ Y_3(A, B, C) = A'B'C' + A'BC + ABC' \\ Y_4(A, B, C) = B'C' \end{cases}$$