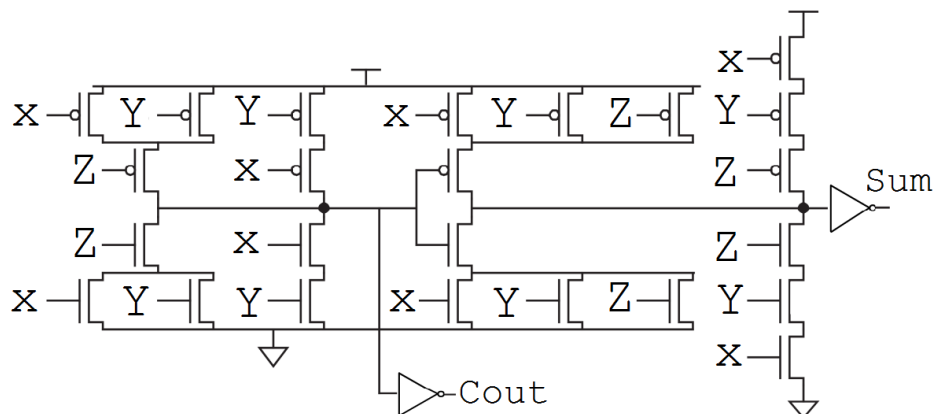


۱- ساختار تمام جمع کننده تصویر ۱ را در نظر بگیرید. پس از تعیین مناسب ترین ورودی برای رقم نقلی ورودی، به ازای تمامی مسیرهای بحرانی ممکن، تأخیر انتشار جمع کننده موج گونه ۴ بیتی تصویر ۲ را با در نظر گرفتن شرایط زیر محاسبه کنید.

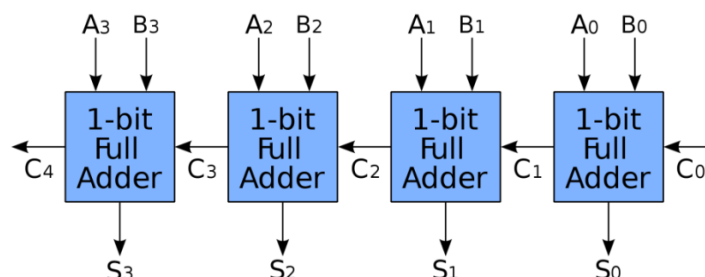
ا. بستر آزمون: ورودی‌های تولید شده توسط *HSpice* پس از عبور از بافر به ورودی‌های مدار تحت آزمون اعمال می‌شود. هر یک از خروجی‌های مدار تحت آزمون خازن ورودی گیت چهار وارونگر را درایور می‌کنند.

ب. نسبت عرض ترانزیستور نوع p به نوع n سه در نظر بگیرید. بر این اساس ترانزیستورهای نوع p دروازه تمام جمع کننده را برای رسیدن به زمان صعود و نزول تقریباً یکسان تعیین کنید.

ت. عرض ترانزیستور نوع n را کمینه مقدار ممکن در نظر بگیرید.



تصویر ۱ - مدار تمام جمع کننده



تصویر ۲ - جمع کننده موج گونه چهاربیتی