

**MÓDULO:**

**Sistemas Informáticos**

## **Unidad 2**

**EXPLOTACIÓN DE SISTEMAS  
MICROINFORMÁTICOS (II)**

**MEMORIA PRINCIPAL**

## INDICE DE CONTENIDOS

<b>1. MEMORIA PRINCIPAL.....</b>	<b>3</b>
1.1 ESTRUCTURA DE LA MEMORIA PRINCIPAL.....	3
1.2 CARACTERÍSTICAS PRINCIPALES. ....	4
1.2.1 Ciclo de reloj o velocidad del bus.....	4
1.2.2 Velocidad efectiva o MHz efectivos .....	4
1.2.3 Ancho de banda .....	5
1.2.4 Latencia .....	5
1.2.5 Capacidad .....	7
1.2.6 Duración de la información.....	7
1.2.7 Tiempo de acceso (ta) .....	8
1.2.8 Unidad de transferencia (Modo de acceso).....	8
1.3 TECNOLOGÍAS DE FABRICACIÓN .....	9
1.4 MEMORIAS SRAM Y DRAM.....	9
1.5 JERARQUÍA DE MEMORIAS.....	10
1.5.1 Registros.....	12
1.5.2 Memoria interna .....	12
1.6 TIPOS DE MEMORIAS.....	13
1.6.1 Memoria de sólo lectura (ROM) .....	14
1.6.2 Memoria de lectura y escritura (RAM) .....	16
1.7 MÓDULOS DE MEMORIA.....	24
1.8 ENCAPSULADO DE LOS CHIP DE MEMORIAS INCLUIDOS EN LOS MÓDULOS .....	26
1.9 SIMPLE, DUAL, TRIPLE O QUAD CHANNEL EN MOMERIAS RAM.....	26

## 1. MEMORIA PRINCIPAL.

Memoria primaria (MP), memoria principal, memoria central o memoria interna es la memoria de la computadora donde se almacenan temporalmente tanto los datos como los programas que la unidad central de procesamiento (CPU) está procesando o va a procesar en un determinado momento. Por su función, la MP debe ser inseparable del microprocesador o CPU, con quien se comunica a través del bus de datos y el bus de direcciones. El ancho del bus determina la capacidad que posea el microprocesador para el direccionamiento de direcciones en memoria.

Cuando la CPU tiene que ejecutar un programa, primero lo coloca en la memoria y después lo empieza a ejecutar. Lo mismo ocurre cuando necesita procesar una serie de datos; antes de poder procesarlos los tiene que llevar a la memoria principal.

**Esta clase de memoria es volátil**, es decir que cuando se corta la energía eléctrica, se borra toda la información que estuviera almacenada en ella.

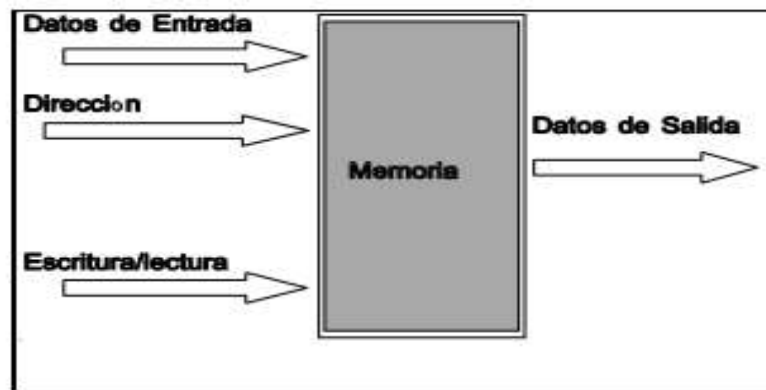
### 1.1 ESTRUCTURA DE LA MEMORIA PRINCIPAL.

La memoria está estructurada en forma de una **colección de celdas**, en cada una de las cuales cabe una unidad específica de información: octetos o palabras. El contenido de cada una de las posiciones de memoria podrá ser bien dato o instrucción. Cada celda tiene asignada una posición relativa con respecto a un origen, cuyo valor numérico constituye la dirección de la misma y que no se encuentra almacenado en ella.

En la memoria nos encontramos con:

- **Registro de dirección de memoria** en la que almacena temporalmente la dirección sobre la que efectúa la selección.
- **Registro de Información de memoria** en donde se almacena el dato durante las fases de lectura o escritura en la celda señalada por el registro anterior.

El esquema del dispositivo de memoria que vamos a utilizar es el siguiente:



Donde el significado de cada línea es el siguiente:

- **Entrada/Salida de datos.** Podemos disponer de líneas de datos de entrada y salida de forma separada, como en el dibujo, o una única línea para ambas acciones.
- Las **operaciones básicas** a realizar por una memoria son:
  - **Escritura o almacenamiento.** Consiste en grabar la información en la posición deseada.
  - **Lectura.** Consiste en suministrar al exterior, la información previamente escrita en una posición.
- **Dirección.** El acceso a la memoria, bien para escritura o bien para lectura, se realiza sobre una determinada celda. Para poder especificar a cuál de ellas queremos acceder, a cada una se le asigna un identificador. A este identificador se le denomina de manera genérica **dirección de memoria.**

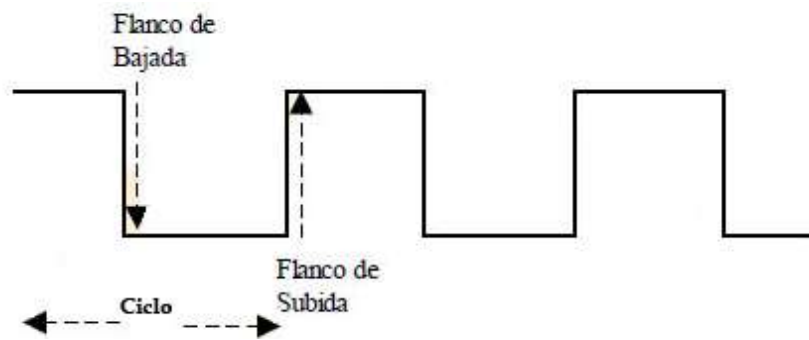
## 1.2 CARACTERÍSTICAS PRINCIPALES.

### 1.2.1 Ciclo de reloj o velocidad del bus

Esta característica tiene sentido en las memorias SDRAM, memorias síncronas, que realizan las funciones de lectura y escritura en función de los ciclos de reloj del microprocesador. Así, un ciclo de reloj marca la pauta para realizar una operación, cuanto menor sea mayor número de operaciones se podrán realizar, es decir mayor frecuencia, mayor número de operaciones. La velocidad se mide en MHz.

### 1.2.2 Velocidad efectiva o MHz efectivos

Los ciclos de reloj que marcan los tiempos para la ejecución de operaciones se dividen en flancos de subida y bajada, cómo se muestra en la siguiente imagen:



Existen memorias que utilizan todo el ciclo para realizar una operación de lectura o escritura, y otras utilizan uno de los flancos, pudiéndose utilizar el segundo para realizar una nueva operación.

Así, si la velocidad de reloj de una memoria es 233MHz, si esta aprovecha ambos flancos la velocidad se verá multiplicada por dos, denominándose **velocidad efectiva o MHz efectivos**.

### 1.2.3 Ancho de banda

El ancho de banda de la memoria es el ratio en el que los datos pueden ser leídos o almacenados en la memoria por un procesador. El ancho de banda de la memoria es generalmente expresado en unidades de bytes por segundo.

El ancho de banda de memoria máximo teórico es generalmente calculado por la multiplicación del ancho del bus de datos por la frecuencia con la que transfiere datos.

Por ejemplo, la DDR200 al tener un ancho del bus de datos de 64bits (8 Byte):

$$64 \text{ bits} / 8 \text{ bits} * 200 \text{ MHz} = 1600 \text{ MB/s} = 1'6 \text{ GB/s}$$

Siendo 1'6GB/s la 'velocidad' de la memoria o más correctamente su ancho de banda

### 1.2.4 Latencia

La **latencia** es el **número de ciclos de reloj que transcurren desde que la petición de datos es enviada hasta que los datos son transmitidos desde el módulo**. Al seleccionar una tarjeta de memoria RAM, cuanto menor sea la latencia (dada la misma velocidad de reloj), mejor será el rendimiento del sistema.

Los datos son almacenados en celdas de memoria individuales, cada uno identificado de manera única por un tablero o banco de memoria, fila y columna. Cuando se desea leer o escribir un datos en memoria, primero se envía una señal de activación de tablero (latencia **ACTIVE**), posteriormente una señal de indicación de fila (Latencia **RAS**) y finalmente una señal de indicación de columna o celda concreta (Latencia **CAS**). Estas latencias representan ciclos de reloj necesarios

para el envío de todas estas señales. Además existe una cuarta latencia, **PRECHARGE** para desactivación del tablero activo.

El tiempo que tarda la memoria en proporcionar el dato, es la suma de las 4 latencias: ACTIVE, RAS, CAS y PRECHARGE.

Antes de enviar el dato/instrucción a donde deba ir, se deben leer varias celdas de memoria, por lo tanto hay que pasar de una celda a otra, e ir esperando su correspondiente latencia CAS.

La latencia más importante, como queda patente, es la latencia CAS, y cuanto menor sea esta, mejor rendimiento tendrá el ordenador en general.

Al seleccionar una tarjeta de memoria RAM, cuanto menor sea la latencia CAS (dada la misma velocidad de reloj), mejor será el rendimiento del sistema.

Si cada tablero tiene, por ejemplo 64 celdas, y se van a leer 20 posiciones, las latencias totales a esperar son:

1 X ACTIVE (ya que se leen menos de 64 celdas, que son las que tiene el tablero completo)

3 X RAS (ya que cada fila tiene 8 posiciones)

20 X CAS (ya que se van a leer 20 celdas)

1 X PRECHARGE (desactivación del tablero activo)

Imaginemos dos memorias, con diferentes velocidades, una de ellas de 133 MHz y otra 200 MHz, con latencias respectivas 2-2-2-5 y 3-2-2-5 (CAS-RAS-PRECHARGE-ACTIVE).

Si queremos leer 20 posiciones consecutivas de memoria:

**133 MHz** =  $1/(133 \times 10^6) = 7,5 \times 10^{-9} = 7,5 \text{ ns}$  son los segundos que tarda en ejecutarse un ciclo de reloj. Esto es una regla de tres:

$$\begin{array}{rcl} 133 \times 10^6 \text{ ciclos} & \text{-----} & 1 \text{ Seg} \\ 1 & \text{ciclo} & \text{-----} & X \text{ Seg} \end{array}$$

$$X = 1/(133 \times 10^6) \text{ s} = \mathbf{7,5 \text{ ns}}$$

$$200\text{MHz} = 200 \times 10^6 \text{ Hz}$$

$$1/(200 \times 10^6) = 5 \times 10^{-9} \text{ s} = \mathbf{5 \text{ ns}}$$

Para el caso de la memoria 133 MHz:

$$\text{ACTIVE: } 1 \times (5 \times 7,5 \text{ ns}) = 37,5 \text{ ns}$$

$$\text{RAS: } 3 \times (2 \times 7,5 \text{ ns}) = 45 \text{ ns}$$

$$\text{CAS: } 20 \times (2 \times 7,5 \text{ ns}) = 300 \text{ ns}$$

$$\text{PRECHARGE: } 1 \times (2 \times 7,5 \text{ ns}) = 15 \text{ ns}$$

Suma de latencias ACTIVE + RAS + CAS + PRECHARGE =  $37,5 + 45 + 300 + 15 = \mathbf{397,5\ ns}$  tiempo que tarda en leer las 20 posiciones de memoria

Para el caso de la memoria 200 MHz:

ACTIVE:  $1 \times (5 \times 5\ ns) = 25\ ns$

RAS:  $3 \times (2 \times 5\ ns) = 30\ ns$

CAS:  $20 \times (3 \times 5\ ns) = 300\ ns$

PRECHARGE:  $1 \times (2 \times 5\ ns) = 10\ ns$

Suma de latencias ACTIVE + RAS + CAS + PRECHARGE =  $25 + 30 + 300 + 10 = \mathbf{365\ ns}$  tiempo que tarda en leer las 20 posiciones de memoria

En este caso es mejor la memoria de 200Mhz ya que tarda menos en leer las 20 posiciones de memoria.

### 1.2.5 Capacidad

Cantidad de información que es capaz de almacenar. La capacidad de las memorias se puede expresar en unidades de bits, bytes o palabras. Lo más frecuente es expresarla en bytes.

Se emplean los prefijos de

	TERA	GIGA	MEGA	KILO	Unidades
K = kilo				1	$2^{10} = 1024$
M = mega			1	$2^{10}$	$2^{20}$
G = giga		1	$2^{10}$	$2^{20}$	$2^{30}$
T = tera	1	$2^{10}$	$2^{20}$	$2^{30}$	$2^{40}$

En cálculos aproximados es frecuente tomar a **K =  $10^3$** , **M =  $10^6$** , **G =  $10^9$**  y **T =  $10^{12}$** .

### 1.2.6 Duración de la información

**Volátil.** La información desaparece si se deja de alimentar (suministrar energía) a la memoria. Por ejemplo esto ocurre en las memorias de semiconductores. Se dice entonces que la memoria es volátil.

**Con refresco.** Aunque la memoria esté alimentada, su información se va degradando paulatinamente, llegando un momento en que no se puede leer correctamente. Para que estos tipos de memoria sean útiles deben refrescarse periódicamente, esto es, deben reactivarse para regenerar los estados de sus puntos de memoria. Esto ocurre con los condensadores.



**Permanente.** También existen medios permanentes o de solo lectura. Son aquellos que contienen siempre la misma información y no pueden borrarse. La información puede haberse grabado en el proceso de fabricación de la memoria o posteriormente.



### 1.2.7 Tiempo de acceso ( $t_a$ )

Es el tiempo que tarda en realizar una operación de lectura o escritura, es decir, el tiempo que transcurre desde el instante en el que se presenta una dirección a la memoria hasta que el dato, o ha sido memorizado o está disponible para su uso.

En las de direccionamiento cableado, dado que todos los puntos de almacenamiento están cableados de forma equivalente, los tiempos son independientes de la dirección.

Ahora bien, si se hacen  $n$  lecturas o escrituras consecutivas, el tiempo total de lectura o escritura no será  $n * t_a$ , puesto que suele existir un tiempo de regeneración  $t_{ra}$  de los decodificadores, mecanismos o puntos de memoria. El tiempo de  $n$  lecturas o escrituras consecutivas será por tanto,  $n*t_a + (n-1)*t_{ra}$  como se desprende de la figura.

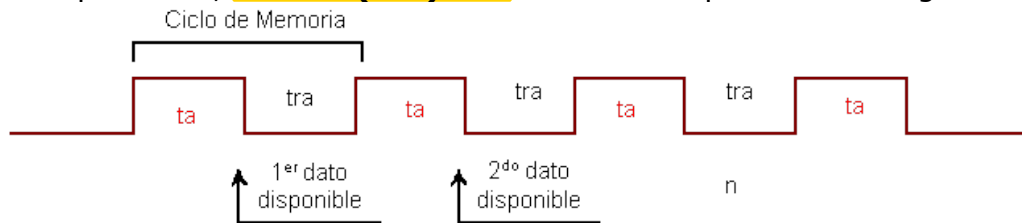


Figura: Tiempo de Acceso y Tiempo de Ciclo de Memoria

Se define como **Tiempo de Ciclo de Memoria** a  $t_a + t_{ra}$ . Es decir que consiste en el tiempo que se transcurre desde que comienza una lectura o escritura hasta que se puede iniciar la siguiente.

### 1.2.8 Unidad de transferencia (Modo de acceso)

La unidad de transferencia de la memoria principal es la **palabra**. La transferencia por palabra, llamado acceso aleatorio, solamente se utiliza en memorias fijas, en las que el tiempo empleado en direccionar cualquiera de sus puntos es fijo, por ser éste de tipo cableado. Por ello, las memorias fijas se suelen denominar memorias de acceso aleatorio o memorias de tipo RAM (Random Access Memory).

**El modo de direccionamiento** de la RAM o memoria principal es de **acceso aleatorio**. Cada posición direccionable de memoria tiene un único mecanismo de acceso cableado físicamente, esto significa que una palabra o byte se puede encontrar de forma directa, sin tener en cuenta los bytes almacenados antes o después de dicha palabra. El tiempo para acceder a una posición dada es constante e independiente de la secuencia de accesos previos. Además, la RAM permite el acceso para lectura y escritura de información. Este acceso de lectura/escritura se puede clasificar según la permanencia de la información:

- **Lectura/escritura simultánea:** se puede realizar ambas operaciones a la vez, pero sobre posiciones de memoria distintas.



- **Lectura/escritura no simultanea:** sólo se puede seleccionar una posición de memoria a la vez y realizar en ella la operación de lectura o escritura.
- **Acceso múltiple:** se pueden realizar ambas operaciones a la vez y sobre múltiples posiciones de memoria.

### 1.3 TECNOLOGÍAS DE FABRICACIÓN

**Unos años atrás:** La tecnología empleada consistía en diminutos núcleos de ferrita, seleccionables por finos hilos que los atravesaban y que dependiendo del sentido de imantación permite distinguir dos estados diferentes. Este tipo de memorias conservan indefinidamente la información almacenada.

**Hoy en día:** La tecnología empleada consistía en el uso de diferentes componentes como:



- **Biestables:** Un biestable (**flip-flop** en inglés), es un circuito secuencial capaz de permanecer en uno de dos estados posibles durante un tiempo indefinido en ausencia de perturbaciones. Podemos definir un circuito secuencial como aquel cuyo valor de salida no solo depende de las entradas sino también de los valores de salida anteriores. Esta característica es ampliamente utilizada en electrónica digital para memorizar información. El paso de un estado a otro se realiza variando sus entradas. Dependiendo del tipo de dichas entradas los biestables se dividen en:
  - **Asíncronos:** solamente tienen entradas de control. El más empleado es el **biestable RS**.
  - **Síncronos:** además de las entradas de control posee una entrada de sincronismo o de reloj.
- **Condensadores:** las propiedades de los condensadores hacen necesario, para no perder la toda la carga y por extensión la información, que sean refrescadas cada cierto tiempo.

### 1.4 MEMORIAS SRAM Y DRAM.

Anteriormente hablamos de sobre memorias basadas en biestables y memorias basadas en condensadores.

Podemos decir que las **memorias basadas en biestables**, usadas en la memorias caché, son también denominadas **SRAM** (Static Random Access Memory, memoria estática de acceso aleatorio). Capaces de mantener los datos, mientras siga alimentada, sin necesidad de circuito de refresco.

Las **memorias basadas en condensadores** son sin embargo llamadas **DRAM**, usadas en la memoria principal. Estas siglas provienen de Dynamic Random Access Memory, memoria dinámica de acceso

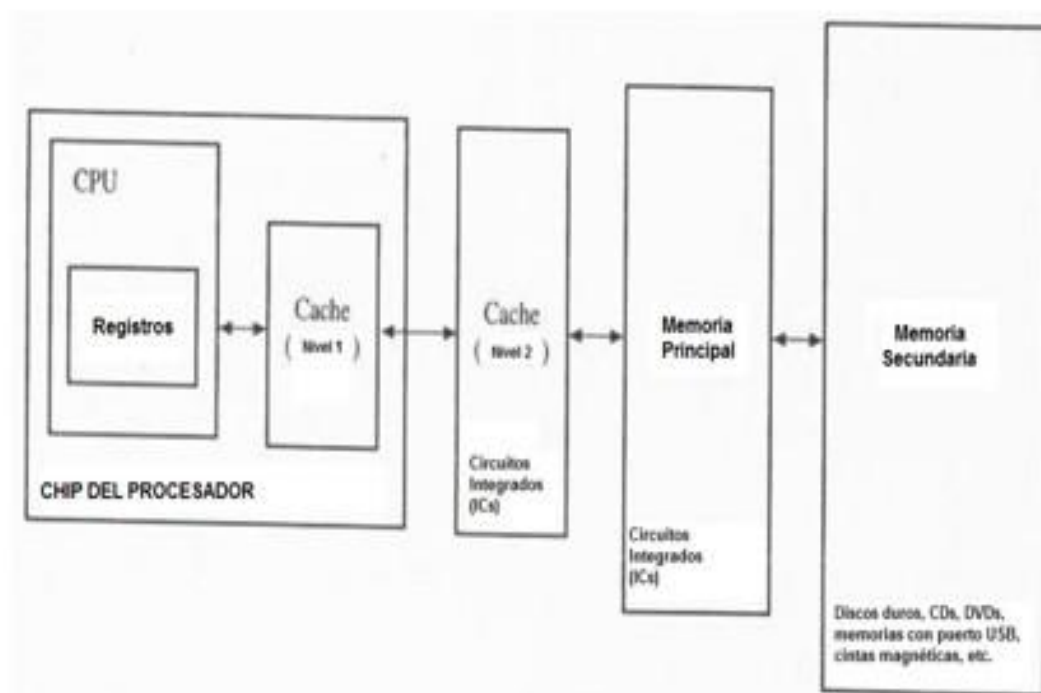
aleatorio. Los condensadores pierden constantemente la electricidad, lo que requiere que el controlador de memoria actualice la DRAM varias veces por segundo para mantener los datos.

La memoria SRAM es más cara, pero más rápida y con un menor consumo (especialmente en reposo) que la memoria DRAM. Es utilizada, por tanto, cuando es necesario disponer de un menor tiempo de acceso, o un consumo reducido, o ambos. Debido a su compleja estructura interna, es menos densa que DRAM, y por lo tanto no es utilizada cuando es necesaria una alta capacidad de datos, como por ejemplo en la memoria principal de los computadores personales.

Tipo de memoria	Ventajas	Desventajas
<b>SRAM</b>	<ul style="list-style-type: none"> <li>La velocidad de acceso es alta.</li> <li>Para retener los datos solo necesita estar energizada.</li> <li>Son más fáciles de diseñar.</li> </ul>	<ul style="list-style-type: none"> <li>Menor capacidad, debido a que cada celda de almacenamiento requiere más transistores.</li> <li>Mayor costo por bit.</li> <li>Menor consumo de potencia.</li> </ul>
<b>DRAM</b>	<ul style="list-style-type: none"> <li>Mayor densidad y capacidad.</li> <li>Menor costo por bit.</li> <li>Menor consumo de potencia.</li> </ul>	<ul style="list-style-type: none"> <li>La velocidad de acceso es baja.</li> <li>Necesita recargar la información almacenada para detenerla.</li> <li>Diseño complejo</li> </ul>



## 1.5 JERARQUÍA DE MEMORIAS.

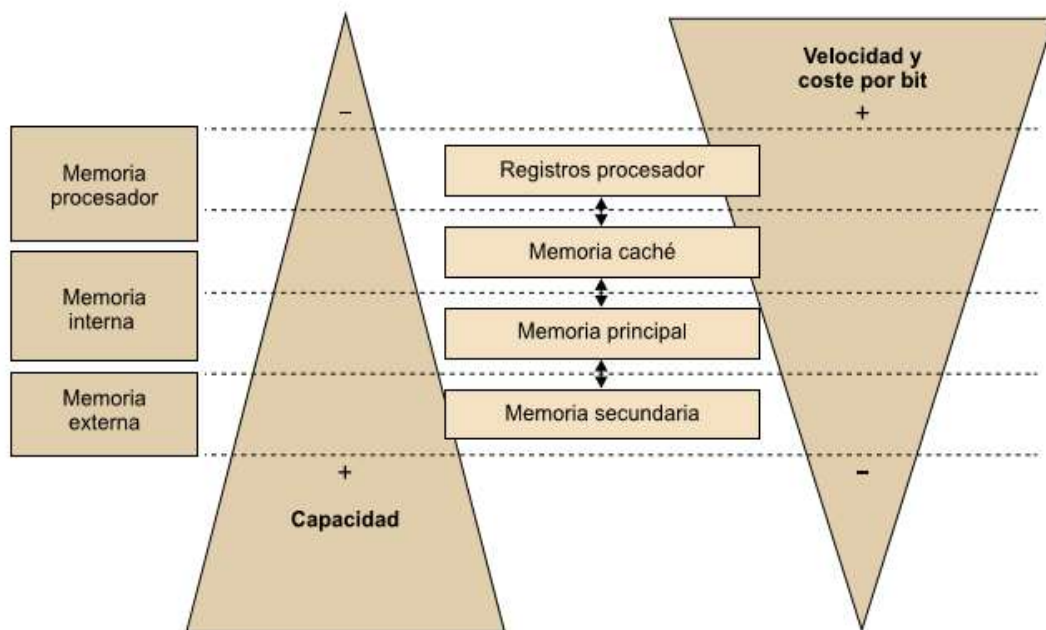


El objetivo en el diseño del sistema de memoria de un computador es que tenga una gran capacidad y un tiempo de acceso reducido con el precio más bajo posible. Como no hay ninguna tecnología que cumpla simultáneamente estos requisitos, la memoria del computador se estructura en varios niveles con el objetivo de conseguir unas prestaciones mejores, y forma lo que denominamos jerarquía de memorias.

En una jerarquía de memorias se utilizan varios tipos de memoria con distintas características de capacidad, velocidad y coste, que dividiremos en niveles diferentes: **memoria del procesador, memoria interna y memoria externa.**

Cada nivel de la jerarquía se caracteriza también por la distancia a la que se encuentra del procesador. Los niveles más próximos al procesador son los primeros que se utilizan; eso es así porque también son los niveles con una velocidad más elevada.

A continuación se muestra cuál es la variación de la capacidad, velocidad y coste por bit para los niveles típicos de una jerarquía:



El objetivo final de la jerarquía de memorias es conseguir que, cuando el procesador acceda a un dato, este se encuentre en el nivel más rápido de la jerarquía. Obtenemos así una memoria a un coste moderado, con una velocidad próxima a la del nivel más rápido y la capacidad del nivel más alto.

**Cada nivel de la jerarquía de la memoria se relaciona solo con los niveles superior e inferior,** salvo casos excepcionales. El procesador tiene acceso solamente a los registros y obtiene los datos de memoria mediante la memoria caché.

Por ello, cuando el procesador necesita un dato y este no está disponible en la memoria caché, se tendrá que llevar a ella desde el nivel en el que esté disponible.

Por otra parte, si el procesador modifica un dato en un nivel de la jerarquía de memorias, hay que garantizar que la modificación se efectúe en el resto de los niveles en los que el dato se encuentre almacenado. Si esto no se hiciera así, la siguiente vez que se accediera a este dato, se podría tomar un valor incorrecto. Este problema se denomina coherencia.

Como los niveles de memoria más próximos al procesador no son muy grandes, se podría pensar que se pierde mucho tiempo trasladando los datos desde un nivel hasta otro, ya que este movimiento tiene que ser constante. En realidad, eso no es cierto: los datos se reutilizan con mucha frecuencia, por lo que resulta útil que estén en el nivel más próximo al procesador. Más adelante estudiaremos por qué se produce esta reutilización y, por lo tanto, por qué es efectiva la jerarquía de memorias.

A continuación se ofrece una descripción de las características principales de los diferentes niveles de una jerarquía de memoria.

#### 1.5.1 Registros

El registro es el espacio de memoria que se encuentra dentro del procesador, integrado dentro del mismo chip de este. Se utilizan celdas de memoria de tipo estático, SRAM, para su implementación.

Es el espacio de memoria en el cual el procesador puede acceder más rápidamente a los datos. Este espacio de memoria es accesible al programador de lenguaje de ensamblador y, si se gestiona bien, permite minimizar el número de accesos a la memoria interna, que son bastante más lentos.

#### 1.5.2 Memoria interna

La memoria interna en un computador moderno está formada por dos niveles fundamentales: **memoria caché y memoria principal**. En los computadores actuales es frecuente encontrar la memoria caché también dividida en niveles.

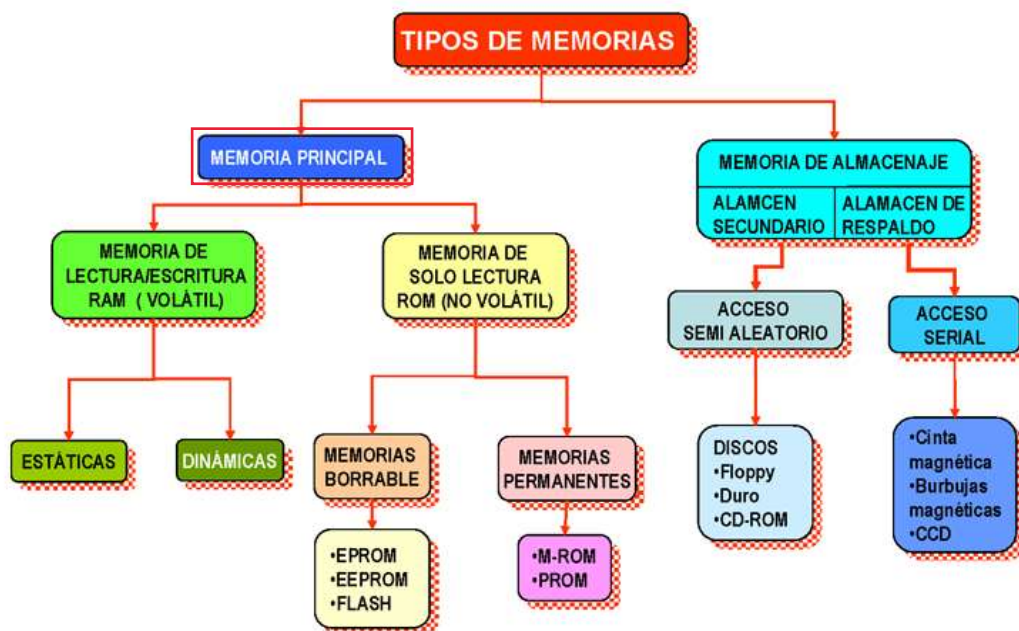
**Memoria caché:** Las memorias caché son memorias de capacidad reducida, pero más rápidas que la memoria principal, que utilizan un método de acceso asociativo. Se pueden encontrar dentro del chip del procesador o cerca de él y están diseñadas para reducir el tiempo de acceso a la memoria. En la memoria caché se almacenan los datos que se prevé que se utilizarán más habitualmente, de manera que sea posible reducir el número de accesos que debe hacer el procesador a la memoria principal (ya que el tiempo de acceso a la memoria principal siempre es superior al tiempo de acceso a la memoria caché).

No es accesible por parte del programador, es gestionada por el hardware y el sistema operativo y se implementa utilizando tecnología SRAM.

Los procesadores modernos utilizan diferentes niveles de memoria caché, lo que se conoce como memoria caché de primer nivel, segundo nivel, etc. Actualmente es habitual disponer de hasta tres niveles de memoria caché, referidos como L1, L2 y L3. Cada vez es más frecuente que algunos de estos niveles se implementen dentro del chip del procesador y que el nivel más próximo al procesador esté dividido en dos partes: una dedicada a las instrucciones y otra dedicada a los datos. Los últimos procesadores de **Intel** y **AMD** incluyen tres niveles de memoria caché: un primer nivel (**L1**) dividido en memoria caché de instrucciones y memoria caché de datos, y los otros niveles (L2 y L3), unificados. Los procesadores actuales tienen un diseño multinúcleo (multicore); un procesador integra en un solo chip varios núcleos completamente funcionales, cada núcleo dispone de una memoria caché de primer nivel (L1) y de segundo nivel (L2), y la memoria caché de tercer nivel (L3) es compartida por todos los núcleos del procesador. En estos procesadores toda la memoria caché se integra dentro del chip del microprocesador.

**Memoria principal:** En la memoria principal se almacenan los programas que se deben ejecutar y sus datos, es la memoria visible para el programador mediante su espacio de direcciones.

## 1.6 TIPOS DE MEMORIAS



Podemos clasificar las memorias atendiendo a diferentes aspectos, uno de ellos es a la peculiaridad de si estas son de sólo lectura o lectura y escritura.

### 1.6.1 Memoria de sólo lectura (ROM)

La memoria de sólo lectura, conocida también como ROM (acrónimo en inglés de read-only memory), es un medio de almacenamiento utilizado en ordenadores y dispositivos electrónicos, que permite sólo la lectura de la información y no su escritura, independientemente de la presencia o no de una fuente de energía.

Los datos almacenados en la ROM no se pueden modificar, o al menos no de manera rápida o fácil.

#### 1.6.1.1 ROM

Esta memoria se conoce simplemente como ROM y se caracteriza porque la información contenida en su interior se almacena durante su construcción y no se puede alterar.

Son memorias ideales para almacenar microprogramas, sistemas operativos, tablas de conversión y caracteres.

Generalmente estas memorias utilizan transistores MOS para representar los dos estados lógicos (1 o 0).



#### 1.6.1.2 Memoria PROM

Esta memoria es conocida como ROM programable de la sigla en inglés Programmable Read Only Memory. Este tipo de memoria a diferencia de la ROM no se programa durante el proceso de fabricación, en vez de ello la programación la efectúa el usuario y se puede realizar una sola vez, después de la cual no se puede borrar o volver a almacenar otra información.

El proceso de programación es destructivo, es decir, que una vez grabada, es como si fuese una ROM normal. Para almacenar la información se emplean dos técnicas: por destrucción de fusible o por destrucción de unión. Comúnmente la información se programa o quema en las diferentes celdas de memoria aplicando la dirección en el bus de direcciones, los datos en los buffers de entrada de datos y un pulso de 10 a 30V, en una terminal dedicada para fundir los fusibles correspondientes. Cuando se aplica este pulso a un fusible de la celda, se almacena un 0 lógico, de lo contrario se almacena un 1 lógico (estado por defecto), quedando de esta forma la información almacenada de forma permanente.

El proceso de programación de una PROM generalmente se realiza con un equipo especial llamado quemador. Este equipo emplea un mecanismo de interruptores electrónicos controlados por software que permiten cargar las direcciones, los datos y genera los pulsos para fundir los fusibles del arreglo interno de la memoria.

#### 1.6.1.3 Memoria EPROM

Este tipo de memoria es similar a la PROM con la diferencia que la





información se puede borrar y volver a grabar varias veces. Su nombre proviene de la sigla en inglés Erasable Read Only Memory.

La programación se efectúa aplicando en un pin especial de la memoria una tensión entre 10 y 25 Voltios durante aproximadamente 50 ms, según el dispositivo, al mismo tiempo se direcciona la posición de memoria y se pone la información a las entradas de datos. Este proceso puede tardar varios minutos dependiendo de la capacidad de memoria.

Durante la programación, al aplicar una tensión (10 a 25V) la región de la compuerta queda cargada eléctricamente, haciendo que el transistor se encienda, almacenando de esta forma un 0 lógico. Este dato queda almacenado de forma permanente, sin necesidad de mantener la tensión en la compuerta ya que la carga eléctrica en la compuerta puede permanecer por un período aproximado de 10 años.

Por otra parte el borrado de la memoria se realiza mediante la exposición del dispositivo a rayos ultravioleta durante un tiempo aproximado de 10 a 30 minutos. Este tiempo depende del tipo de fabricante y para realizar el borrado, el circuito integrado dispone de una ventana de cuarzo transparente, la cual permite a los rayos ultravioleta llegar hasta el material fotoconductor presente en las compuertas aisladas y de esta forma lograr que la carga se disipe a través de este material apagando el transistor, en cuyo caso todas las celdas de memoria quedan en 1 lógico. Generalmente esta ventana de cuarzo se ubica sobre la superficie del encapsulado y se cubre con un adhesivo para evitar la entrada de luz ambiente que pueda borrar la información, debido a su componente UV.

#### 1.6.1.4 Memoria EEPROM

La memoria EEPROM es programable y borrrable eléctricamente y su nombre proviene de la sigla en inglés Electrical Erasable Programmable Read Only Memory. Actualmente estas memorias se construyen con transistores de tecnología MOS (Metal Oxide Silice) y MNOS (Metal Nitride-Oxide Silicon).



La programación de estas memorias es similar a la programación de la EPROM, la cual se realiza por aplicación de una tensión de 21 Voltios a cada transistor, dejando de esta forma una carga eléctrica, que es suficiente para encender los transistores y almacenar la información. Por otro lado, el borrado de la memoria se efectúa aplicando tensiones negativas sobre las compuertas para liberar la carga eléctrica almacenada en ellas.

Esta memoria tiene algunas ventajas con respecto a la Memoria EPROM, de las cuales se pueden enumerar las siguientes:

- Las palabras almacenadas en memoria se pueden borrar de forma individual.
- Para borrar la información no se requiere luz ultravioleta.
- ~~Las memorias EEPROM no requieren programador.~~
- Para reescribir no se necesita hacer un borrado previo.
- Se pueden reescribir aproximadamente unas 1000 veces sin que se observen problemas para almacenar la información.

Nota: El tiempo de almacenamiento de la información es similar al de las EPROM, es decir **aproximadamente 10 años.**

#### **1.6.1.5 Memoria EPROM flash**

La memoria **FLASH** es similar a la **EEPROM**, es decir que **se puede programar y borrar eléctricamente**. Sin embargo esta reúne algunas de las propiedades de las memorias anteriormente vistas, y se caracteriza por tener alta capacidad para almacenar información y es de fabricación sencilla, lo que permite fabricar modelos de capacidad equivalente a las EPROM a menor costo que las EEPROM.

De la misma manera que la memoria EPROM, cuando hay carga eléctrica en la compuerta aislada, se almacena un 0, de lo contrario se almacena un 1.

Las **operaciones básicas** de una memoria Flash son la **programación, la lectura y borrado.**

Como ya se mencionó, la programación se efectúa con la aplicación de una tensión (generalmente de 12V o 12.75 V) a cada una de las compuertas de control, correspondiente a las celdas en las que se desean almacenar 0's. **Para almacenar 1's no es necesario aplicar tensión a las compuertas debido a que el estado por defecto de las celdas de memoria es 1.**

La lectura se efectúa aplicando una tensión positiva a la compuerta de control de la celda de memoria.

Para determinar si el dato almacenado en la celda es un 1 o un 0, se detecta la corriente circulando por el transistor en el momento que se aplica la tensión en la compuerta de control.

El borrado consiste en la liberación de las cargas eléctricas almacenadas en las compuertas aisladas de los transistores. Este proceso consiste en la aplicación de una tensión lo suficientemente negativa que desplaza las cargas.

#### **1.6.2 Memoria de lectura y escritura (RAM)**


Memorias **volátiles**, que **pierden su información una vez desaparece el suministro eléctrico** pero que pueden ser leídas **y escritas tantas veces**



como sea necesario. Estas memorias son conocidas como memoria **RAM**.

Se habla de RAM como memoria volátil, mientras que ROM es memoria no-volátil.

La mayoría de los computadores personales contienen una pequeña cantidad de ROM que almacena programas críticos tales como aquellos que permiten arrancar la máquina (BIOS CMOS). Además, las ROMs son usadas de forma generalizada en calculadoras y dispositivos periféricos tales como impresoras laser, cuyas 'fonts' estan almacenadas en ROMs.

Estas memorias además de ser de lectura/escritura y volátiles, son también de **acceso aleatorio**,  decir, cualquier celda de memoria puede ser leída o escrita en cualquier orden, sin tener en cuenta cuál fue leída o escrita en el proceso anterior.

Nos podemos encontrar con los siguientes tipos de memoria:

#### 1.6.2.1 Memoria SRAM

**SRAM** (Static Random Access Memory), o **Memoria Estática de Acceso Aleatorio** que como vimos anteriormente es una memoria RAM estática debido a que son construidas a base de **biestables**. Esta memoria es capaz de mantener los datos, mientras esté alimentada, sin necesidad de circuito de refresco. Sin embargo, sí son memorias volátiles, es decir que pierden la información si se les interrumpe la alimentación eléctrica.

Características de la memoria **SRAM**:

- Son de poco uso porque su **costo es elevado**.
- Se insertan en una ranura especial y cuentan con 80 pines.
- Son **memorias muy veloces**, pero tienen **poca capacidad** de **almacenamiento**.
- Pueden ser insertadas otras memorias en la tarjeta principal.
- Se les identifica por niveles, **L1, L2 y L3**.

La memoria **SRAM** es más cara, pero más rápida y con un menor **consumo** (especialmente en reposo) **que la memoria DRAM**. Es utilizada, por tanto, cuando es necesario disponer de un menor tiempo de acceso, o un consumo reducido, o ambos. Debido a su compleja estructura interna, es **menos densa que DRAM**, y por lo tanto no es utilizada cuando es necesaria una alta capacidad de datos, como por ejemplo en la memoria principal de los computadores personales.

Dentro de la categoría de las memorias RAM estáticas podemos encontrar:

- **Async SRAM o SRAM asíncrona (Asynchronous Static RAM)**: la antigua caché en los 386, 486 y primeros Pentium,

más rápida que la DRAM pero que provoca igualmente estados de espera en el procesador. Su velocidad es de 20 ns, 15 ns o 12 ns.

- **Synchronous Burst Static RAM (Sync SRAM)**: es la mejor para un transporte de 66MHz y puede sincronizar la velocidad de la caché con la velocidad del procesador. Su velocidad es de 8.5 ns a 12 ns
- **Pipelined Burst Static RAM (PB SRAM)**: funciona de manera continuada sincronizada con el procesador a velocidades de hasta 133 MHz. Tarda un poco más en cargar los datos que la anterior, pero una vez cargados, el procesador puede acceder a ellos con mayor rapidez. Su velocidad es de 4.5 ns a 8 ns.

#### 1.6.2.2 Memoria DRAM

- **DRAM** (Dynamic Random Access Memory)

Es un tipo de **memoria dinámica de acceso aleatorio** que se usa principalmente en los módulos de memoria RAM y en otros dispositivos, como memoria principal del sistema. Se denomina dinámica, ya que para mantener almacenado un dato, se requiere revisar el mismo y recargarlo, cada cierto período, en un ciclo de refresco. Su principal ventaja es la posibilidad de construir memorias con una gran densidad de posiciones y que todavía funcionen a una velocidad alta: en la actualidad se fabrican integrados con millones de posiciones y velocidades de acceso medidos en millones de bit por segundo. Es una memoria volátil, es decir cuando no hay alimentación eléctrica, la memoria no guarda la información. Inventada a finales de los sesenta, es una de las memorias más usadas en la actualidad.

- **FPM (Fast Page Mode)**

Memoria en modo paginado, el diseño más común de chips de RAM dinámica. El acceso a los bits de memoria se realiza por medio de coordenadas, fila y columna. Antes del modo paginado, era leído pulsando la fila y la columna de las líneas seleccionadas. Con el modo página, la fila se selecciona solo una vez para todas las columnas (bits) dentro de la fila, dando como resultado un rápido acceso. La memoria en modo paginado también es llamada memoria de modo Fast Page o memoria FPM, FPM RAM, FPM DRAM.

Fue usado en procesadores como el Intel 486, se implantó un modo direccionamiento en el que el controlador de memoria envía una sola dirección y recibe a cambio esa y varias consecutivas sin necesidad de generar todas las direcciones. Esto supone un ahorro de tiempos ya que ciertas operaciones son repetitivas cuando se desea acceder a muchas posiciones consecutivas. Funciona como si

deseáramos visitar todas las casas en una calle: después de la primera vez no sería necesario decir el número de la calle, únicamente seguir la misma. Se fabricaban con tiempos de acceso de 70 o 60 ns y fueron muy populares en sistemas basados en el 486 y los primeros Pentium.

- **EDO (Extended Data Out)**

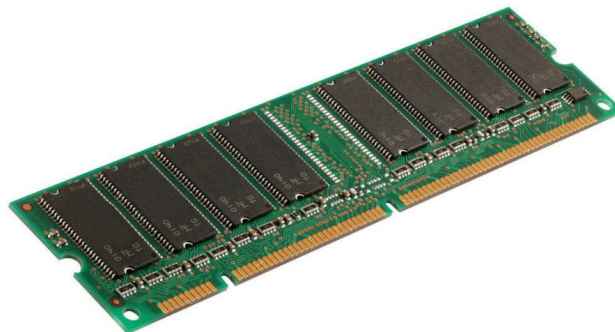
Este tipo de memoria fue usada en los primeros Pentium y Pentium MMX. Son parecidas a las FPM, con la ventaja de estar ajustadas de forma que pueden iniciar un nuevo ciclo de acceso a memoria antes de que haya terminado la salida de los datos del ciclo anterior.

Están desfasadas. Las sucesoras a estas memorias eran las memorias BEDO, que aparecen en el mercado un poco tarde, casi al tiempo que las memorias SDRAM que son las que han sido realmente aceptadas.

- **SDRAM (Synchronous DRAM)**



Memorias DRAM síncronas, funcionan en sincronización con el reloj del microprocesador. Una de las características principales a tener en cuenta es la velocidad de bus. Es usual denominar estas memorias con PC66, PC100, PC133, etc., siendo el número el que indica la velocidad de bus.

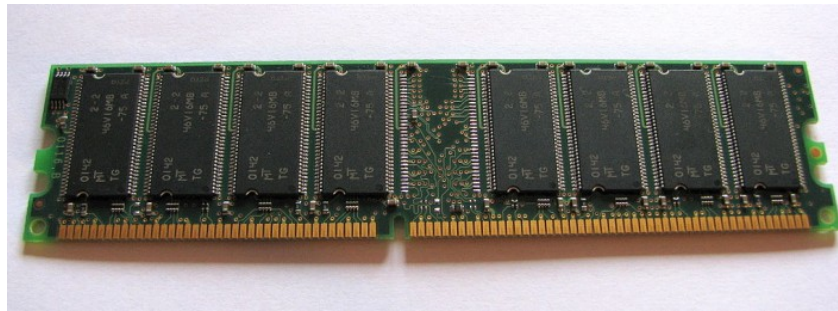


Son memorias que utilizan sólo unos de los flancos de cada ciclo, el flanco de subida, para realizar las operaciones de memoria.



- **DDR SDRAM (Double Data Rate SDRAM)**

En este tipo de memorias SDRAM se aprovechan ambos flancos para realizar las operaciones de lectura y escritura, con lo que la velocidad de operación se ve duplicada. Hablamos aquí de velocidad física y velocidad efectiva, indicando la velocidad física, la velocidad real según los ciclos de reloj y la velocidad efectiva duplica esta debido al doble aprovechamiento de cada ciclo.



Para que se entienda el concepto de velocidad física y efectiva diremos que una memoria **DDR400 tiene una velocidad física de 200**, es decir, 200 MHz o 200 millones de operaciones de acceso a memoria en un segundo. Como se aprovecha el doble cada ciclo, la velocidad efectiva de esta **memoria sería de 400 MHz, o 400 millones de operaciones en un segundo.**

Este tipo de memoria se denominan con la nomenclatura **"DDR"+número** (es la **velocidad efectiva**), aunque a veces podemos encontrar la nomenclatura habitual de las SDRAM, por ejemplo, PC200 para las DDR400; o incluso la nomenclatura **PC+ (ancho de banda)**, por ejemplo PC3200 para las DDR400.

**El bus de datos de las memorias DDR es de 64 bits, es decir 8 bytes y su voltaje es de 2,5v.**

Las memorias DDR precisan de un voltaje inferior a las anteriores para su buen funcionamiento, además, su formato físico (módulo) incluye mayor **número de conectores (184).**

MODELO	FRECUENCIA	MODELO	TRANSFERENCIA DE DATOS
DDR200	200 MHz	PC1600	1600 Mb/s
DDR266	266 MHz	PC2100	2100 Mb/s
DDR333	333 MHz	PC2700	2700 Mb/s
DDR400	400 MHz	PC3200	3200 Mb/s

*Nota: DDRxxx indica velocidad efectiva, mientras que PCxxxx indica el ancho de banda (truncado en sus dos últimas cifras). El ancho de banda se calcula multiplicando velocidad efectiva por ocho, ya que DDR transfiere datos en un canal de 64 bits (8 Bytes).*

**DDR400** -> si 400 es la velocidad efectiva la velocidad física es  $400/2 = 200$  MHz

Si el ancho de bus es de 64 bits, 8 bytes tenemos:

$8 \times 200 \times 2 \rightarrow 1600 \text{ MB/s} \times 2 \rightarrow 3200 \text{ MB/s}$ .

Si el ancho de banda es 3200MB/s la el nombre PC será PC3200.

**DDR200** -> 100 MHz x 2

$8 \times 100 \times 2 \rightarrow 800 \text{ MB/s} \times 2 \rightarrow 1600 \text{ MB/s}$

Si el ancho de banda es 1600 MB/s el nombre PC será PC1600.

- **RDRAM (Rambus DRAM)**

Más concretamente se denomina DRDRAM (Direct Rambus DRAM). Es una memoria propietaria, propiedad de la empresa Rambus Inc., de forma que cualquier otra empresa debe pagar a esta para poder construir este tipo de memorias.



Este tipo de memorias fueron introducidas en el año 1999, con el chipset de intel i820, en placas para Pentium III. Pretendían ser las memorias "exclusivas" de los pronto comercializados Pentium IV. Poseían un **bus de datos inferior a las DDR, de 16 a 32 bits** como mucho, pero velocidad de bus física más elevadas, 400 MHz físicos, en total 800 MHz efectivos. Este sistema parece dar mejor resultado, aunque se reduce el número de líneas de datos en paralelo, así como posibles interferencias entre ellas, el aumento de velocidad de bus hace que el ancho de banda sea mayor.

**Tenían una desventaja, las latencias eran altas.**

Sin embargo, aunque prometían bastante, no llegaron a tener demasiado éxito. Uno de los motivos fundamentales fue el excesivo precio, debido a que los fabricantes debían pagar royalties a Rambus Inc. para poder construirlas y surgieron ciertos problemas en el proceso de fabricación que elevaron considerablemente los

precios.

Fue entonces cuando surge la DDR-SDRAM, estándar apoyado por todos los fabricantes a excepción de Intel (en primer momento), esto cambia cuando se da cuenta de que este tipo de RAM. Muy asequible, tenía mucho mayor éxito que la Rambus.

- **DDR2 SDRAM, DDR-II o DDR-2**

Estas memorias son una evolución de las DDR. Mejoran sus características principales:

- Mayores velocidades de reloj, hasta 533 MHz físicos, con velocidad efectiva de 1066 MHz.
- Menor **voltaje 1.8v**, en su antecesora 2.5v.
- El encapsulado del chip esta mejorado.
- Las latencias son más elevadas.
- Poseen mayor número de **conectores 240**.



El **bus de datos de estas memorias es de 64 bits**, es decir 8 bytes.

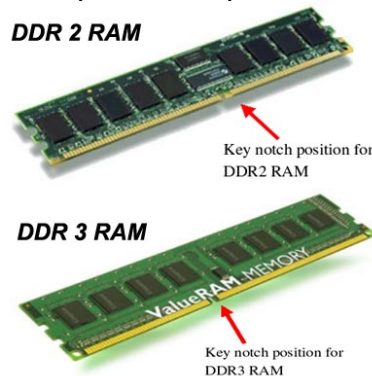
MODELO	FRECUENCIA	MODELO	TRANSFERENCIA DE DATOS
DDR2-533	266 MHz	PC2-4200	4.264 Mb/s
DDR2-667	333 MHz	PC2-5300	5.336 Mb/s
DDR2-800	400 MHz	PC2-6400	6.400 Mb/s
DDR2-1066	533 MHz	PC2-8500	8.500 Mb/s



Nota: DDR2xxx indica velocidad efectiva, mientras que PC2xxxx indica el ancho de banda teórico (truncado en sus dos últimas cifras). El ancho de banda se calcula multiplicando la tasa de transferencia de datos por ocho, ya que DDR2 transfiere datos en un canal de 64 bits (8 Bytes).

- **DDR3 SDRAM, DDR-III o DDR-3**

Posee casi las mismas características de la DDR2, pero su velocidad de trabajo puede duplicar y hasta triplicar la versión anterior.



Sus características principales son:

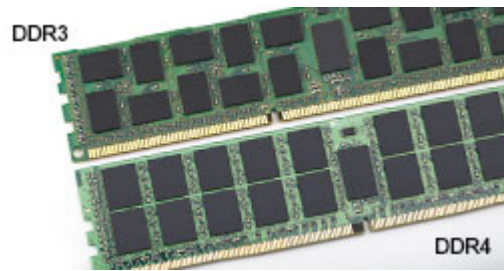
- Mayores velocidades de reloj, superando los 400 MHz físicos, de 400 a 1066 MHz.
- Menor **voltaje 1.5v**, en las DDR2 eran 1.8v.
- Las latencias siguen creciendo.
- Poseen los mismos conectores 240 que la versión anterior.

- **DDR4 SDRAM**

Cada iteración en los estándares DDR ha traído consigo múltiples mejoras, algo lógico teniendo en cuenta los plazos de varios años de diferencia en los desarrollos. El caso de DDR4 no es una excepción, y viene acompañada de varias novedades muy interesantes.

La más representativa es el incremento de la frecuencia unido a un menor voltaje de funcionamiento, lo cual proporcionará un mayor rendimiento cuantificado, según algunos fabricantes, en un 50% de mejora.

Referente al **formato físico de DDR4** no hay muchas novedades. La forma y tamaño es la misma que los anteriores estándares, la muesca continúa siendo diferente (ninguna versión de DDR tiene la muesca en el mismo lugar, con lo que no hay forma posible de equivocarse).



Sus características principales son:

- Tienen un mayor rendimiento y menor consumo que las memorias DDR predecesoras, además de un gran ancho de banda.
- Las latencias siguen creciendo.
- Menor **voltaje 1.2v, 1.1v e incluso 1.05v.**
- Poseen mayor número de **conectores 288**

## 1.7 MÓDULOS DE MEMORIA

Hoy en día, las memorias por lo general se suministran en forma de módulos, es decir, tarjetas que se colocan en conectores designados para tal fin. En términos generales, existen tres tipos de módulos RAM:

- Módulos en **formato SIMM** (Módulo de Memoria en Línea Simple): se trata de placas de circuito impresas, con uno de sus lados equipado con chips de memoria. Existen dos tipos de módulos SIMM, según el número de conectores:
  - Los módulos **SIMM con 30 conectores** (de 89x13mm) son **memorias de 8 bits** que se instalaban en los PC de primera generación (286, 386).

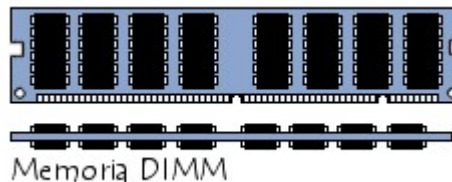


- Los módulos **SIMM con 72 conectores** (sus dimensiones son 108x25mm) son memorias capaces de almacenar **32 bits** de información en forma simultánea. Estas memorias se encuentran en los PC que van desde el 386DX hasta los primeros Pentium. En el caso de estos últimos, el procesador funciona con un bus de información de 64 bits, razón por la cual, estos ordenadores necesitan estar equipados con dos módulos SIMM. Los módulos de 30 clavijas no pueden instalarse en posiciones de 72 conectores, ya que la muesca (ubicada en la parte central de los conectores) imposibilitaría la conexión.





- Los módulos en **formato DIMM** (Módulo de Memoria en Línea Doble), son memorias de **64 bits**, lo cual explica por qué no necesitan emparejamiento. Los módulos DIMM poseen chips de memoria en ambos lados de la placa de circuito impresa, y poseen a la vez, 84 conectores de cada lado, lo cual suma un total de **168 conectores**. Además de ser de mayores dimensiones que los módulos SIMM (130x25mm), estos módulos poseen una segunda muesca que evita confusiones.



Cabe observar que los conectores DIMM han sido mejorados para facilitar su inserción, gracias a las palancas ubicadas a ambos lados de cada conector.

También existen módulos más pequeños, conocidos como **SO DIMM** (DIMM de contorno pequeño), diseñados para ordenadores portátiles. Los módulos SO DIMM sólo cuentan con **144 conectores** en el caso de las memorias de **64 bits**, y con **77 conectores** en el caso de las memorias de **32 bits**.

- Los módulos en **formato RIMM** (Módulo de Memoria en Línea Rambus, también conocido como RD-RAM o DRD-RAM) son memorias desarrolladas por la empresa Rambus. Poseen **184 conectores**. Dichos módulos poseen dos muescas de posición, con el fin de evitar el riesgo de confusión con módulos previos.

Dada la alta velocidad de transferencia de que disponen, los módulos RIMM poseen una película térmica cuyo rol es el mejorar la transferencia de calor.

Al igual que con los módulos DIMM, también existen módulos más pequeños, conocidos como **SO RIMM** (RIMM de contorno pequeño), diseñados para ordenadores portátiles. Los módulos SO RIMM poseen sólo **160 conectores**.

Cuando instalamos nuevos módulos de memoria en nuestro PC, debemos tener mucho cuidado. Es importante que los módulos que se coloquen tengan las mismas características, incluso, si es posible, sean del mismo fabricante para así poder aprovechar estos al máximo.

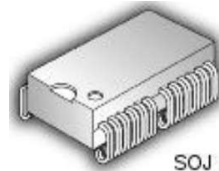
En caso de instalar módulos de características diferentes, no debemos extrañarnos de que la memoria corra a la velocidad de la más lenta o que alguno de los módulos no sea detectado.

## 1.8 ENCAPSULADO DE LOS CHIP DE MEMORIAS INCLUIDOS EN LOS MÓDULOS

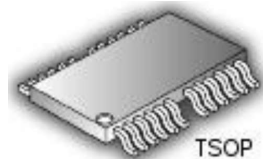
**DIP** Encapsulado Dual de Línea: Es un chip rectangular provisto de pequeñas patas que se soldaban directamente a la placa base.



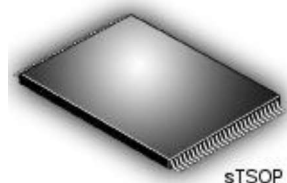
**SOJ** alineación de pequeñas patillas en forma de J, es otro tipo de encapsulado. Se monta directamente sobre la superficie del circuito impreso (sobre el módulo).



**TSOP**, encapsulado de pequeñas patillas delgadas y alineadas, desde los módulos SIMM hasta los módulos DRAM. Son más actuales, se han afianzado como el encapsulado más utilizado.



**sTSOP** tiene las mismas características de TSOP, pero con la mitad de tamaño. Su diseño compacto permite a los diseñadores de módulos añadir más chips de memoria utilizando la misma cantidad de espacio.



**CSP** (PAQUETE DE ESCALA DE CHIP)

A diferencia de los encapsulados DIP, SOJ y TSOP, este encapsulado no utiliza pines para conectar el chip a la tarjeta. En lugar de esto, las conexiones eléctricas de la tarjeta se hacen a través de un BGA (Rejilla de esfera) en la parte inferior del encapsulado. Este es el más usado actualmente en los módulos de memoria DDR3 y DDR2.



CSP (vista superior)



CSP (vista interior)

## 1.9 SIMPLE, DUAL, TRIPLE O QUAD CHANNEL EN MOMERIAS RAM

Para poder acceder a la memoria RAM utiliza un bloque denominado **controlador de memoria** que antiguamente se encontraba sobre la placa base y en los micros modernos ya está integrado.

Tanto dual, triple o quad channel, también lo puedes encontrar como doble, triple o cuádruple canal son tecnologías que permiten acceder a varios módulos de memoria al mismo tiempo. De esta forma se consigue acelerar el acceso a esta. Para poder usarlo es necesario que tanto la placa base como el procesador lo soporten.

Te puede sorprender pero aunque el controlador de memoria se encarga de todo y en los micros modernos se encuentra dentro del procesador, la placa base tiene que tener las líneas necesarias para poder llevar la

información con lo cual tendrás que revisar el manual para saber si tu sistema lo soporta.

¿Qué tipos de configuraciones existen?

**Simple channel.** En memorias DDR y posteriores se pueden leer hasta 64 bits de una sola vez. En realidad se leen dos bloques de 64 bit por cada unidad de reloj por eso del double data rate.

**Dual channel.** Podemos leer 128 bits de una sola vez pero necesitamos usar dos módulos de memorias RAM al mismo tiempo. Es necesario que la placa base soporte esta tecnología ya que deben de existir más líneas que vayan desde el procesador a la memoria RAM.

Ambas memorias deben ser idénticas en tamaño y prestaciones, si son distintas se ajustara a la velocidad de la más lenta.

**Triple Channel.** Lo tienes en equipos más serios, en este caso si solo tienes dos módulos de memoria el sistema funcionara como un dual channel.

En las placas bases que soportan esta tecnología no es extraño encontrarte con hasta la posibilidad de conectar seis módulos aunque solo tres se pueden acceder al mismo tiempo.

**Quad channel.** En Sandy Bridge E por ejemplo lo tienes. Es posible usar menos de cuatro y configurarlo en dual y triple channel.

En estas placas te puedes encontrar con hasta ocho módulos o incluso más.