

单 DSP 三电平控制策略

蔡 凯¹ 程善美¹ 李自成²

(1. 华中科技大学控制科学与工程系 武汉 430074

2. 武汉工程大学电气信息学院 武汉 430073)

摘要 相对传统的二电平系统多电平系统具有电压变化率 (dV/dt) 低、谐波畸变率 (THD) 低和器件承受电压低等优点, 三电平系统是其中最具工程价值的典型方案。三电平硬件平台一般采用经典的“DSP+CPLD”架构, 三电平控制策略中由 DSP 完成三电平算法部分, 由 CPLD 完成 PWM 信号扩展分配部分。本文重新分析了三电平控制策略的模块层次, 并结合典型的 DSP 硬件系统结构, 提出了在以单 DSP 为核心的硬件架构上实现三电平控制策略的方案。硬件平台的实验结果证明了该方案的可行性, 该方案在系统紧凑性、可靠性和成本上具有一定的优势。

关键词: 三电平 PWM 扩展 单 DSP 系统 双 EV 联合模式

中图分类号: TP202

Study of Applying Three-Level PWM Strategy on Single-DSP Architecture

Cai Kai¹ Cheng Shanmei¹ Li Zicheng²

(1. Huazhong University of Science and Technology Wuhan 430074 China

2. Wuhan Institute of Technology Wuhan 430073 China)

Abstract Multi-level converters are provided with extremely lower dV/dt , very low harmonic distortion, and low device's voltage stress. As one of multi-level converters with general applications, three-level converter usually works in the "DSP+CPLD" hardware architecture, in which DSP completes the three-level algorithm, and CPLD implements the PWM extension task. A novel three level scheme with only one single DSP is put forward based on analysing on algorithm modularity and hardware properties. Results of experiments on two types of hardware platform testify the feasibility of this scheme, and it exhibits good characters of high compact structure, dependability, as well as low cost.

Keywords: Three-level, PWM, single-DSP architecture, two EV union mode

1 引言

自 1980 年 A. Nabae 最早提出中点钳位型 (Neutral Point Clamped, NPC) 三电平变换器结构以来^[1], 众多学者和工程师在三电平领域做了非常多的科研和工程工作。相对传统两电平变换器三电平变换器具有电压阶梯更多、电压变化率 (dV/dt) 低、谐波畸变率 (THD) 低、器件承受电压低和开关频率较低等优点^[2-6]。但三电平变换器系统的软件

算法和硬件结构相对复杂, 它的设计和维护成本也相对较高。

三相 NPC 型三电平变换器的主电路有 12 个开关管, 需要 12 路 PWM 驱动信号。而目前嵌入式领域内通用的 DSP 控制器一般仅提供 6 个为一组的 PWM 产生模块。所以, 大多数三电平控制系统都采用了“DSP+CPLD(FPGA)”架构^[7-9]。使用 CPLD(FPGA)等器件进行硬件扩展可以很好地协助完成三电平系统中的复杂逻辑问题, 并且也可以提供所需的 12 路 PWM 驱动信号。

本文将通过对三电平控制策略的分析, 提出一

种更为紧凑的“单 DSP”型三电平架构。

2 PWM 脉冲发生器

通用的数字控制系统 (Digital Control System, DCS) 如图 1a 所示。电源、变换桥和负载构成了强电主回路, 是 DCS 的被控对象。控制策略和 PWM 脉冲发生器构成弱电控制系统, 它接收被控对象的状态反馈量, 经过计算后向变换桥发出脉冲驱动信号, 对 DCS 被控对象实施控制。

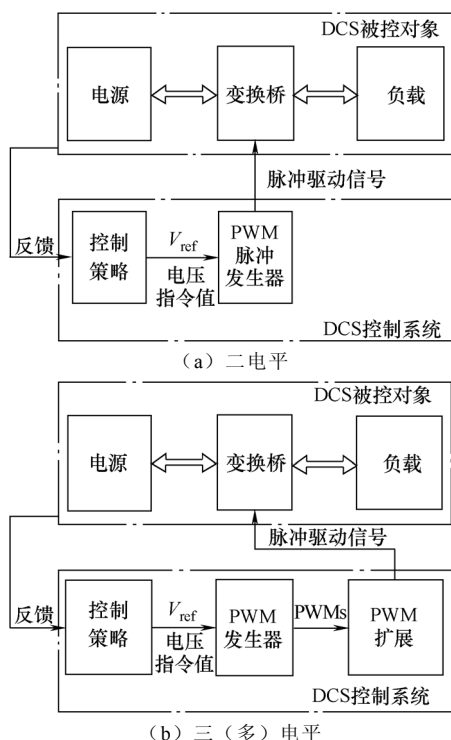


图 1 DCS 结构框图

Fig.1 Diagram of digital control system

在通用 DCS 结构框图中, 当负载为电机, 反馈信号为电流、转速和位置等, 控制策略采用磁场定向或直接转矩控制时, 该 DCS 为典型的数字电机控制 (Digital Motor Control, DMC) 系统; 当反馈信号为电源电压、负载电流和变换桥电流等状态量, 控制策略采用有源滤波算法时, 该 DCS 为有源电力滤波 (Active Power Filter, APF) 控制系统; 当变换桥及相应的 PWM 脉冲驱动信号为三电平或多电平类型时, 该 DCS 为三电平或多电平 DCS 控制系统。

不失一般性, 本文以下的讨论都以三相系统为例。DSC 的控制过程就是将弱电控制信息施加到强电被控对象上的过程, 其中 PWM 脉冲发生器环节就是实现“信息-能量”变换的关键接口。实际上, PWM 脉冲发生器主要完成以下两项工作:

(1) PWM 信号发生: 将电压指令值解析为对

应各相的状态时间值 T_x , 并调制成对偶的 PWM 信号对。

(2) PWM 信号扩展: 将 PWM 信号对扩展为对应变换桥拓扑的脉冲驱动信号 G_x 。

不论是使用 SPWM 策略, 还是使用 SVPWM 策略, 输入都是电压指令值, 输出都是各相的状态时间值, 它们的解析过程都是统一的。对某一相而言, 所得的状态时间值对应在一个 PWM 周期 T_s 内该相的两种状态的维持时间, 分别是 T_x 和 $(T_s - T_x)$, 其中 $x=a, b, c$ 。

根据三电平控制系统的特点, 可以将 PWM 脉冲发生器模块进一步划分为两个功能模块: PWM 发生器和 PWM 扩展模块, 所得的通用数字控制系统结构框图如图 1b 所示。

3 三电平 PWM 分析与实现

由于二电平变换器的结构简单, 在传统二电平 DCS 中, 一般未对 PWM 脉冲发生器模块的两项工作进行明确的划分, 即无需对调制好的对偶的 PWM 信号对进行扩展, 也可直接用于驱动二电平变换桥。而在三电平系统中, 引入 PWM 扩展部分可提高数字控制系统模块化性能。具体而言, “PWM 发生”部分只需负责推算两种有效的开关状态的导通时间, 它不用关心变换桥的拓扑结构是二电平、三电平还是其他; 将推算出的开关状态实现到具体的变换桥上则由“PWM 扩展”部分来完成。

3.1 PWM 信号扩展

PWM 发生器的输入为电压指令值, 输出为对应各相的状态时间值 (T_a, T_b, T_c) 和相应对偶的 PWM 信号对 ($P_{a0}, P_{a1}; P_{b0}, P_{b1}; P_{c0}, P_{c1}$)。三电平 DCS 结构框图中的 PWM 扩展模块要实现的就是将 2 路 \times 3 相 = 6 个 PWM 信号扩展为变换桥所需的 4 路 \times 3 相 = 12 个脉冲驱动信号: $S_{a1}, S_{a2}, S_{a3}, S_{a4}, S_{b1}, S_{b2}, S_{b3}, S_{b4}$ 和 $S_{c1}, S_{c2}, S_{c3}, S_{c4}$ 。

对变换桥的单相桥臂进行分析可以发现, 在一个 PWM 周期内, 该相桥臂仅可能出现两种状态模式, 如图 2 所示。这两种状态模式分别是: ① S_{a1} - S_{a3} 管 PWM 状态, 如图 2a 所示。② S_{a2} - S_{a4} 管 PWM 状态, 如图 2b 所示。两种状态下, 开关管共同的规律是: 在一个 PWM 周期内, 总有两个开关管 (S_{a1} - S_{a3} 或者 S_{a2} - S_{a4}) 处于开通/关断的互补状态 (可称为跳变开关组 SG2), 它们之间的一个开关管总是处于开通状态 (可称为常通开关 SG1), 这三管之外的另一个开关管总是处于关断状态 (可称为常断开关

SG0)。跳变开关组在一个 PWM 周期内进行一次状态的翻转, 对应该相桥臂输出两个不同的电平值。以直流侧两个电容的中点为参考地, 则上述状态模式①输出 1 和 0 电平, 状态模式②输出 0 和 -1 电平。将单相桥臂的开关划分为跳变开关组、常通开关和常断开关有助于有效地实现 PWM 扩展工作。

确定了某一相的跳变开关组 SG2, 便可以确定该相整个桥臂的开关状态。单相桥臂开关状态可根据该相电压指令值的符号来进行判断, 如表 1 所示, 其中 $x=a,b,c$, 分别对应 a、b、c 三相。

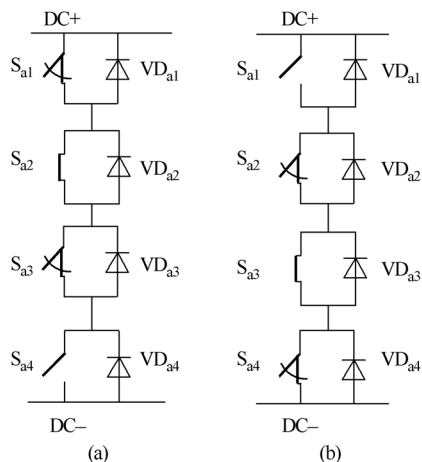


图 2 三电平单相桥臂的开关状态

Fig.2 Switch state of one leg in three-level bridge

表 1 单相桥臂开关状态判断逻辑

Tab.1 Switch states logic for single leg of bridge

	$V_x \geq 0$	$V_x < 0$
SG2 (跳变开关组)	S_{a1}, S_{a3}	S_{a2}, S_{a4}
SG1 (常通开关)	S_{a2}	S_{a3}
SG0 (常断开关)	S_{a4}	S_{a1}

PWM 扩展部分的基本功能是根据每相电压指令值对照表 1 确定该相的开关状态, 然后进行驱动信号的分配 (对偶的 PWM 信号对 P_{x0}, P_{x1} 分配给跳变开关组, 对应常通开关输出有效驱动信号, 对应常断开关输出无效驱动信号)。

3.2 DSP+CPLD 实现 PWM 扩展

上述图 1b 中的系统结构, 在 DSP+CPLD 硬件架构中可以很容易地得到实现, 具体功能规划如图 3 所示。

DSP 接收反馈状态量, 执行控制策略, 使用其片内的 PWM 产生模块资源将电压指令值转换为对应三相的对偶的 (带死区的) PWM 信号对 ($P_{a0}, P_{a1}; P_{b0}, P_{b1}; P_{c0}, P_{c1}$), 并给出代表三相电压指令值符号

的标志量 Sign_x 。

$$\text{Sign}_x = \begin{cases} 1 & V_x \geq 0 \\ 0 & V_x < 0 \end{cases} \quad x = a, b, c \quad (1)$$

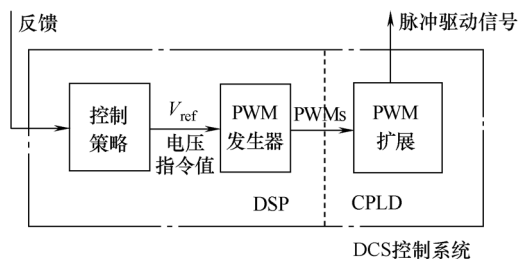


图 3 DSP+CPLD 架构三电平的功能规划

Fig.3 Three-level function diagram in conventional DSP+CPLD architecture

PWM 扩展部分由 CPLD (或 FPGA 等) 来实现, 它根据表 1 实现每相从 2 路 PWM 信号到 4 路脉冲驱动信号的扩展功能。下面以 a 相为例, 桥臂开关管自上而下依次编号, 图 4 给出 PWM 扩展功能的示意图。

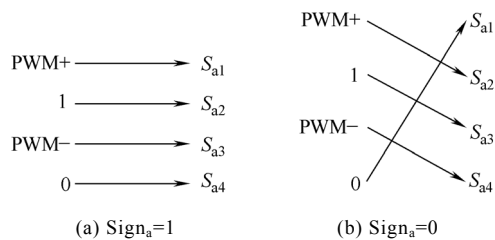


图 4 DSP+CPLD 实现 PWM 扩展

Fig.4 PWM extension in DSP+CPLD architecture

3.3 单 DSP 实现 PWM 扩展

TI 公司设计的适合 DCS 应用的 DSP 芯片一般都提供两个事件管理器 (Event Manager, EV), 配备两套 6 路 PWM 产生模块。这是 TI 为双轴电机驱动、双 PWM 整流/逆变等系统应用推出的经典硬件配置^[10]。在这些应用中, 一般采用两套 EV 分别配置和独立产生 PWM 的机制, 只是在系统上层对两套 EV 下达工作指令使它们协调完成控制操作, 可称此工作方式双 EV 独立模式。

通过统一规划和集中配置, 两套 EV 可以实现一个完整的具有 12 路 PWM 的三电平 PWM 脉冲发生器, 这种工作方式可称为双 EV 联合模式。DSP 可对两套 EV 进行统一设置, 使它们采用同一时基信号和更新机制。并且, 根据当前的三相电压指令值的状态统一对它们的比较方式控制寄存器 ACTR_x ($x=1,2$) 进行相应的设置, 分配所需的三种输出方式: PWM 互补、强制高和强制低。利用 DSP

自带的死区产生模块，设置死区控制寄存器 $DBTCN_x$ 后可方便地产生带死区的 PWM 互补信号。以 A 相为例，DSP 的 PWM 引脚与变换桥之间的连接如图 5 所示。具体的引脚和寄存器配置方案如实验结果。

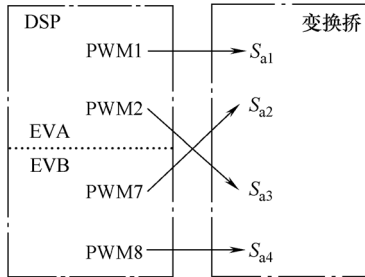


图 5 单 DSP 的 a 相 PWM 扩展方案

Fig.5 PWM extension in single-DSP architecture

如表 2 所示， $x=1,2$ 代表三相， $ACTR_x$ 配置行中的“1”和“0”分别代表设置引脚为“有效”和“无效”状态。

表 2 单 DSP 实现 PWM 扩展的配置方案

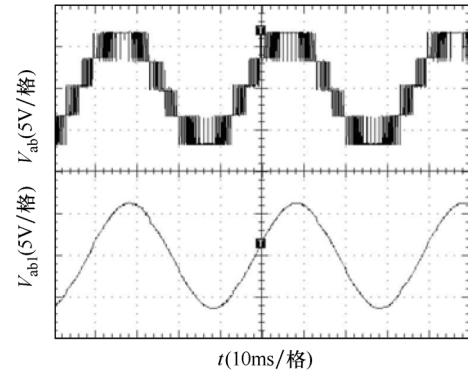
Tab.2 PWM extension configuration in single-DSP architecture

驱动信号	PWM 引脚所属 EV	DSP 的 PWM 引脚	ACTR _x 配置	
			Sign _x =1	Sign _x =0
S_{a1}	A	1	1	1
S_{a3}		2		0
S_{b1}		3	PWM	1
S_{b3}		4	互补输出	0
S_{c1}		5		1
S_{c3}		6		0
S_{a2}	B	7	1	
S_{a4}		8	0	
S_{b2}		9	1	PWM
S_{b4}		10	0	互补输出
S_{c2}		11	1	
S_{c4}		12	0	

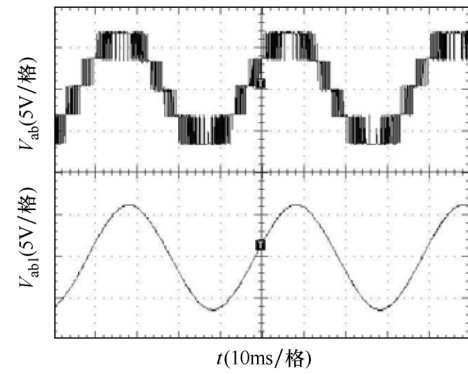
4 实验结果

在上述“DSP+CPLD”方案和“单 DSP”方案的分析基础上，分别搭建了两套三电平变换器硬件实验平台。实验平台采用 RC 滤波器电路对三电平输出电压信号进行滤波处理，可得到滤波后的三电平电压波形。示波器测得两种硬件平台上的实验结果如图 6 所示（ V_{ab} 为三电平变换器输出线电压； V_{ab1} 为 V_{ab} 经滤波后的波形）。从实验结果可见，在实现

三电平控制策略上，“单 DSP”架构具有与“DSP+CPLD”架构一致的性能。



(a) DSP+CPLD 架构



(b) 单 DSP 架构

图 6 两种硬件平台实现三电平策略

Fig.6 Results of two three-level architecture

图 7 列出了单 DSP 架构中的对应变换桥 a 相桥臂的某一时刻的驱动信号。该时刻 a 相电压指令值为正，所以通过 DSP 内部的 $ACTR_x$ 和 $DBTCN_x$ 等进行设置后，产生的驱动信号为：对应开关管 1、3 为带死区互补的 PWM 信号，对应开关管 2 为强制高信号，对应开关管 4 为强制低信号。

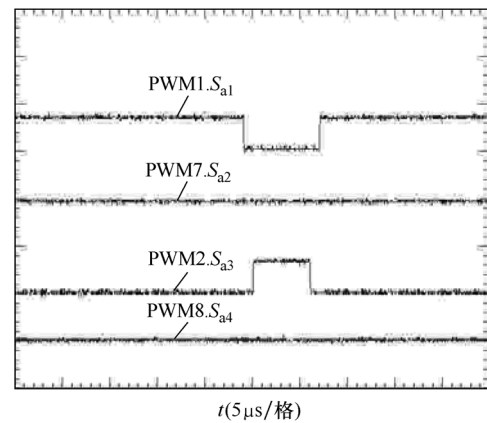


图 7 单 DSP 架构下的 a 相驱动信号

Fig.7 Drive signals for phase a leg in single-DSP architecture

5 结 论

在三电平变换器应用中,单 DSP 架构可有效发挥具有双 EV 配置的 DSP 处理器的最大潜能,充分利用处理器片上的资源。单 DSP 架构可在 DSP 片内实现完整的三电平逻辑和整套三电平变换桥驱动逻辑,这可使系统结构更加紧凑,从而有效提升三电平变换器的执行性能和稳定性能,在设计和维护成本上具有一定的优势。

参考文献

- [1] Nabae A, Takahashi I, Akagi H. A new neutral-clamped PWM inverter[C]. IEEE IAS Annual Meetings, 1980:761-766.
- [2] Rodriguez J, Jih-Sheng L, Peng F. Multilevel inverters: a survey of topologies, controls, and applications[J]. IEEE Transactions on Industrial Electronics, 2002, 49(4): 724-738.
- [3] 李永东. 高性能大容量交流电机调速技术的现状及展望[J]. 电工技术学报, 2005, 20(2): 1-10.
Li Yongdong. The actuality and expectation of High-powered large capacity alternating moter timing technology[J]. Transactions of China Electrotechnical Society, 2005, 20(2): 1-10.
- [4] Wu B. High-power converters and AC drives[M]. 2nd ed. Hoboken N J: Wiley-IEEE Press, 2006.
- [5] 李永东, 高跃. 多电平 PWM 控制技术发展[J]. 变频器世界, 2006(3): 6-16.
Li Yongdong, Gao Yue. Multilevel PWM control technique development[J]. Inverter World, 2006(3): 6-16.
- [6] Pan Z. Multilevel back-to-back converters: topologies and control strategies[D]. Lansing: Michigan State University, 2005.
- [7] 白志红, 张仲超. 单相电流型多电平逆变器组合拓扑及其 SPWM 调制策略研究[J]. 电工技术学报, 2007, 22(11): 80-84.
Bai Zhihong, Zhang Zhongchao. Single-phase electric flow pattern multilevel inverter combinatorial-topology and SPWM modulation strategy research[J]. Transactions of China Electrotechnical Society, 2007, 22(11): 80-84.
- [8] 绳伟辉, 李崇坚, 朱春毅,等. 大功率 IGCT 三电平变流器空间矢量 PWM 调制算法[J]. 电工技术学报, 2007, 22(8): 1-6.
Sheng Weihui, Li Chongjian, Zhu Chunyi, et al. High-power IGCT three-level converter space vector PWM modulation algorithm[J]. Transactions of China Electrotechnical Society, 2007, 22(8): 1-6.
- [9] 谭聪. 三电平逆变器空间电压矢量 PWM 调制及实现[D]. 合肥:合肥工业大学, 2006.
- [10] Figoli D. A software modularity strategy for digital control systems[J/OL]. <http://focus.ti.com.cn/cn/lit/an/spra701>.

作者简介

蔡 凯 男, 1979 年生, 博士研究生, 主要研究方向为电力电子与电力传动。

程善美 男, 1966 年生, 博士, 教授, 主要研究方向为电力电子与电力传动和智能控制技术。