



蓬勃发展的RISC-V处理器生态

芯来科技

2020/4/11

1

什么是RISC-V

2

RISC-V硬件生态

3

RISC-V软件生态

4

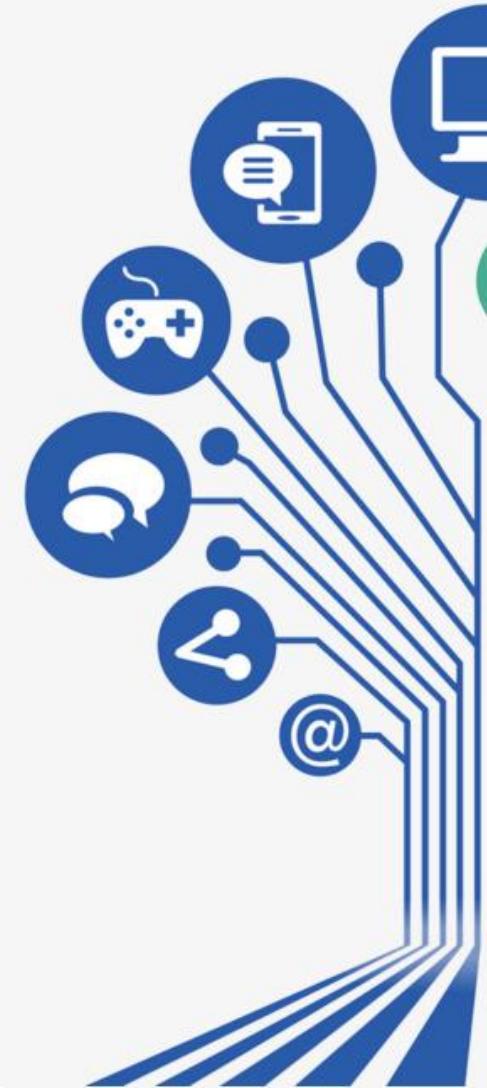
芯来科技与RISC-V



01

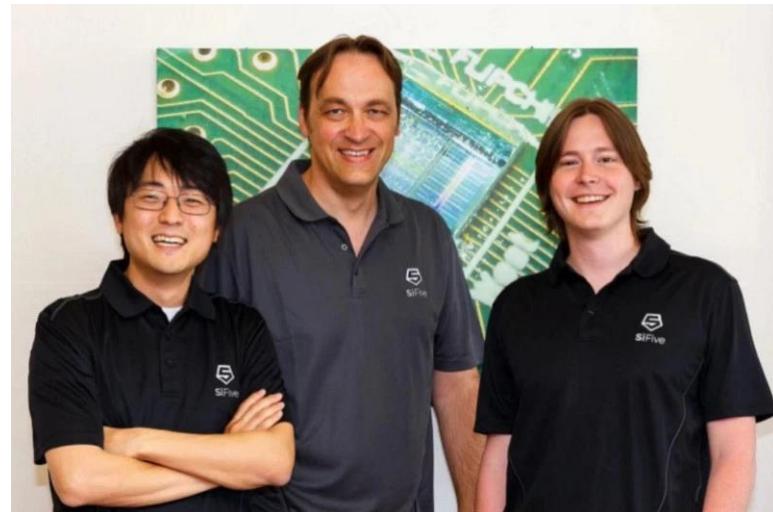
什么是RISC-V

Talk about RISC-V



RISC-V起源及其构架特点

Birth of RISC-V and Its Features



- **2010年发源于美国加州大学伯克利分校**
- **主要开发人员:** Krste Asanovic教授 (图中) 、 Andrew Waterman (图右) 和Yunsup Lee (图左) 等
- **主要原因:** 出于教学和科研目的, 选择不出合适的指令集架构供其使用, 受够了现有处理器架构的复杂性和相关知识产权限制。
- **决定:** 发明一种全新的指令集架构, 从RISC-I开始, 不断发展至现在的RISC-V (Five、Variation和Vectors)





The Linley Group Announces Winners of Annual Analysts' Choice Awards



- **2015年，RISC-V基金会正式成立开始运作：**
 - 最初注册在美国，考虑到中立性，目前已经迁移到瑞士。
 - 一个非营利性的组织，负责维护标准的RISC-V指令集手册与架构文档，并推动RISC-V架构的发展。
 - 任何组织和个人（无须注册）可以随时在RISC-V基金会网站上免费下载相关构架资料。
- **RISC-V架构的目标：**
 - 成为一种完全开放的指令集架构，可被任何学术机构或商业组织自由使用
 - 成为一种真正适合硬件实现且稳定的标准指令集架构
 - **受计算机体系结构领域泰斗David Patterson的大力支持和推动**

RISC-V架构的设计哲学：大道至简



小面积、低功耗的嵌入式场景

用户可选择 RV32IC 指令集，并仅支持机器模式（Machine Mode）



高性能应用场景

用户可选择RV32IMFDC的指令集，同时支持机器模式（Machine Mode），监督模式（Supervisor Mode）与用户模式（User Mode）。

架构文档篇幅精简

目前的“RISC-V架构文档”分为“**指令集文档**”和“**特权架构文档**”，都仅为一百页上下，极其短小精悍。

模块化指令集

RISC-V唯一强制要求实现的指令集部分是由I字母表示的基本整数指令子集。其他的指令子集部分均为可选模块，具有代表性的模块包括M/A/F/D/C。

特权模式

RISC-V架构定义了3种工作模式，又称特权模式：

- **Machine Mode**: 简称M Mode，必选模式。
- **Supervisor Mode**: 简称S Mode，可选模式。
- **User Mode**: 简称U Mode，可选模式。

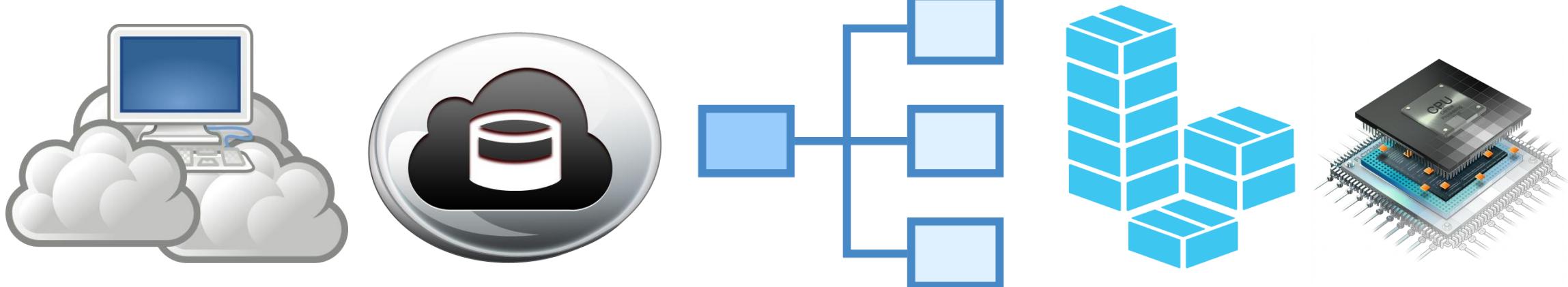
自定义指令扩展

RISC-V支持第三方扩展，用户可以扩展自己的指令子集。

总结与比较

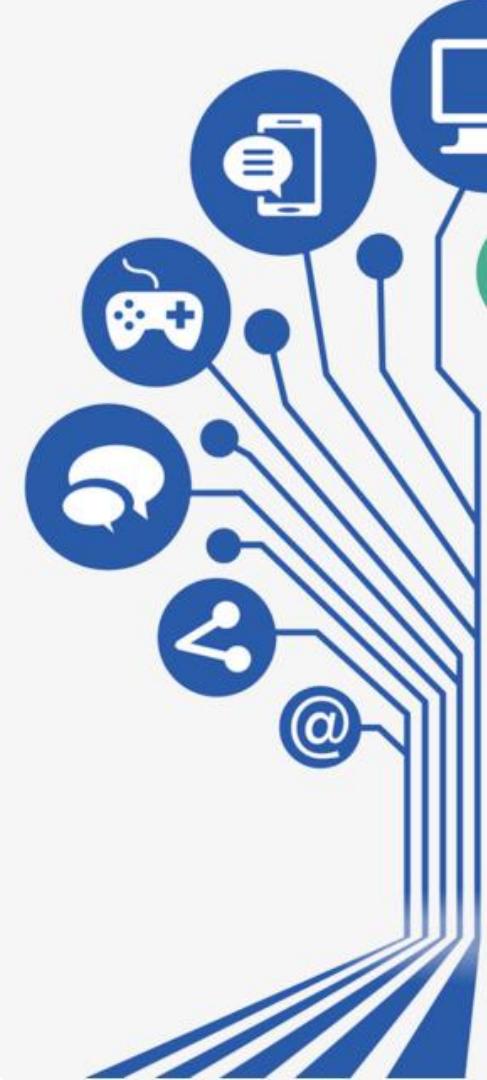
得益于后发优势，全新的RISC-V架构能够规避所有这些已知的负担，同时利用其先进的设计哲学，设计出一套“现代”的指令集。

RISC-V的特点在于**极简、模块化以及可定制扩展**，通过这些指令集的组合或者扩展，几乎可以构建适用于任何一个领域的微处理器，如云计算、存储、并行计算、虚拟化/容器、MCU、应用处理器和DSP处理器等。





02



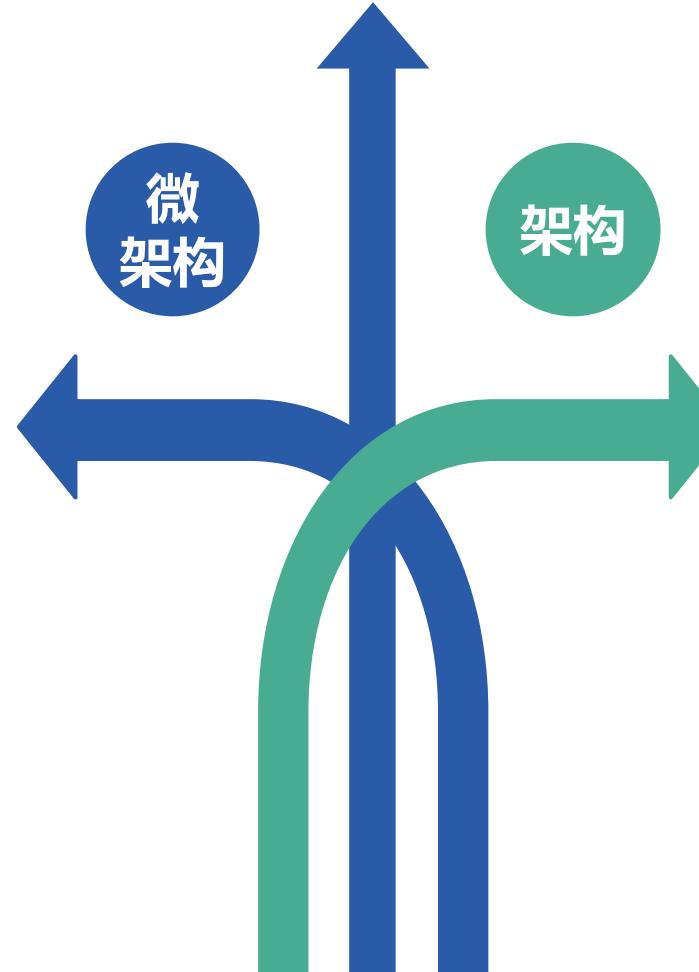
RISC-V硬件生态

RISC-V Hardware Ecosystem



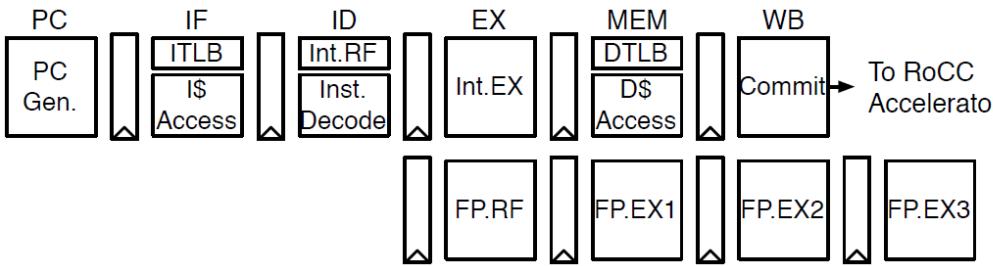
RISC-V处理器内核

自RISC-V架构诞生以来，已经出现了数十个版本的RISC-V架构处理器，有开源免费的，也有商业公司开发用于内部项目的，还有商业IP公司开发的RISC-V处理器IP。



RISC-V指令集构架

RISC-V是一种开放的指令集架构，而不是一款具体的处理器。任何组织与个人均可以依据RISC-V架构设计实现自己的处理器，只要是依据RISC-V标准设计的处理器，都可称为RISC-V处理器。



Rocket Core

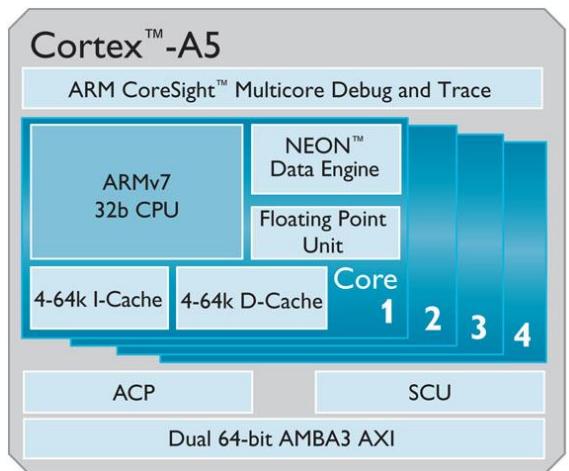
Rocket Core是UC Berkeley 开发的一款开源64位 RISC-V 处理器核，可以由伯克利开发的**SoC 生成器Rocket-Chip**生成，具备可配置性，支持多种RISC-V的指令集扩展组合：

- 按序发射/执行的五级流水线。
- 完整的I-Cache和D-Cache。
- 64个深度 (Entries) 的分支目标缓存 (BTB)
- 256个深度的分支历史表 (BHT)
- 2个深度的返回地址堆栈 (RAS) 。
- 内存管理单元 (MMU) 以支持操作系统。
- 硬件浮点单元。
- 可扩展指令接口 (RoCC) 可供用户扩展协处理器指令。

Rocket Core已经成功地进行了多次投片，并成功运行Linux 操作系统。据称K210就是基于Rocket Core。

Rocket Core

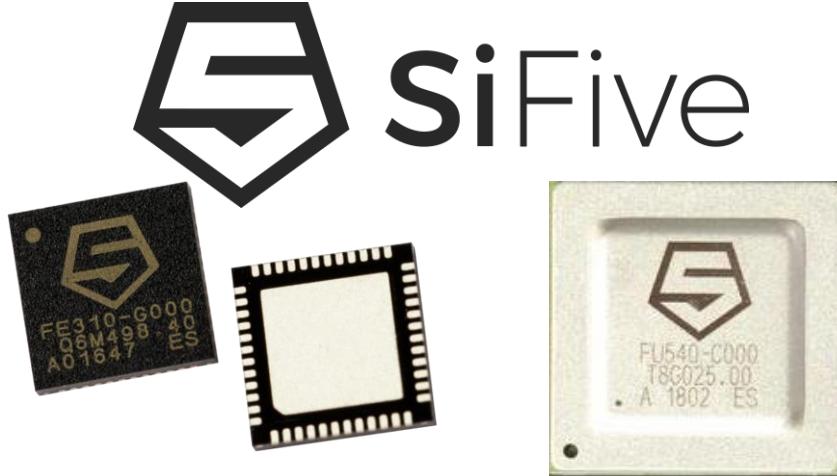
Rocket Core与ARM Cortex-A5相比性能大幅增加，而面积功耗却更小。



Category	ARM Cortex-A5	RISC-V Rocket
ISA	32-bit ARM v7	64-bit RISC-V v2
Architecture	Single-Issue In-Order	Single-Issue In-Order 5-stage
Performance	1.57 DMIPS/MHz	1.72 DMIPS/MHz
Process	TSMC 40GPLUS	TSMC 40GPLUS
Area w/o Caches	0.27 mm ²	0.14 mm ²
Area with 16K Caches	0.53 mm ²	0.39 mm ²
Area Efficiency	2.96 DMIPS/MHz/mm ²	4.41 DMIPS/MHz/mm ²
Frequency	>1GHz	>1GHz
Dynamic Power	<0.08 mW/MHz	0.034 mW/MHz



Rocket Core的最大特点是使用Chisel (Constructing Hardware in an ScalaEmbedded Language) 语言进行开发，这是伯克利大学设计的一种采用了面向对象的开源高层次硬件描述语言，可被其工具转换为Verilog的RTL代码，或者周期精确的C/C++仿真模型。



Freedom SoC

开源

SiFive公司是由伯克利几个主要的RISC-V发起人所创办，旨在进行RISC-V架构的处理器开发与服务的商业公司。Freedom Everywhere SoC是由SiFive公司推出的一款开源SoC。

LowRISC SoC

开源

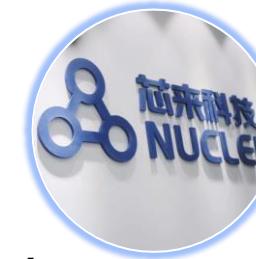
LowRISC是一个非营利组织，同时也是由剑桥大学的开发者基于Rocket Core而开发的一款开源SoC平台名称。LowRISC组织的愿景是成为“硬件世界的Linux”，目标是提供高质量、安全、开放的平台，计划实现量产芯片并提供低成本的开发板。



蜂鸟E200系列 开源

蜂鸟HummingBird E200系列是由芯来科技创始人胡振波先生设计并开发的一款开源的RISC-V处理器实现。

- 第一款来自中国大陆并广为人知的RISC-V开源处理器
- 采用两级流水线设计，具备极佳的功耗面积比
- 广泛被研究单位和教学单位采用
- [GitHub](#) STARs 1.2K vs [Rocket-Chip](#) 1.4k
- 作者配套出版了两本关于RISC-V处理器相关的书籍，分别是《手把手教你设计CPU：RISC-V处理器篇》和《RISC-V架构与嵌入式开发快速入门》



芯来科技
商业IP

芯来科技 (Nuclei System Technology) 是中国领先的RISC-V处理器内核IP和解决方案公司，聚焦RISC-V处理器内核研发，赋能本土AIoT产业生态。联合兆易创新合作研发并发布的全球第一款基于RISC-V内核的量产通用MCU产品GD32VF103系列。

	N级别	NX级别		UX级别		可选特性	
900系列	N900 9 Stages Dual-issue	对 标 ARM Cortex M7 ARM Cortex R4 ARM Cortex R5 ARM Cortex R7	NX900	NX900 多核	对 标 ARM Cortex M7 ARM Cortex R5 ARM Cortex R7 ARM Cortex R8	UX900 UX900 多核	安全
600系列	N600 6 Stages Single-issue	对 标 ARM Cortex M7 ARM Cortex R4 ARM Cortex R5	NX600	NX600 多核	对 标 ARM Cortex M7 ARM Cortex R4 ARM Cortex R5	UX600 UX600 多核	可靠
300系列	N300 3 Stages Single-issue	对 标 ARM Cortex M33 ARM Cortex M4 ARM Cortex M4F					扩展
200系列	N200 2 Stages Single-issue	对 标 ARM Cortex M0 ARM Cortex M0+ ARM Cortex M3 ARM Cortex M23					DSP
100系列	N100 2 Stages Single-issue	对 标 8位/16位内核 ARM Cortex M0 ARM Cortex M0+					浮点
							矢量
							NN

更多RISC-V Cores的资讯： <https://riscv.org/risc-v-cores/>

The screenshot shows the RISC-V Cores page on the official RISC-V website. The top navigation bar includes links for 'Join the Mailing Lists', 'info@riscv.org', social media icons, and 'Member Login'. The main menu has categories like 'ABOUT', 'MEMBERSHIP', 'SPECS & SUPPORT', 'CORES & TOOLS' (which is highlighted in orange), 'NEWS', and 'EVENTS'. A search bar and a 'discuss' button are also present.

The page title is 'RISC-V Cores' and the URL is '/RISC-V Cores'. On the left sidebar, there are sections for 'RISC-V SPECIFICATIONS' (listing 'Unprivileged Specification', 'Privileged ISA Specification', and 'Debug Specification'), 'RISC-V SOFTWARE' (listing 'Software Status'), and 'RISC-V CORES' (listing 'RISC-V Cores').

The main content area features a heading 'RISC-V Cores and SoC Overview' with a subtext about the status of various cores and SoCs. It includes a search bar with 'Filter by name' and a 'SEARCH' button, and a filter section titled 'FILTER BY TYPE' with buttons for 'CORES' (which is selected), 'SOC PLATFORMS', and 'SOCS'. There are also 'REFINE' and 'RESET' buttons.

Below the filter section, it says 'DISPLAYING 65 RESULTS:' and lists three examples:

- A25**
Type: Cores
Supplier: Andes
Priv. spec: 1.11
User spec: RV32GCP + SV32 + Andes V5 ext.
License: Andes Commercial License
Primary Language: Verilog
Bit Processor: 32
- A25MP**
Type: Cores
Supplier: Andes
Priv. spec: 1.11
User spec: RV32GCP + SV32 + Andes V5 ext. + Multi-core
License: Andes Commercial License
Primary Language: Verilog
Bit Processor: 32
- AE350**
Type: SoC platforms
Supplier: Andes
Core: N25F, D25F, A25, A25MP, NX25F, AX25, AX25MP
License: Andes Commercial License
[WEBSITE](#) [IDE](#)

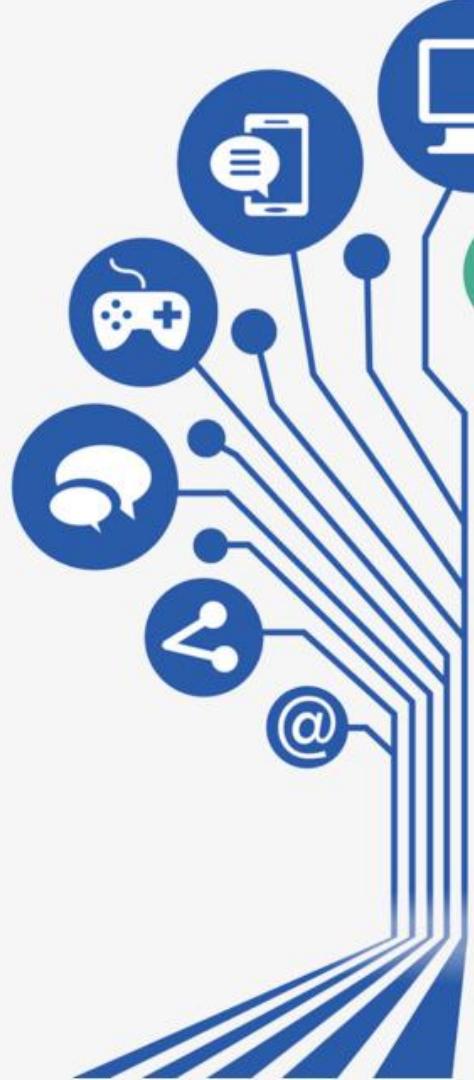
At the bottom of the page, there is a footer with the text 'RISC-V Cores - RISC-V Foundation...'.



03

RISC-V软件生态

RISC-V Software Ecosystem



RISC-V 官方软件工具



软件赋予CPU生命与灵魂，而软件工具链的完备则是CPU能够真正运行的第一步。

RISC-V软件工具链由开源社区维护，可通过RISC-V基金会网站找到相关信息，并下载。

riscv-tools的源代码在GitHub由RISC-V官方组织维护组成一个宏项目，其包含了一些RISC-V相关工具、仿真器和测试套件等子项目，部分已被移除并独立出来：

- **riscv-isa-sim**: 基于C/C++开发的指令集模拟器“Spike”
- **riscv-opcodes**: RISC-V操作码信息转换脚本
- **riscv-tests**: 一组RISC-V指令集测试用例
- **riscv-pk**: RISC-V可执行程序运行环境软件，同时提供最简单的bootloader

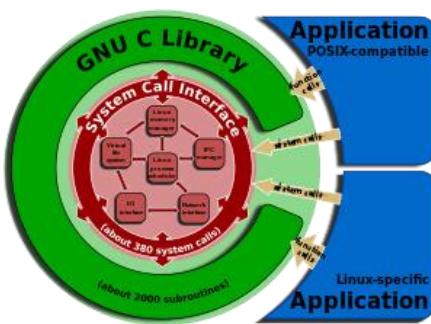
RISC-V 工具链

riscv-gnu-toolchain 是支持RISC-V的GNU工具链，包含：

- riscv-gcc: GCC 编译器。
 - riscv-binutils: 二进制工具（链接器，汇编器等）
 - riscv-gdb: GDB调试工具等。
 - riscv-glibc: GNU C标准库实现。
 - riscv-newlib: 开源C标准库，主要用于嵌入式系统上。
 - riscv-openocd: 基于OpenOCD的RISC-V调试器软件
- llvm: llvm for riscv编译器，目前主要由lowRISC维护
- riscv仿真器和bootloader，包括：
- riscv-qemu: QEMU的RISC-V分支，主线已经合并了RISC-V支持。
 - Imperas: 由Imperas提供的商用的RISC-V仿真工具
 - OVPsim: 由Imperas提供的非商用免费的RISC-V仿真工具
 - U-boot: Bootloader，目前在主线维护
 - OpenSBI: RISC-V Open Source Supervisor Binary Interface



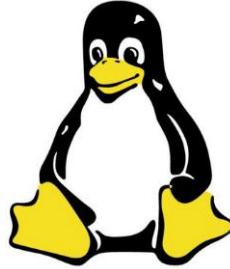
GDB
The GNU Project
Debugger



RISC-V 操作系统

目前越来越多的操作系统支持RISC-V处理器，其中包括：

- Linux Kernel: 目前在主线维护，由社区和商业公司维护。
- Linux distributions: 目前主要由Fedora, Debian, OpenSUSE, Gentoo等发行版
- 各类开源实时操作系统：包括但不限于FreeRTOS, RTMES, Zephyr, LiteOS, NuttX, RT-Thread, Tencent OS-Tiny
- 各类商用实时操作系统：包括但不限于UCOS-II, UCOS-III, embOS
- 路由器操作系统: OpenWrt
- Buildroot: 嵌入式Linux构建框架工具，主线维护



RISC-V 软件集成开发环境



目前越来越多的集成开发环境支持RISC-V处理器，其中包括：

- GNU MCU Eclipse：开源项目，主要支持ARM和RISC-V处理器的嵌入式软件开发和调试。
- Embedded Studio：由Segger提供的商用RISC-V处理器开发工具。
- IAR embedded Workbench：由IAR公司提供的商用RISC-V处理器开发工具
- PlatformIO：开放并统一嵌入式开发平台，由PlatformIO组织维护的开源工具，支持各种嵌入式处理器的软件开发

RISC-V 软件集成开发环境



目前越来越多的集成开发环境支持RISC-V处理器，其中包括：

- GNU MCU Eclipse：开源项目，主要支持ARM和RISC-V处理器的嵌入式软件开发和调试。
- Embedded Studio：由Segger提供的商用RISC-V处理器开发工具。
- IAR embedded Workbench：由IAR公司提供的商用RISC-V处理器开发工具
- PlatformIO：开放并统一嵌入式开发平台，由PlatformIO组织维护的开源工具，支持各种嵌入式处理器的软件开发

RISC-V 虚拟化和安全方案

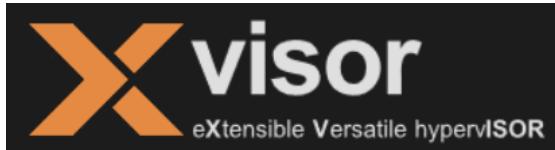


Keystone

An Open Framework for Architecting Trusted Execution Environments

Penglai/蓬莱 Enclave

Open-sourced secure and scalable TEE system for RISC-V.

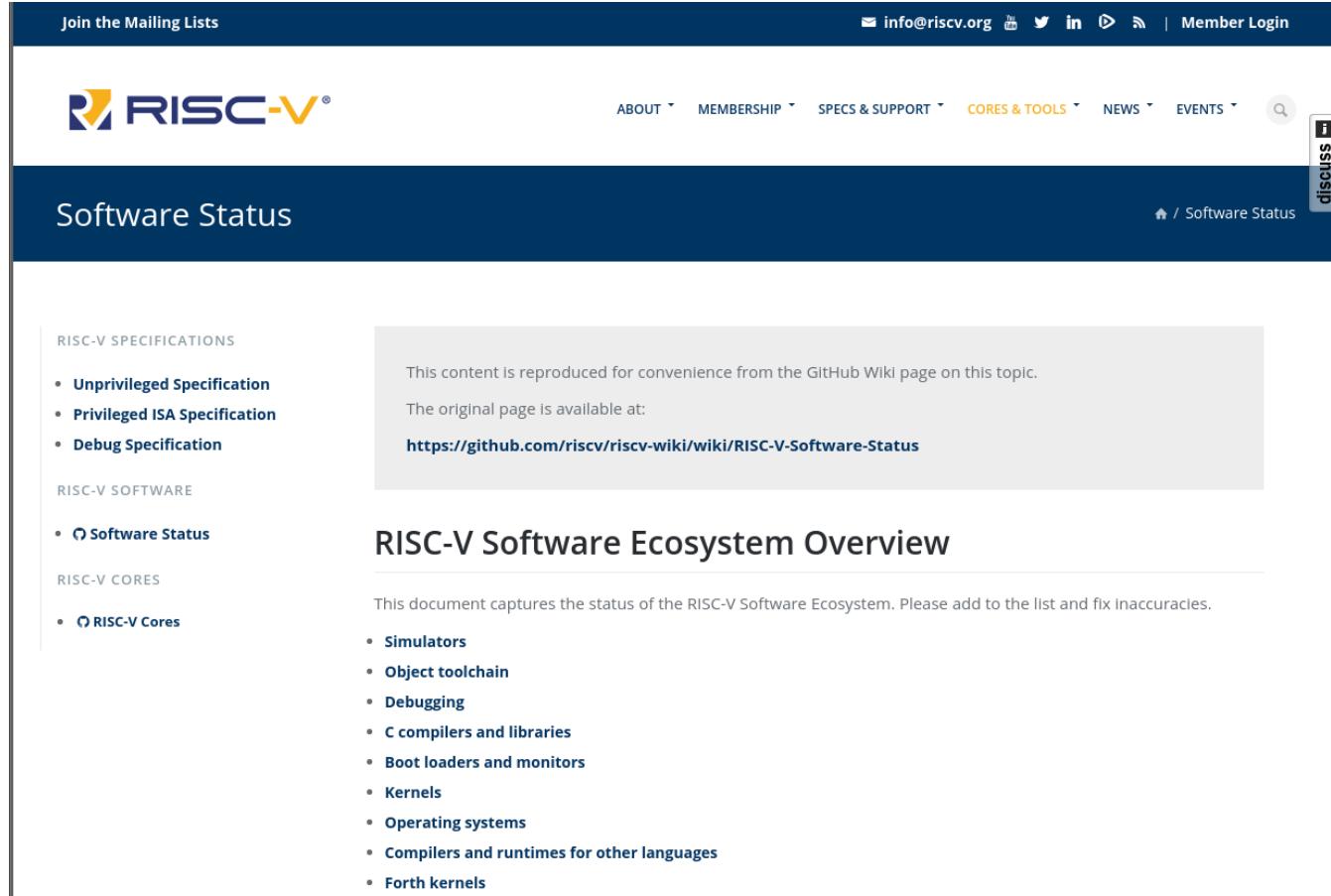


0x5 HEX-Five Security

目前越来越多的虚拟化和安全技术也支持RISC-V处理器，其中包含：

- Xvisor: Type-1 baremetal monolithic hypervisor
- KVM: Type-2 hypervisor
- KVMTOP: Userspace tool for the KVM hypervisor
- MultiZone: 由HexFive公司开发的RISC-V TEE安全解决方案
- Keystone Enclave: 社区开发的开源免费的RISC-V TEE安全解决方案
- Penglai Enclave: 由TrustKernel, IPADS和芯来科技联合开发的开源RISC-V TEE安全解决方案

更多RISC-V软件和工具的资讯：
<https://riscv.org/software-status/>



The screenshot shows the 'Software Status' section of the RISC-V website. The top navigation bar includes links for 'Join the Mailing Lists', email ('info@riscv.org'), social media (Facebook, Twitter, LinkedIn), and 'Member Login'. The main menu has categories: ABOUT, MEMBERSHIP, SPECS & SUPPORT, CORES & TOOLS (highlighted in orange), NEWS, and EVENTS. A search bar and a 'discuss' button are also present. The 'Software Status' page header includes a backlink to the homepage and the current page path ('Software Status'). On the left, there's a sidebar with links to 'RISC-V SPECIFICATIONS' (Unprivileged Specification, Privileged ISA Specification, Debug Specification), 'RISC-V SOFTWARE' (Software Status, RISC-V Cores), and 'RISC-V CORES' (RISC-V Cores). The main content area contains a note about the content being reproduced from GitHub, a link to the original GitHub page, and a heading 'RISC-V Software Ecosystem Overview' with a list of ecosystem components: Simulators, Object toolchain, Debugging, C compilers and libraries, Boot loaders and monitors, Kernels, Operating systems, Compilers and runtimes for other languages, and Forth kernels.

Join the Mailing Lists

info@riscv.org [Facebook](#) [Twitter](#) [LinkedIn](#) [YouTube](#) [RSS](#) | Member Login

RISC-V®

ABOUT ▼ MEMBERSHIP ▼ SPECS & SUPPORT ▼ CORES & TOOLS ▼ NEWS ▼ EVENTS ▼

discuss

Software Status

Software Status / Software Status

RISC-V SPECIFICATIONS

- Unprivileged Specification
- Privileged ISA Specification
- Debug Specification

RISC-V SOFTWARE

- [Software Status](#)

RISC-V CORES

- [RISC-V Cores](#)

This content is reproduced for convenience from the GitHub Wiki page on this topic.
The original page is available at:
<https://github.com/riscv/riscv-wiki/wiki/RISC-V-Software-Status>

RISC-V Software Ecosystem Overview

This document captures the status of the RISC-V Software Ecosystem. Please add to the list and fix inaccuracies.

- Simulators
- Object toolchain
- Debugging
- C compilers and libraries
- Boot loaders and monitors
- Kernels
- Operating systems
- Compilers and runtimes for other languages
- Forth kernels

04

芯来科技与RISC-V Nuclei and RISC-V



芯来科技

中国大陆**第一家**专业RISC-V IP公司
本土RISC-V生态**引领者**
全自主研发RISC-V **全系列**IP 产品线
唯一一家实现**多家量产**的本土IP企业
联合兆易创新推出**全球首个**基于RISC-V
的**通用MCU**
更多信息请访问: www.nucleisys.com

请扫码关注我们:



官方公众号



硅农亚历山大



Nuclei RISC-V Processores Can Meet the Diverse Need 芯来处理器能满足AIoT时代的各类需求



芯来科技产品软硬件生态体系

Application

Nuclei Board Labs

Nuclei
Software
Platform

Nuclei SDK (Nuclei Software Development Kit)

NMSIS (Nuclei Microcontroller Software Interface Standard)

ISA & Spec

Nuclei Processor Core ISA

SoC Spec

Nuclei
Hardware
Platform

Nuclei Processor Core

Peripherals

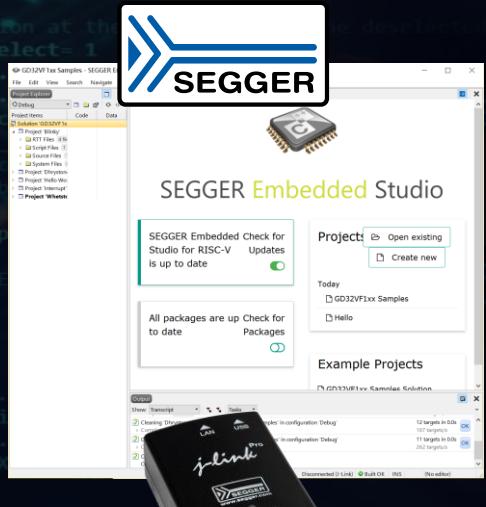
SoC

Nuclei Development Boards



完善第三方商业工具链支持

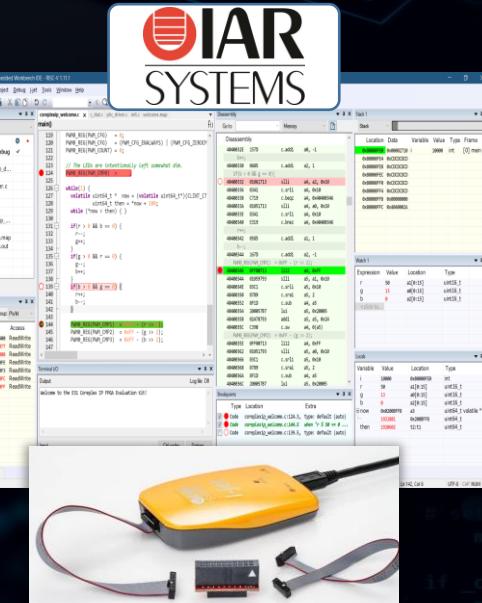
SEGGER



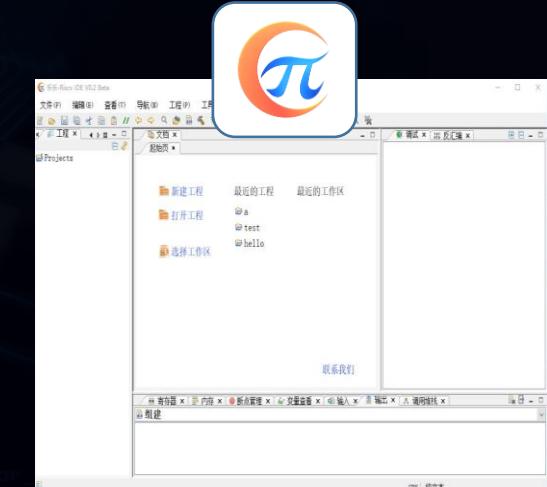
劳特巴赫



IAR



卡姆派乐



支持多种主流嵌入式操作系统和云连接



HUAWEI LiteOS

华为LiteOS
华为云连接

μC/OS™
RTOS and Stacks

μC/OS II



TencentOS
Tiny

腾讯TencentOS
腾讯云连接



FreeRTOS

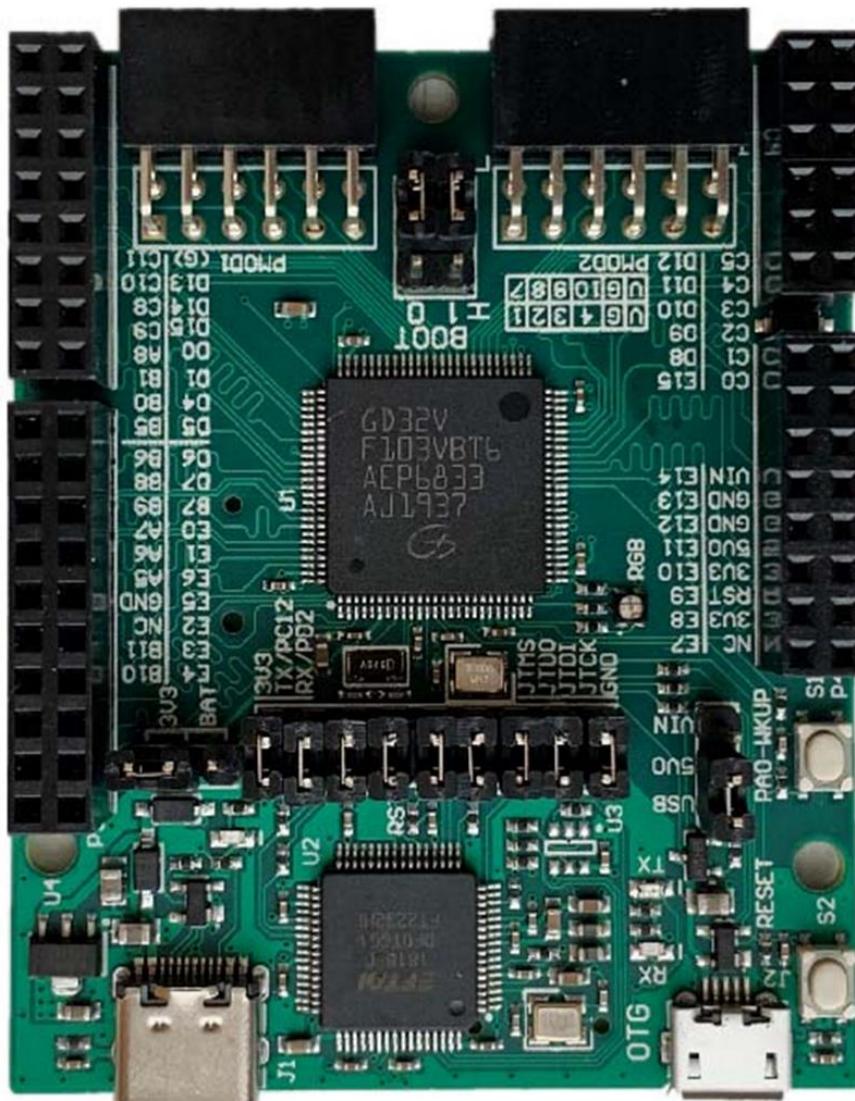
RT-Thread
小而美的物联网操作系统

睿赛德RT-Thread

持续增加
敬请期待...

更多的主流RTOS支持
和云连接方案正在合作中

芯来科技 全新发布 RV-STAR 开发板



更优良的硬件设计

- 采用GD32VF103系列中资源最丰富的GD32VF103VBT6芯片
- 板载基于FTDI芯片的高速调试器

更成熟的开发环境

- 可选SEGGER Embedded Studio / PlatformIO / Nuclei Studio
- 支持Nuclei Software Platform

更灵活的调试工具

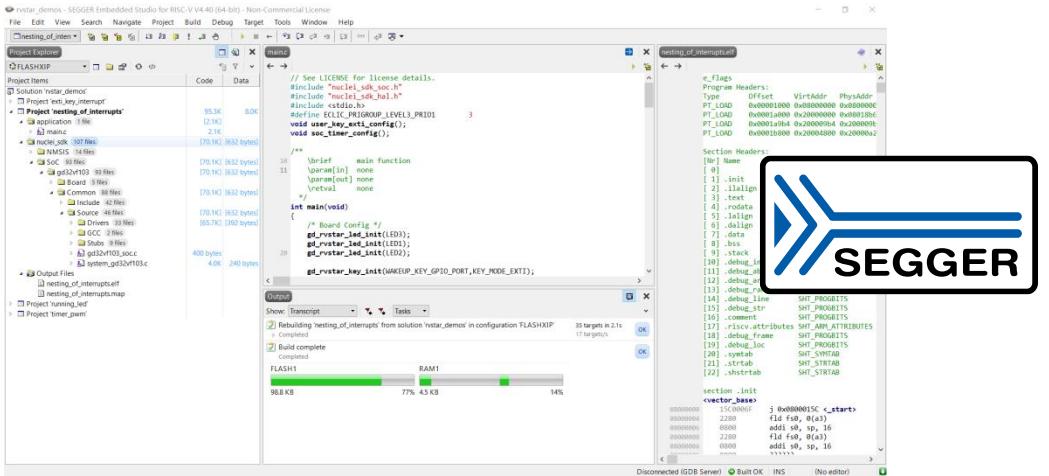
- Jlink调试器、板载调试器
- MCU与调试器可模块化组合

更丰富的生态配套

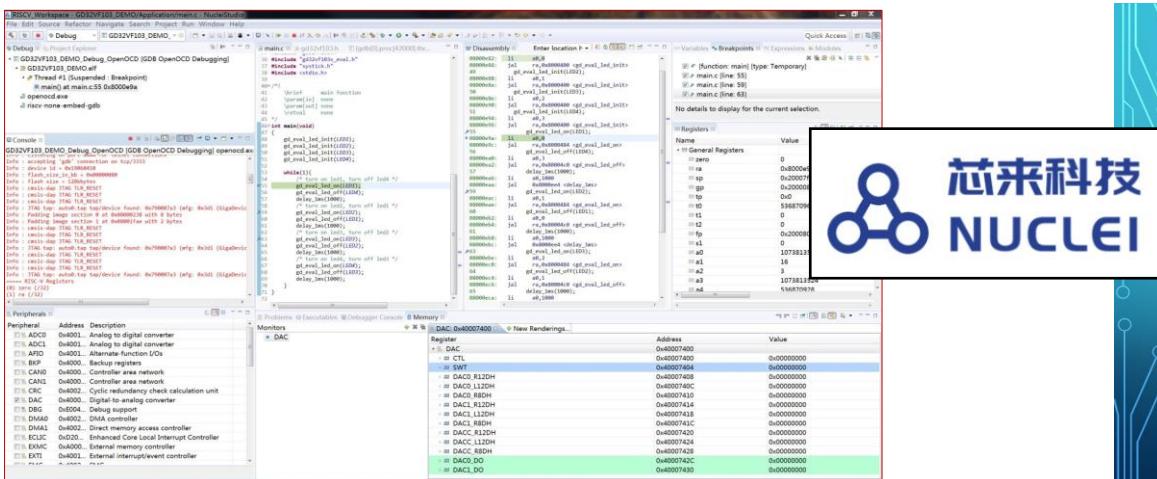
- Nuclei Board Labs
- RVMCU论坛

RV-STAR 多样选择、完备支撑

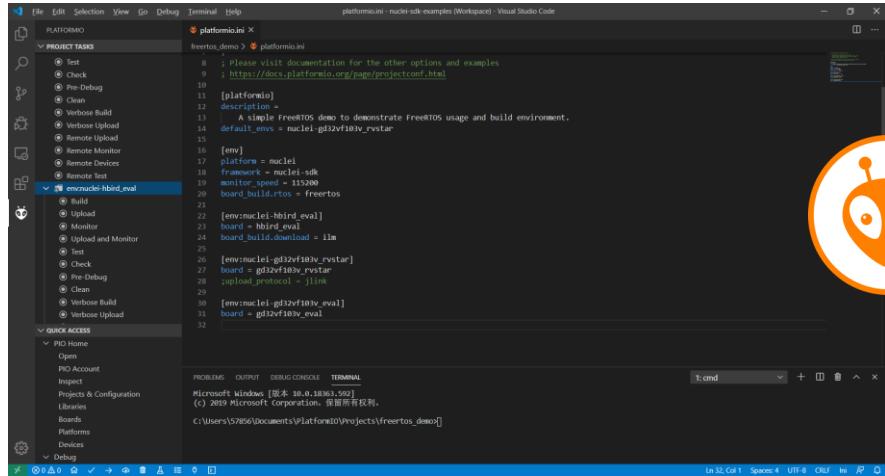
SEGGER Embedded Studio



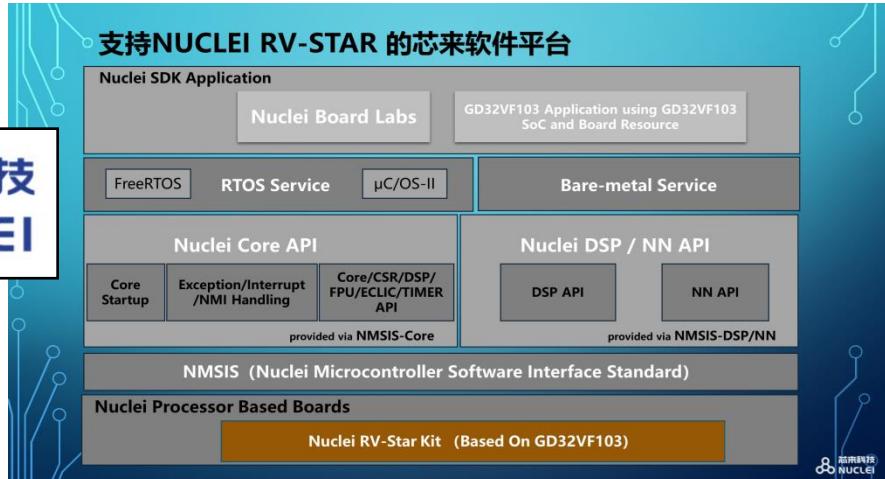
Nuclei Studio



PlatformIO IDE



Nuclei Software Platform



RV-STAR 论坛社区、配套教程

RVMCU论坛

<https://www.rvmcu.com/>

The screenshot shows the RVMCU forum homepage. At the top, there is a navigation bar with links for 首页 (Home), 新闻资讯 (News), 快速入门 (Quick Start), and RV社区 (RV Community). A search bar with placeholder text "请输入关键词" (Please enter keywords) and a "搜索问题" (Search problem) button are also present. Below the navigation, a large banner for the "GD32VF103系列MCU" (GD32VF103 Series MCU) is displayed, featuring a GD32V chip image and a list of features: 全球一款基于RISC-V内核的量产通用MCU产品 (The first global mass-produced通用MCU based on the RISC-V core), 全球一款基于RISC-V内核的量产通用MCU产品 (Global one based on the RISC-V core), 在同样108MHz下性能比M3提升15%* (Performance improvement by 15% at the same 108MHz), 最大动态电流(MA)比M3降低50%* (Dynamic current (MA) reduction by 50% compared to M3), 待机电流(UA)比M3降低25%* (Standby current (UA) reduction by 25% compared to M3), 丰富均衡的外设 (Rich and balanced peripherals), 最佳的集成度 (Best integration), and 完整的程序代码库和开发平台 (Complete program code library and development platform). A "查看更多" (View more) button is located at the bottom left of the banner. On the left side, there is a sidebar with sections for "设计资源" (Design Resources) and "MCU芯片" (MCU Chip). Under "MCU芯片", there is a section for "GD32VF103" with links to "数据手册" (Data Sheet), "用户手册" (User Manual), "Bumblebee架构手册" (Bumblebee Architecture Manual), and purchase links for "LQFP48购买>>" and "LQFP100购买>>". Under "MCU开发板" (MCU Development Board), there is a section for "RV-STAR 开发板" with links to "简介" (Introduction), "快速上手" (Quick Start), "电路原理图" (Circuit Diagram), "用户手册" (User Manual), "实验手册" (Experiment Manual), and a "购买>>" link. In the center, there is a "热门标签" (Hot Tags) section with tags like RISC-V, RV-STAR开发板, Nuclei SDK, NMSIS, NSP, 可扩展性 (Extensibility), and 指令集体系结构 (Instruction Set Architecture). Below this, there is a smaller window showing the "RV-STAR 开发板" page with a "快速入门" (Quick Start) section.

Nuclei Board Labs

https://doc.nucleisys.com/nuclei_board_labs/

The screenshot shows the Nuclei Board Labs documentation website. The URL in the address bar is https://doc.nucleisys.com/nuclei_board_labs/. The page title is "Nuclei Board Labs". The main content area displays a table of contents for the documentation. The table of contents includes:

- 1. Overview
 - 1.1. Introduction
 - 1.2. Supported Hardware Platform
 - 1.2.1. RV-STAR Development Board
- 2. Get Started
 - 2.1. Tools Requirement
 - 2.2. Software Source Codes
 - 2.2.1. Install Nuclei SDK
 - 2.2.2. Install Nuclei board labs
 - 2.2.3. Install Segger Embedded Studio solutions
 - 2.3. Quick Start
 - 2.3.1. Develop with Nuclei SDK
 - 2.3.2. Develop with Segger Embedded Studio
- 3. Hands-on Labs
 - 3.1. RV-STAR Development Board
 - 3.1.1. Basic Labs
 - 3.1.2. Advanced Labs

The screenshot shows the RVMCU forum RV Community page. The page title is "RV社区" (RV Community). It features a "MCU版块" (MCU Block) section for the "GD32VF103 MCU" with 34个讨论话题 (34 discussion topics). On the right, there is a "活跃用户榜" (Active User Ranking) table showing two users: "admin" (活跃时间: 54分钟前) and "ShawnQ" (活跃时间: 2小时前).

- RISC-V官方网站: <https://riscv.org/>
- RISC-V官方代码仓库: <https://github.com/riscv>
- RISC-V Cores and SoC Overview: <https://riscv.org/risc-v-cores/>
- RISC-V Software Ecosystem Overview: <https://riscv.org/software-status/>
- CHIPS Alliance官方代码仓库: [https://github.com/chipsalliance/](https://github.com/chipsalliance)
- Chisel官方代码仓库: <https://github.com/freechipsproject/chisel3>
- Nuclei开源软件代码仓库: <https://github.com/Nuclei-Software>
- RISC-V MCU社区网站: <https://www.rvmcu.com/>
- Rocket Chip官方代码仓库: <https://github.com/chipsalliance/rocket-chip>
- HummingBird E200官方代码仓库: https://github.com/SI-RISCV/e200_opensource



www.nucleisys.com
www.rvmcu.com

谢 谢 关 注



官方公众号



硅农亚历山大



个人微信

