

國立成功大學

學年度第

學期第

次平時考試試卷

績成閱評		教師		學 生	院系 學號	工學院 594936116	工科系 17年級	班	科 名稱	計 組
				姓名	洪幼宇				班別設	工科系 17年級

1. (A). True

+24. (B). True

(C). False, 指令長度不同會更困難。

(D). False, 載入指令的資料危機還是會存在

(E). False, 個別指令執行時間不受影響。

(F). True

$$+6^2. \quad 100\mu s \times \frac{45}{100} \times \frac{1}{3} + 100\mu s \times \frac{55}{100}$$

$$= 15 + 55 = 70\mu s.$$

$$+15^3. \text{(平均)} \quad x \text{ 的執行 time} = 90 \times \frac{7}{10} + 10 \times \frac{2}{10} + 15 \times \frac{1}{10}$$

$$= 63 + 2 + 1.5 = 66.5$$

$$j \text{ 的執行 time} = 80 \times \frac{7}{10} + 25 \times \frac{2}{10} + 20 \times \frac{1}{10}$$

$$= 56 + 5 + 2 = 63$$

$$y \text{ 的執行 time} = 75 \times \frac{7}{10} + 35 \times \frac{2}{10} + 30 \times \frac{1}{10}$$

$$= 52.5 + 7 + 3 = 62.5$$

Dr. Albert 的選擇是錯的，在相同 cast 下。

j 的 execution time < x \Rightarrow j 的效能較好。而 $\frac{x}{j}$ 的效能比 $= \frac{63}{62.5} \approx 1.0$... 花費比 $= \frac{1800}{1200} = 1.5$ 故應選擇 j

4. 在 single-cycle 中，暫存器的值是一直被讀取的，他只和選擇的暫存器和前一時脈的值有關。不像寫入暫存器要在邊緣觸發和 Regwrite 皆成立的狀況才能更改，所以不用控制訊號。

+5 在 multicycle 中，除了 IR 暫存器要保留一開始輸入的指令，有一條控制訊號外，其他暫存器的值是在不同時脈會更動，而暫存器要一直被讀取，所以也不用控制訊號。

5. (A). single-cycle machine 每個指令花費一個 clock cycle，所以共花了 5 個 clock cycles。

multicycle machine 在 R-type 是 4 個週期，載入指令 5 個週期，儲存指令 4 個週期。所以共花了 $4 \times 4 + 5 = 21$ 個 clock cycles.

+16

single-cycle

載入指令共花 $150 \times 2 + 100 + 80 \times 2$

$$= 300 + 100 + 160 = 560 \text{ ps}$$

$$\text{時間} \cdot 560 \times 5 = 2800 \text{ ps}$$

multicycle

其單一時脈為 150 ps

$$\text{執行時間} : 150 \times 21 = 3150 \text{ ps}$$

(A)

add \$2, \$5, \$4

Nop!

Nop!

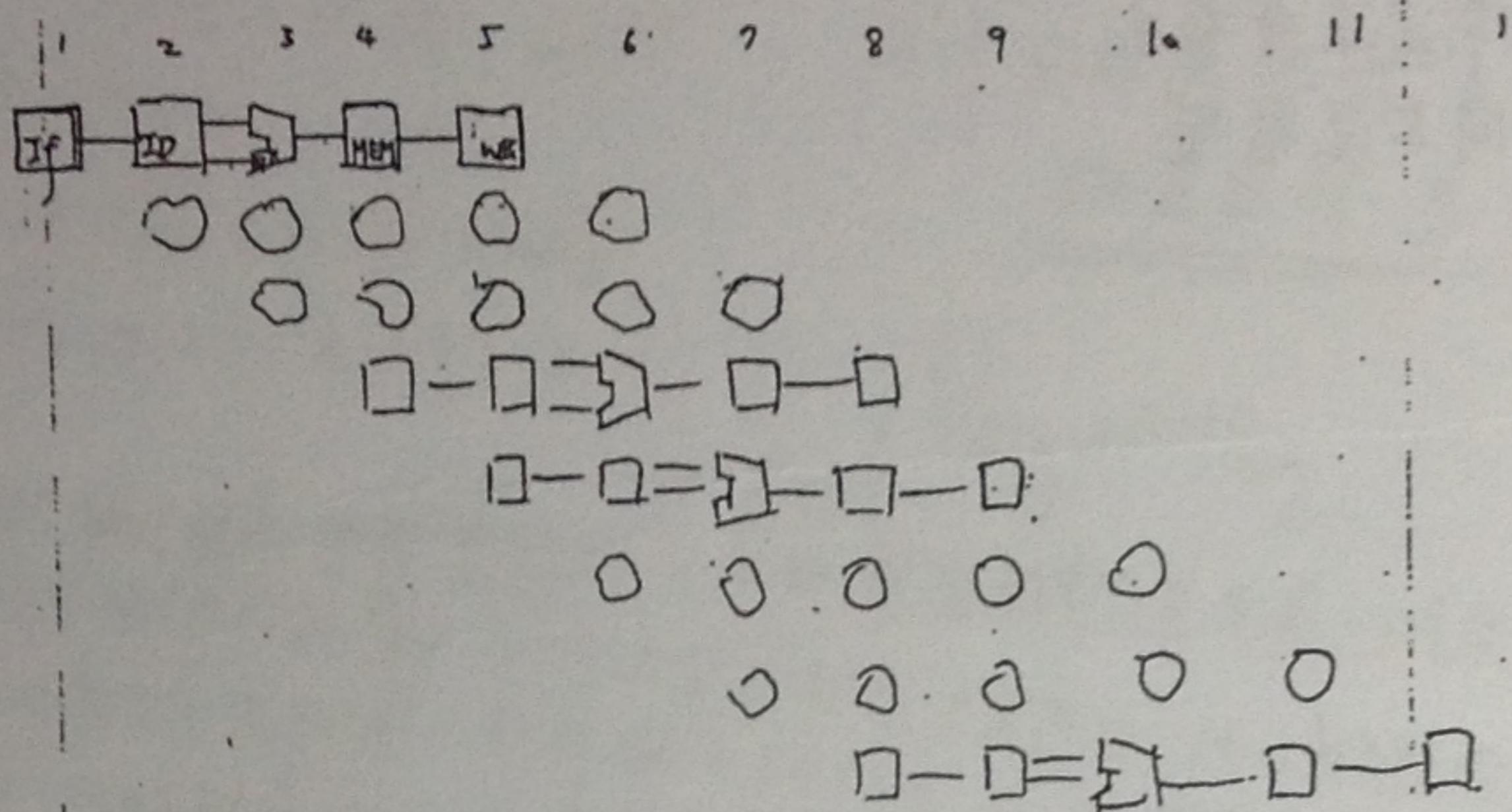
add \$4, \$2, \$5

lw \$5, 100(\$2)

Nop!

Nop!

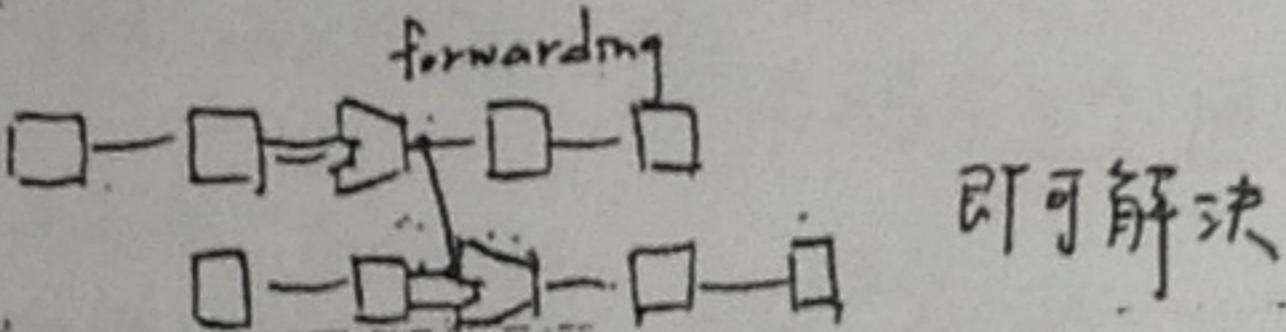
add \$3, \$2, \$5



所以共有 4 個 NOPs! 指全加上.

(B) 12 個 cycles.

add \$2, \$3, \$4
sub \$5, \$2, \$6

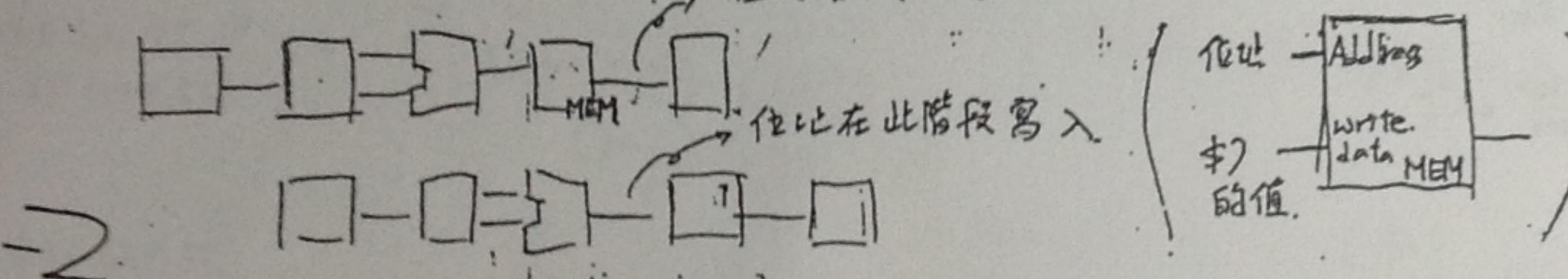


即可解決.

sw \$7, 100(\$2)

lw \$8, 100(\$2)

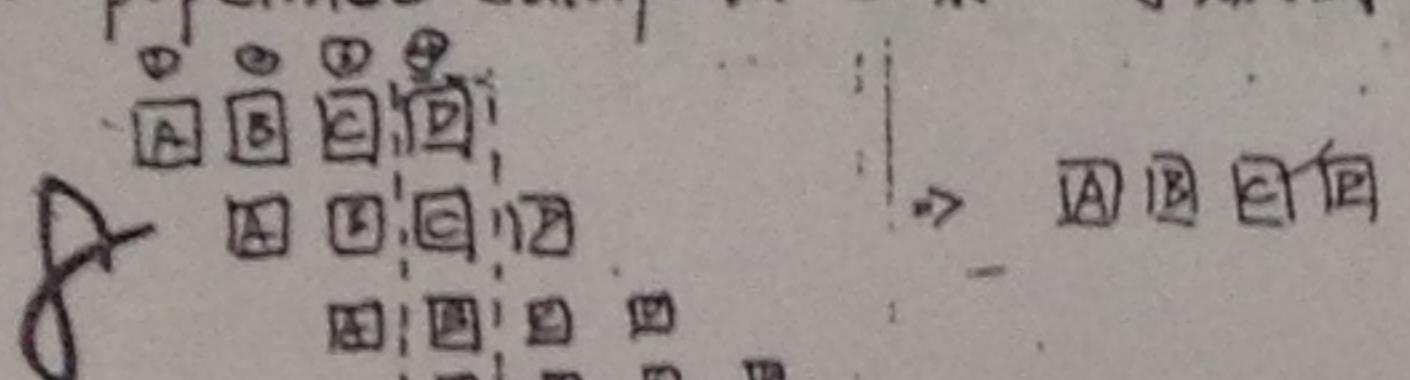
在此階段暫存器的值才寫入記憶體位址.



所以在 lw 有可能讀到未更新
前的值，在此情況我們可以用
漏泡順延一個時脈週期即可

(A) multicycle 雖然增加一些暫存器，但減少了二個 ALU 和二個記憶體，
暫存器的大小相對來的小很多，可以降低硬體的成本。

(B) pipelined datapath 在某一時脈的剖面圖，就是 single-cycle 的管線圖



pipelined datapath 和 multicycle datapath 都是一個指令使用到
多個時脈，pipeline 是把 multicycle datapath 不同指令在同一時
脈中被平行處理，pipeline 單一時脈的 time 和 multicycle 一樣
若是最長的 function unit 花費時間。

1. (A) T (B) T (C) F (D) F (E) F (F) T

$$2. 100\mu s \times \frac{45}{100} \times \frac{1}{3} + 100\mu s \times \frac{55}{100} = 15 + 55 = 70\mu s$$

$$3. X \text{ 的平均執行 time} = 90 \times \frac{7}{10} + 10 \times \frac{2}{10} + 15 \times \frac{1}{10} \\ = 63 + 2 + 1.5 = 66.5 \\ y \text{ 的} = 80 \times \frac{7}{10} + 25 \times \frac{2}{10} + 20 \times \frac{1}{10} \\ = 56 + 5 + 2 = 63 \\ z \text{ 的} = 45 \times \frac{7}{10} + 35 \times \frac{2}{10} + 30 \times \frac{1}{10} \\ = 52.5 + 7 + 3 = 62.5$$

Cost.
Dilbert 的選擇是錯的，在相同 cost 下
 y 的 execution time < x \Rightarrow y 的效能較好
而 $\frac{x}{y}$ 的效能比 $\frac{63}{66.5} \approx 1.0$... 花費比: $\frac{1800}{1200} = 1.5$
故應選擇 y

1. Rewrite 2.

4. 在 single-cycle 中，暫存器的值是直被讀取的，它只和 選擇的暫存器 和 前一時脈的值 有關
不像寫入暫存器要在 回總觸發 和 Regwrite 時成立的狀況才能更改，所以不用控制訊號。
在 multicycle 中，除了 IR 暫存器需保留一開始輸入的指令，有一條控制訊號外，
其他暫存器的值是在不同時脈會更動，而暫存器要一直被讀取，所以也不用控制訊號。

5. JR

- (A) single-cycle 一个指令一个 clock cycle 5T

multicycle machine IR-type 4T 周期；載入指令 5T 周期；儲存指令 4T 周期 $4 \times 4 + 5 = 21T$

(B) (a) $150 \times 2 + 100 + 80 \times 2 = 560ps$ (b) $150 \times 21 = 3150ps$ [單一時脈 150ps]
 $560 \times 5 = 2800ps$.

6. (a)

add \$2 \$5 \$4

NOP!

NOP!

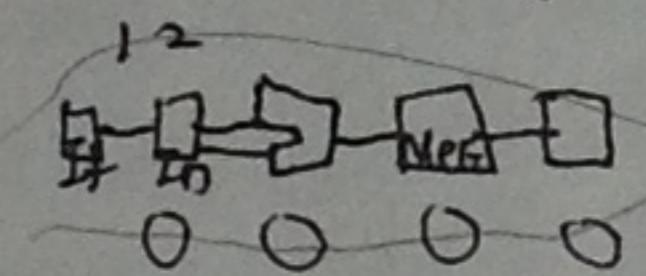
add \$4 \$2 \$5

lw \$5 100(\$2)

NOP!

NOP!

add \$3 \$2 \$5



- 4T NOPs!, 指令如左

(B)

8 + 4 7 cycles.
12 cycles.

7.

??

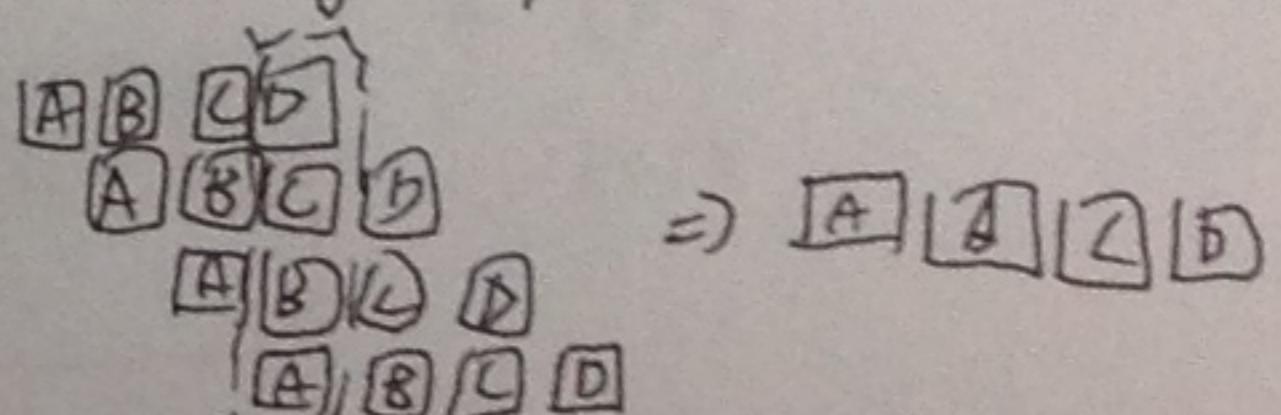
ask R

(A) 硬體成本小

clock cycle time 較小

速度較快

(B) pipelined datapath 在某一時脈的剖面圖，
就是 single-cycle 的剖面圖



(2)

pipelined datapath 和 multicycle datapath 都是一個指令使用到多個時脈，pipeline 是把 multicycle datapath 不同指令在同一時脈中被平行處理，pipeline 單一時脈的 time 和 multicycle 一樣都是最長的 function unit 花費時間。