
实验 1 运算器原理

一、实验目的：

1. 掌握定点数加减法电路的工作原理、设计方法和扩展方法；
2. 掌握运算标志位的含义和实现方法；
3. 掌握补码一位乘法器的内部结构和工作过程；
4. 理解 ALU 的基本构成和基本数据通路的建立过程；

二、实验环境：

PC+Windows+Logisim

三、实验内容：

1. 8 位加法器（10 分）

以 1 位全加器 FA 为单元电路，设计实现一个可扩展的 8 位加法器，并进行封装，供后续实现使用。

2. 32 位可控加减器（30 分）

用第 1 步实现的 8 位加法器，扩展成加减可控 32 位运算器，并能够根据运算结果设置如表 1-1 所示的标志位。

表 1-1 标志位及其含义

标志位	OF	CF	ZF	SF
说明	溢出标志 1: 有溢出 0: 无溢出	进位标志 1: 加法有进位 0: 加法无进位	结果为 0 标志 1: 结果为 0 0: 结果不为 0	符号位标志 1: 结果为负 0: 结果为正

3.32 位 ALU 设计 (40 分)

按照要求实现一个 ALU，满足表 1-2 和 1-3 的要求。

表 1-2 32 位 ALU 的端口信号要求

引脚	输入/输出	位宽	功能描述
X	输入	32	操作数 X
Y	输入	32	操作数 Y
AluOp	输入	3	运算功能控制，见表 1-3
S	输出	32	ALU 运算结果
OF	输出	1	有符号加减运算溢出标记，其他运算为 0
UOF	输出	1	无符号加减运算溢出标记，其它运算为 0
ZF	输出	1	$ZF = (x == y) ? 1 : 0$, 对所有运算均有效

表 1-3 控制信号 AluOp 对运算器功能控制

ALU_OP	运算功能
000	$R = X + Y$ (设置 OF/UOF)
001	$R = X - Y$ (设置 OF/UOF)
010	$R = X \& Y$ 按位与
011	$R = X Y$ 按位或
100	$R = X \oplus Y$ 按位异或
101	$R = B$
110	$R = \sim B$ B 按位取反
111	$R = (X < Y) ? 1 : 0$ 无符号比较

注：加法和减法运算禁止使用 Logisim 中内置的加法器和减法器，使用步骤 2 实现的“32 位可控加减器”，封装后的 32 位 ALU 如图 1-1 所示。

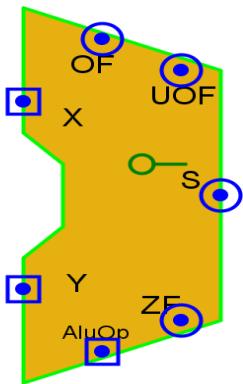


图 1-1 32 位 ALU 的封装

4. 补码一位乘法器 (20 分)

采用补码 1 位 Booth 乘法，实现一个 8 位补码乘法器，并能够验证其正确性。

四、思考题

1. 你实现8位加法器，采用的是什么方法？在输入稳定后，多长时间才能给出稳定的输出？如何缩短运算时间？给出理由和设计方案。
2. 如果由于程序需要ALU实现一个求绝对值的运算，你设计的“32位的ALU”可以如何实现？

五、实验报告

1. 报告要求

根据本次实验内容的要求，写出实验操作步骤，包括：

- (1) 电路原理图；(可打印)；
- (2) 电路功能表；
- (3) 实验数据记录表，即实验测试时的输入输出对应表，要注意实验数据要对典型和特异数据进行实验；
- (4) 错误现象及原因分析；

(5) 回答思考题。

2.提交要求

提交纸质实验报告，并将电路图.circ 文件打包以班级为单位统一提交电子稿。