实验 3 简单模型机实验

一、实验目的：

1. 掌握专用通路单周期 MIPS CPU 的基本原理；
2. 掌握构建 MIPS CPU 完整数据通路的过程；
3. 掌握硬布线控制器设计的基本原理和方法；
4. 熟练掌握复杂数字电路的功能测试和调试方法。

二、实验内容：

1.模型机的指令集

模型机的指令集是表 3-1 列出的 8 条 MIPS32 指令。

（1）分析每条指令的功能、指令格式以及寻址方式，并填写表 3-1。

表 3-1 模型机指令

编号	MIPS32 指令	RTL 功能描述	指令格式	寻址方式特点
1	Slt rd,rs,rt			
2	Add rd,rs,rt			
3	Sub rd,rs,rt			
4	Lw rt,imm(rs)			
5	Sw rt,imm(rs)			
6	Ori rt,rs,imm			
7	Beq rs,rt,imm			
8	Jal JumpAddr			

（2）根据模型机的数据通路画出每条指令的指令控制流程。

2.模型机的各功能部件（控制器除外）

（1）PC 更新部件和译码器部件

给了简化模型机的设计，图3-1和图3-2分别给出了PC更新部件NPC和指令译码器部件ID的端口信号。

①NPC部件 （需要设计实现）

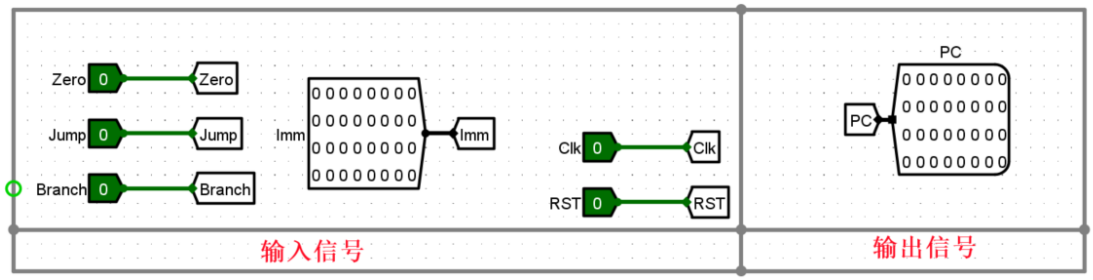

图 3-1NPC 部件的端口信号

②ID部件（需要设计实现）

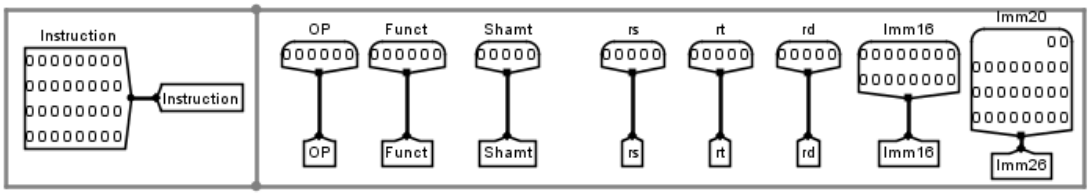

图 3-2ID 部件的端口信号

（2）存储器和数据存储器

指令存储器 IM：1K*32 位的 ROM

数据存储器 DM：1K*32 位的 RAM

（3）寄存器文件 RF 模块选用实验 2 中的 RegFile

（4）ALU 模块选用实验 1 中的 32 位 ALU

（5）其他组件使用 Logisim 不限

3.构建完整的数据通路

利用实验 1-2 中实现的 32 位运算器和寄存器堆，在图 3-3 给出 MIPS32 单周期数据的基本数据通路的基础上进行完善，在 Logisim 中构建完整的数据通路图。

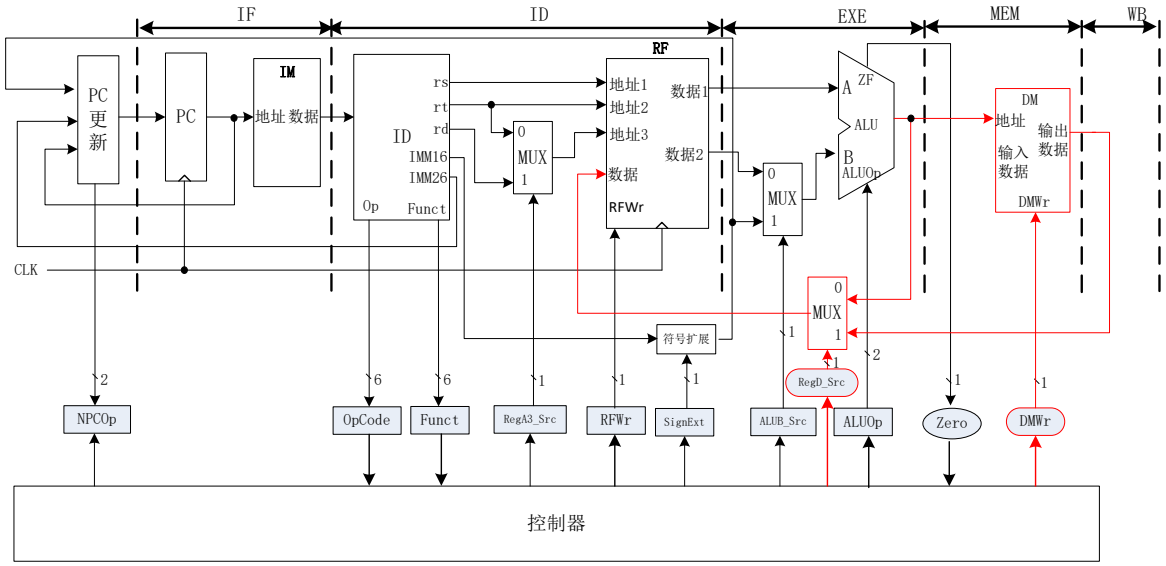

图 3-3MIPS32 的单周期基本数据路通

4.控制器设计

分析表 3-1 中每一条指令的功能，建立指令与控制信号关系，填写表 3-2（**列可根据设计需要变动**），写出控制器每个输出控制信号的逻辑表达式。

表 3-2 控制器控制信号分析

控制 / 信号 / 指令	输入信号			输出信号					

Slt									
Add									
Sub									
Lw									
Sw									
Ori									
beq									
Jal									

为了便于调试，建议增加复位按钮，用于复位存储器中的数据。根据指令格式将汇编程序转换为机器代码表示，并写入指令存储器中，启动程序执行，然后写出执行每条指令后寄存器中保存的值，并验证执行结果的正确性。参照以下累加程序的验证过程，用模型机的指令集编写数组排序程序进行正确性验证。

设计中将控制器的设计分为两部分：

（1）运算控制信号自动生成器

根据指令生成ALU的操作控制信号ALUop

（2）控制信号发生器

根据指令生成除ALUop之外所有组件的控制信号

提示：如图3-4所示，设计文件中以“◇”开始的5个模块是需要自行设计完善的模块。

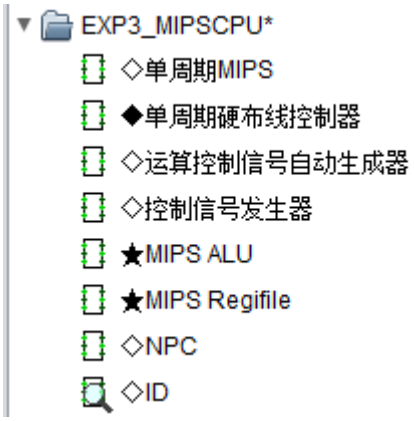

图 3-4 工程中包含的所有功能模块

5.模型机的功能验证过程

（1）用模型机的指令编写验证程序的汇编代码

编写一个计算 1+2+...+n 的累加和程序，从第 0 单元中读入参数 n，通过循环累加的算法计算累加和，结果保存到第 4 单元（假定 Logisim 的 RAM 容量为 64K*32b=256KB，则相当于其中的第 0x0001 单元）。

该程序的汇编代码如下：

```
                .data
                 n: .word     100
                 sum: .word
                .text
                lw $3, 0($0)     #  读取主存地址 0$0000  处的 n 到$3
                ori $5, $0, 1     # $5  内容初始化（循环变量 i）为 1
                ori $2, $0, 1     # $2  内容初始化（循环增量）为 1
                add $3, $3, $2     #循环终止值  $3=$3+1
                add $4,$0,$0     #$4  内容初始化（sum）
loop:           add $4, $4, $5     #  将 i  加到$4（累加和）
                add $5,$5,$2     #$5=$5+1
                slt $1,$5,$3       #$5 =n    循环终止
                beq $1,$0,finish
                jal loop              #  无条件跳转到 loop  执行
finish:         sw $4, 4($0)        #  将累加结果保存到 0$0001  单元
end:            jal    end          #  无条件跳转到 end  执行
```

（2）将汇编代码转换为机器代码

将编写好的汇编程序读入MARS 中进行汇编调试，通过仿真执行后，把汇编程序转换成机器代码，写入到一个机器代码文件中。具体步骤如下。

①存储模式设置

由于单周期CPU 设计中没有考虑内存管理单元，且指令存储器和数据存储器分离，所有地址为主存物理地址，并且起始地址都是0，因此，为了使测试程序能在MARS中仿真运行，需配置MARS 模拟器中的Memory Configuration。可以将菜单Settings 中的Memory Configuration 选项设置为Compact，Data at Address 0。这样数据段的起始地址就从0 开始，如图3-5所示。

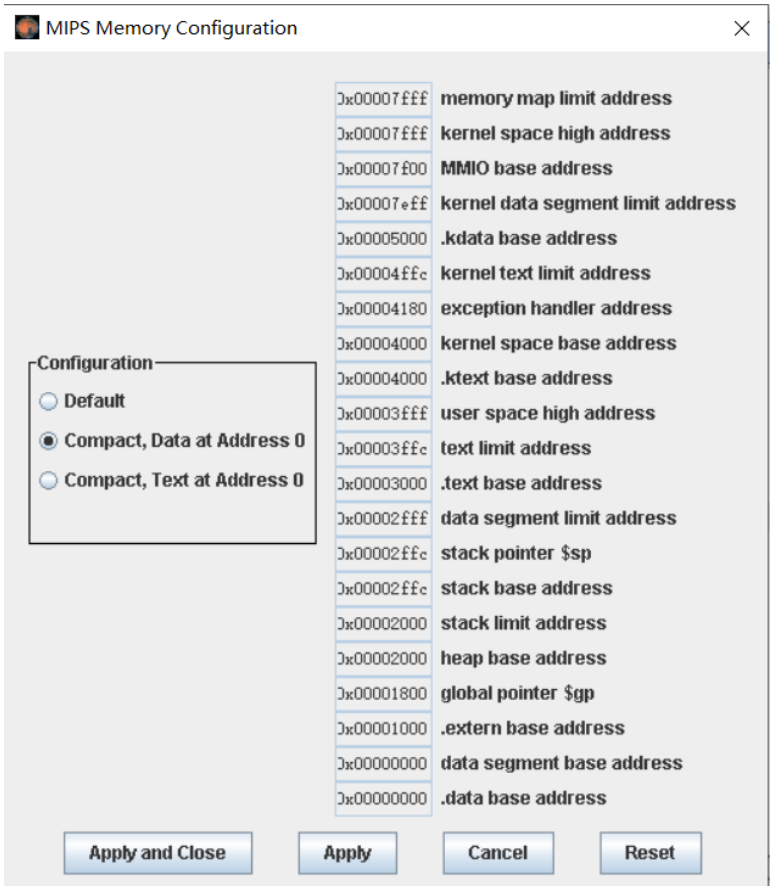

图3-5 存储器设置

②仿真执行并生成机器代码

程序仿真过程中的代码、数据以及各寄存器的内容如图 3-6 所示。

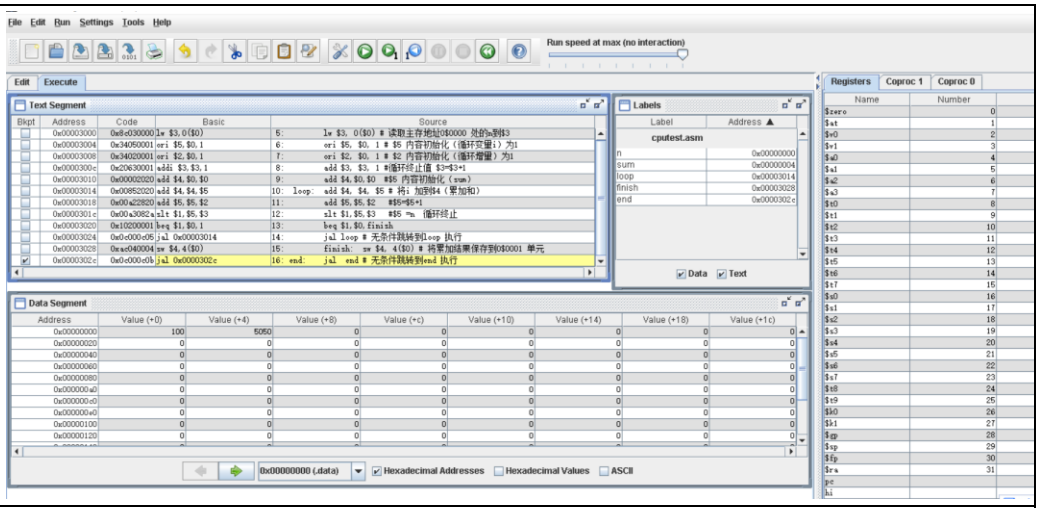

图3-6 样例程序1的运行结果

③机器代码导出

在 MARS 中选择 File->Dump Memory 将指令和数据分别如图 3-7 所示的“Hexadecimal Text”格式导出到某个文本文件中后，插入首行内容为 V2.0 raw。这样，可以通过在 Logisim 中选择 Load Image 功能，将导出的文件直接加载到 ROM 组件中。

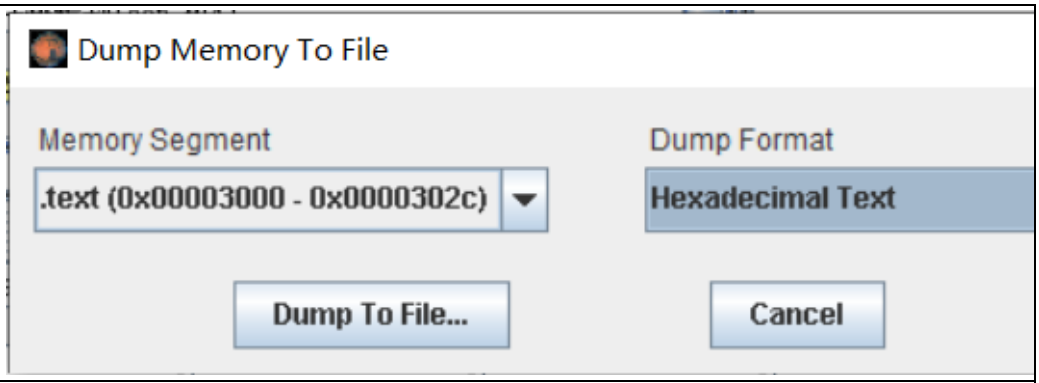

图3-7 导出代码段机器码

假设将上述图 3-7 中的机器代码导出到文件 test.o 中，则 test.o 中的内容如下：

v2.0 raw

8c030000

34050001

34020001

20630001

00002020

00852020

00a22820

00a3082a

10200001

0c000c05

ac040004

0c000c0b

（3）.将代码和数据分别写入 IM 和 DM 并启动执行

将上述导出的二进制机器编码文件分别装入 Logisim 的 IM 和 DM 后，启动执行，主要包含以下步骤：

①为指令寄存器加载机器指令

在 Logisim 中，作为 IM 的 ROM 模块（作为指令存储器）上用鼠标右键点击，选择“加载数据镜像”，入机器代码文件。如图 3-8 所示。

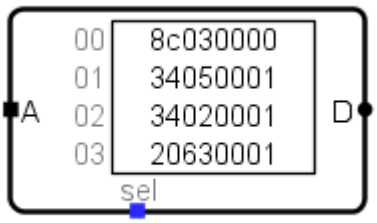

图3-8 将指令装入指令存储器

②在数据存储器 DM 中存储参数 n

在 CPU 电路图中，选中数据存储器 DM（RAM)，用鼠标右键点击，选择 Edit Content，在 0x0000 位置处，写入参数值 n（如 0xa）。如图 3-9 所示。

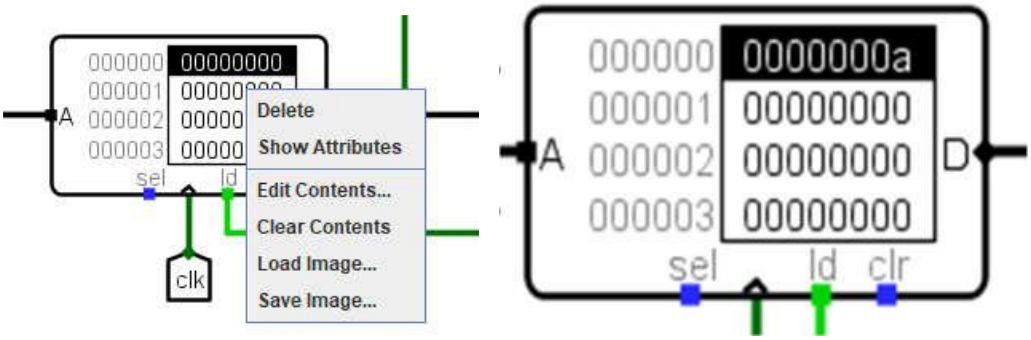

图3-9 初始化数据寄存器

③验证样例程序功能

在 Logisim 的仿真菜单下，选择合适的频率，如 1kHz，选中 Ticks Enable，开始自动执行机器代码，程序执行结束后查看数据存储器 DM 中 0x0001 处的结果。如图 3-10 所示。

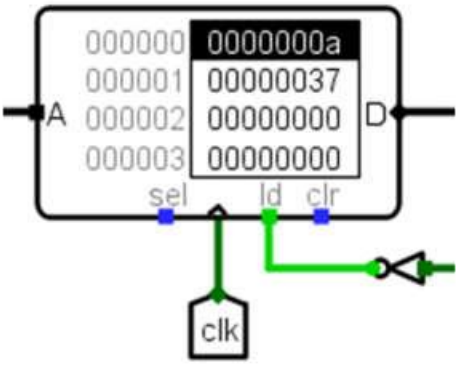

图3-10 查看程序运行结果（0x37)

修改参数n为其他值，并进行验证。

6.自己编写 MIPS 程序验证模型机的功能

请利用模型机的 8 条指令编写样例程序：

（1）实现对 n（n>10）个数组元素的求最大和最小值，并将结果存在数据存储器中。

（2）(选做)实现对 n（n>10）个数组元素的排序，算法不限。

三、思考题

1.如果增加 R 型 and 指令和 I 型 srli 指令，则需要对单周期处理器进行哪些修改？

2.在计算累加和程序中，参数设置为何值时，运算结果可能不对？为什么？

四、实验报告要求

根据本次实验内容的要求，写出实验操作步骤，包括：

（1）电路原理图；（可打印）；

（2）电路功能表；

（3）实验数据记录表，即实验测试时的输入输出对应表，要注意实验数据要对典型和和特异数据进行实验；

（4）错误现象及原因分析；

（5）回答思考题。

2. 提交要求

提交纸质实验报告，并将电路图.circ 文件打包以班级为单位统一提交电子稿。