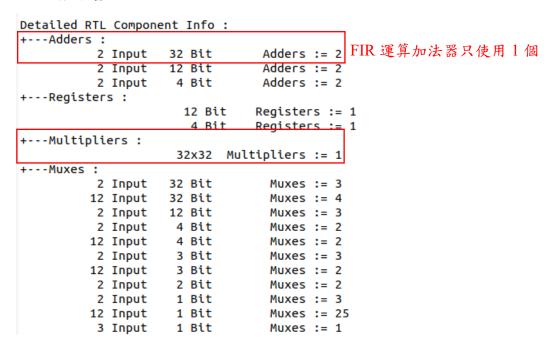
## FIR Synthesis report

## 1. Detailed RTL Component Information:

根據作業要求,此次 FIR 運算過程,只使用 1 個 32bis 乘法器和 1 個 32bits 加法器。



## 2. Cell Usage:

## Report Cell Usage:

+	+	++
I	Cell	Count
+	+	++
1	BUFG	9
2	CARRY4	29
3	DSP48E1	3
4	LUT1	5
5	LUT2	48
6	LUT3	71
7	LUT4	46
8	LUT5	62
9	LUT6	80
10	FDCE	15
11	LD	240
12	LDC	64
13	LDP	1
14	IBUF	161
15	OBUF	169
+	+	++