

Обзор главы

В разделе	Вы найдете	на стр.
19.1	Обзор	19–2
19.2	Бит ошибки ВІЕ–регистр	19–3
19.3	Биты результата	19–4
19.4	Бит ошибки “недействительная операция”	19–6
19.5	Бит ошибки “переполнение”	19–7
19.6	Бит ошибки “переполнение с запоминанием”	19–8

19.1. Обзор

Описание

Операции битов состояния являются логическими операциями над битами (см. главу 8.1), которые работают с битами слова состояния (см. главу 6.3). Эти операции реагируют на одно из следующих условий, отображаемых одним или несколькими битами:

- Установлен бит двоичного результата (то есть он имеет состояние сигнала "1").
- Отношение результата арифметической операции к 0:
 - больше, чем 0 (> 0)
 - меньше, чем 0 (< 0)
 - больше или равно 0 (≥ 0)
 - меньше или равно 0 (≤ 0)
 - равно 0 ($= 0$)
 - не равно 0 ($\neq 0$)
- Результат арифметической операции является недействительным.
- В арифметической операции возникло переполнение.

В последовательном соединении операции с битами состояния логически связывают результат своего опроса состояния сигнала с предыдущим результатом логической операции в соответствии с таблицей истинности операции И (см. главу 6.2 и таблицу 6–4). В параллельном соединении это происходит в соответствии с таблицей истинности операции ИЛИ (см. главу 6.2 и таблицу 6–4).

В данной главе элемент "бит ошибки BIE-регистр", опрашивающий состояние сигнала бита BIE, описан в SIMATIC-формате и в международном (английском) формате.

Слово состояния

Слово состояния представляет собой регистр в памяти Вашего CPU. Оно содержит биты, к которым Вы можете обращаться в операндах логических операций над битами и над словами. Рисунок 19–1 показывает структуру слова состояния. Дальнейшую информацию по отдельным битам слова состояния Вы найдете в главе 6.3.

$2^{15} \dots$	$\dots 2^9$	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
		BIE	A1	A0	OV	OS	OR	STA	VKE	/ER

Рис. 19-1. Структура слова состояния

Параметры

Следующие КОР-элементы не обладают вводимыми параметрами.

19.2. Бит ошибки ВІЕ–регистр

Описание С помощью операции *Бит ошибки ВІЕ–регистр*, Вы можете опрашивать состояние сигнала ВІЕ–бита (двоичный результат) (см. главу 6.3). В последовательном соединении результат опроса логически связывается с предыдущим VKE в соответствии с таблицей истинности операции И (см. главу 6.2 и таблицу 6–3). В параллельном соединении это происходит в соответствии с таблицей истинности операции ИЛИ (см. главу 6.2 и таблицу 6–4).

Элемент и его отрицательная форма Рис. 19–2 показывает элемент *Бит ошибки ВІЕ–регистр* и его отрицательную форму. Эти элементы показаны в своем SIMATIC–формате и международном формате.

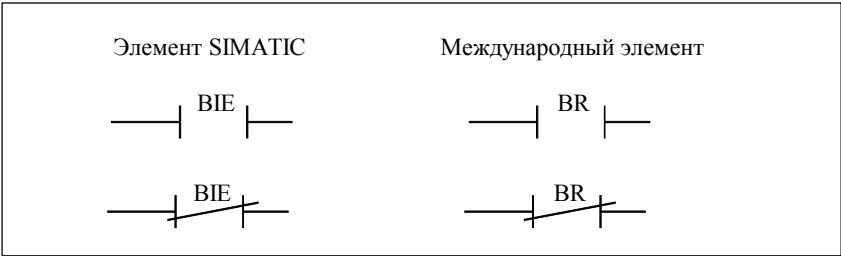


Рис. 19-2. Элемент “Бит ошибки ВІЕ-регистр” и отрицательная форма



Рис. 19-3. Бит ошибки ВІЕ-регистр

19.3. Биты результата

Описание С помощью операндов *Биты результата* Вы можете опрашивать, как относится результат арифметической операции к нулю, то есть является ли результат > 0 , < 0 , $> = 0$, $< = 0$, $= 0$ или $< > 0$ (см. рисунок 19-4). Для этого оцениваются индикаторные биты слова состояния (A1 и A0, смотрите главу 6.3). Если заданное в операнде условие сравнения выполнено, то это дает результат опроса состояния сигнала, равный "1".

В последовательном соединении операции с битами состояния логически связывают результат своего опроса состояния сигнала с предыдущим результатом логической операции в соответствии с таблицей истинности операции И (см. главу 6.2 и таблицу 6-3). В параллельном соединении это происходит в соответствии с таблицей истинности операции ИЛИ (см. главу 6.2 и таблицу 6-4).

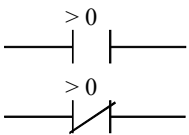
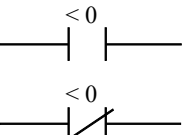
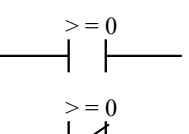
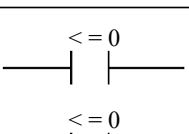
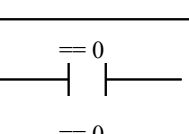
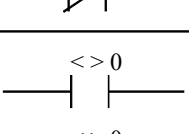
Элемент КОР	Описание
	Операция <i>Бит результата, если больше нуля</i> определяет, больше ли нуля результат арифметической операции. Она опрашивает индикаторные биты A1 и A0 в слове состояния, чтобы определить отношение результата к 0.
	Операция <i>Бит результата, если меньше нуля</i> определяет, меньше ли нуля результат арифметической операции. Она опрашивает индикаторные биты A1 и A0 в слове состояния, чтобы определить отношение результата к 0.
	Операция <i>Бит результата, если больше или равно нулю</i> определяет ситуацию, когда результат арифметической операции больше или равен нулю. Она опрашивает индикаторные биты A1 и A0 в слове состояния, чтобы определить отношение результата к нулю.
	Операция <i>Бит результата, если меньше или равно нулю</i> определяет ситуацию, когда результат арифметической операции меньше или равен нулю. Она опрашивает индикаторные биты A1 и A0 в слове состояния, чтобы определить отношение результата к нулю.
	Операция <i>Бит результата, если равно нулю</i> определяет, равен ли нулю результат арифметической операции. Она опрашивает индикаторные биты A1 и A0 в слове состояния, чтобы определить отношение результата к 0.
	Операция <i>Бит результата, если не равно нулю</i> определяет ситуацию, когда результат арифметической операции не равен нулю. Она опрашивает индикаторные биты A1 и A0 в слове состояния, чтобы определить отношение результата к нулю.

Рис. 19-4. Элементы "Биты результата" и их отрицательные формы

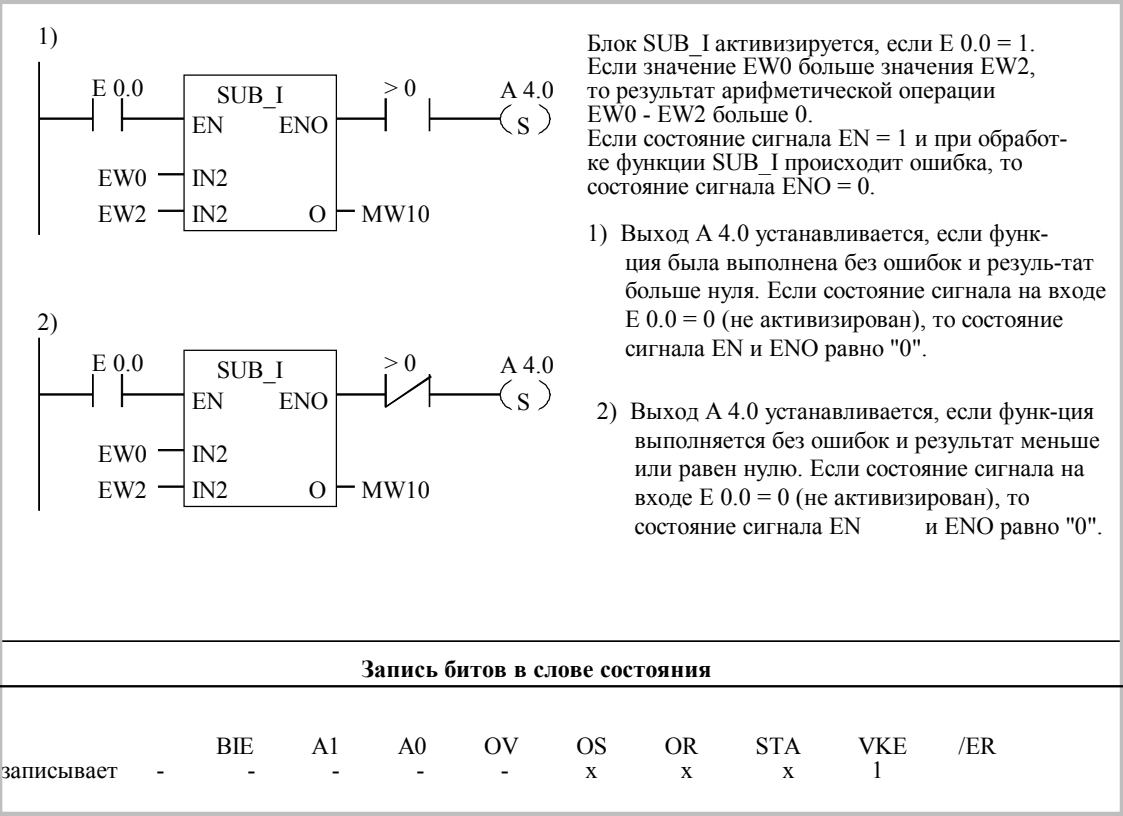


Рис. 19-5. Бит результата, если больше нуля и инвертированный бит результата, если больше нуля

19.4. Бит ошибки “недействительная операция”

Описание

С помощью операции *Бит ошибки “недействительная операция”* Вы опрашиваете, является ли результат арифметической операции над числами с плавающей точкой недействительным (то есть одно из значений в арифметической операции не является в действительности числом с плавающей точкой). Для этого оцениваются индикаторные биты слова состояния (A1 и A0, см. главу 6.3). Если результат арифметической операции является недействительным (UO), то опрос состояния сигнала дает ”1”. Если комбинация A1 и A0 не дает значение “недействительный”, то результат опроса состояния сигнала равен ”0”.

В последовательном соединении операции с битами состояния логически связывают результат своего опроса состояния сигнала с предыдущим результатом логического операции (VKE, см. главу 6.3) в соответствии с таблицей истинности операции И (см. главу 6.2 и таблицу 6–3). В параллельном соединении это происходит в соответствии с таблицей истинности операции ИЛИ (см. главу 6.2 и таблицу 6–4).

Элемент и его отрицательная форма

Блок DIV_R активизируется, если E 0.0 = 1
Если значение ED0 или ED4 не является точкой, то арифметическая операция недействительна.
если состояние сигнала EN = 1 (активизирован) и при выполнении функции DIV_R происходит ошибка, то состояние сигнала ENO = 0.
Выход A 4.0 устанавливается, если операция DIV_R выполняется, однако одно из значений в арифметической операции не является в действительности числом с плавающей точкой. Если состояние сигнала на входе E 0.0 = 0 (не активизирован), то состояние сигнала EN и ENO равно "0".

Запись битов в слове состояния										
	BIE	A1	A0	OV	OS	OR	STA	VKE	/ER	
записывает	-	-	-	-	x	x	x	1		

Рис. 19-6. Бит ошибки “недействительная операция”

19.5. Бит ошибки “переполнение”

Описание

С помощью операции *Бит ошибки “переполнение”* Вы узнаете, возникло ли переполнение (OV) в последней выполненной арифметической операции. Если после арифметической операции результат находится вне допустимой отрицательной или вне допустимой положительной области, то OV–бит слова состояния (см. главу 6.3) устанавливается. Операция опрашивает состояние сигнала этого бита. Этот бит сбрасывается арифметическими операциями, выполняемыми без ошибок.

В последовательном соединении операции с битами состояния логически связывают результат своего опроса состояния сигнала с предыдущим результатом логической операции в соответствии с таблицей истинности операции И (см. главу 6.2 и таблицу 6–3). В параллельном соединении это происходит в соответствии с таблицей истинности операции ИЛИ (см. главу 6.2 и таблицу 6–4).

Элемент и его отрицательная форма

Сеть 1:

Сеть 2:

Блок SUB_I активизируется, если E 0.0 = 1. Если результат арифметической операции EW0 - EW2 находится вне допустимого диапазона для целого числа, то бит OV устанавливается.

Опрос состояния сигнала на OV дает "1". Выход A 4.0 устанавливается, если опрос OV дает "1" и VKE сети равен "1" (т.е. если VKE перед выходом A 4.0 = 1).

Если состояние сигнала входа E 0.0 = 0 (не активизирован), то состояние сигнала EN и ENO равно "0". Если состояние сигнала EN = 1 (активизирован) и результат арифметической операции находится вне диапазона, то состояние сигнала ENO = 0.

Указание: Опрос OV требуется только потому, что имеются две различные сети. Иначе может быть использован выход ENO арифметической операции, который равен "0", если результат находится вне допустимого диапазона.

Запись битов в слове состояния									
	BIE	A1	A0	OV	OS	OR	STA	VKE	/ER
записывает	-	-	-	-	x	x	x	1	

Рис. 19-7. Бит ошибки “переполнение”

19.6. Бит ошибки “переполнение с запоминанием”

Описание

С помощью операции *Бит ошибки “переполнение с запоминанием”* Вы узнаете, возникло ли переполнение с запоминанием (переполнение с запоминанием, OS) в арифметической операции. Если после арифметической операции результат находится вне допустимой отрицательной или вне допустимой положительной области, то OS-бит слова состояния (см. главу 6.3) устанавливается. Операция опрашивает состояние сигнала этого бита. В отличие от OV-бита (переполнение) OS-бит остается установленным при безошибочном выполнении арифметических операций (см. главу 19.5).

В последовательном соединении операции с битами состояния логически связывают результат своего опроса состояния сигнала с предыдущим результатом логической операции в соответствии с таблицей истинности операции И (см. главу 6.2 и таблицу 6–3). В параллельном соединении это происходит в соответствии с таблицей истинности операции ИЛИ (см. главу 6.2 и таблицу 6–4).

Элемент и его отрицательная форма

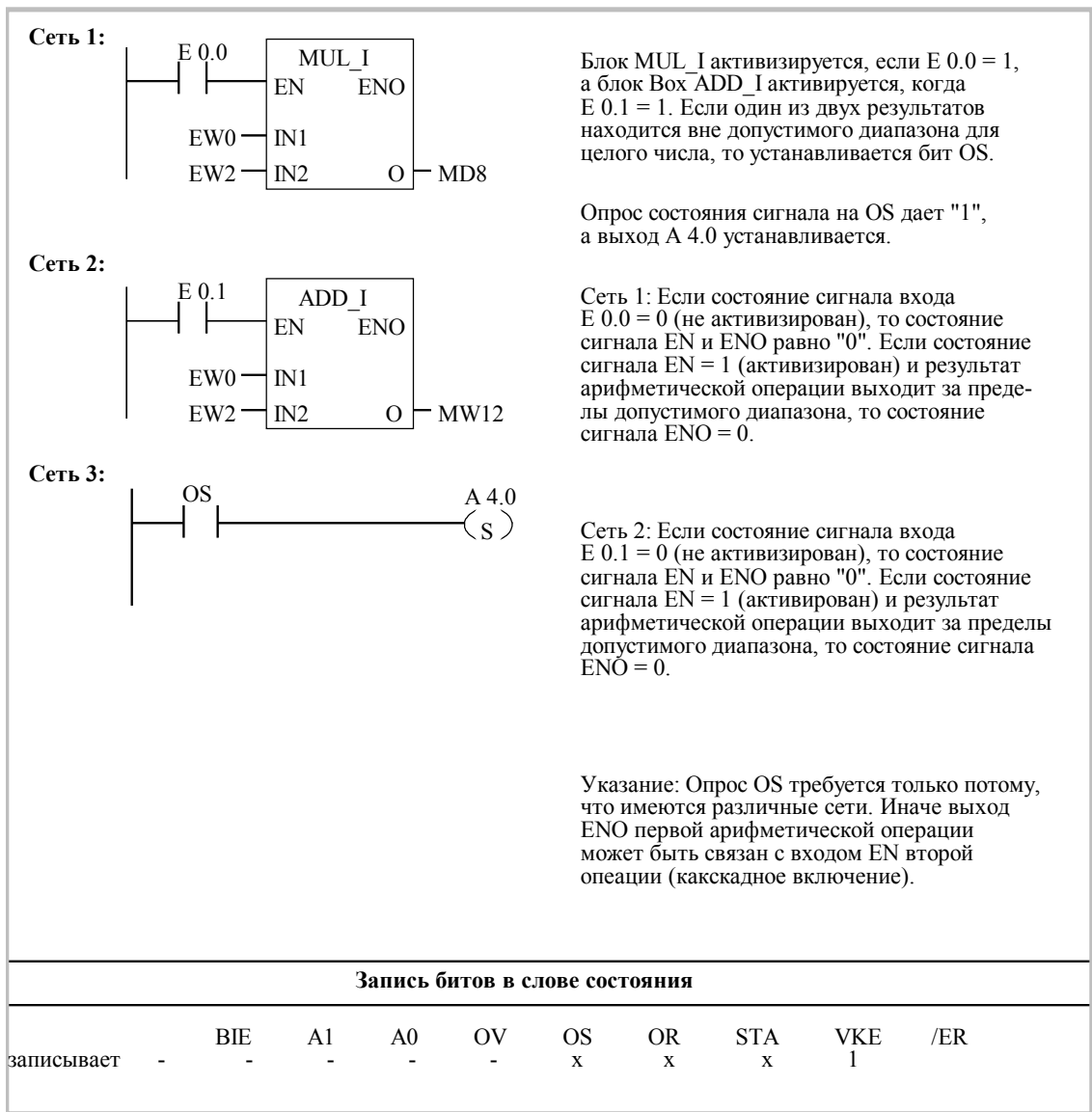


Рис. 19-8. Бит ошибки “переполнение с запоминанием”