

Соглашения для команд S7–200

8

Следующие соглашения используются в этой главе для иллюстрации эквивалентных команд контактного плана (LAD, KOP), функционального плана (FBD, FUP) и списка операторов (STL, AWL) и CPU, в которых эти команды доступны.

Обзор главы

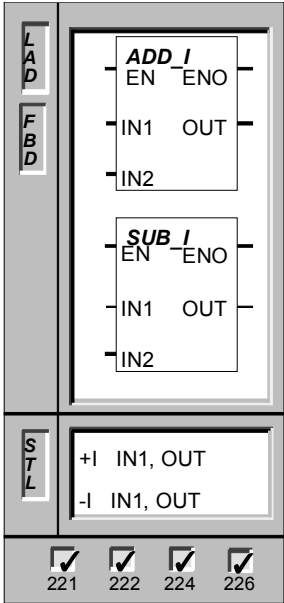
Раздел	Описание	Стр.
8.1	Концепции и соглашения для программирования в STEP 7–Micro/WIN 32	8–2
8.2	Допустимые диапазоны для CPU S7–200	8–7

8.1 Концепции и соглашения для программирования в STEP 7-Micro/WIN 32

Следующая диаграмма показывает формат команд STEP 7-Micro/WIN 32, используемый во всей главе. За диаграммой следует описание компонентов формата команды.

Сложение и вычитание целых чисел

Команды **Сложение целых чисел** и **Вычитание целых чисел** производят сложение или вычитание двух 16-битовых целых чисел и дают 16-битовый результат (OUT).



В LAD и FBD:

$IN1 + IN2 = OUT$

$IN1 - IN2 = OUT$

В STL:

$IN1 + OUT = OUT$

$OUT - IN1 = OUT$

Ошибки, устанавливающие ENO в 0: SM1.1 (переполнение), SM4.3 (этап выполнения), 0006 (косвенный адрес)

Эти команды влияют на следующие биты специальной памяти: SM1.0 (нуль); SM1.1 (переполнение); SM1.2 (отрицательное число)

Входы/Выходы	Операнды	Типы данных
IN1, IN2	VW, IW, QW, MW, SW, SMW, LW, AIW, T, C, AC, константа, *VD, *AC, *LD	INT
OUT	VW, IW, QW, MW, SW, SMW, LW, T, C, AC, *VD, *AC, *LD	INT

Название команды или группы команд: В этом примере **Сложение и вычитание целых чисел** является названием.

Рисунок, показывающий команду STEP 7-Micro/WIN 32: Рисунок под названием команды содержит изображение элемента команды LAD, элемента команды FBD, а для команд SIMATIC мнемонику и операнды команды STL. В некоторых случаях изображение команд LAD и FBD одинаково, поэтому показывается только одно окно, содержащее изображение LAD и FBD (это имеет место в данном примере). Мнемоника и операнды команд STL SIMATIC всегда появляются в отдельном окне.

В данном примере изображения команд LAD/FBD имеют три входа (входы всегда находятся на левой стороне изображения) и два выхода (выходы всегда находятся на правой стороне изображения). В LAD имеется два основных типа входов и выходов. Первый тип входов/выходов – это вход или выход потока сигнала.

В контактном плане (LAD), прообразом которого являются электрические схемы релейно-контактной логики, имеется левая силовая шина, получающая питание. В LAD замкнутые контакты пропускают через себя поток сигнала к следующему элементу, а разомкнутые контакты блокируют поток сигнала. Любой элемент LAD, который может быть подключен к левой или правой силовой шине или к контакту, имеет вход и/или выход для потока сигнала.

В функциональном плане (FBD) SIMATIC, который не использует концепцию левой и правой силовых шин, термин «поток сигнала» используется для выражения аналогичного понятия потока управления через логические блоки FBD. Потокком сигнала условно называется путь логической “1” через элементы FBD.

В LAD вход или выход потока сигнала всегда рассматривается в чисто энергетическом смысле и не может быть поставлен в соответствие операнду. В FBD источник потока сигнала для входа и приемник потока сигнала для выхода может быть поставлен в соответствие непосредственно операнду.

Кроме потока сигнала, многие, но не все, команды имеют один или несколько входных и выходных операндов. Допустимые параметры для входов и выходов с операндами представлены в таблице входов/выходов под рисунком, изображающим команды LAD/FBD/STL.

Тип CPU: Помеченные окошки в нижней части рисунка с изображением команды показывают CPU, которые поддерживают эту команду. В данном примере команда поддерживается CPU 221, CPU 222, CPU 224 и CPU 226.

Описание команды: Текст справа от рисунка с изображением команды на стр. 8–2 описывает операцию, выполняемую командой (командами). В некоторых случаях описание операции, выполняемой командой, имеется для каждого языка, а в других случаях имеется единственное описание, применимое ко всем трем языкам программирования. Учтите, что терминология IEC слегка отличается от терминологии SIMATIC. Например, «Прямой счет» (CTU) в SIMATIC называется командой; в IEC CTU называется функциональным блоком.

Ошибки, устанавливающие ENO в 0: Если команды LAD/FBD имеют выход ENO, то этот раздел перечисляет условия возникновения ошибок, приводящих к тому, что ENO устанавливается в ноль.

SM-биты, подвергающиеся воздействию: Если команда влияет на SM-биты в результате своего нормального исполнения, то в этом разделе перечисляются биты, подвергающиеся воздействию, и то, какое воздействие на них оказывается.

Таблица операндов: Под рисунком с изображением команды LAD/FBD/STL находится таблица, перечисляющая допустимые операнды для каждого из входов и выходов, а также типы данных для каждого операнда. Области памяти операндов для каждого CPU показаны в таблице 8–3. Операнды и типы данных EN/ENO в таблице операндов команд не показаны, так как эти операнды одинаковы для всех команд LAD и FBD. Таблица 8–1 перечисляет эти операнды и типы данных для LAD и FBD. Эти операнды применимы ко всем командам LAD и FBD, представленным в данном руководстве. Таблица 8–1. Операнды и типы данных EN/ENO для LAD и FBD

Языковой редактор	Входы/выходы	Операнды	Типы данных
LAD	EN	Поток сигнала	BOOL
	ENO	Поток сигнала	BOOL
FBD	EN	I, Q, M, S, SM, T, C, V, L, поток сигнала	BOOL
	ENO	I, Q, M, S, SM, T, C, V, L, поток сигнала	BOOL

Общие соглашения по программированию

Сегмент (Network): В LAD программа делится на сегменты (Network). Сегмент – это упорядоченное расположение контактов, катушек и блоков, которые все соединены между собой и образуют цепь между левой и правой силовой шиной (при отсутствии коротких замыканий, разомкнутых цепей и условий для протекания потока сигнала в обратном направлении.) STEP 7-Micro/WIN 32 позволяет создавать комментарии к сегментам вашей программы, написанной на LAD.

Программирование на FBD использует концепцию сегментов для разделения и комментирования вашей программы. Программы на STL не используют сегментов; однако, вы можете использовать ключевое слово NETWORK для разбиения своей программы на части. Если вы это сделаете, то ваша программа может быть преобразована в LAD или FBD.

Исполняемые подразделы: В LAD, FBD или STL программа состоит, по крайней мере, из одного обязательного раздела и других, необязательных, разделов. Обязательным разделом является главная программа. Необязательные разделы могут включать в себя одну или несколько подпрограмм и/или программ обработки прерываний. Вы можете легко перемещаться между подразделами программы, выделяя или щелкая на закладках подразделов, отображаемых STEP 7-Micro/WIN 32.

Определение EN/ENO: EN (Enable IN = Разрешающий вход) – это булев вход для блоков в LAD и FBD. Чтобы команда, представленная в виде блока, исполнялась, на этом входе должен присутствовать поток сигнала. В STL команды не имеют входа EN, но вершина стека должна быть логической “1”, чтобы соответствующая команда STL исполнялась.

ENO (Enable Out = Разрешающий выход) – это булев выход для блоков в LAD и FBD. Если у блока имеется поток сигнала на входе EN, и блок выполняет свою функцию без ошибок, то выход ENO передает поток сигнала следующему элементу. Если при исполнении блока обнаруживается ошибка, то поток сигнала завершается на блоке, в котором произошла ошибка.

В STL SIMATIC нет выхода ENO, но команды STL, соответствующие командам LAD и FBD с выходами ENO, устанавливают специальный бит ENO. Этот бит доступен с помощью команды STL AENO (AND ENO) и может быть использован для создания того же эффекта, что и бит ENO блока.

Условные и безусловные входы: В LAD блок или катушка, зависящие от потока сигнала, изображаются без непосредственного соединения с левой шиной. В LAD катушка или блок, не зависящие от потока сигнала, изображаются непосредственно подключенными к левой шине. Условный и безусловный входы показаны на рис. 8–1.

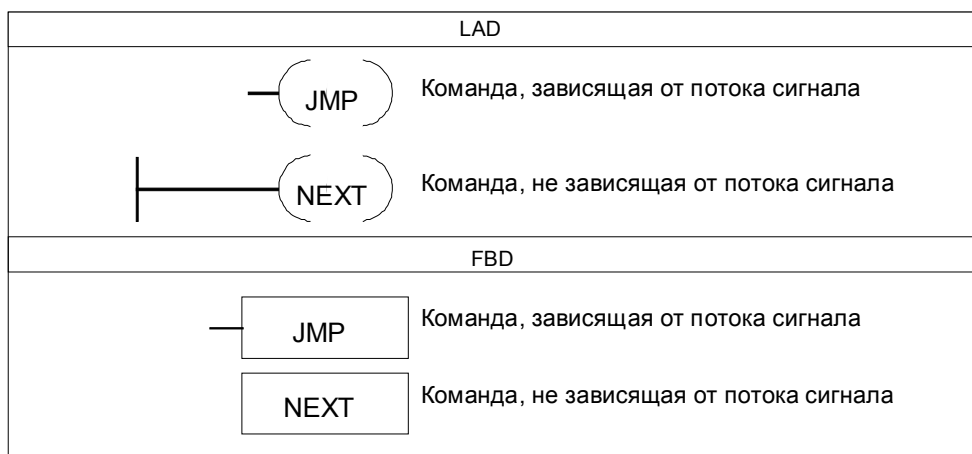


Рис. 8–1. Диаграммы LAD и FBD для условного и безусловного входов

Команды без выходов: Блоки, которые не могут соединяться со следующими блоками, не имеют булевых выходов. Сюда относятся вызовы подпрограмм, JMP, CRET и т.д. В LAD тоже имеются катушки, которые могут быть помещены только у левой силовой шины. Сюда относятся LBL, NEXT, SCR, SCRE и т.д. В FBD они изображаются как блоки и отличаются непомеченными «энергетическими» входами и отсутствием выходов.


Команды сравнения: Команды сравнения FBD SIMATIC, LAD IEC и FBD IEC изображаются как блоки, хотя операция выполняется как контакт.

Команда сравнения выполняется независимо от состояния потока сигнала. Если поток сигнала отсутствует (ложь), то выход ложен. Если поток сигнала присутствует (истина), то выход устанавливается в зависимости от результата сравнения.


Соглашения STEP 7-Micro/WIN 32: В STEP 7-Micro/WIN 32 для всех редакторов действуют следующие соглашения:

- Заглавные буквы для символа (ABC) указывают, что это глобальный символ.
- Знак # перед символическим именем (#var1) указывает, что этот символ относится к локальному контексту.
- Символ % указывает на прямую адресацию.
- Символ операнда "?" или "???" указывает, что требуется задание операнда.

Соглашения для контактного плана: В редакторе LAD вы можете использовать на своей клавиатуре клавиши F4, F6 и F9 для обращения к командам «Контакт», «Блок» и «Катушка». В редакторе LAD используются следующие соглашения:

- Символ "---->" означает разомкнутую цепь или требование подключения потока сигнала.
-  указывает, что выход обеспечивает необязательный поток сигнала для команды, которая может быть включена каскадом или последовательно.
- Символы "<<" или ">>" указывают, что вы можете использовать значение или поток сигнала.
- Контакт, соединенный с силовой шиной, указывает, что команда не зависит от потока сигнала (рис. 8-1).
- Логическое отрицание NOT [НЕ] для состояния операнда или потока сигнала, управляющего входом, изображается небольшим кружком на входе в команду FBD. На рис. 8-2 Q0.0 равно результату логической операции
НЕ I0.0 И I0.1.

Соглашения для функционального плана: В редакторе FBD вы можете использовать на своей клавиатуре клавиши F4, F6 и F9 для доступа к командам AND [И], OR [ИЛИ] и «Блок». Используются следующие соглашения:

- Символ "---->" на операнде EN – это поток сигнала или индикатор операнда. Он может также изображать разомкнутую цепь или требование подключения потока сигнала.
-  указывает, что выход обеспечивает необязательный поток сигнала для команды, которая может быть включена каскадом или последовательно.
- Обозначение отрицания: Логическое отрицание NOT [НЕ] или инверсия состояния операнда или потока сигнала изображается небольшим кружком на входе. На рис. 8-2 Q0.0 равно результату логической операции
НЕ I0.0 И I0.1. Такое обозначение отрицания действительно только для булевых сигналов, которые могут быть заданы как параметры или поток сигнала.

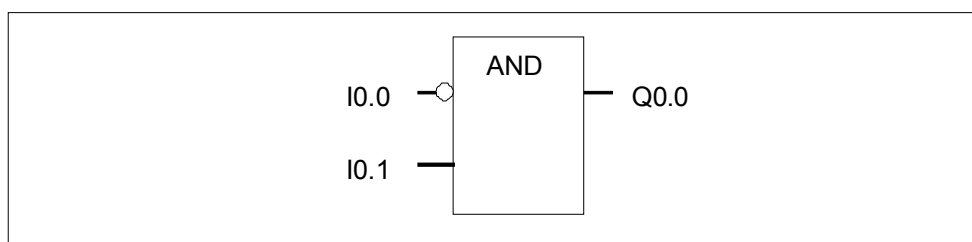


Рис. 8–2. Функциональный план (FBD) для логического отрицания

- Индикаторы непосредственного опроса: Условие непосредственного опроса для булева операнда изображается вертикальной чертой на входе в команду FBD (рис. 8–3). Индикаторы непосредственного опроса вызывают непосредственное чтение с указанного физического входа. Операторы непосредственного опроса действительны только для физических входов.

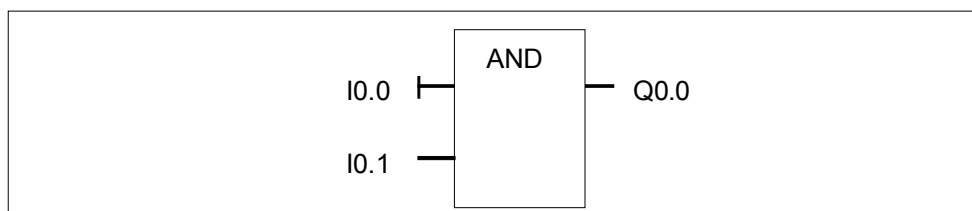


Рис. 8–3. Функциональный план (FBD) для условия непосредственного опроса

- Клавиша табуляции: Клавиша табуляции перемещает курсор от одного входа к другому. Вход, выбранный в данный момент, становится красным. Перемещение идет по кругу, начиная с первого входа и вплоть до выхода.
- Блок без входов: Блок без входа или выхода обозначает команду, не зависимую от потока сигнала (рис. 8–1).
- Количество операндов: Количество операндов для команд AND [И] и OR [ИЛИ] может быть увеличено до 32 входов. Для добавления или удаления операндов используйте клавиши “+” и “-” на своей клавиатуре.

8.2 Допустимые диапазоны для CPU S7-200

Таблица 8–2. Обзор областей памяти и характеристик CPU S7-200

Описание	CPU 221	CPU 222	CPU 224	CPU 226
Размер программы пользователя	2 Кслова	2 Кслова	4 Кслова	4 Кслова
Размер данных пользователя	1 Кслово	1 Кслово	2.5 Кслова	2.5 Кслова
Регистр входов образа процесса	I0.0 – I15.7	I0.0 – I15.7	I0.0 – I15.7	I0.0 – I15.7
Регистр выходов образа процесса	Q0.0 – Q15.7	Q0.0 – Q15.7	Q0.0 – Q15.7	Q0.0 – Q15.7
Аналоговые входы (только чтение)	--	AIW0 – AIW30	AIW0 – AIW62	AIW0 – AIW62
Аналоговые выходы (только запись)	--	AQW0 – AQW30	AQW0 – AQW62	AQW0 – AQW62
Память переменных (V) ¹	VB0.0 – VB2047.7	VB0.0 – VB2047.7	VB0.0 – VB5119.7	VB0.0 – VB5119.7
Локальная память (L) ²	LB0.0 – LB63.7	LB0.0 – LB63.7	LB0.0 – LB63.7	LB0.0 – LB63.7
Битовая память (M)	M0.0 – M31.7	M0.0 – M31.7	M0.0 – M31.7	M0.0 – M31.7
Специальная память (SM) (только чтение)	SM0.0 – SM179.7 SM0.0 – SM29.7	SM0.0 – SM299.7 SM0.0 – SM29.7	SM0.0 – SM299.7 SM0.0 – SM29.7	SM0.0 – SM299.7 SM0.0 – SM29.7
Таймеры	256 (T0 – T255)	256 (T0 – T255)	256 (T0 – T255)	256 (T0 – T255)
Задержка включения с запоминанием 1 мс	T0, T64	T0, T64	T0, T64	T0, T64
Задержка включения с запоминанием 10 мс	T1 – T4, T65 – T68	T1 – T4, T65 – T68	T1 – T4, T65 – T68	T1 – T4, T65 – T68
Задержка включения с запоминанием 100 мс	T5 – T31, T69 – T95	T5 – T31, T69 – T95	T5 – T31, T69 – T95	T5 – T31, T69 – T95
Задержка вкл/выкл 1 мс	T32, T96	T32, T96	T32, T96	T32, T96
Задержка вкл/выкл 10 мс	T33 – T36, T97 – T100	T33 – T36, T97 – T100	T33 – T36, T97 – T100	T33 – T36, T97 – T100
Задержка вкл/выкл 100 мс	T37 – T63, T101 – T255	T37 – T63, T101 – T255	T37 – T63, T101 – T255	T37 – T63, T101 – T255
Счетчики	C0 – C255	C0 – C255	C0 – C255	C0 – C255
Скоростные счетчики	HC0, HC3, HC4, HC5	HC0, HC3, HC4, HC5	HC0 – HC5	HC0 – HC5
Реле последовательного управления (S)	S0.0 – S31.7	S0.0 – S31.7	S0.0 – S31.7	S0.0 – S31.7
Аккумуляторные регистры	AC0 – AC3	AC0 – AC3	AC0 – AC3	AC0 – AC3
Переходы/Метки	0 – 255	0 – 255	0 – 255	0 – 255
Вызов/Подпрограмма	0 – 63	0 – 63	0 – 63	0 – 63
Программы прерывания	0 – 127	0 – 127	0 – 127	0 – 127
PID-контуры	0 – 7	0 – 7	0 – 7	0 – 7
Порт	Порт 0	Порт 0	Порт 0	Порт 0, Порт 1

¹ Вся V-память может быть сохранена в постоянной памяти² LB60 – LB63 зарезервированы для STEP 7-Micro/WIN 32, версии 3.0 или более поздней

Таблица 8–3. Диапазоны операндов CPU S7–200

Метод доступа	CPU 221	CPU 222	CPU 224, CPU 226
Доступ к биту (байт.бит)	V 0.0 – 2047.7 I 0.0 – 15.7 Q 0.0 – 15.7 M 0.0 – 31.7 SM 0.0 – 179.7 S 0.0 – 31.7 T 0 – 255 C 0 – 255 L 0.0 – 63.7	V 0.0 – 2047.7 I 0.0 – 15.7 Q 0.0 – 15.7 M 0.0 – 31.7 SM 0.0 – 179.7 S 0.0 – 31.7 T 0 – 255 C 0 – 255 L 0.0 – 63.7	V 0.0 – 5119.7 I 0.0 – 15.7 Q 0.0 – 15.7 M 0.0 – 31.7 SM 0.0 – 179.7 S 0.0 – 31.7 T 0 – 255 C 0 – 255 L 0.0 – 63.7
Доступ к байту	VB 0 – 2047 IB 0 – 15 QB 0 – 15 MB 0 – 31 SMB 0 – 179 SB 0 – 31 LB 0 – 63 AC 0 – 3 Константа	VB 0 – 2047 IB 0 – 15 QB 0 – 15 MB 0 – 31 SMB 0 – 299 SB 0 – 31 LB 0 – 63 AC 0 – 3 Константа	VB 0 – 5119 IB 0 – 15 QB 0 – 15 MB 0 – 31 SMB 0 – 299 SB 0 – 31 LB 0 – 63 AC 0 – 3 Константа
Доступ к слову	VW 0 – 2046 IW 0 – 14 QW 0 – 14 MW 0 – 30 SMW 0 – 178 SW 0 – 30 T 0 – 255 C 0 – 255 LW 0 – 62 AC 0 – 3 Константа	VW 0 – 2046 IW 0 – 14 QW 0 – 14 MW 0 – 30 SMW 0 – 178 SW 0 – 30 T 0 – 255 C 0 – 255 LW 0 – 62 AC 0 – 3 AIW 0 – 30 AQW 0 – 30 Константа	VW 0 – 5118 IW 0 – 14 QW 0 – 14 MW 0 – 30 SMW 0 – 178 SW 0 – 30 T 0 – 255 C 0 – 255 LW 0 – 62 AC 0 – 3 AIW 0 – 62 AQW 0 – 62 Константа
Доступ к двойному слову	VD 0 – 2044 ID 0 – 12 QD 0 – 12 MD 0 – 28 SMD 0 – 176 SD 0 – 28 LD 0 – 60 AC 0 – 3 HC 0, 3, 4, 5 Константа	VD 0 – 2044 ID 0 – 12 QD 0 – 12 MD 0 – 28 SMD 0 – 176 SD 0 – 28 LD 0 – 60 AC 0 – 3 HC 0, 3, 4, 5 Константа	VD 0 – 5116 ID 0 – 12 QD 0 – 12 MD 0 – 28 SMD 0 – 176 SD 0 – 28 LD 0 – 60 AC 0 – 3 HC 0 – 5 Константа

