

基于MATLAB实现的模拟EDA SPICE工具

该项目是由复旦大学模拟集成电路设计自动化课程布置的课程作业。项目实现了一个基本的电路SPICE工具(Simulation Program with Integrated Circuit Emphasis)，可以对包含MOSFET(简单的Level1模型)、电阻、电容和电感的电路执行DC分析、瞬态分析以及AC分析。

项目成员

成员名称	学号
郑志宇	20307130176
朱瑞宸	20300240019
林与正	20307130137
张润洲	19307130046

功能说明

该工具可以读入电路网表文件，然后执行DC分析、瞬态分析、AC分析、零极点分析、稳态分析，生成对应的输出结果。支持的电路元件包括MOSFET、二极管、电阻、电容、电感等。

在MOSFET模型中，使用了简化版的SPICE Level = 1的MOS模型。MOSFET的源端和漏端不是固定的，需要由两个端口当前的电压值来判断。

在Diode模型中，使用了简化版的SPICE Level = 1的Diode模型。默认二极管工作在27°C下。

在Diode模型基础上拓展了BJT模型，根据Ebers-Moll (EM-1)模型描述的I-v关系得到BJT模型的伴随器件，BJT模型的功能还有很多需要完善的地方，包括瞬态仿真、交流仿真中BJT模型伴随器件的加入，以及直流仿真中BJT模型收敛性的改善等。

创新点

1. 电流打印。除了项目提供网表中打印电压的功能，额外完成了电流的输出、索引和打印；
2. 源漏互换。迭代过程考虑了MOS管源漏交换的情况，可以处理输入网表源漏与电路实际源漏情况相反的情况；
3. 二极管仿真。依据MOS管迭代求解思路，完成了如二极管等其他非线性器件的引入；初步引入了双极型晶体管，但BJT只能初步完成直流仿真，同时直流仿真的收敛性较差，现在在第1次迭代前得将BJT的vbe和vbc的绝对值分别指定为0.7V和0.1V，同时在迭代的时候还需要规定用于计算伴随器件的vbe和vbc绝对值不能超过0.8V
4. 直流扫描。在单点dc分析的基础上增加了直流扫描的功能，可以以所需步长考察所需端点电压/器件电流随输入电压的变化
5. AC扫描。项目实现了AC扫描的算法。能对电路进行幅频响应以及相频响应的分析。
6. shooting_method 使用了一种新的策略来实现。将步长放大并且将误差容限也进行了放大求出了一个周期中收敛的电路解。然后我们将步长缩小，利用Trans跑两个周期得到真正的稳态时的电路解，然后再替换掉放大的步长生成的电路解。利用这种方法实现了更快的收敛。
7. 零极点分析。项目实现了对零极点的分析，与hspice结果进行了对照。
8. hspice 仿真分析。利用hspice对每个实例电路进行了分析，并通过与查阅的标准spice模型对比，进行误差分析、正确性评估与优化
9. 时间复杂度较低。运行bufferDC.sp文件，计算直流工作点时，仅用时0.275s，主要优化体现在：
 - 迭代更新电路方程的过程使用在不贴入"非线性器件生成的线性器件"得到的矩阵基础上贴入每轮更新的器件值，避免每轮重新生成矩阵或额外空间保留上一轮器件值；
 - 进行节点映射，将节点映射为0~N的连续整数，大大降低了查找与遍历的成本
 - 初始解的赋值上，本项目采用了自动化的赋值方法，从初始电压已知的节点Gnd和Vdd(Vcc)出发，遍历网表中的各个器件，为尽可能多的MOS管、二极管等非线性器件赋予合理的初始节点电压，以较低的复杂度实现了初始解的赋值
10. 空间利用率较高。主要体现在：
 - DC扫描输出利用先生成索引后提取每轮结果的方法，避免消耗大量空间保存最终不需要打印观察的信息
 - 存储数据类型尽量采用矩阵和数字的形式，减少字符的使用，减少变量空间占用的同时也可以减少变量类型转换的时间

- 接口之间传递数据时直接替换掉用不到的数据。接口之间过程简洁清晰明确。

11. 工程化程度较高。主要体现在：

- 将项目分成前端来实现分工与合作，工作大体上分为预处理，网表生成，更新网表迭代，绘制图像这些部分划分，模块之间仅靠接口相互依赖，比较有实际的工程意义
- 关于项目的接口部分采用了哈希表来实现更快更高效的索引，同时可读性和可扩展性较强，向实际工程靠拢。
- 关于项目的结构方面，本项目在顶层模块有较高的抽象级，后续容易把项目拓展成有更高的兼容性的项目。

用法

环境要求

- **MATLAB R2020b** 或以上版本

如何使用

1. 根据要求书写电路网表文件，可以实现以下操作

- **.dc**， 直流工作点计算

输入示例:

```
.dc
```

- **.dcsweep**， 直流扫描，生成转移曲线

输入示例:

```
.dcsweep Vin [0,3] 0.01
```

- **.pz**， 零极点分析

输入示例:

```
.pz
```

```
plot <node>
```

- **.ac**， AC频率响应分析

输入示例:

输入支持科学计数法

```
.ac DEC 10 1K 1e15MEG
```

```
.ac LIN 100 1K 100HZ
```

- **.trans**, 瞬态响应分析

输入示例:

```
.trans total_time step
```

- **.shoot**, 打靶法寻找稳态响应

输入示例:

```
.shoot step
```

- **.plotnv node**, 可以得到节点的电压

输入示例: 显示节点的电压值

```
.plotnv 108
```

etc.

- **.plotnc Device(device_port)**, 可以得到器件的节点电流

输入示例: 显示器件对应的节点的电流

```
.plotnc M1(d/g/s)
```

```
.plotnc I1(+)
```

```
.plotnc R1(-)
```

```
.plotnc V1(+)
```

etc.

- **.MODEL <mosID> VT <value> MU <value> COX <value> LAMBDA <value> CJO <value>** 创建一个MOS管模型, 可以根据需求创建不同的MOS管模型, 输入要求: MODEL的标号从1开始递增

示例输入:

```
.MODEL 1 VT -0.75 MU 5e-2 COX 0.3e-4 LAMBDA 0.05 CJO 4.0e-
```

```
14
```

```
.MODEL 2 VT 0.83 MU 1.5e-1 COX 0.3e-4 LAMBDA 0.05 CJO
```

```
4.0e-14
```

- **.DIODE <diodeID> IS <value>** 创建一个二极管模型, 可以根据需求创建不同的二极管模型, 输入要求: MODEL的标号从1开始递增

示例输入:

```
.DIODE 1 Is 1e-5
```

- `.BIPOLAR <bjtID> Js <value> alpha_f <value> alpha_r <value>`

创建一个双极型晶体管模型，可以根据需求创建不同的双极型晶体管模型，输入要求：MODEL的标号从1开始递增

示例输入：

```
.BIPOLAR 1 Js 1e-16 alpha_f 0.9981 alpha_r 0.981
```

2. 修改 `Top_module` 中的 `file`，在 `MATLAB` 中运行 `Top_module.m` 脚本得到仿真的结果。

电路网表文件格式

电路网表文件是一个文本文件，格式如下：

要求，文件中 `D`, `M`, `R`, `V`, `C`, `L`, `.` 等都是关键字，而且需要尽量避免器件之间的名字出现相互包含的情况，避免被错误识别

```
1 * non-inverting buffer
2 VDD 103 0 DC 3
3 Vin 101 0 SIN 1.5 2 10e6 0
4 Rin 101 102 10
5
6 M1 107 102 103 p 30e-6 0.35e-6 1
7 M2 107 102 0 n 10e-6 0.35e-6 2
8 M3 104 107 103 p 60e-6 0.35e-6 1
9 M4 104 107 0 n 20e-6 0.35e-6 2
10
11 C1 104 0 0.1e-12
12 R2 104 115 25
13 L1 115 116 0.5e-12
14 C2 116 0 0.5e-12
15 R3 116 117 35
16 L2 117 118 0.5e-12
17 C3 118 0 1e-12
18
19 .MODEL 1 VT -0.75 MU 5e-2 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14
20 .MODEL 2 VT 0.83 MU 1.5e-1 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14
21
22 .dc
23 .end
```

项目的结构

```
1 FUDAN_ANALOG_EDA_MATLAB_SPICE
2 ##### 项目主文件目录
3 └── Top_module.m
4 └── parse_netlist.m
5   └── compCINFO.m
6   └── tranNumber.m
7 └── Generate_DCnetlist.m
8   └── Gen_NodeInfo.m
9   └── Gen_DeviceInfo.m
10  └── init_value.m
11  └── Mos_Calculator.m
12  └── Diode_Calculator.m
13 └── calculateDC.m
14   └── Gen_nextRes.m
15   |   └── Mos_Calculator.m
16   |   └── Diode_Calculator.m
17   └── Gen_baseA.m
18   └── Gen_nextA.m
19 └── Generate_ACnetlist.m
20   └── Mos_Calculator.m
21   └── Diode_Calculator.m
22 └── Sweep_AC.m
23   └── Gen_ACmatrix.m
24   └── Gen_NextACmatrix.m
25   └── getCurrent.m
26 └── Generate_transnetlist.m
27   └── Gen_NodeInfo.m
28   └── Gen_DeviceInfo.m
29   └── sin_calculator.m
30   └── Mos_Calculator.m
31   └── Diode_Calculator.m
32 └── calculateTrans.m
33   └── sin_calculator.m
34   └── TranInit.m
35 └── Gen_PZ.m
36 └── shooting_method.m
37   └── TranInit.m
38   └── Trans.m
39 └── sparcity.m
40 └── Sweep_DC.m
41 └── valueCalc.m
```

```
42 └── portMapping.m
43 ##### 项目文档
44 └── README.md
45 ##### 展示PPT
46 └── 基于MATLAB实现的模拟电路SPICE工具.pptx
47 └── picture # README图片以及程序图片输出位置
48 └── projectfile # 参考资料
49 |   └── HspiceManual完全手册.pdf
50 |   └── hspice_mosfet.pdf
51 |   └── hspice_sa.pdf
52 |   └── HSPICE简明教程(复旦大学).pdf
53 |   └── proj1_v03_tj.pdf
54 └── testfile # 测试文件目录
55     └── test_hspice # hspice测试文件目录
56     └── test_ori    # 课程示例文件目录
57     └── Amplifier.sp
58     └── AmplifierDC.sp
59     └── AmplifierSweep.sp
60     └── buffer.sp
61     └── bufferAC.sp
62     └── bufferDC.sp
63     └── bufferPZ.sp
64     └── bufferShoot.sp
65     └── buffersweep.sp
66     └── bufferTrans.sp
67     └── dbmixer.sp
68     └── dbmixerAC.sp
69     └── dbmixerDC.sp
70     └── dbmixerTrans.sp
71     └── diftest.sp
72     └── diftestDC.sp
73     └── diftestshoot.sp
74     └── diftestSweep.sp
75     └── diftestTrans.sp
76     └── invertbufferDC.sp
77     └── invertbufferSweep.sp
78     └── RC.sp
79     └── RCLPZ.sp
80     └── RCPZ.sp
81     └── RC_V3.sp
82     └── SmosAC.sp
83     └── SmosPZ.sp
```

项目细节介绍

项目顶层文件与接口的定义

此部分由郑志宇同学维护，接口与功能与小组成员共同商议确定。最终实现了项目的并行推进与项目成员对函数的独立维护。

|—— Top_module.m

顶层的实现

```
1 %% 项目的顶层模块，用于实现整个项目的仿真流程
2 % 此文件为项目搭建的顶层架构，用于梳理和切割项目实现的功能并实现模块化
3 %% 读取文件，预处理阶段
4 filename = 'testfile\bufferSweep.sp';
5 %% 网表的解析
6 parse_netlist;
7 %% 生成线性网表
8 Generate_DCnetlist;
9 %% 根据读到的操作选择执行任务的分支
10 switch lower(SPICEOperation{1}{1})
11     case '.dcsweep'
12         %% DCSEWEEP操作的流程
13     case '.ac'
14         %% AC分析的流程
15     case '.trans'
16         %% 瞬态仿真的流程
17     case '.dc'
18         %% DC分析的流程
19     case '.pz'
20         %% 零极点分析
21     case '.shoot'
22         %% 瞬态仿真shooting_method的流程
23 end
24
```

顶层模块的流程

顶层模块遵循可读性高，流程清晰的原则进行书写。我们的基本思路是：

- 读取电路文件网表，根据网表文件读取并处理信息
- 对读取到的信息进行预处理，得到迭代所需要的网表
- 针对不同的SPICE操作进行处理，迭代得到电路的解
- 对电路的解进行输出

Part 1 实现电路文件的读取与解析建立矩阵方程

电路文件的信息提取 **-parse_netlist**

此功能由郑志宇同学完成

|—— parse_netlist.m

函数定义

```
1 function [RCLINFO, SourceINFO, MOSINFO, DIODEINFO, BJTINFO...  
2 PLOT, SPICEOperation] = parse_netlist(filename);
```

此函数是文件的接口，完成了解析 **sp** 文件并提取出有效信息的功能，为后面功能的实现做铺垫。

接口说明

1. 函数输入

- 文件名 -**filename**

2. 函数输出

- **RCLINFO**: 电阻，电容，电感的信息

```
1 RCLINFO={RINFO,CINFO,LINFO};  
2 %% RINFO,CINFO,LINFO都是如下所示的结构  
3 RINFO={Name,N1,N2,value}
```

- **SourceINFO**: 电源的信息

```
1 SourceINFO={SourceName,SourceN1,SourceN2,...  
2 Sourcetype,SourceDcValue,SourceAcValue,...  
3 SourceFreq,SourcePhase};
```

- **MOSINFO:** MOS管的信息

```
1 MOSINFO={MOSName,MOSN1,MOSN2,MOSN3,...  
2 MOSType,MOSW,MOSL,MOSID,MOSMODEL};
```

- **DIODEINFO:** 二极管的信息

```
1 DIODEINFO=  
2 {Diodes,DiodeN1,DiodeN2,DiodeID,DIODEModel};
```

- **BJTINFO:** 双极型晶体管的信息

```
1 BJTINFO={BJTName,BJTN1,BJTN2,BJTN3,...  
2 BJTtype,BJTJunctionarea,BJTID,BJTMODEL});
```

- **PLOT:** 需要进行绘图的信息
- **SPICEOperation:** 电路所需要进行的操作

技术细节

本部分使用了哈希表来装参数作为接口在函数中传递，加快了运行的速度，提高运行效率。函数主要使用正则表达式在文件中提取和匹配有效的信息并将有效信息打包给其他环节进行处理。这一部分在项目的开始阶段进行，为项目的实现搭建了一个整体的框架，同时定义了输入与输出的接口要求，以便于团队合作化工作以及推进。

生成DC网表并完成节点映射 -**Generate_DCnetlist**

此功能由朱瑞宸同学完成

|—— Generate_DCnetlist.m

本函数包含节点映射、初始解生成和DC网表生成三个功能，其中初始解生成部分功能单独打包为以下函数，在上主函数中调用：

|—— Gen_NodeInfo.m

```
|—— Gen_DeviceInfo.m
```

```
|—— init_value.m
```

其余节点映射功能和DC网表生成功能直接实现在主函数之中

函数定义

```
1 function [LinerNet,MOSINFO,DIODEINFO,BJTINFO,Node_Map]=...
2
3     Generate_DCnetlist(RCLINFO,SourceINFO,MOSINFO,DIODEINFO,BJTINFO)
```

函数根据dc分析所需要的网表形式，将节点映射为从0开始的序号，便于后续统计器件等数目。将各个器件的节点和值等信息从元胞数组中提取出，完成类型转换。根据初始解将器件按照牛顿迭代法的思路依次替换为线性元件，交给后续生成矩阵和迭代求解。

接口说明

部分变量类型发生转化，同样使用哈希表来装参数作为接口在函数中传递。

LinerNet: 完成替换后的线性元件信息

```
1 LinerNet={Name,N1,N2,dependence,value,MOSLine};
```

MOSINFO: MOS管详细参数信息,其中MOSLine表示替换的线性元件中MOS管所在行数

```
1 MOSINFO={Name,MODEL,type,w,L,ID,MOSLine}
```

DIODEINFO: 二极管详细参数信息

```
1 DIODEINFO={Name,MODEL,type,IS,DiodeLine}
```

BjtINFO: 双极型晶体管详细参数信息

```
1 BJTINFO={Name,MODEL,type,JS,Junctionarea,ID,BJTLine}
```

Node_Map: 节点映射向量

```
1 Node_Map double n*1
```

技术细节

本部分将所有变量从哈希表中提取出来，将可以用数值表示的转化为double的形式，便于后续识别和带入具体计算。

同时，将提取到的所有节点信息储存为一个节点信息向量中，调用matlab的unique函数完成重复元素删除和由小到大排序。经此处理，除了地(0)之外，其余节点序号被映射为1~N，映射关系储存在向量Node_Map中。

电路初始解的生成 -init_value

此功能由张润洲同学完成

在对非线性电路进行瞬态仿真或AC仿真前，一般需要先进行DC仿真。线性电路的DC分析可以直接通过求解矩阵方程得到结果，而非线性电路的DC分析等同于求解超越方程组，需要为程序提供一组各个待求变量的初始解，程序以这组初值为基础开始数值迭代运算。如果没有为非线性电路提供初始解，或初始解估计不准，则会导致DC分析的计算时间增加，甚至会解出不合适的解（比如SRAM单元、环形振荡器等多稳态电路的DC分析）

给出电路初始解的思路可以分为手工进行DC分析和自动化给定初始解等。手工进行DC分析需要将L的初始电流、C的初始电压、MOS与二极管以及双极型晶体管等器件的初始电压设置为手工分析得到的直流解，或者将上述电流、电压量设置为一个较为合理的猜测的值再进行DC分析，这样做手工分析的工作量有所减少，但初始解同样不是自动化给出的

本项目选择自动化给定初始解的方法，采用程序init_value.m给定初始解。得到初始解后，Generate_DCnetlist函数利用初始解生成第1次NR迭代前伴随器件应“贴”入MNA方程的值（MOS管、二极管、双极型晶体管分别对应3个、2个、6个伴随器件），Gen_baseA函数将所有非伴随器件的值贴入MNA方程，之后每轮迭代调用一次Gen_nextRes函数将这一轮迭代的伴随器件值贴入MNA方程，直至迭代完成

初始解赋值思路

1. 找源极接**Gnd**的**NMOS**管 (源极接**Vdd**的**PMOS**管)，如果MOS管的节点已赋过值（在NodeInfo中查找到的value为正值，不为-1）则跳过该节点，否则为这些MOS管的源极电压赋值为0或Vdd， $|Vgs|$ 赋为 $Vdd * 2/3$ ， $|Vds|$ 赋为 $Vdd / 2$
找发射极接**Gnd**的**npn**型**BJT**管 (发射极接**Vcc**的**pnp**型**BJT**管)，如果BJT管的节点已赋过值（在NodeInfo中查找到的value为正值，不为-1）则跳过该节点，否则为这些BJT管的发射极电压赋值为0或Vcc， $|Vbe|$ 赋为0.7V， $|Vce|$ 赋为0.1V
2. 找源极未连接**Gnd**的**NMOS**管 (源极未连接**Vdd**的**PMOS**管)，如果MOS管的节点已赋过值则跳过该节点，否则和上述MOS管赋一样的 $|Vgs|$ 和 $|Vds|$

找发射极未连接**Gnd**的**npn**型**BJT**管 (发射极未连接**Vcc**的**pnp**型**BJT**管), 如果**BJT**管的节点已赋过值则跳过该节点, 否则和上述**BJT**管赋一样的|**Vbe**|和|**Vce**|

3. 找直流电压源, 如果电压源的2个节点已赋过值则跳过该器件; 如果电压源与**Gnd**或**Vdd** (**Vcc**) 相连, 或者电压源的1个节点已赋过值, 将另1个节点赋值以使得器件两端电压为电压源的直流电压值 (该值可以从**DeviceInfo**元胞数组中查到); 如果电压源的2个节点都未赋值, 将电压源的第2个节点电压赋为0, 将第1个节点电压赋为电压源的直流电压值
4. 找有节点接**Gnd**的其他非**NMOS**非**npn**型**BJT**器件 (均为二端器件), 如果该器件的另1节点未连接**Vdd**, 则先赋值为0
5. 找有节点接**Vdd**的其他非**PMOS**非**pnp**型**BJT**器件 (均为二端器件), 将该器件的另1节点赋值为**Vdd**
6. 其他器件: 如果是二极管, 为帮助收敛, 设置其两端电压为0.7V; 如果是电阻等器件, 若节点没有赋过初值, 则赋电压为**Vdd**/2

init_value函数输入输出

```
1 function [x_0] = init_value(NodeInfo, DeviceInfo, vdd, vdd_node,  
Gnd_node)
```

init_value函数采用2重循环, 先遍历各个器件, 再遍历每个器件的各个节点。遍历器件需要**DeviceInfo**元胞数组的信息, 遍历器件节点并赋节点电压初始值时需要**NodeInfo**元胞数组的信息

DeviceInfo: 存储电路器件信息的cell

DeviceInfo元胞数组是在**Generate_DCnetlist.m**中通过调用**Gen_DeviceInfo**函数赋值的, 该数组存储了各器件名称、类型、相连节点、是否初始化、电压源的直流值等信息

NodeInfo: 存储电路节点信息的cell

NodeInfo元胞数组是在**Generate_DCnetlist.m**中通过调用**Gen_NodeInfo**函数赋值的, 该数组存储了各节点的初始值信息

zp: 节点电压初始解向量, 存储**NodeInfo**元胞数组中的初始值信息

```
1 x_0(i) = NodeInfo{i}.value;
```

初始解函数只需要给出节点电压初始值, 不需要为MNA方程中的电流变量提供初值后续迭代也可以收敛。

init_value函数备注

1. 计算初始解的函数认为，电路网表文件中的第一个直流电压源是Vdd (Vcc)
2. 初始解只能尽量满足各个器件的节点电压赋值要求 (包括MOS管的|Vgs|与|Vds|，电压源的两端节点电压等)
3. 双极型晶体管的收敛条件比较苛刻，在生成第1次迭代前的伴随器件时目前没有使用初始解，而是设置|Vbe| = 0.7V与|Vbc| = 0.1V得到迭代前的伴随器件

初始解可能的优化方法

1. 采用瞬态分析得到初始解

可以将直流分析的输入电压源视为具有较长上升时间的斜坡输入信号，将所有节点电压初始化为零后进行1次瞬态分析。使用本次瞬态分析结束时刻的解作为DC分析的初始解。瞬态分析需要将L、C计入，算法复杂度较高，而DC分析中L、C都得到了简化，求解初始解的时间相对整个DC分析过程占比较大，但是通过这种方法得到的初始解准确，同时可以直接根据瞬态分析得到的初始解判断输入电路是否合理

2. 采用随机初始解

通过大量随机初始解可以测得几组可能的收敛解，从中选出合理的收敛解。这种方法得到也能得到更准确的DC分析结果，通过多次运行DC分析避免了对初始解的依赖，但多次运行DC算法复杂度高；同时还需要从多组解中人工选出合理的解，没有完全实现初始解的自动化给定

生成DC分析网表 -**Generate_DCnetlist**

此功能由朱瑞宸同学完成

本部分功能为将所有器件按照dc分析的要求进行相应处理，将其全部替换为只含有电阻、独立源和受控源的形式，从而可以贴入MNA方程中进行迭代求解。

功能处理思路

根据器件类型不同进行不同处理：

RLC:

对于电阻R，保持不变；电容C替换为电流为0的独立电流源；电感L替换为电压为0的独立电压源。

独立源：

保持不变

MOS器件：

首先，对于非线性元件的处理，本项目目前采用牛顿迭代法的方法进行。因此，对于MOS器件，按照牛顿迭代法得到的递推式，将MOS管等效成d、s两极之间的独立电流源、电阻和受Vgs控制的压控电压源的并联的形式。

其次，由于mos器件的源漏对称性，在简单的level1模型中，并不特别处理源端和漏端的区别，因此在实际工作的时候，器件存在源极和漏极互换的可能性。比如若nmos源极关闭，漏极打开，此时电路依然可以得到一个由源极流向漏极的电流，此电流受到Vgd控制。因此，为了考虑mos源漏互换的情况，在替换mos为线性元件时，需要提前根据mos的源漏电压判断哪边是实际意义上的“源极”，哪边是实际意义上的“漏极”。根据判断结果不同，引入一个临时变量flag，当源漏与原本网表一致时为1，当源漏互换时为-1，从而判断电流方向不同以及受控源的控制端子不同。

另外，为了区分mos器件替换出来的线性元件与原本就在电路中存在的线性元件，决定哪些部分需要随着迭代过程更新，哪些部分不变，我们采取了两个措施：一是将MOS管替换出来的线性元件的命名规定为"R/L/C+Mosname"，从而可以根据名字的第二个字母判断是否是mos器件生成的线性元件；二是在填写DC分析网表的过程中先填入原本存在的线性元件，后填入替换非线性元件产生的线性元件，记录下开始填入非线性元件产生的线性元件的初始行数MOSLine，从而可以快速定位到需要替换的器件处。

二极管器件：

二极管器件的处理思路同mos器件，根据牛顿迭代法得到的递推式，将其等效为独立电流源与电阻的并联。同时记录下线性元件开始替换的行数DiodeLine，从而在之后的迭代过程中快速定位替换。

双极型晶体管器件：

双极型晶体管器件的处理思路是在二极管模型的基础上进行扩展，根据EM-1模型I-V关系代入牛顿迭代法得到的递推式，将其等效为独立电流源、电阻与压控电流源的并联。同时记录下线性元件开始替换的行数BJTLine，从而可以在之后的迭代过程中快速定位到需要替换的器件处。

计算模块打包

根据牛顿迭代法得到的递推式，我们需要根据非线性元件的原本性能参数和此时元件端口的电压关系得到替换后线性元件的相应的值。由于在之后的迭代过程中，这样的操作依然需要多次重复，因此我们将根据非线性元件参数、非线性元件端口电压得到替换线性元件值的功能打包为以下函数，在之后的迭代过程中依然可以继续使用：

```
|── Mos_Calculator.m  
|── Diode_Calculator.m  
|── BJT_Calculator.m
```

函数定义

计算mos器件线性参数：

```
1 function [Ikk,GMk,GDSk] = Mos_Calculator (vDSk,vGSk,Mosarg,W,L)
```

计算二极管器件线性参数：

```
1 function [Gdk, Ieqk] = Diode_Calculator(vpn, Is, T)
```

计算双极型晶体管器件线性参数：

```
1 function [Rbe_k, Gbc_e_k, Ieq_k, Rbc_k, Gbe_c_k, Icq_k] =  
BJT_Calculator(VBE, VBC, BJTarg, BJTJunctionarea, BJTflag, T)
```

接口说明

vDSk、vGSk、vpn、VBE、VBC: 非线性器件的端口之间的电压差

Mosarg、Is、BJTarg、BJTJunctionarea: 非线性器件的固有参数

W、L、T: 非线性器件会根据实际情况调整的参数，如mos管的长宽、二极管工作的温度

Ikk、GMk、GDSk、Gdk、Ieqk、Rbe_k、Gbc_e_k、Ieq_k、Rbc_k、Gbe_c_k、Icq_k: 相应得到的线性元件的值，如电阻阻值，电流源电流、受控源转移系数

技术细节

本部分需要额外注意变量类型，如向量方向、cell、mat、double等类型之间的转换。最后也将所有输出的值打包为哈希表的形式传给后级

矩阵方程的建立 -**Gen_Matrix**

此功能由郑志宇、林与正同学完成，郑志宇同学写好了初版的线性电路矩阵的生成函数，由林与正同学运用到迭代中去

|—— Gen_Matirx.m

|—— Gen_ACmatrix.m

|—— Gen_nextACmatrix.m

函数定义

```
1 %% 处理网表中的所有线性器件生成A、b  
2 function [A,x,b] = Gen_Matrix(Name, N1, N2, dependence, value)
```

函数接受一个处理好的线性网表的参数，并生成电路的MNA方程

接口说明

1. 函数输入

- **Name**: 器件名
- **N1, N2**: 线性器件的端口
- **dependence**: 器件的依赖，用于受控源
- **value**: 线性器件的参数值

2. 函数输出

- **A**: 电路矩阵方程，用于求解电路以及迭代
- **x**: 解空间的命名，用于索引
- **b**: $Ax=b$ ，MNA方程的右边部分

技术细节

这个函数虽然在前端处理与后端计算的中间，但实际上却是率先完成的部分。因为这个函数相对其他过程比较独立，接受的器件的形式也是基本确定的。

函数实现了计算所有线性元件电路的方法，但是对受控源的书写顺序有一定的要求。即受到依赖的电路元件下标应该小于依赖这一元件的电路元件的下标，防止受控电流源找不到依赖的器件电流。

生成MNA方程的代码使用了尽可能清晰简单的逻辑，在生成矩阵的时候我们首先是考虑地节点的，保证代码逻辑的一致性，随后去掉了接地的节点以及接地节点的电压来求解矩阵方程，因为接地的节点并不影响方程的求解，同时减少矩阵的维度有益于加快运算的效率。

线性网表包含以下器件：

1. **I、V、R** - 基本的线性电路元件：基本的线性电路元件的处理思路就是直接在对应的端口列上节点电流方程。
2. **压控电压源 (VCVS) - E**：压控电压源的依赖是端口电压，所以能直接在受控的端口生成一个电流，然后在受控端口加上电流的条件。
3. **压控电流源 (VCCS) - G**：压控电流源更加直接，不需要新建电流，电压本身就转化成了电流的关系。
4. **流控电压源 (CCVS) - H**：流控电压源相对复杂，需要引入两个电流关系，在控制器件处生成一个电流方程，还需要在受控器件处生成一个电流量。
5. **流控电流源 (CCCS) - F**：与流控电压源类似，但不同的是不需要在受控的端口再生成电流，只需要一个额外的方程即可。

含有MOS管的电路中只用到了 **(VCCS) - G** 压控电流源

含有二极管的电路同理

Part 2 迭代求解电路的直流工作点

电路迭代求解直流解 **-calculateDC**

该部分由林与正同学完成，张润洲同学加入了BJT器件的情况。

```
|--- calculateDC.m  
|   |--- Gen_nextRes.m  
|   |   |--- Mos_Calculator.m  
|   |   |--- Diode_Calculator.m  
|   |   |--- BJT_Calculator.m
```

```
|   |---Gen_baseA.m
```

```
|   |---Gen_nextA.m
```

函数定义

```
1  function [DCres, x0, value] = calculateDC(LinerNet, MOSINFO,
DIODEINFO, Error)
```

接口说明

1. 函数输入

- `LinerNet`: 预处理考虑迭代初始解后得到的线性网表哈希表信息。
- `MOSINFO`: MOS管的信息哈希表，需要索引。
- `DIODEINFO`: 二极管的信息哈希表。
- `BJTINFO`: 双极型晶体管的信息哈希表。
- `Error`: 收敛判断值，相邻两轮迭代解向量之差的范数小于Error视为收敛。

2. 函数输出

- `DCres`: 电路矩阵方程解，列向量
- `x0`: DCres中的数据名称，如`v_1`、`I_G1`等解析后的电压电流名
- `value`: `LinerNet`中的器件信息`value`，为了后续DC扫描或瞬态中可以方便设定迭代初解引出

技术细节

使用牛顿迭代法对非线性电路进行`DC`分析，输入的`LinerNet`是由预处理过程已经将非线性器件替换为线性迭代模型的纯线性网表，初始解体现在各非线性器件衍生得到的线性器件值中。迭代思路是先利用`Gen_baseA`输入`LinerNet`但生成线性方程组时只应矩阵大小位置不跌入由非线性器件得到的线性器件。此后每轮迭代`Gen_nextA`将当前非线性器件得到的线性器件的值结合`Gen_baseA`得到的电路矩阵生成本轮实际的线性电路矩阵，这样避免了每轮重复贴入原网表中的线性器件，相当于只是每轮更新了电路矩阵中非线性器件影响的位置。求解出本轮的迭代结果，并据此计算出下一轮非线性器件得到的线性器件的值。这一轮迭代的过程也就是`Gen_nextRes`的功能。

迭代过程中保存上一轮与本轮线性电路方程的解，每轮迭代结束计算两向量差的范数，若小于`Error`设定的值，则认为收敛得到结果，此时将结果同利用非线性器件使用的迭代公式得到的最终非线性器件电路一同封装为`DCres`的哈希表。

函数定义 - Gen_nextRes

```
1 function [zc, dependence, value] = Gen_nextRes(MOSMODEL, Mostype,
MOSW, MOSL, mosNum, ... mosNodeMat, MOSLine, MOSID, diodeNum,
diodeNodeMat, diodeLine, Is, ... BJTMODEL, BJTtype,
BJTJunctionarea, bjtNum, bjtNodeMat, BJTLline, BJTID, ... A0, b0,
Name, N1, ... N2, dependence, value, zp)
```

接口说明 - Gen_nextRes

zc: 本轮 $A \setminus b$ 的结果

mosNodeMat: 各 **mos** 管原网表三端 **DGS** 顺序对应的线性解析后网表中索引, 为 **mosNum*3** 的矩阵

diodeNodeMat: 各二极管原网表正向双端顺序对应的线性解析后网表中索引, 为 **diodeNum*2** 的矩阵

bjtNodeMat: 各双极型晶体管原网表正向双端顺序对应的线性解析后网表中索引, 为 **bjtNum*3** 的矩阵

A0: **Gen_baseA** 得到的不贴入由非线性器件得到的线性器件的电路矩阵

b0: **Gen_baseA** 得到的不贴入由非线性器件得到的线性器件的电路方程等号右侧向量

zp: 上一轮 $A \setminus b$ 的结果

其余输入输出参数含义同 **calculateDC**

技术细节 - Gen_nextRes

大致过程在 **calculateDC** 中已给出, 需要注意的是对 **MOS** 管而言源漏交换的可能性, 原网表给定的 **NMOS** 管三端在实际电路激励下可能出现源端电压高于漏端电压的情况, 此时原网表上 **MOS** 管的源端则变成实际的漏端。处理方法是, 在每轮迭代更新 **MOS** 管生成线性器件的值的时候对漏源电压进行比较, 如果发生漏源交换则以实际的三端电压给入 **Mos_calculator** 中得到一组线性器件值, 而为了不改变原网表三端顺序, 对电流源、压控电流源值取反, 更改压控电流源控制双端为实际 **GD** 端。

电路迭代求解直流解 -Sweep_DC

此功能由林与正同学实现，根据PLOT要求进行DC扫描并给出观察对象与结果供后续作图打印输出

函数定义

```
1 function [InData, Obj, values] = Sweep_DC(LinerNet, MOSINFO,
DIODEINFO, BJTINFO, Error, SweepInfo, PLOT, Node_Map)
```

接口说明

1. 函数输入

- `SweepInfo`: DC扫描信息 `cell`, 如扫描器件名, 扫描起止点及步长
- `PLOT`: 由原网表提取来的打印信息, 结合 `Node_Map` 利用 `portMapping` 得到待打印电压节点或电流器件索引
- `Node_Map`: 原输入网表与解析后网表节点对应关系

2. 函数输出

- `InData`: DC扫描的信号离散值
- `obj`: 同 `valueCalc` 中, 被观测值的名称信息
- `values`: 同 `valueCalc` 中, 被观测值的数据信息, `obj` 里一个对象在各扫描点结果对应 `values` 的一行

技术细节

用 `portMapping` 解析待打印的节点(电压)索引以及器件端口(电流), 并根据 `valueCalc` 的思想提取每轮要从当前点DC结果 `mosCurrents`、`diodeCurrents`、`bjtIeCurrents`、`bjtIcCurrents`、`bjtIbCurrents`、`DCres`、`value` 中得到的各值的索引向量们。并初始化 `values` 的值, 将器件端口电流正负的信息体现在初始化为正负1, 之后每轮乘上索引到的器件电流值即可。

如得到每轮 `MOS` 某端电流数据更新 `values` 过程:

```
1 %mosIndexInValues\mosIndexInmosCurrents都是列向量 - 更改values结果里
要的mos管电流
2 values(mosIndexInValues, i) = values(mosIndexInValues, i) .* 
mosCurrents(mosIndexInmosCurrents);
```

Part 3 实现trans仿真

生成瞬态分析网表 **Generate_transnetlist**

此部分由朱瑞宸同学完成。

```
|—— Generate_transnetlist.m  
|   |—— Sin_Calculator.m
```

函数定义 - **Generate_transnetlist**

```
1 function  
[LinerNet,MOSINFO,DIODEINFO,CINFO,LINFO,SinINFO,Node_Map]=Generat  
e_transnetlist(RCLINFO,SourceINFO,MOSINFO,DIODEINFO)
```

这个函数的目的是生成瞬态分析所需网表，将所有器件按照瞬态分析的要求进行相应处理，将其全部替换为只含有电阻、独立源和受控源的线性网表形式，从而可以贴入MNA方程中进行迭代求解。函数基本逻辑与**Generate_DCnetlist**相近，初始解共用相同的初始解生成模块和mos、diode计算模块，但增加了对LC元件和瞬态源处理的要求。

接口说明

1. 函数输入:

- **RCLINFO**: `parse_netlist`后得到的以字符形式存储的R、L、C元件基本信息；
- **SourceINFO**: `parse_netlist`后得到的以字符形式存储的独立源基本信息；
- **MOSINFO**: `parse_netlist`后得到的以字符形式存储的mos基本信息；
- **DIODEINFO**: `parse_netlist`后得到的以字符形式存储的二极管基本信息；

2. 函数输出:

- **LinerNet**: 完成替换后的线性元件信息，同**Generate_DCnetlist.m**输出的格式
- **MOSINFO**: 完成替换后的线性元件信息，同**Generate_DCnetlist.m**输出的格式
- **DIODEINFO**: 完成替换后的线性元件信息，同**Generate_DCnetlist.m**输出的格式
- **Node_Map**: 节点映射向量，同**Generate_DCnetlist.m**输出的格式

- **CINFO**: 电容详细参数信息,其中**CLine**表示等效为电阻元件后, 电容所在行

```
1 CINFO={Name,Value,CLine,N1,N2}
```

- **LINFO**: 电感详细参数信息,其中**LLine**表示等效为电阻元件后, 电感所在行数

```
1 LINFO={Name,Value,LLine,N1,N2}
```

- **SININFO**: 正弦源详细参数信息,其中**SinLine**表示等效为直流源后, 正弦源所在行数

```
1 SININFO={Name,DcValue,AcValue,Freq,Phase,SinLine}
```

功能处理思路

根据器件类型, 按照AC分析要求进行不同处理:

R:

保持不变。

直流源:

保持不变。同时, 为了区分瞬态源和dc源, 这里记下直流源数目, 方便后续生成存瞬态源参数的向量/矩阵。

MOS器件:

处理同DC分析方法, 依据初始解生成。

二极管器件:

处理同DC分析方法, 依据初始解生成。

C:

根据梯形法, **C**在瞬态分析中根据时间步长被替换为一个阻值电阻和电压源的串联。为了提高代码框架的解耦度, 在这部分并不带入具体的时间步长, 而是仅仅相当于在生成的线性网表中保留一个替换**C**的位置, 因此将**Value**均赋为0。

另外，串联的RV会引入一个新的端点，其节点号即根据*Node_Map*维数自动延伸所得。因为不需要考察这一点的电压，因此不用将其放入*Node_Map*中。

将C的真实值和替换的位置*CLine*打包在*CINFO*中，便于后续循环替换处理。

L:

与C相同的处理思路，替换为一个电阻与电流源的并联，且值均赋为0。

正弦源：

替换为其当下值的直流源，根据时间以及其偏置、振幅、频率、初始相位的基本信息计算得到0时刻的电压值，作为直流源放入网表。

其相关参数及替换位置*SinLine*打包在*SININFO*中，便于后续循环替换处理。

正弦源计算函数

计算当前正弦源的值，在后续迭代过程中同样使用。

```
1 function [vt] = sin_calculator(vdc, vac, Freq, t, Phase)
```

接口说明

1. 函数输入：

- `vdc, vac, Freq, Phase`: 正弦源属性；
- `t`: 当前时间；
- `vt`: 电压；

瞬态仿真

此部分由林与正同学完成。对上次提交版本CalculateTrans做了包装优化，将瞬态仿真分为初值得到与瞬态推进两个过程，完成了多种瞬态初值方法及瞬态推进过程方法，其选择可以通过修改Top_module中调用时的参数改变。

此外不再使用之前编写的得到打印信息的PLOTIndexInRes与updateValues函数，逻辑改为最终由电流得到部分统一处理(见Part6)。

|—TransInitial.m

|—TransTR_fix.m

瞬态初值方法一函数定义 - TransInitial

```
1 function [InitRes, InitDevicevalue, CVi, CIi, LVi, LIi] =  
    TransInitial(LinerNet, SourceINFO, MOSINFO, DIODEINFO, CINFO,  
    LINFO, Error, delta_t0, TransMethod)
```

接口说明

1. 函数输入

- `LinerNet`: Generate_transnetlist处理得到的线性网表。
- `SourceINFO`: 预处理得到的电源相关信息，包括恒流源和可变源。
- `MOSINFO`: MOS管的信息哈希表，需要索引。
- `DIODEINFO`: 二极管的信息哈希表。
- `CINFO LINFO`: 电容电感信息
- `Error`: 收敛判断值，相邻两轮迭代解向量之差的范数小于Error视为收敛。
- `delta_t0`: 默认瞬态推进步长时间
- `TransMethod`: 瞬态模型，与推进过程对应，分TR(梯形法)，BE(后项欧拉)

以上信息是Generate_TransNetlist在Top_module函数内调用后输出。

2. 函数输出 瞬态初值各信息

- `InitRes`: 作为瞬态初值的电路矩阵解
- `InitDevicevalue`: 瞬态初值电路线性网表中器件值
- `CVi, CIi, LVi, LIi`: 瞬态初值时各电容电感初值状态

技术细节

模拟电源打开过程，将所有电源改为斜坡源，做一个 $1000\Delta t$ 的固定步长`trans`仿真，仿真终点各电源值是`t=0`的值，终止时各节点电源做瞬态初值。缺点是需要额外进行一次较缓慢的模拟斜坡源的瞬态过程，且使用瞬态模型应该与后续推进过程模型一致，不然初始值会有误。好处是方便函数功能拆分，便于后续稳态实现，且瞬态初值也较合理。

瞬态初值方法二

直接使用DC分析模型，替换CL为零电源后做一次DC得到各节点电压作为瞬态推进过程的初始值。不过缺点是需要得到DC模型与瞬态模型节点的对应关系，且因为需要Generate_DCnetlist的结果导致CalculateTrans不得不将parse_netlist的结果经Generate_Transnetlist的过程放到CalculateTrans里执行，这会为后续稳态反复执行CalculateTrans带来不必要的重复开销。

瞬态推进过程方法一固定步长函数定义 - **TransTR_fix**

```
1 function [ResData, DeviceDatas] = TransTR_fix(InitRes,
InitDevicevalue, CVp, CIp, LVp, LIp, LinerNet, MOSINFO,
DIODEINFO, CINFO, LINFO, SinINFO, Error, delta_t, stopTime,
stepTime)
```

接口说明

1. 函数输入

- 来自TransInitial的瞬态初值信息用于初始化瞬态初值，以及来自Generate_transnetlist的网表处理结果。

2. 函数输出 瞬态初值各信息用于后续统一打印

- **ResData**: 电路矩阵解结果，每列对应一个待打印时间点的电路方程解
- **DeviceDatas**: 器件信息结果矩阵，每列对应一个待打印时间点的线性网表器件值

技术细节

使用梯形法瞬态模型，固定步长为输入delta_t，在每个时间点利用瞬态模型求DC直流解，并以此更新下一时刻的瞬态模型值，上一轮DC的结果作为下一轮DC初值，加速收敛。

一些**debug**经历

不过在编写过程中buffer出现推进到某一时间点无法收敛的情况，检测后发现此时buffer恰处于反省临界，观察CalculateDC发现其DCres反复震荡导致不收敛，将时间步长放大后反而可以收敛，如此处取0.5倍推进步长，再小无法收敛，推测是buffer跳变临界晶体管工作区会反复变换，出现无法收敛的情况，故需要大一点的步长让跳变完成得彻底一点。

瞬态推进过程方法二动态步长函数定义 - **TransBE_Dynamic**

```
1 function [ResData, DeviceDatas] = TransBE_Dynamic(InitRes,
InitDevicevalue, CVp, CIp, LVp, LIp, LinerNet, MOSINFO,
DIODEINFO, CINFO, LINFO, SinINFO, Error, delta_t0, stopTime,
stepTime)
```

接口说明

与TransTR_fix.m一致

技术细节

改用后向欧拉，使用PPT中后项欧拉电容电感误差公式，认为前一时间点为准确值，计算 ϵ 的范数与前一时刻通过各伴随电阻的值的范数做比，大于0.1认为误差较大，则将 Δt 减小一倍，反之增大一倍。且为了应对上述跳变区不收敛的问题，每轮会先判断 CalculateDC 是否收敛，不收敛首先减小 Δt ，减小到下限仍然不收敛则取 Δt 上限作尝试。为了防止一些情况下出现误差始终很大带来 Δt 放得过小而运行过久，或误差始终较小而一直增大 Δt 超过打印步长，故规定 Δt 动态调整的上下限为0.1倍打印步长及一倍打印步长。

打靶法 shooting method

函数定义

```
1 function [Obj, values, printTimePoint] =
    shooting_method(LinerNet, MOSINFO, DIODEINFO, CINFO, LINFO, SinINFO, Node_Map, Error, stepTime, PLOT)
```

`shooting_method` 函数沿用了部分瞬态分析的逻辑，然后使用牛顿迭代法做稳态分析，能直接找到电路一个周期的稳态响应。

接口说明

1. 函数输入

- 线性网表，非线性器件信息，交流源信息
- 节点映射结果，步长，绘制参数

2. 函数输出

- 绘制对象
- 绘制对象的结果值向量
- 时间步长

技术细节

求电路响应的周期

逻辑上来讲，电路的稳态响应具有稳定的周期。这与所有的AC源直接相关。电路的节点的变化频率应该是电路中所有的周期源的频率的最大公约数。于是用这种原理可以求出电路的一个周期的长度。得到了周期的长度，接下来就是通过迭代使得瞬态响应的初始值等于瞬态响应的结束值。即电路的解 $x_0=x_T$ 。

本程序采用牛顿迭代法实现求解

通过线性条件不断进行一阶的逼近。求出不动点的关系式为

$$x_T = Trans(x_0)|_{pos=T}$$

$$x_0 = Trans(x_0)|_{pos=0}$$

利用这个条件进行简单的迭代就能得到一个以 `shooting_method` 为基础的迭代求解方式。这样的求解方式的好处是能用非常快的速度找到仿真结果的一个稳定的周期。但是这种方式无法求解非稳定的状态的结果。非稳定的状态还是需要从初始状态出发进行瞬态仿真一步步找到结果。

电路结果的求解

现在使用 `shooting_method` 求解电路的稳态响应使用了一个非常大胆的尝试。在对电路的测试之中，我们发现放大步长与对误差的容忍度实际上是可以很快找地到电路的稳态解的。但是这个解不准确，体现在伴随器件的参数值上，实际上各个节点的电压已经趋于稳定，只是部分伴随器件的电流参数等不太稳定。所以我们将步长放大并且将误差容限也进行了放大求出了一个周期中收敛的电路解。然后我们将步长缩小，利用 `Trans` 跑两个周期得到真正的稳态时的电路解，然后再替换掉放大的步长生成的电路解。使用这种方式不仅实现了更快的迭代，也实现了更快的收敛。这种方式完全来自对响应结果的观察以及原创。

Part 4 实现频率响应分析(ac分析)

实现频率响应分析的基本过程是：首先进行一次DC分析得到电路的直流工作点，然后利用直流工作点的结果生成电路在特定直流工作点下的小信号模型。在小信号模型中根据。

生成ac分析网表

这一部分由朱瑞宸同学完成。

|—— Generate_ACnetlist.m

函数定义 -Generate_ACnetlist

```
1 function [LinerNet,CINFO,LINFO] =  
Generate_ACnetlist(RCLINFO,SourceINFO,MOSINFO,DIODEINFO,DCres,Node_Map)
```

这个函数的目的是根据DC分析结果，将所有器件按照AC分析的要求进行相应处理，将其全部替换为只含有电阻、独立源和受控源的线性网表形式，从而可以贴入MNA方程中进行迭代求解。函数基本逻辑与Generate_DCnetlist相近，但同时为了节省时间，直接输入之前DC flow中生成的Node_Map，节省了节点映射的时间

接口说明

函数输入：

- **RCLINFO**: parse_netlist后得到的以字符形式存储的R、L、C元件基本信息；
- **SourceINFO**: parse_netlist后得到的以字符形式存储的独立源基本信息；
- **MOSINFO**: parse_netlist后得到的以字符形式存储的mos基本信息；
- **DIODEINFO**: parse_netlist后得到的以字符形式存储的二极管基本信息；
- **DCres**: DC分析后得到的电路的直流解
- **Node_Map**: 节点映射的结果，用于将节点序号转换为节点名称的映射表；

函数输出：

LinerNet: 完成替换后的线性元件信息，同Generate_DCnetlist.m输出的格式

CINFO: 电容详细参数信息,其中CLine表示等效为电阻元件后，电容所在行数

```
1 CINFO={Name,value,CLine}
```

LINFO: 电感详细参数信息,其中LLine表示等效为电阻元件后，电感所在行数

```
1 LINFO={Name,value,LLine}
```

功能处理思路

根据器件类型，按照AC分析要求进行不同处理：

R:

保持不变

独立源：

dc源和sin值均置零，仅保留ac源的交流value

MOS器件：

根据直流解生成小信号等效模型。直流解从DC_Res中提取，因为贴MNA方程时DC_Res的排列顺序即为映射后的节点序号V_1 V_2 V_3...，因此，在此仅需根据查找Node_Map得到的mos器件三端结点映射序号，即可得到所需要的电压值。

具体的小信号模型替换的计算公式与DC分析的基本相同，唯一区别在于在小信号模型中需要将独立源置零，因此每个mos器件仅替换出一个电阻与一个压控电流源。

另外，与DC分析处理不同的地方在于，生成的AC网表中都是准确的线性元件信息，不需要再进行牛顿迭代，所以不用再记录mos器件原本的信息及替换后所处的行数。

二极管器件：

二极管器件的处理思路同mos器件，将独立源置零后，小信号模型仅保留一个电阻；同样，不需要再记录下二极管器件原本的信息以及替换后所处的行数。

LC:

LC在AC分析中根据频率大小被替换为一个阻值为虚数的电阻。为了提高代码框架的解耦度，在这部分并不带入具体的频率值，而是仅仅相当于在生成的线性网表中保留一个替换L和C器件的位置，在Sweep_AC部分再根据频率带入具体的值。因此这部分在将L和C以电阻的形式("R+Name")加入线性网表后，将其Value赋为0。

另外，将LC的真实值和替换的位置LLine、CLine打包在LINFO和CINFO中，便于后续扫描过程中将LC作为电阻的真实值替换到MNA方程中。

AC扫描

这一部分由郑志宇同学完成。

|—— Sweep_AC.m

| |—— Gen_ACmatrix.m

| └── Gen_NextACmatrix.m

函数定义 -**Sweep_AC**

```
1 function [Obj,freq,Gain,Phase] =...
Sweep_AC(LinerNet,CINFO,LINFO,SweepInfo,Node_Map,PLOT)
```

这个函数的目的是用于对线性电路进行**AC**分析，得到节点的幅频响应和相频响应，以便进行绘图。

函数首先读取线性网表信息，然后根据扫描参数生成采样的频率点。接着进行AC扫描，将计算电路中各个元件的阻抗，根据阻抗值计算矩阵，使用矩阵求解得到电路中各个节点的电压或电流值。最后，根据这些节点的电压或电流值计算幅度响应和相位响应，并将结果存储在输出参数中。

接口说明

1. 函数输入

- **LinerNet**: 线性电路的网表，包括电路元件的名称、节点连接信息、元件类型和值等信息；
- **CINFO**: 电容的信息，包括电容元件的名称、在网表中的位置信息和值；
- **LINFO**: 电感的信息，包括电感元件的名称、在网表中的位置信息和值；
- **SweepInfo**: 扫描参数，包括扫描模式、采样点数、起始频率和终止频率；
- **Node_Map**: 节点映射的结果，用于将节点序号转换为节点名称的映射表；
- **PLOT**: 绘图信息，包括要打印的序号值或者器件类型加端口名。

2. 函数输出

- **Obj**: 绘图所需参数，包括绘制对象，如节点和器件名称；
- **freq**: 频率坐标轴，即采样的频率点；
- **Gain**: 幅度响应，即各个节点的电压或电流的幅值；
- **Phase**: 相位响应，即各个节点的电压或电流的相位。

技术细节

生成基本电路的方程

基本的电路方程的生成函数由郑志宇同学提供。这部分处理根据朱瑞宸同学解析出来的**LLine**和**CLine**，会暂时忽略需要在每次扫描中替换的**L**, **C**的复数值，然后生成一个可以用于修改的基础矩阵。

根据扫描频率更新矩阵

接收电容以及电感的信息，然后在矩阵中贴入对应的系数即可，由于我们考虑电容和电感的线性，故可以使用近似于电阻的处理方法。每次根据频率去更新生成的基础矩阵，然后求解线性方程。

Part 5 零极点分析

此功能由朱瑞宸同学完成

|—— GenPZ.m

计算极点的过程与课程中介绍的一致，根据AC分析网表，分别存储下仅含有线性元件R的矩阵G和含有LC元件的矩阵C，然后使用特征值分解即可得到传递函数的所有极点以及展开了的部分分式。

计算零点的过程是借助上一步所得到的分式结果，调用matlab内置的reside()函数即可将部分分式的结果转化为传输函数的形式，再调用tf2zp()函数得到对应的零点。

函数定义

```
1 function [result] = Gen_PZ(LinerNet,CINFO,LINFO,PLOT,Node_Map)
```

接口说明

函数输入：

- **LinerNet**: parse_ACnetlist后得到的ac线性网表(不含独立源);
- **CINFO**: parse_ACnetlist后得到的电容的信息，包括电容元件的名称、在网表中的位置信息和值;
- **LINFO**: parse_ACnetlist后得到的电感的信息，包括电感元件的名称、在网表中的位置信息和值;
- **PLOT**: 绘图信息，包括需要计算零极点的序号值
- **Node_Map**: 节点映射的结果，用于将节点序号转换为节点名称的映射表;

函数输出：

result: 记录求出的零极点

```
1 result={zeros,poles};
```

其中Zeros和Poles都是n*1的cell,每个cell里面装有一个存储该对应序号所有零点/极点的向量

技术细节

GC矩阵的生成

GC矩阵的生成过程与AC_Sweep中迭代的思路相接近。通过Gen_Matrix()函数预定矩阵规模，但暂时先不贴入L和C，从而得到G矩阵；然后再根据LINFO和CINFO的信息生C矩阵。

部分分式结果匹配

通过课程方法计算零极点得到的分式结果与标准的分式形式并不一致，分母为 $(1+s^*LAMBDA)$ 而非 $(s-p)$ ，因此需要对LAMBDA的值进行讨论。

当LAMBDA为0时，得到的分式将转变为一个s的零次项合并到向量k中进行逆向的部分分式转化；当LAMBDA非0时，分子分母同时除以LAMBDA得到标准形式。

系数情况讨论

通过实验发现，residue()函数功能与预想的存在一定差异，当系数为0时，residue函数并不能直接排除掉这个无效的分式，而是会使得解出的零极点多一维度，因此需要对这种情况也进行特殊讨论。

当系数为0时，才为有效极点，使用`rz(rz~=0) = 1; tp = rz.*p;`语句取出有效极点，再通过nonzeros()完成降维，即可得到正确所需的r、p和k。

G矩阵不满秩情况的处理

通过课程方法计算零极点的过程存在一个缺陷，当电路中存在结点连接的元件均为LC元件时，则G矩阵将不满秩。由此G矩阵在后续计算中将不可逆，则该方法失效。经过老师提示，可以采用以下方法一定程度上解决这个问题：

讲s频移一个单位s0，因此可以在G矩阵上加一个s0*C得矩阵，将其补位满秩，然后按照原本方法求解。此时相当于是求 $(s+s0)$ 变量的传递函数，因此，由 $s-p=s+s0-(s0+p)$ ，在求出的零极点上基础上再补上这个偏置s0，即可得到正确结果。

但该方法并不能完全解决问题，因为C矩阵通常既包含电容得信息，又包含电感得信息，因此其元素取值跨度很大，而G矩阵中都是线性元件R，其值相对适中，加上一个正负偏差极大得矩阵后，G矩阵虽然可逆，但其也接近奇异，计算精度并不高，因此在实际测试中发现，其会引入一些不需要的零极点，同时对于存在虚部情况的零极点计算偏差较大。

Part 6 将电路生成的结果输出

此功能由郑志宇同学完成，接收整个过程中所有的线性网表中的伴随器件的参数以及过程中所有的解形成的矩阵，然后根据所需要的绘图信息完成映射并绘制图像输出。

—— portMapping.m

```
1 function [plotnv,plotCurrent] = portMapping(PLOT,Node_Map)
```

这个函数完成了所有节点的映射，产生了两组信息即需要绘制的电压端口以及需要绘制的器件的端口电流。提供给 `valueCalc` 部分进行计算。`valueCalc` 函数之间逻辑非常相似，可以合并，如果有兴趣可以尝试完成这一点。

—— calcCurrent.m

```
1 function StandardCurrent =
calcCurrent(Mdevice,Res,x,Name,N1,N2,dependence,value,freq)
```

这个函数是所有器件电流计算的统一函数，能够计算一切线性器件的电流，一次接受一整个行向量并进行处理，可以面对所有的情况。

根据需要绘图信息映射结果 **-getCurrent**

节点电压的信息能够根据电路的解直接得到，但是电流的获取就没有那么方便了。我们定义了 `getCurrent` 函数来实现在任意频率下获取电路响应的电流。

这个函数是用于计算器件对应节点的电流，以便在AC分析中计算幅度响应和相位响应。

函数说明

```
1 function Current = getCurrent(Device,port,LinerNet,x,Res,freq)
```

1. 输入参数

- `Device`: 要计算电流的器件名称，如MOSFET、二极管等；
- `port`: 要计算电流的端口，如MOSFET的源端、栅极和漏极等；
- `LinerNet`: 线性电路的网表，包括电路元件的名称、节点连接信息、元件类型和值等信息；
- `x`: 矩阵求解得到的节点电压或电流值；
- `Res`: 矩阵求解得到的电路的阻抗；

- **freq**: 采样的频率点。

2. 输出参数

- **Current**: 要计算的器件对应的节点电流。

技术细节

函数首先根据输入的器件名称和端口查找对应的器件，并根据其类型和值计算电流。具体实现方式是根据器件的类型和名称从线性网表中查找对应的电路信息，然后根据电路信息计算电流。函数主要是在分类讨论不同的器件的端口电流的求解方式，使用了**find**和**strcmp**查找线性网表中对应的信息。

- 函数中根据器件类型和名称的首字母来判断器件类型，如以**V**开头的器件为电压源，以**I**开头的器件为电流源等；
- 函数中对于不同类型的器件，计算电流的方式也不同，如对于电阻元件计算电流需要根据其两端的电压差和电阻值使用欧姆定律计算，而对于电容和电感元件，需要根据其阻抗值和频率使用复数形式的欧姆定律计算等。

.dc/.dcsweep 中输出结果

```
|—— ValueCalcDC.m
|—— getCurrentDC.m
```

函数定义

```
1 function [Obj, res] = valueCalc(plotnv, plotCurrent, ...
2     DCres, x_0, Node_Map, LinerNet, MOSINFO, DIODEINFO)
3 function Current = getCurrentDC(Device, port, LinerNet, x, Res)
```

接口说明

PLOT: 文件中希望绘制的结果信息

Node_Map: 在前面节点映射的结果

plotnv, plotCurrent: 电压电流的绘制信息

技术细节

这个两个函数组合使用可以从节点映射与读取到的绘图信息中获得所需要的结果。

如果想要看一个节点的电压或者某个器件节点的电流在dc中的结果，应该在文件中这样书写：

`valueCalcDC`利用迭代计算的结果以及端口映射的结果找到正确的计算值然后返回。

这个函数做的事情是针对`plot`的对象向`DCres`以及`LinerNet`中获取参数。不同的电流获取有很大的相似性，可以考虑合并。

`getCurrentDC`函数则是具体地求出某一个器件的端口的电流。这个函数做的事情其实很简单。找到某个器件产生的所有伴随器件然后求出值并进行加减。`getCurrent`函数之间有很强的相似性，可以考虑合并。

.ac 中输出结果

|— `getCurrentAC.m`

函数定义与`getCurrentDC`类似，不做额外介绍，选取了AC中的伴随器件来计算对应的端口的电流。

在`Sweep_AC`中内置完成了这个部分，没有对外留返回值以及伴随器件的参数接口。

.trans 中输出结果

|— `ValueCalcTrans.m`

|— `getCurrentTrans.m`

函数定义与接口与`getCurrentDC`类似，不做重复介绍。

项目功能测试分析

项目测试和分析部分由朱瑞宸同学完成，将测试结果与标准仿真结果进行对照分析；部分测试电路由小组成员提供。

hspice测试原理

《Star-Hspice Manual》一书详细介绍了低阶模型参数和计算模型。同时，提供了一系列低阶模型的默认参数，以及修改这些参数的接口，因此这为我们提供了运用验证结果正确性，以及对照和优化模型的可能性。

因此，将网表修改为符合语法的形式(`testfile\hspice_testfile`文件夹下)，使用进行仿真测试，并将结果与我们自己写的SPICE结果进行对比，从而得到对模型性能的评估。

在用进行测试时，对于`mosfet`和`diode`我们均采用`level 1`模型。同时仅修改实例网表定义的模型参数，其余使用默认参数。需要注意的是，实例网表中的迁移率`MU`单位为 $\text{m}^2/(\text{V}\cdot\text{s})$ ，而SPICE标准参数中的迁移率`UO`单位为 $\text{cm}^2/(\text{V}\cdot\text{s})$ ，在替换参数时需要进行单位换算。

对于`mosfet`的标准`level 1`模型，其与我们所做模型的主要差异在于：

- 考虑了衬底偏置效应，`VTH`需要随着`VSB`变化
- 考虑了沟道有效长度和有效宽度，`LEFF`和`WEFF`会收到相应的扩散系数和`scaling`的系数影响

对于`diode`的标准`level 1`模型，其与我们所做模型的主要差异在于：

- 提供了反向击穿的阈值电压
- 电流分段，以`-10VT`为界，当`VD<-10VT, I=-ISS`
- 考虑了二极管有效面积，将`IS`拆为`Area`和`JS`的乘积进行定义

除此之外，二阶的`mosfet`模型增加了非常数表面迁移率效应和速度饱和效应等，与我们所测试的结果相差更大。

在瞬态和AC分析中，`mos`管寄生电容的不同是测试结果与仿真结果相差较大的主要原因。其中结电容`CJ0`可以通过改变参数`CJ`进行调整，但栅极寄生电容的模型就与我们的简化模型相去甚远了。

在中，`mos`管栅极寄生电容模型是独立与`mos`管模型`level n`定义的。存在参数`CPOP n`，用于表示不同阶数的"Gate Capacitance Models"，但即使是最简单的`CPOP=0`的零阶模型，其寄生电容计算方式也远远复杂于我们的简化模型，比如说其会根据工作区的不同给`Cgs`和`Cgd`附不同的值，同时它还考虑了`Cgb`，而且计算公式也复杂于我们的简化模型。

因此，瞬态仿真和`ac`分析的测试结果与中结果相差较大也就不足为奇了，而为了尽量贴合我们的简化模型，经过经验分析，在中进行瞬态分析时，我们采用`CPOP=0`模型进行仿真；进行`AC`分析时，我们采用`CPOP=2`模型进行仿真。

.dc 测试用例

DC测试用例1 `bufferDC.sp`

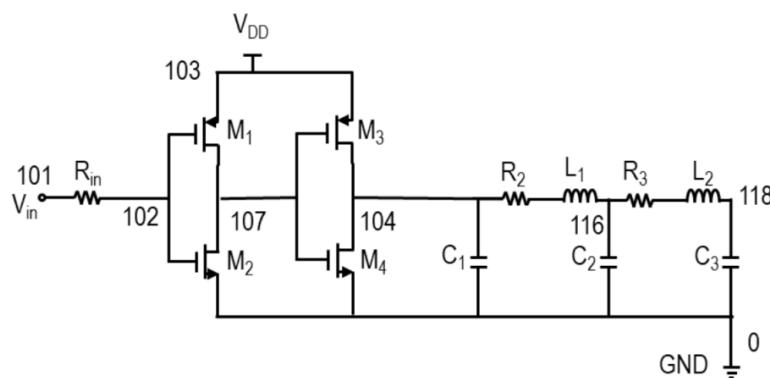
本测试用例为课程提供

网表文件

```
1 * buffer
2 VDD 103 0 DC 3
3 Vin 101 0 SIN 1.5 2 10e6 0
4 Rin 101 102 10
5
6 M1 107 102 103 p 30e-6 0.35e-6 1
7 M2 107 102 0 n 10e-6 0.35e-6 2
8 M3 104 107 103 p 60e-6 0.35e-6 1
9 M4 104 107 0 n 20e-6 0.35e-6 2
10
11 C1 104 0 0.1e-12
12 R2 104 115 25
13 L1 115 116 0.5e-12
14 C2 116 0 0.5e-12
15 R3 116 117 35
16 L2 117 118 0.5e-12
17 C3 118 0 1e-12
18
19 .MODEL 1 VT -0.75 MU 5e-2 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14
20 .MODEL 2 VT 0.83 MU 1.5e-1 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14
21
22 .PLOTNV 101
```

```
23 .PLOTNV 118  
24 .plotnc M1(d)  
25 .plotnc M2(d)  
26 .plotnc M3(d)  
27 .plotnc M4(d)  
28  
29 .DC
```

电路图



项目测试结果 & hspice 仿真结果

测试项目	项目测试结果	HSPICE仿真结果
101 节点电压	1.5V	1.5000V
118 节点电压	-1.9756e-19V	13.9329nV
M1 元件电流	-3.2451e-05A	-32.4839uA
M2 元件电流	3.2451e-05A	32.4839uA
M3 元件电流	0	0
M4 元件电流	-3.4578e-13A	6.0300pA

误差分析

本电路无论N管还是P管均不存在衬偏效应，大部分参数与实际结果拟合程度较高。主要误差在与M3、M4元件的电流较小，误差主要在由计算过程产生。若这里采用level 2模型，考虑到速度饱和效应，M1电流 $I=-3.4995\mu A$ ，将产生较大衰减。

DC测试用例2 dbmixerDC.sp

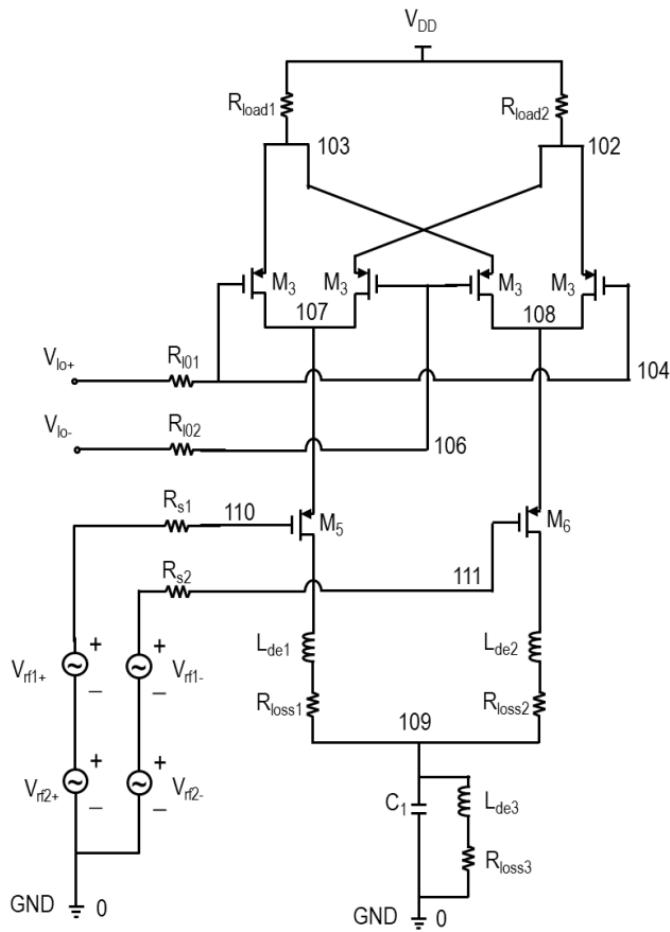
本测试用例为课程提供

网表文件

```
1 *double balanced mixer
2
3 vdd 101 0 dc 3
4 Rload1 101 102 300
5 Rload2 101 103 300
6
7 * mosfets
8 M1 102 104 107 n 30e-6 .25e-6 2
9 M2 103 106 107 n 30e-6 .25e-6 2
10 M3 102 106 108 n 30e-6 .25e-6 2
11 M4 103 104 108 n 30e-6 .25e-6 2
12
13 M5 107 110 114 n 30e-6 .25e-6 2
14 M6 108 111 115 n 30e-6 .25e-6 2
15
16 *source degeneration
17 Lde1 114 129 1e-9
18 Rloss1 129 109 1.2
19 Lde2 115 139 1e-9
20 Rloss2 139 109 1.2
21
22 * LC tank
23 Lde3 109 149 3e-9
24 Rloss3 149 0 3.6
25 Cde 109 0 9.2e-12
26
27 *input
28 Vlo+ 154 0 SIN 1 0.6 900e6 0
29 Rlo1 154 104 50
30 Vlo- 164 0 SIN 1 0.6 900e6 180
31 Rlo2 164 106 50
32
33 Vrf1+ 112 212 SIN 0.6 0.01 800e6 180
34 Vrf2+ 212 0 SIN 0 0.01 600e6 180
35 Vrf1- 113 213 SIN 0.6 0.01 800e6 0
36 Vrf2- 213 0 SIN 0 0.01 600e6 0
37 Rs1 112 110 25
```

```
38 RS2 113 111 25
39
40 * level 1 models
41 .MODEL 1 VT -0.58281 MU 1.224952e-2 COX 6.058e-3 LAMBDA 0.05 CJ0
4.0e-14
42 .MODEL 2 VT 0.386 MU 3.0238e-2 COX 6.058e-3 LAMBDA 0.05 CJ0
4.0e-14
43
44 .dc
45 .plotnv 102
46 .plotnv 103
47 .plotnc M1(d)
48 .plotnc M2(d)
49 .plotnc M3(d)
50 .plotnc M4(d)
51 .plotnc M5(d)
52 .plotnc M6(d)
53 .plotnv 112
54 .plotnv 113
55 .plotnv 154
56 .plotnv 164
57 .end
```

电路图



项目测试结果 & hspice 仿真结果

测试项目	项目测试结果	HSPICE 仿真结果
102 节点电压	2.8514V	2.8516V
103 节点电压	2.8514V	2.8516V
112 节点电压	0.6V	600.0000mV
113 节点电压	0.6V	600.0000mV
154 节点电压	1V	1.0000V
164 节点电压	1V	1.0000V
M1 元件电流	0.00024764A	247.3653uA
M2 元件电流	0.00024764A	247.3653uA
M3 元件电流	0.00024764A	247.3653uA
M4 元件电流	0.00024764A	247.3653uA
M5 元件电流	0.00049528A	494.7307uA
M6 元件电流	0.00049528A	494.7307uA

误差分析

hspice计算结果与项目测试结果吻合度较高，数据准确性较高。同时，由于衬偏效应的存在，hspice仿真出的电流总是比项目测试结果略小。查阅.lis文件可知，此时pmos管默认的衬偏系数为0.03008(单位:V^-1/2)，若我们设置GAMMA=0.01,再次仿真，可以得到M5、M6管的电流约为495.0791uA，确实与我们自己测试的spice结果更为接近

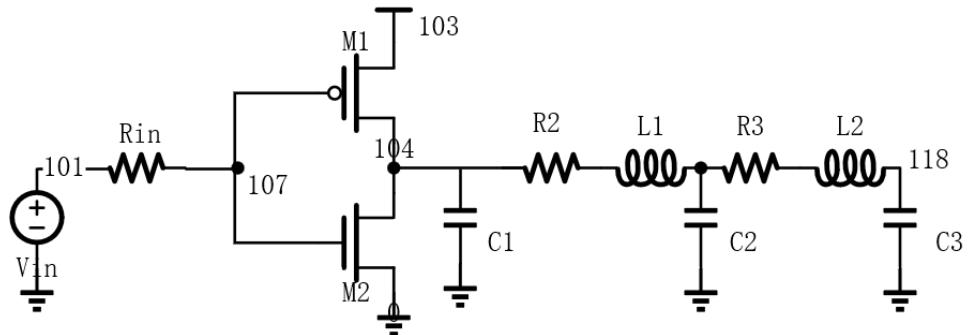
DC测试用例3 invertbufferDC.sp

本测试用例为郑志宇同学提供

网表文件

```
1 * invertbuffer
2
3 VDD 103 0 DC 3
4 Vin 101 0 DC 1.5
5 Rin 101 107 10
6
7 M1 104 107 0 n 20e-6 0.35e-6 2
8 M2 104 107 103 p 60e-6 0.35e-6 1
9
10 C1 104 0 0.1e-12
11 R2 104 115 25
12 L1 115 116 0.5e-12
13 C2 116 0 0.5e-12
14 R3 116 117 35
15 L2 117 118 0.5e-12
16 C3 118 0 1e-12
17
18 .MODEL 1 VT -0.75 MU 5e-2 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14
19 .MODEL 2 VT 0.83 MU 1.5e-1 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14
20
21 .PLOTNV 104
22 .PLOTNV 118
23 .plotnc M1(d)
24 .plotnc M2(d)
25
26 .dc
```

电路图



项目测试结果 & hspice 仿真结果

测试项目	项目测试结果	HSPICE仿真结果
104 节点电压	2.4902V	2.5131V
118 节点电压	2.4902V	2.5131V
M1 元件电流	6.4902e-05A	64.9679uA
M2 元件电流	-6.4902e-05A	-64.9679uA

DC 测试用例4 AmplifierDC.sp

本测试用例为郑志宇同学提供

网表文件

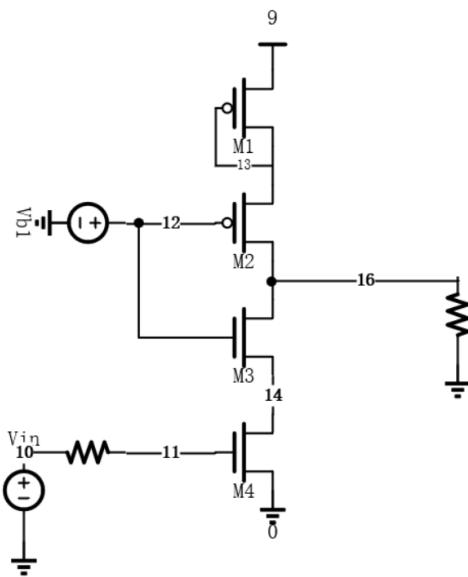
```
1 * Amplifier
2 VDD 9 0 DC 3
3 vin 10 0 DC 1
4
5 Rin 10 11 100
6
7 Rout 16 0 1000
8
9 vb1 12 0 DC 1
10
11 M1 13 13 9 p 30e-6 0.35e-6 1
12 M2 16 12 13 p 60e-6 0.35e-6 1
13 M3 16 12 14 n 20e-6 0.35e-6 2
14 M4 14 11 0 n 10e-6 0.35e-6 2
```

```

15
16 .MODEL 1 VT -0.5 MU 5e-2 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14
17 .MODEL 2 VT 0.5 MU 1.5e-1 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14
18
19 .plotnv 12
20 .plotnv 16
21 .plotnc Rout(+)
22 .plotnc M3(d)
23
24 .dc

```

电路图



项目测试结果 & hspice仿真结果

测试项目	项目测试结果	HSPICE仿真结果
12 节点电压	1V	1.0000V
16 节点电压	0.02267V	22.7090mV
Rout(+) 元件电流	2.267e-05A	22.7090uA
M3 元件电流	9.4961e-07A	910.9894nA

误差分析

本例虽为类似共源共栅的放大器结构，但由于上部负载的pmos管均工作在深线性区，因此放大系数很小。同时，M3管受到衬偏效应影响，电流与项目测试结果有较大差距，而且由于M3管工作在线性区，衬偏效应对其d端电压影响也更大。查阅文件，此时N管的GAMMA=6.07，将其减小为0.3，重新测试，此时Id3= 947.4308nA，V16 = 22.6726mV，均

与测试结果更为接近。

DC测试用例5 diftestDC.sp

本测试用例为林与正同学提供

网表文件

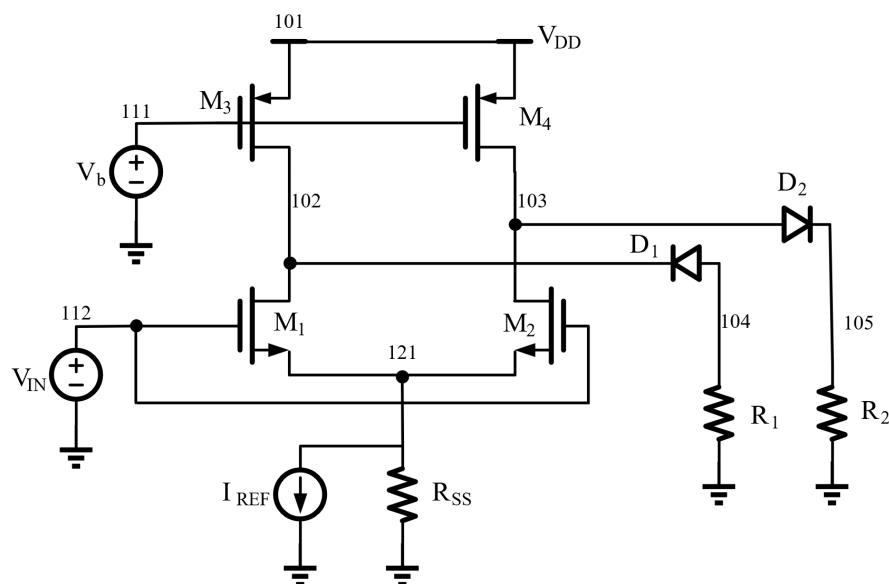
```
1 *Diftest
2
3 VDD 101 0 DC 2
4 vb 111 0 DC 1
5 Rload1 104 0 1e5
6 Rload2 105 0 5
7
8 * mosfet
9 M1 102 112 121 n 30e-6 .5e-6 2
10 M2 103 112 121 n 30e-6 .5e-6 1
11 M3 102 111 101 p 30e-6 .5e-6 4
12 M4 103 111 101 p 30e-6 .5e-6 3
13
14 * diode
15 D1 104 102 1
16 D2 103 105 1
17
18 * input
19 VIN 112 0 DC 1.5
20 Iref 121 0 DC 0.001
21
22 RSS 121 0 1e5
23
24 * level 1 models
25 .MODEL 1 VT 0.5 MU 3e-2 COX 6e-3 LAMBDA 0.05 CJO 4.0e-14
26 .MODEL 2 VT 0.3 MU 3e-2 COX 6e-3 LAMBDA 0.05 CJO 4.0e-14
27 .MODEL 3 VT -0.5 MU 1e-2 COX 6e-3 LAMBDA 0.05 CJO 4.0e-14
28 .MODEL 4 VT -0.3 MU 1e-2 COX 6e-3 LAMBDA 0.05 CJO 4.0e-14
29
30 * diode models
31 .DIODE 1 Is 1e-5
32
33 .plotnv 102
34 .plotnv 103
```

```

35 .plotnv 104
36 .plotnv 105
37 .plotnv 121
38 .plotnc D1(+)
39 .plotnc D2(+)
40 .plotnc M4(d)
41 .plotnc M2(d)
42 .plotnc M1(d)
43 .plotnc M3(d)
44 .plotnc Rload2(+)
45 .plotnc RSS(+)
46 .plotnc Iref(+)
47
48 .dc
49

```

电路图



项目测试结果 & hspice仿真结果

测试项目	项目测试结果	HSPICE仿真结果
102 节点电压	0.18108V	180.1583mV
103 节点电压	0.10141V	100.7527mV
104 节点电压	0.17607V	175.2094mV
105 节点电压	0.002261V	2.2614mV
121 节点电压	0.097246V	96.5883mV

测试项目	项目测试结果	HSPICE仿真结果
D1 元件电流	-1.7607e-06A	-1.7521uA
D2 元件电流	0.0004522A	452.2701uA
M1 元件电流	0.00096045V	960.5029uA
M2 元件电流	4.0519e-05V	40.4630uA
M3 元件电流	-0.00096221V	-962.2550uA
M4 元件电流	-0.00049272V	-492.7331uA
Rload2(+) 元件电流	0.0004522A	452.2701uA
RSS(+) 元件电流	9.7246e-07A	965.8828nA
Iref(+) 元件电流	0.001A	1.0000mA

DC测试用例6 bjtAmplifierDC.sp

本测试用例为张润洲同学提供。双极型晶体管的测试样例还需要在改善模型的收敛性后再进行测试

网表文件

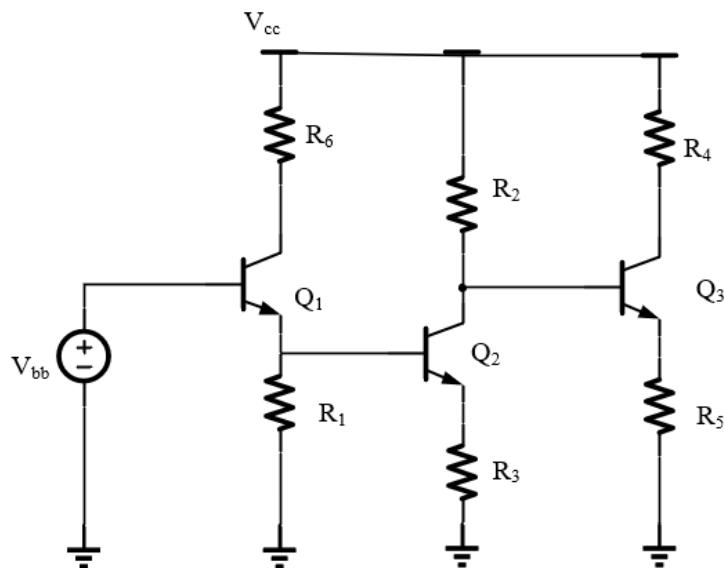
```

1 * bjt amplifier circuit
2
3 VCC 101 0 dc 9
4 VBB 102 0 dc 4.0
5 R1 103 0 1.0e3
6 R2 101 104 1.0e4
7 R3 105 0 3e4
8 R4 101 106 5e2
9 R5 107 0 5e3
10 R6 101 108 6e3
11
12 * bjt
13 Q1 106 102 103 npn 6.1285 1
14 Q2 104 103 107 npn 5.64458 1
15 Q3 108 104 105 npn 0.732447 1
16
17 * bjt models
18 .BIPOLAR 1 Js 1e-16 alpha_f 0.9981 alpha_r 0.981
19
20 .dc

```

```
21 .plotnv 108  
22 .plotnv 107  
23 .plotnv 106  
24 .plotnv 105  
25 .plotnv 104  
26 .plotnv 103  
27 .plotnv 102  
28 .plotnc Q1(c)  
29 .plotnc Q1(b)  
30 .plotnc Q1(e)  
31 .plotnc Q2(c)  
32 .plotnc Q2(b)  
33 .plotnc Q2(e)  
34 .plotnc Q3(c)  
35 .plotnc Q3(b)  
36 .plotnc Q3(e)  
37 .end  
38
```

电路图



项目测试结果 & hspice 仿真结果

测试项目	项目测试结果
102 节点电压	4.0V
103 节点电压	3.2518V
104 节点电压	3.8929V

测试项目	项目测试结果
105 节点电压	3.1863V
106 节点电压	7.3767V
107 节点电压	2.5574V
108节点电压	8.3639A
Q1 发射极电流	-0.0022522A
Q1 基极电流	4.2792e-06A
Q1 集电极电流	0.0022479A
Q2 发射极电流	-0.00025925A
Q2 基极电流	4.9257e-07A
Q2 集电极电流	0.00022522A
Q3 发射极电流	-5.384e-05A
Q3 基极电流	1.023e-07A
Q3 集电极电流	5.3737e-05A

.dcsweep 测试用例

DCsweep 测试用例 1 bufferSweep.sp

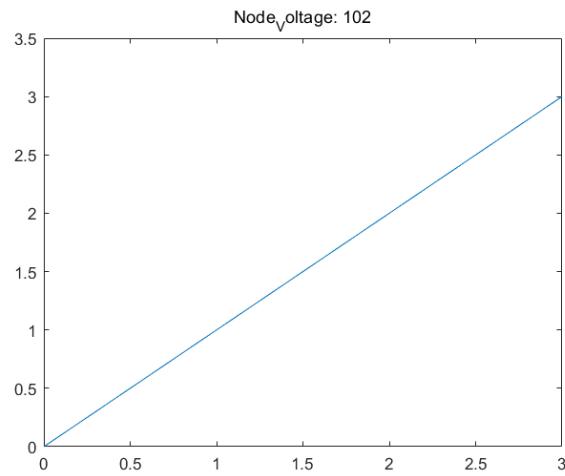
本用例电路图同“DC测试用例1”扫描条件为：

```
.dcsweep vin [0,3] 0.01
```

项目测试结果 & hspice 仿真结果

102节点电压：

- 项目测试结果：

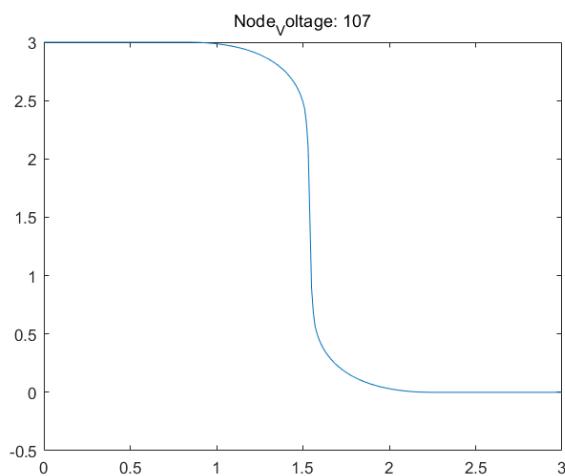


- hspice仿真结果:

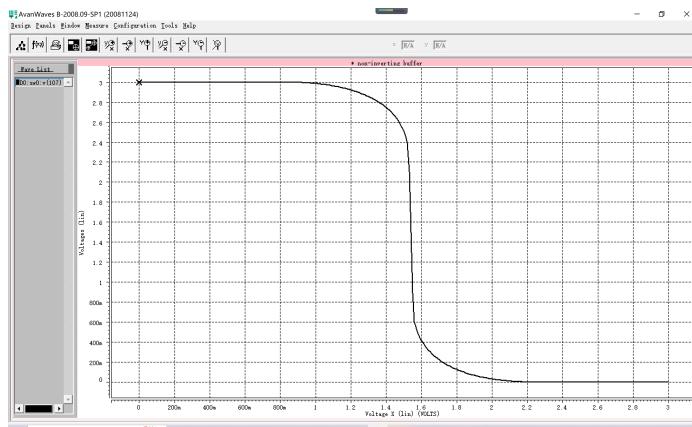


107节点电压:

- 项目测试结果:

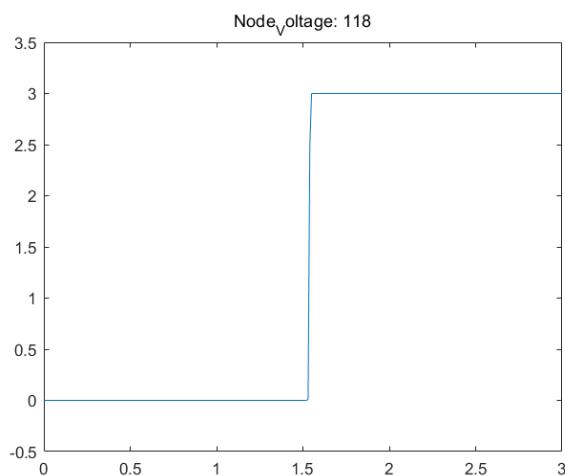


- hspice仿真结果:

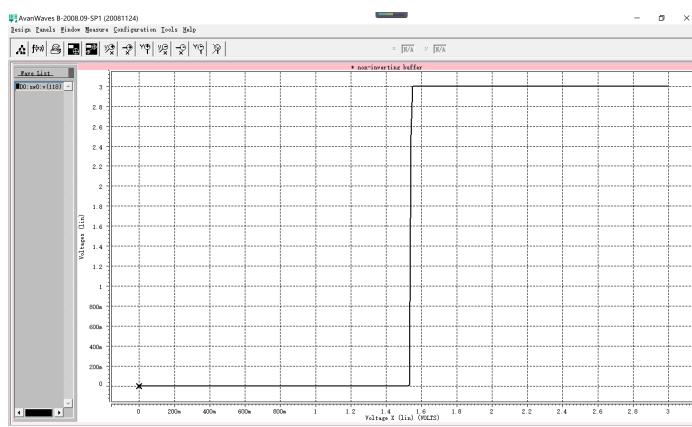


118节点电压：

- 项目测试结果：

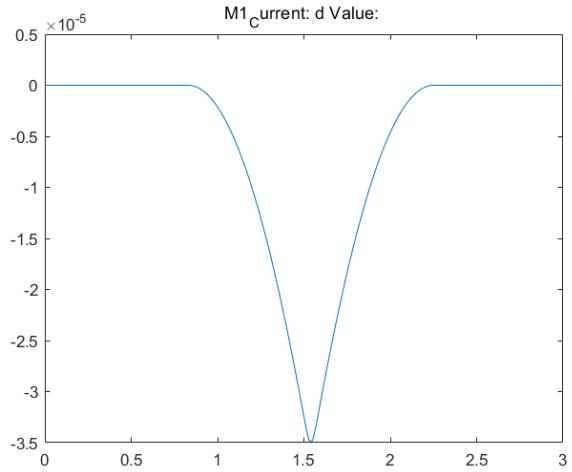


- hspice仿真结果：

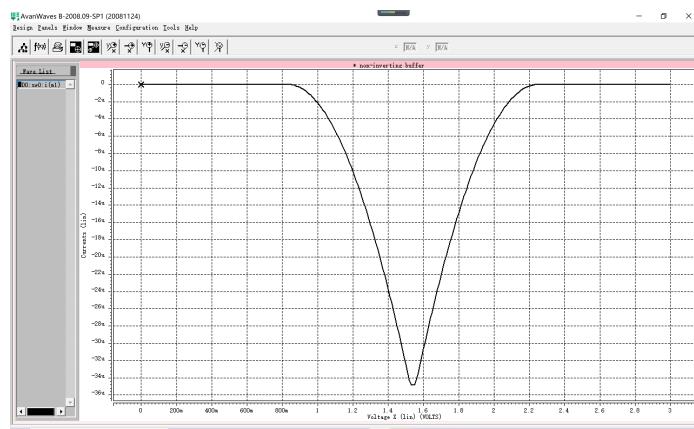


通过M1管电流：

- 项目测试结果：

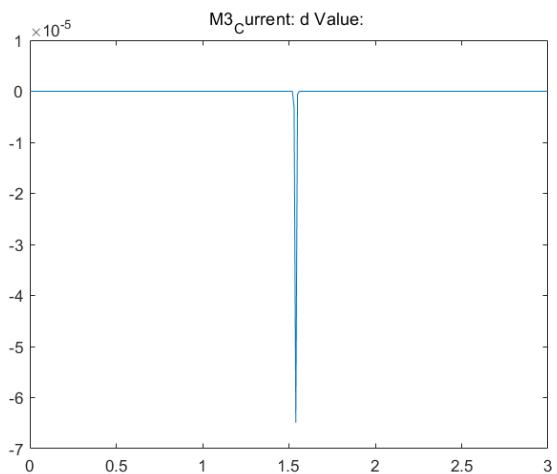


- hspice仿真结果:

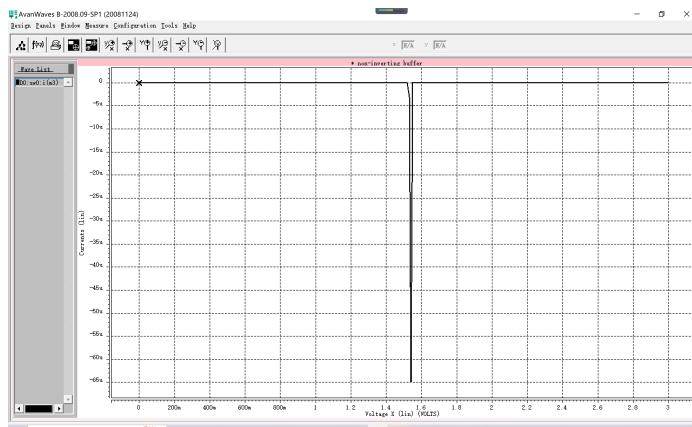


通过M3管电流:

- 项目测试结果:

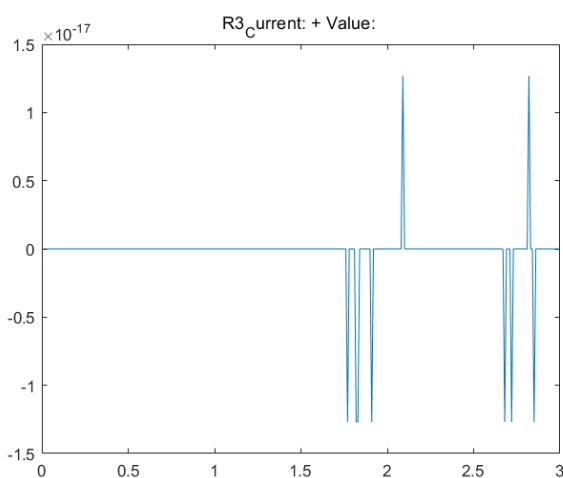


- hspice仿真结果:

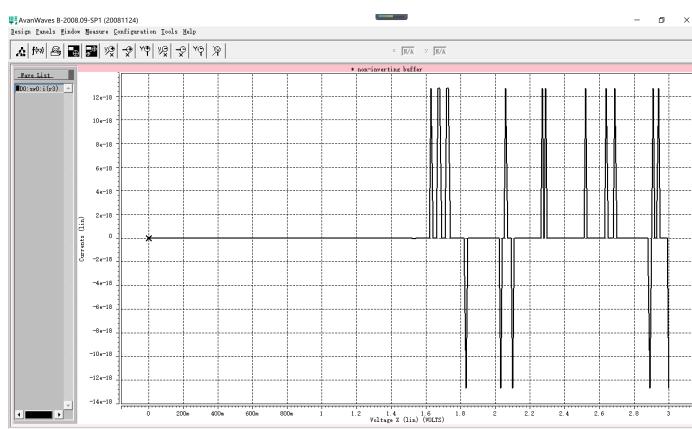


通过R3电阻电流：

- 项目测试结果：



- hspice仿真结果：



结果基本符合预期，DC扫描的结果验证正确。R3上为开路，其电流主要为计算产生的噪声，因此分布与hspice结果不完全相同，但数量级一致，对正确性几乎没有影响

DCsweep测试用例2 invertbufferSweep.sp

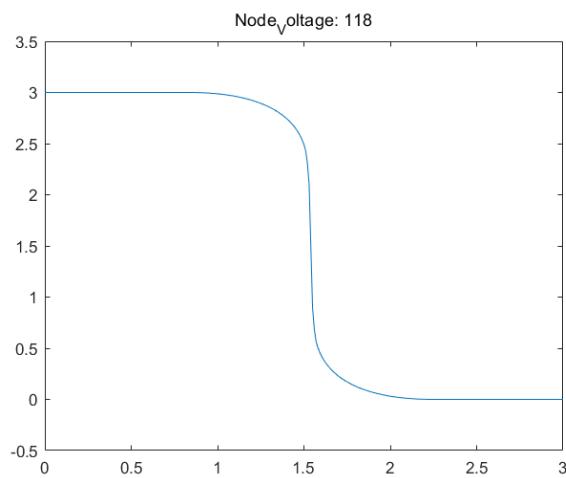
本用例电路图同“DC测试用例3”扫描条件为：

```
.dcsweep vin [0,3] 0.01
```

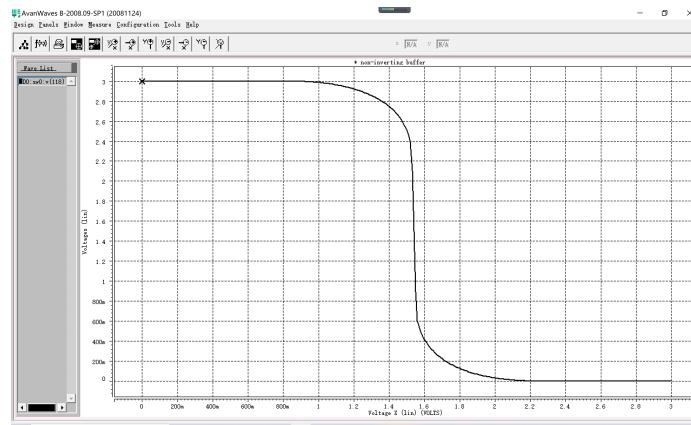
项目测试结果 & hspice仿真结果

118节点电压：

- 项目测试结果：

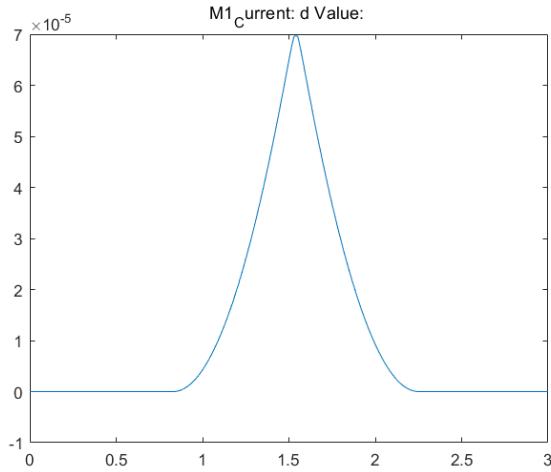


- hspice仿真结果：

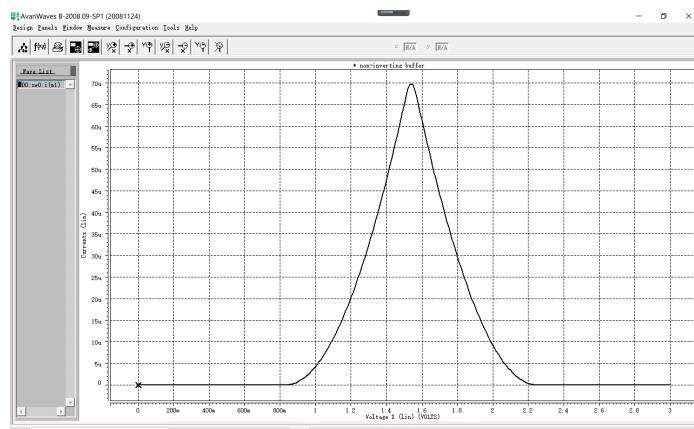


通过M1电流：

- 项目测试结果：



- hspice仿真结果:



误差分析

结果基本符合预期，DC扫描的结果验证正确。

DCsweep测试用例3 AmplifierSweep.sp

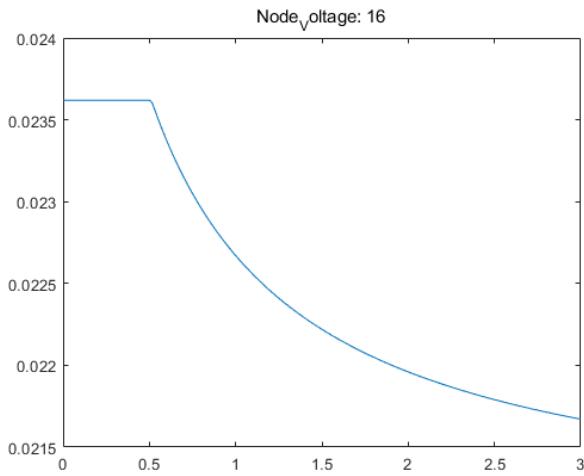
本用例电路图同“DC测试用例4”扫描条件为：

```
.dcsweep Vin [0,3] 0.01
```

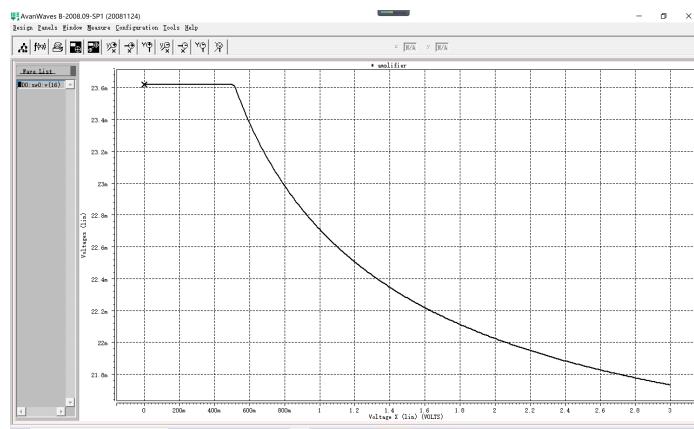
项目测试结果 & hspice仿真结果

16节点电压：

- 项目测试结果:

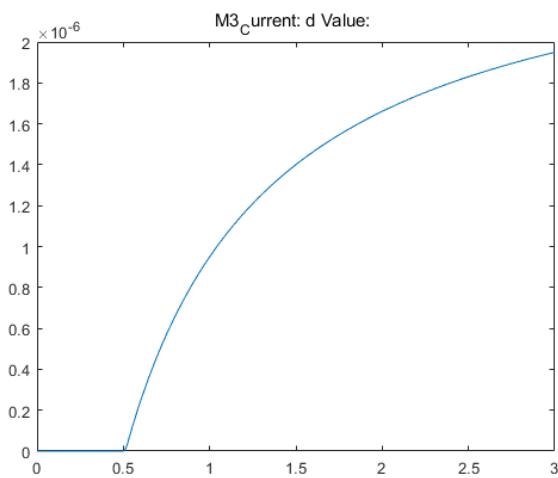


- hspice仿真结果:

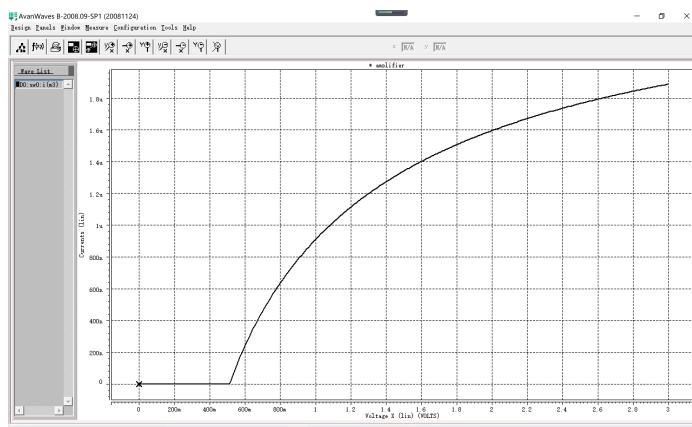


通过M3电流 :

- 项目测试结果:

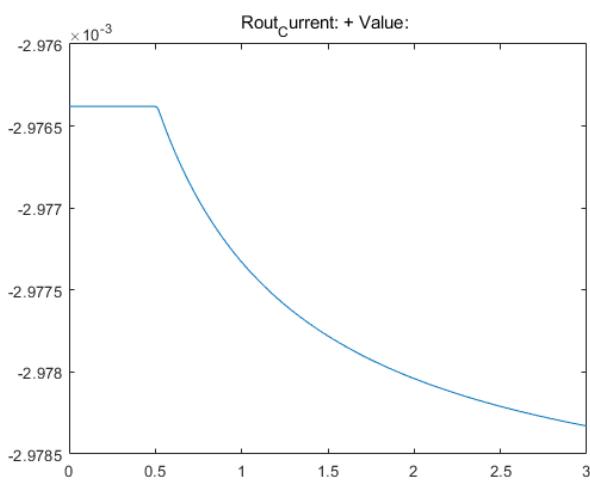


- hspice仿真结果:

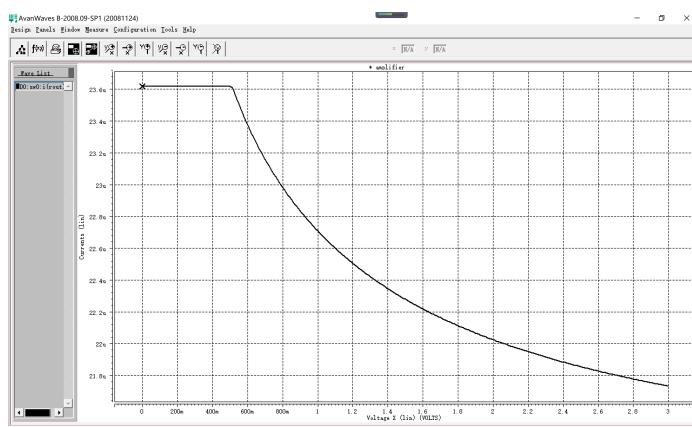


通过Rout电流：

- 项目测试结果：



- hspice仿真结果：



DCsweep 测试用例4 diftestSweep.sp

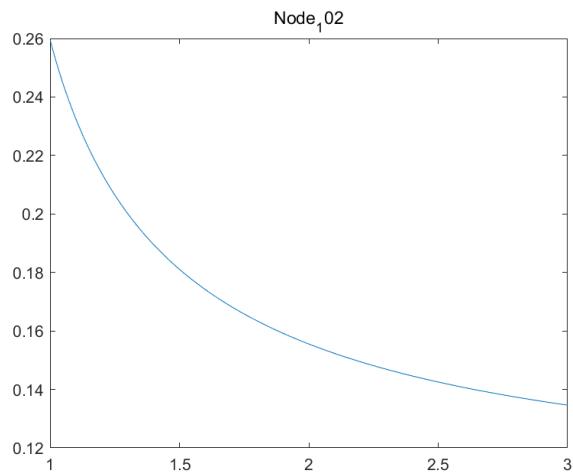
本用例电路图同“DC测试用例5”扫描条件为：

```
.dcsweep VIN [1,2] 0.01
```

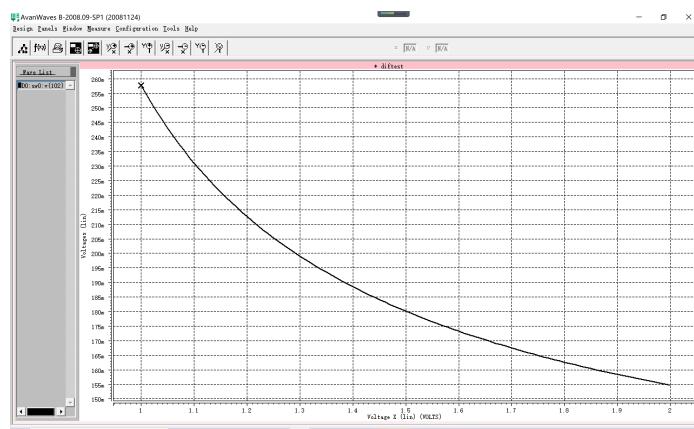
项目测试结果 & hspice仿真结果

102节点电压：

- 项目测试结果：

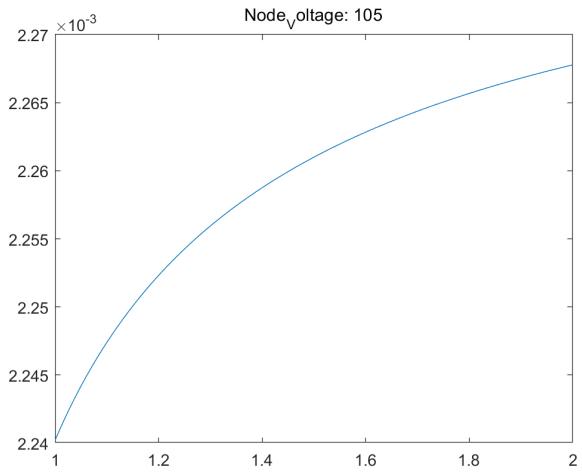


- hspice仿真结果：

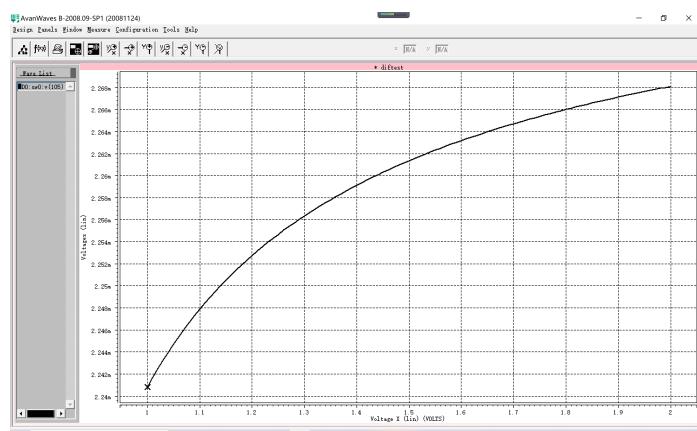


105节点电压：

- 项目测试结果：

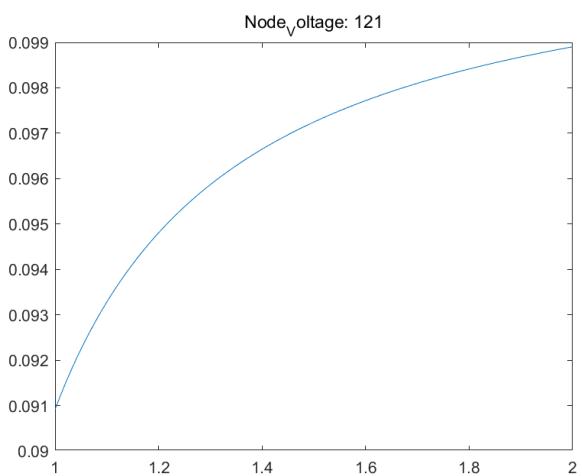


- hspice仿真结果:

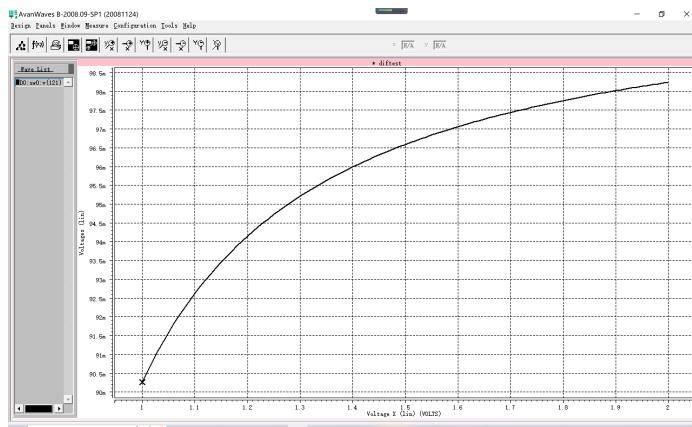


121节点电压:

- 项目测试结果:

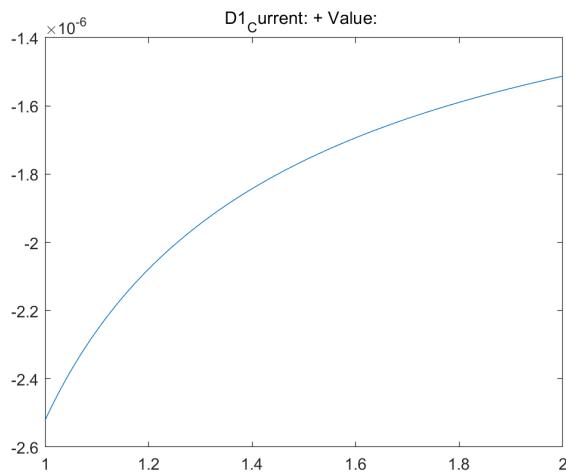


- hspice仿真结果:

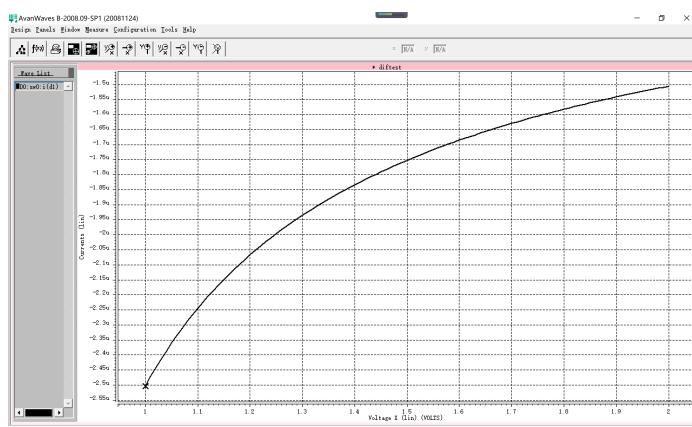


通过D1元件电流：

- 项目测试结果：

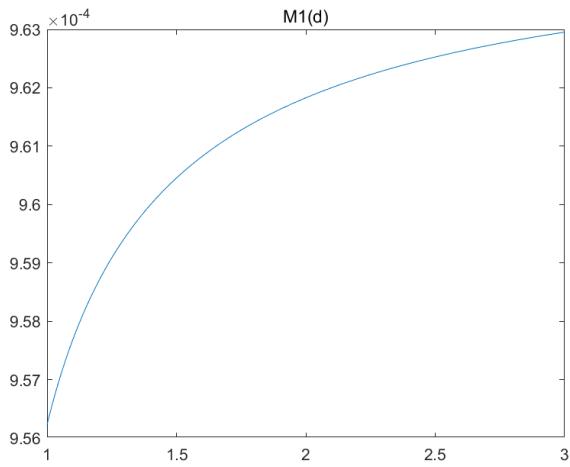


- hspice仿真结果：

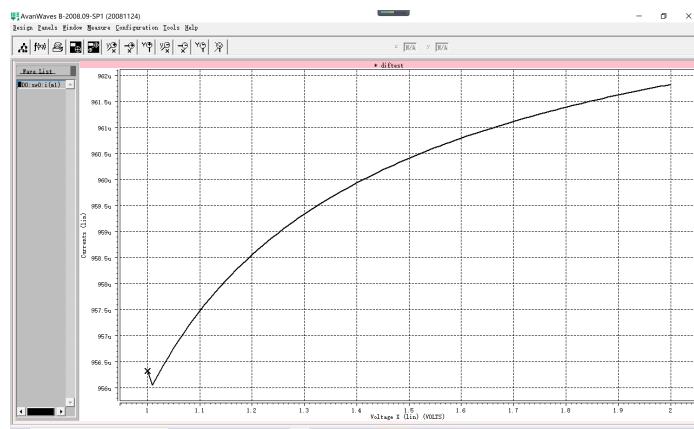


通过M1元件电流：

- 项目测试结果：



- hspice仿真结果:



结果基本符合预期，DC扫描的结果验证正确。

DCsweep测试用例5 bjtAmplifierSweep.sp

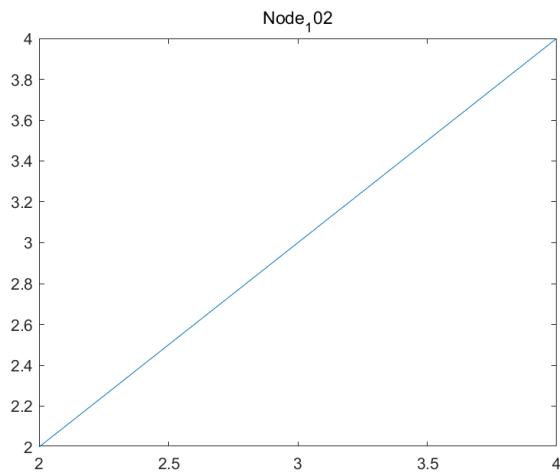
本用例电路图同“DC测试用例6”扫描条件为：

```
.dcsweep vbb [2,4] 0.01
```

项目测试结果

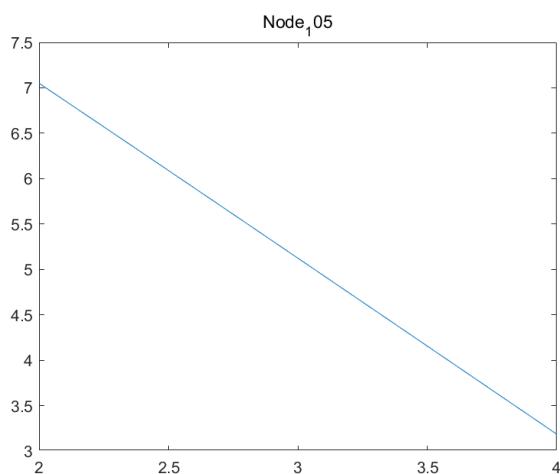
102节点电压：

- 项目测试结果:



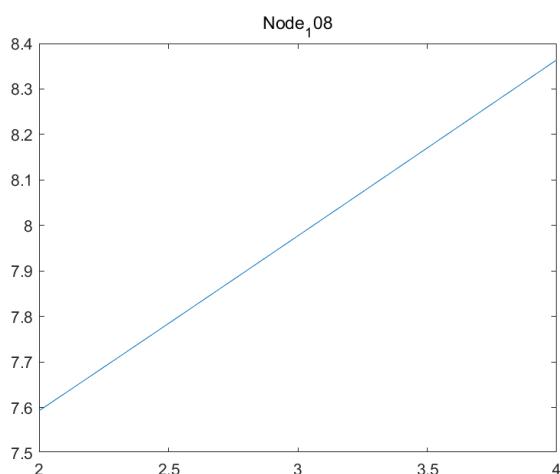
105节点电压：

- 项目测试结果：



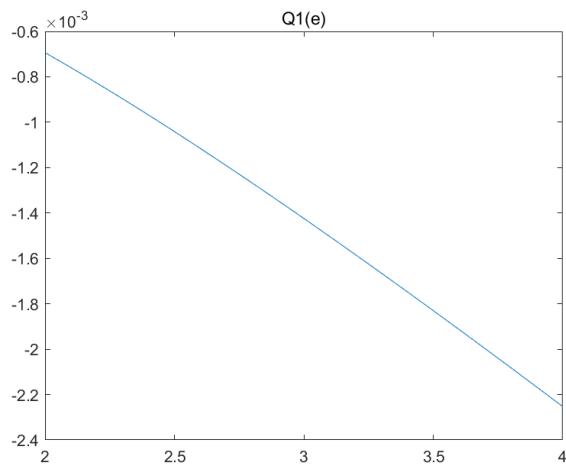
108节点电压：

- 项目测试结果：



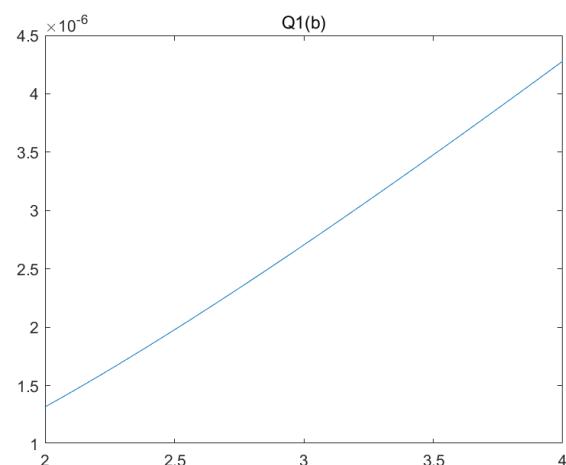
Q1发射极电流：

- 项目测试结果:



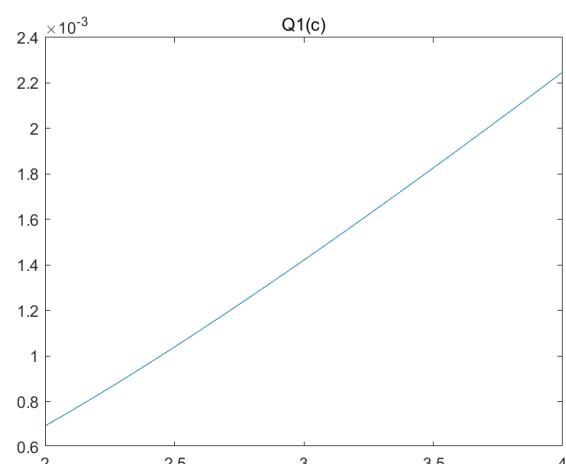
Q1基极元件电流:

- 项目测试结果:



Q1集电极元件电流:

- 项目测试结果:



- 结果需要在双极型晶体管模型收敛性改善后再与hspice的仿真结果进行对比。

.trans 测试用例

Trans测试用例1 bufferTrans.sp

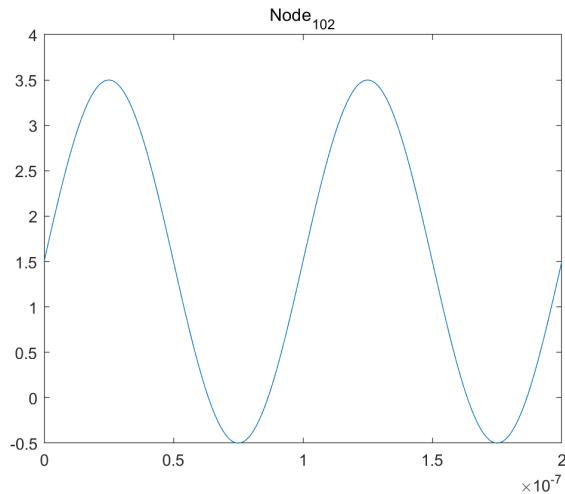
本用例电路图同“DC测试用例1”扫描条件为：

```
.trans 2e-7 1e-9
```

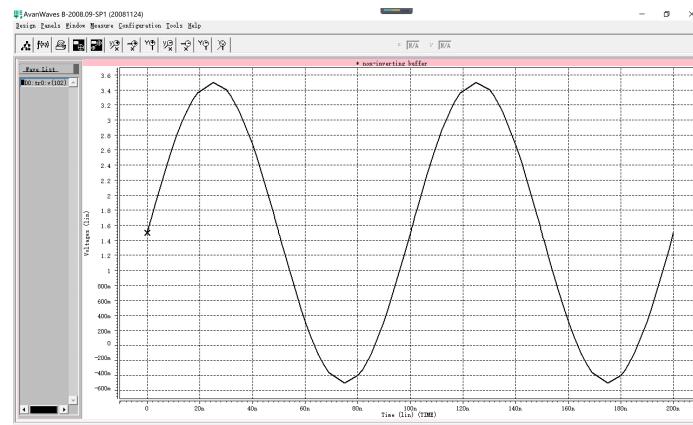
项目测试结果 & hspice仿真结果

102节点电压：

- 项目测试结果：

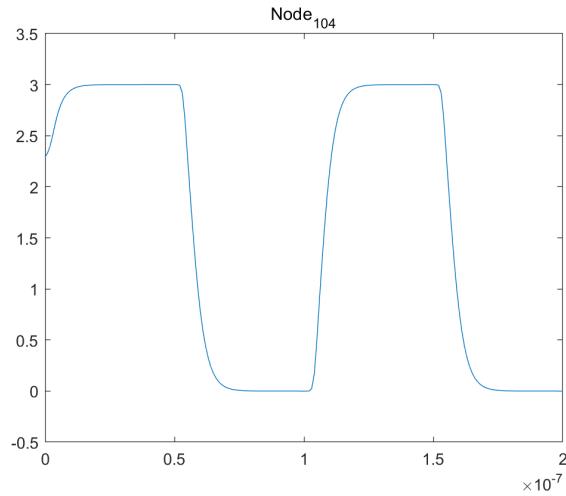


- hspice仿真结果：

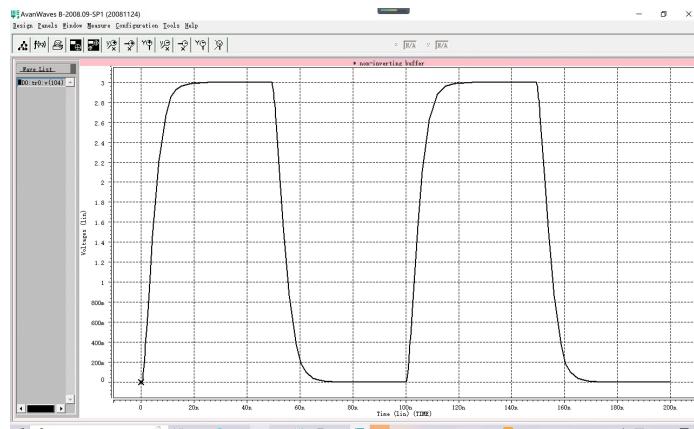


104节点电压：

- 项目测试结果:

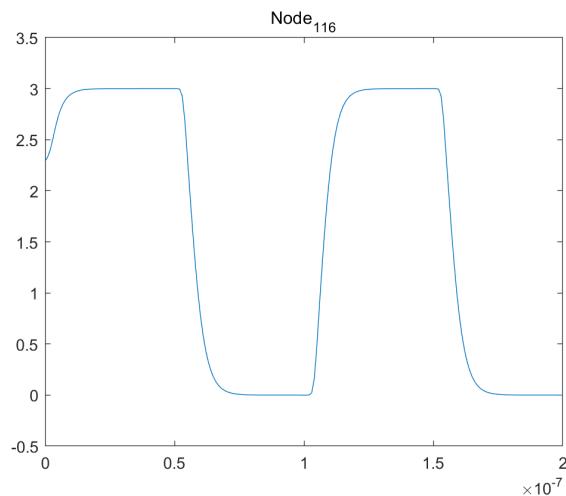


- hspice仿真结果:

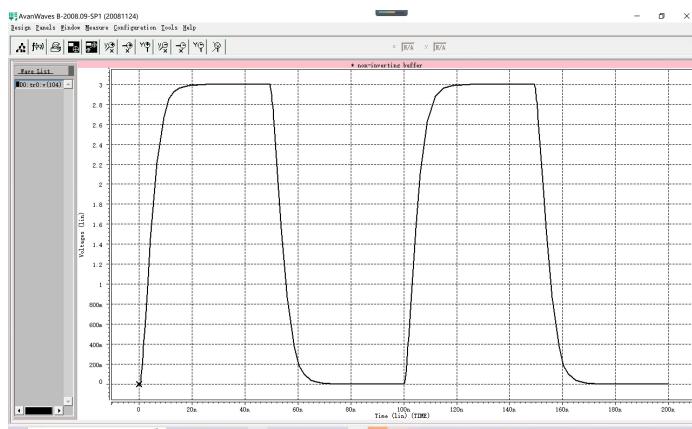


116节点电压:

- 项目测试结果:

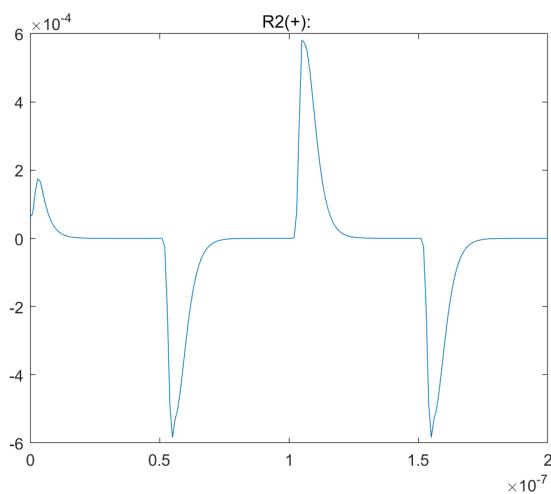


- hspice仿真结果:

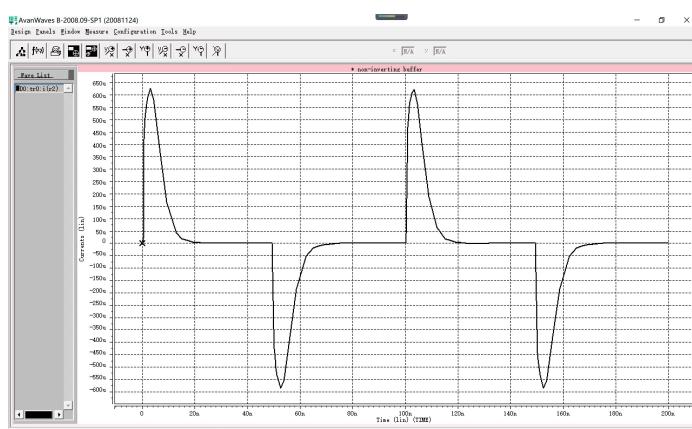


通过R2电流：

- 项目测试结果：



- hspice仿真结果：



结果基本符合预期，由于mos管寄生电容不一样，第一个峰值有所差异

Trans测试用例2 dbmixerTrans.sp

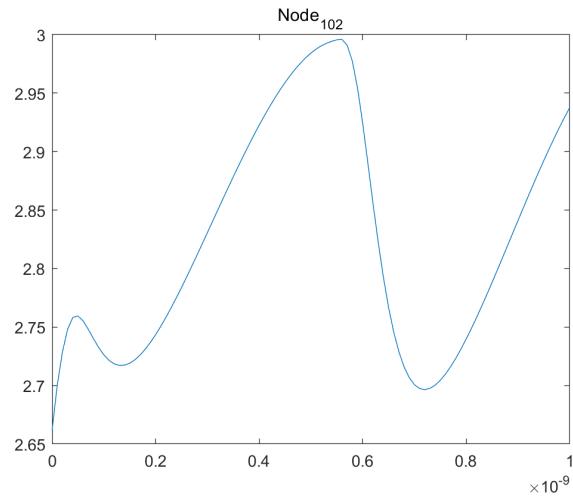
本用例电路图同“DC测试用例2”扫描条件为：

```
.trans 1e-9 1e-11
```

项目测试结果 & hspice仿真结果

102节点电压：

- 项目测试结果：

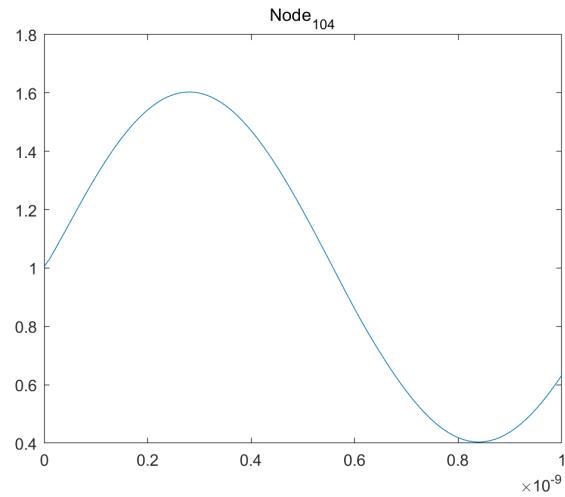


- hspice仿真结果：

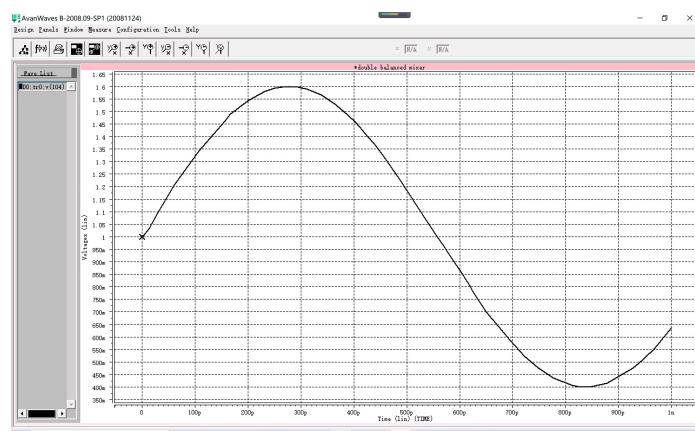


104节点电压：

- 项目测试结果：

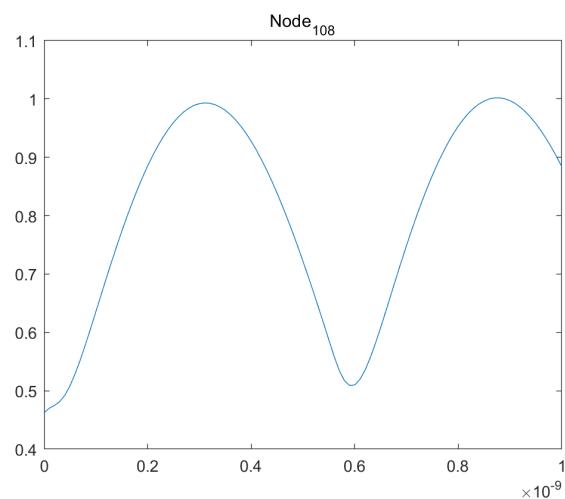


- hspice仿真结果:

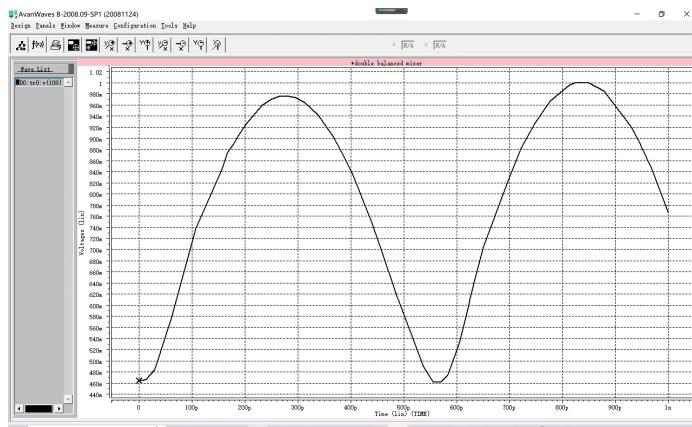


108节点电压:

- 项目测试结果:

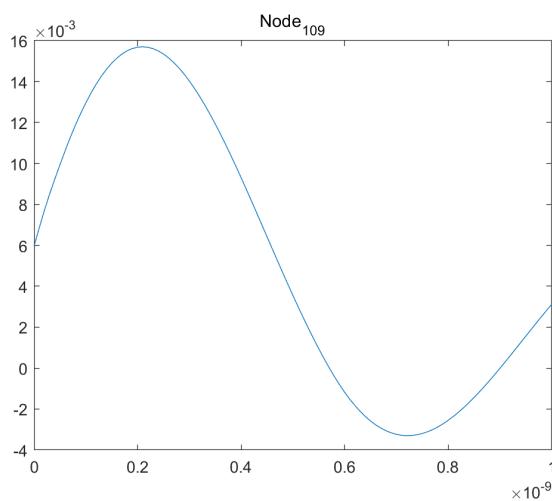


- hspice仿真结果:

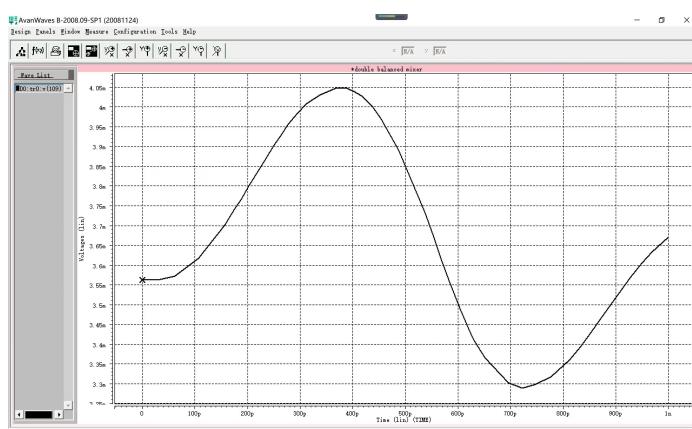


109节点电压：

- 项目测试结果：



- hspice仿真结果：



Trans测试用例3 diftestTrans.sp

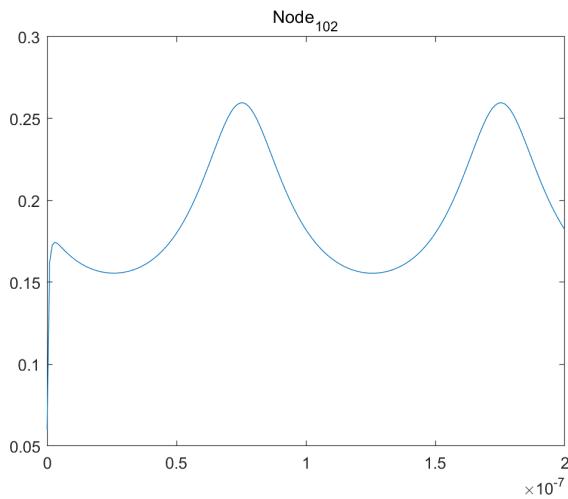
本用例电路图同“DC测试用例5”扫描条件为：

```
.trans 2e-7 1e-9
```

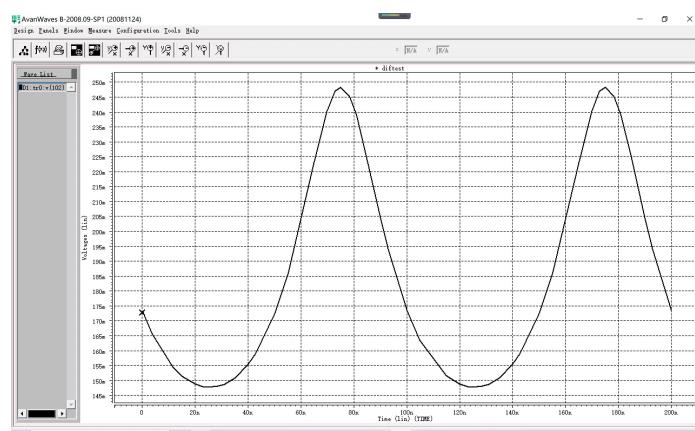
项目测试结果 & hspice 仿真结果

102节点电压：

- 项目测试结果：

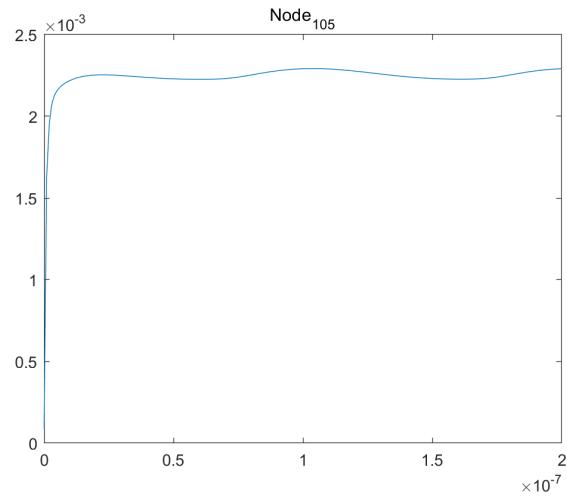


- hspice 仿真结果：

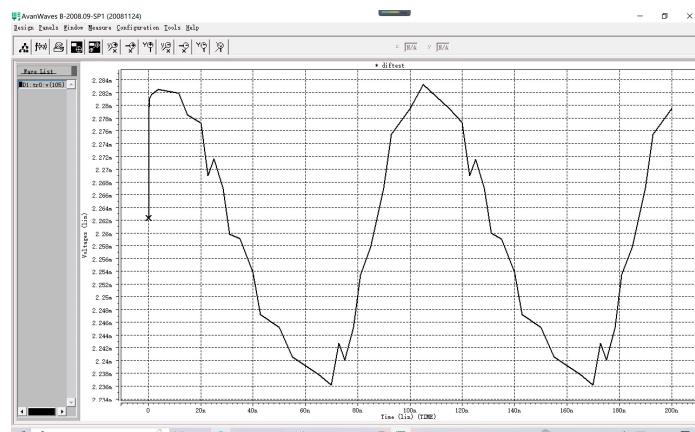


105节点电压：

- 项目测试结果：

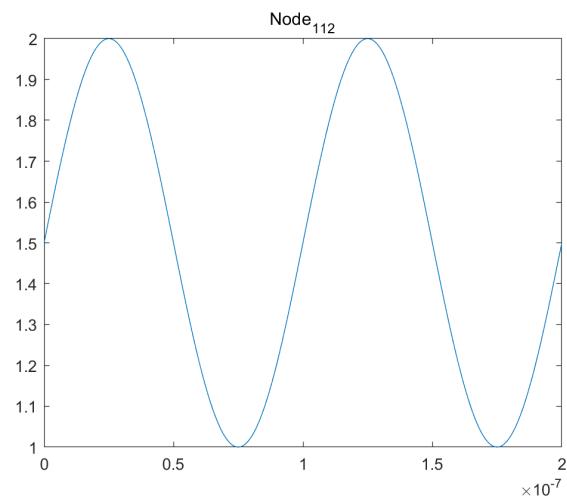


- hspice仿真结果:

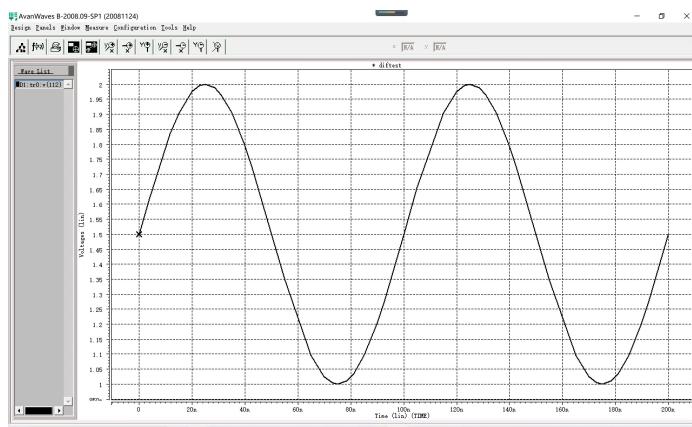


112节点电压:

- 项目测试结果:

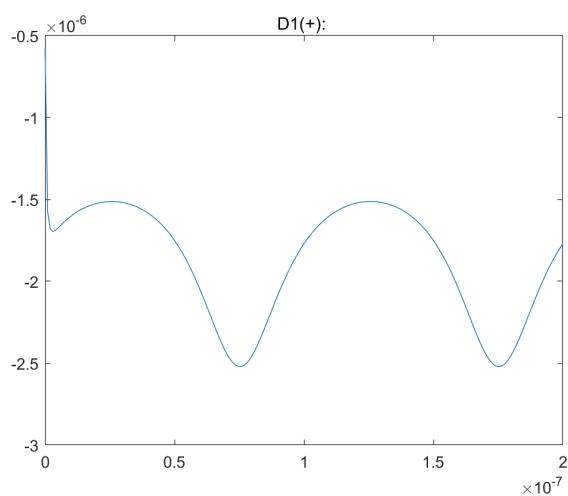


- hspice仿真结果:

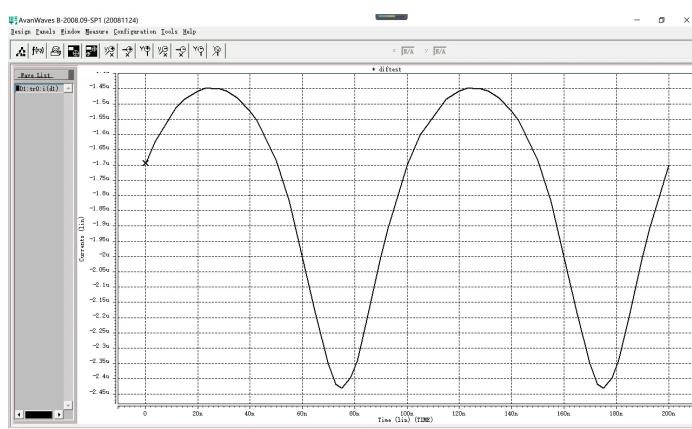


通过D1的电流：

- 项目测试结果：



- hspice仿真结果：



.ac 测试用例

AC测试用例1 bufferAC.sp

本用例电路图同“DC测试用例1”扫描条件为：

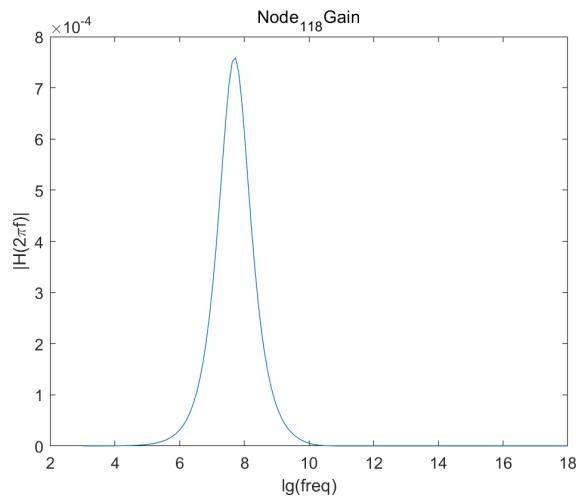
```
.ac DEC 10 1K 1e12MEG
```

项目测试结果 & hspice仿真结果

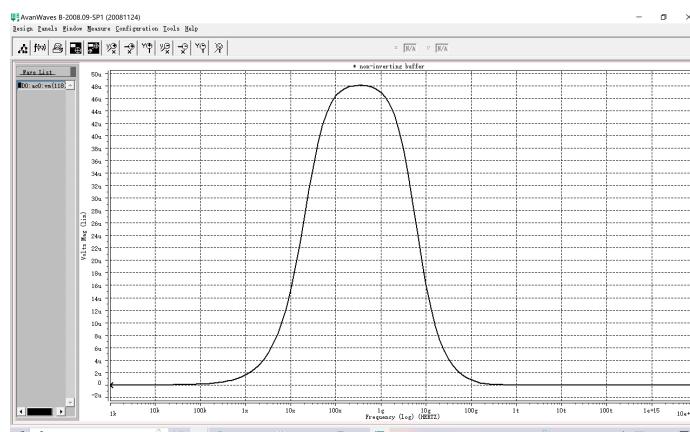
108节点电压：

【幅频响应】

- 项目测试结果：



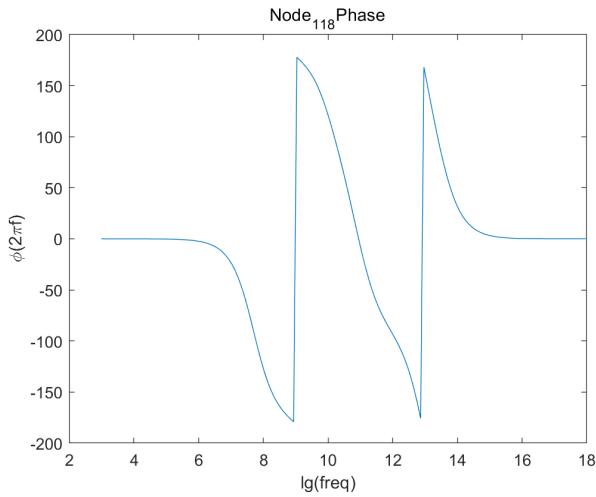
- hspice仿真结果：



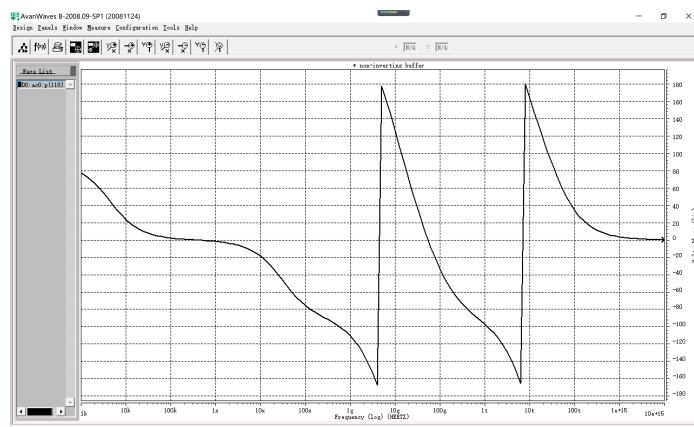
108节点电压相频响应：

【相频响应】

- 项目测试结果：



- hspice仿真结果:



AC测试用例2 smosAC.sp

本测试用例为郑志宇同学提供

网表文件

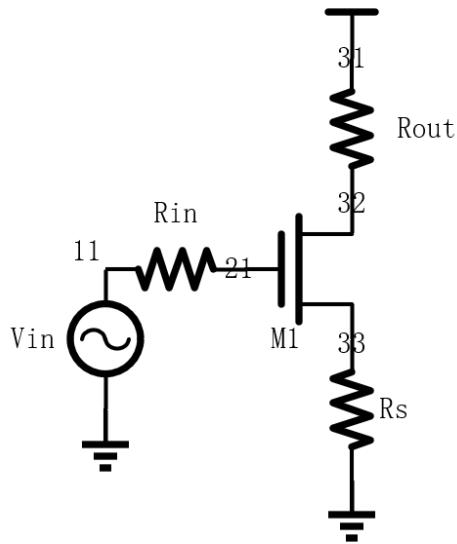
```

1  * Smos
2  Vin 11 0 ac 1 1 0
3
4  VDD 31 0 DC 3
5
6  Rin 11 21 10
7
8  M1 32 21 33 n 20e-6 0.35e-6 1
9
10 Rout 31 32 1000
11
12 RS 33 0 10
13 .MODEL 1 VT 0.5 MU 1.5e-1 COX 0.3e-4 LAMBDA 0.05 CJ0 4.0e-14

```

```
14  
15 .plotnv 32  
16 .plotnv 33  
17  
18 .AC DEC 10 1 1e18MEG
```

电路图

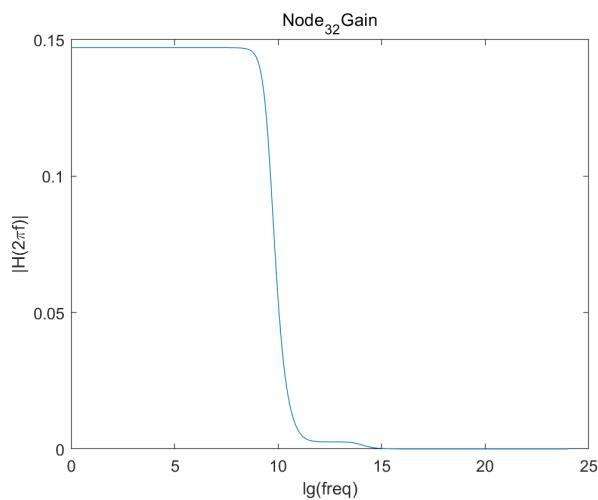


项目测试结果 & hspice仿真结果

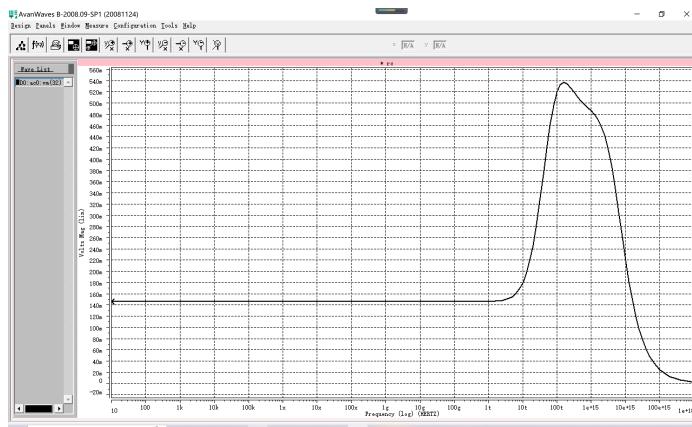
32节点电压:

【幅频响应】

- 项目测试结果:

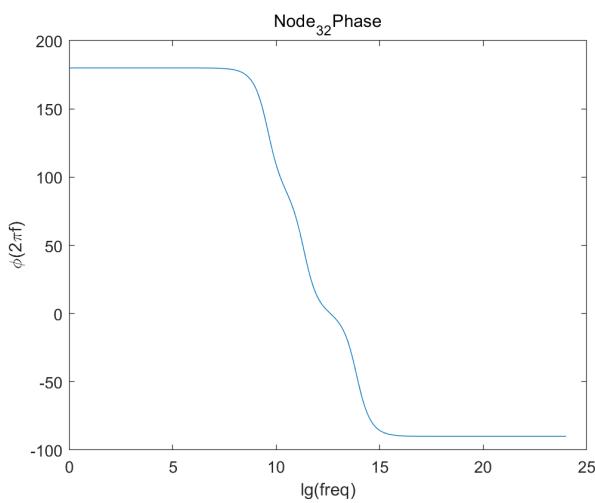


- hspice仿真结果:

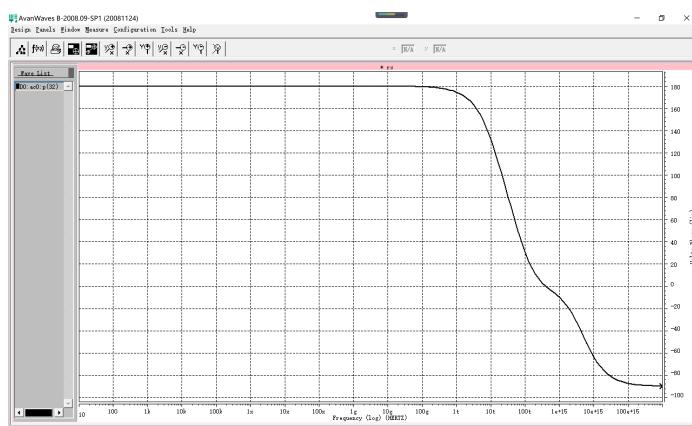


【相频响应】

- 项目测试结果:



- hspice仿真结果:



可以看到，由于之前所述的寄生电容模型的不同，导致这里的幅频曲线差异较大，由于该电路规模较小，这种误差被进一步放大了。

为了进一步验证结果的正确性，我直接将mos管经过Generate_ACnetlist后得到的Linernet 改为标准网表的形式(如下所示)，此时电路即为一个只含有R和C的线性网表，寄生电容的影响就不用再被考虑。

```

1  * Smos_RC
2  .OPTIONS LIST NODE POST
3  .OP
4  .AC DEC 10 10 1e18MEG
5
6  Vin 11 0 DC=1 AC=1,0
7  VDD 31 0 3
8  Rin 11 21 10
9
10 *M1 32 21 33 0 MODN W=20e-6 L=0.35e-6
11 RM1 32 33 6.231403950062208e+05
12 GM1 32 33 cur='v(21,33)*1.475090858166613e-04'
13
14 Rout 31 32 1000
15 RS 33 0 10
16
17 CgsM1 21 33 1.05e-16
18 CgdM1 21 32 1.05e-16
19 CdM1 32 0 4e-14
20 Csm1 33 0 4e-14
21
22 .end
23

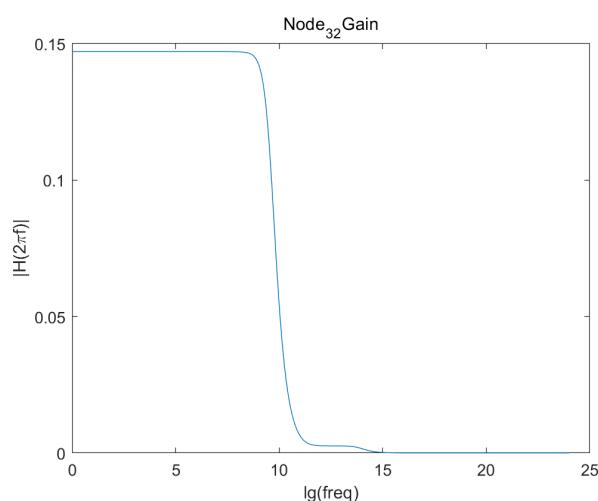
```

将此网表放入hspice再次进行仿真：

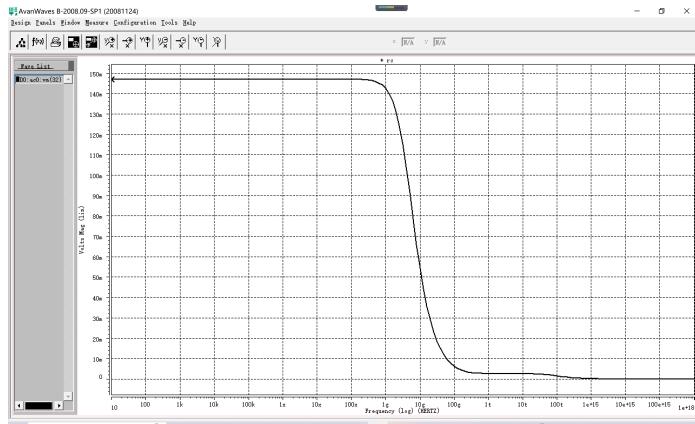
32节点电压：

【幅频响应】

- 项目测试结果：

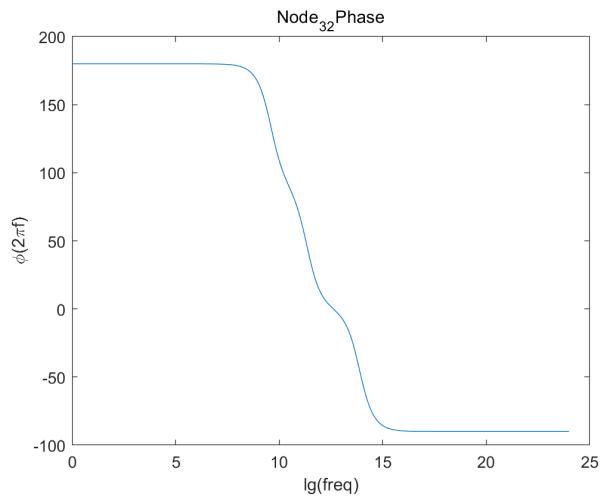


- hspice 仿真结果:

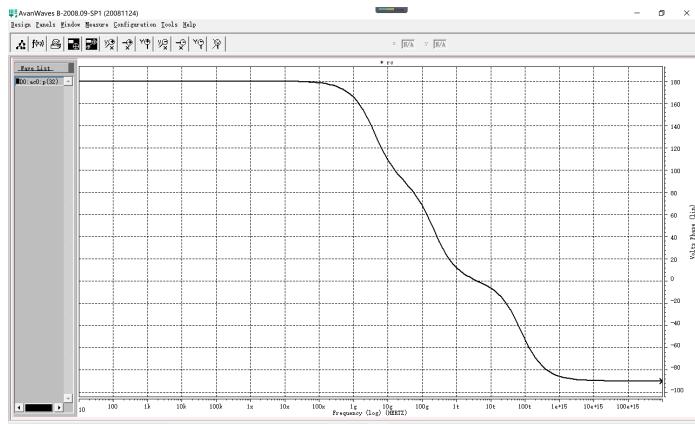


【相频响应】

- 项目测试结果:



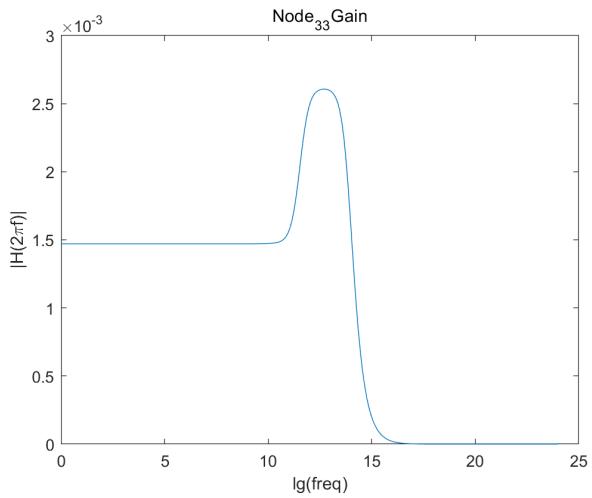
- hspice 仿真结果:



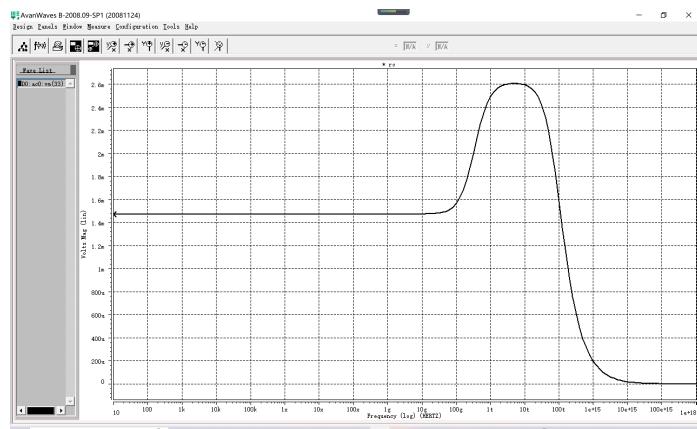
33节点电压:

【幅频响应】

- 项目测试结果:

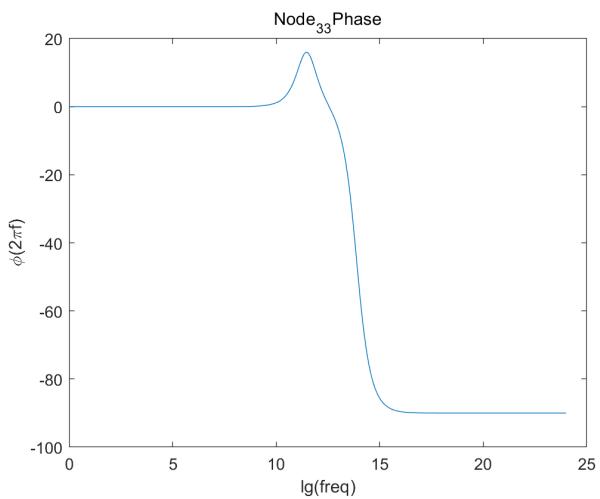


- hspice仿真结果:

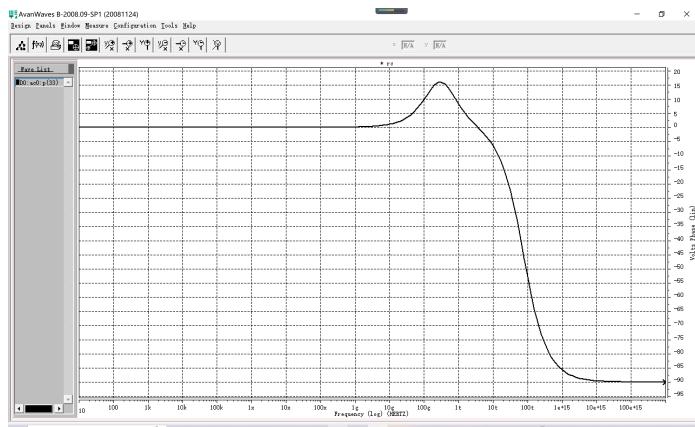


【相频响应】

- 项目测试结果:



- hspice仿真结果:



可以看到，无论是曲线形状还是具体数值，测试结果与仿真结果均贴合的十分完美，这有力地证明了AC分析算法的正确性。

.pz 测试用例

零极点分析用例1 `Smospz.sp`

本用例电路图同“AC测试用例2”(替换为线性元件后)

项目测试结果 & hspice仿真结果

32节点：

项目测试极点	HSPICE极点	项目测试零点	HSPICE零点
-2.49744e+10	-24.9744g	-2.49821e+12	
-2.49716e+12		1.40217e+12	
-4.77443e+14			

21节点：

项目测试极点	HSPICE极点	项目测试零点	HSPICE零点
-2.49744e+10	-24.9744g	-2.49745e+10	-24.9745g
-2.49716e+12		-2.49717e+12	
-4.77443e+14			

可以看到，hspice中对于较远，与其他零极点相差较大的零极点，会进行忽略。因此，对于主极点，本方法求得的结果十分准确，而对于hspice未给出地次极点，本方法同样能准确预测。

同时，本例也尝试使用mos原本的电路图带入到hspice中进行零极点分析，结果无法找到任何零极点。说明零极点位置都靠远很多，由此之前ac分析地结果差异也就不足为奇了。

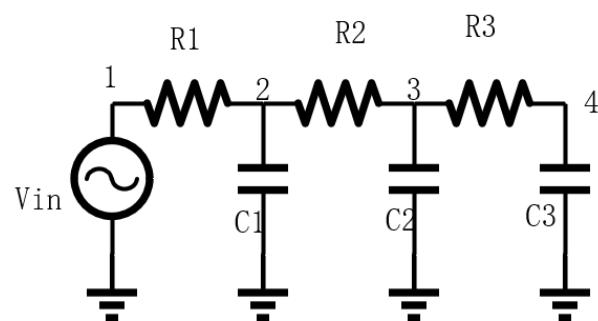
零极点分析用例2 **RCPZ.sp**

本测试用例为朱瑞宸同学提供

网表文件

```
1 * RC
2 Vin 1 0 ac 1 1 0
3
4 R1 1 2 10
5 C1 2 0 4e-6
6
7 R2 2 3 20
8 C2 3 0 7e-8
9
10 R3 3 4 1000
11 C3 3 4 5e-12
12
13 C4 4 0 8e-10
14
15 .pz
16
17 .plotnv 3
18 .plotnv 4
```

电路图



项目测试结果 & hspice仿真结果

3节点：

项目测试极点	HSPICE极点	项目测试零点	HSPICE零点
-2.45497e+04	-24.5497k	-1.24223e+06	-1.24224x
-7.08789e+05	-708.790k	6.44753e+19	
-1.27473e+06	-1.27474x		

4节点：

项目测试极点	HSPICE极点	项目测试零点	HSPICE零点
-2.45497e+04	-24.5497k	-2.00000e+08	-200.000x
-7.08789e+05	-708.790k	-2.30951e+17	
-1.27473e+06	-1.27474x		

同样，对于多级RC网络计算十分准确

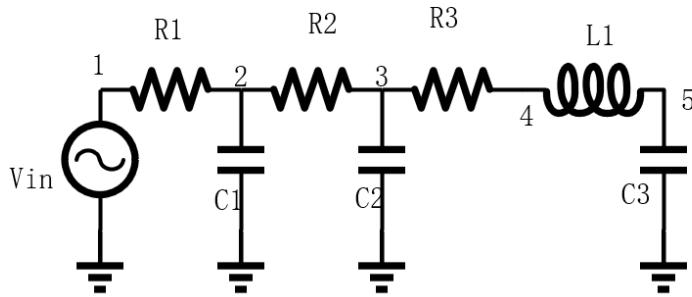
零极点分析用例3 RCLPZ.sp

本测试用例为朱瑞宸同学提供

网表文件

```
1 * RCL
2 v1 1 0 ac 1 1 0
3
4 R1 1 2 10
5 C1 2 0 4e-6
6
7 R2 2 3 20
8 C2 3 0 7e-8
9
10 R3 3 4 1000
11
12 L1 4 5 8e-4
13 C3 5 0 5e-12
14
15 .pz
```

电路图



项目测试结果 & hspice 仿真结果

4节点：

项目测试极点	HSPICE极点	项目测试零点	HSPICE零点
-2.45549e+04	-24.5550k	6.37322e+07-1.65031e+13i	15.8114xi
-7.27179e+05	-727.180k	6.37322e+07+1.65031e+13i	-15.8114xi
-1.99925e+08	-625.026k-15.7996xi	-2.04036e+18	
1.11022e-16	-625.026k+15.7996xi	1.96287e-13	

本电路即存在之前讨论的G矩阵不满秩的情况，计算之后发现，最近两个极点的计算仍然十分可靠，体现了方法的可行性。但对于复数极点和零点的估计与hspice差距较大，因此更好的方法还有待探索。

结束语

项目总结

第一部分 **dc** 分析功能均已实现。同时通过与 **hspice** 标准结果对比可以发现，模型缺陷主要存在于对衬偏效应、短沟道效应等 **mos** 器件二级效应的忽视。

第二部分实现了 **AC**、**Trans**、零极点分析、**shooting_method** 等多种功能。同时通过与 **hspice** 标准结果对比可以发现，主要差别在于对于 **mos** 寄生电容模型处理的不同。项目完成度整体比较高，但是部分逻辑有待优化与整合。**Trans** 本身实现了不同的差分方式以及不同的迭代方式来求解电路。而 **shooting_method** 牺牲了部分精度，主要追求节点电压的计

算值准确性，电流的仿真值部分时候可能会与步长等相关。

项目可能的优化方向

1. 图形化界面以及自定义器件模型，包括加入函数句柄等的使用来实现这样一种操作。
2. 迭代计算加速。
 - 目前的直流计算中，基础矩阵会反复生成，这一部分实际上占用了很多的时间。基础矩阵生成的代码中间有几行修改矩阵维度的代码耗费时间很多，实际上可以被优化掉。
 - 引入例如GPU矩阵运算加速、多线程运算的功能。
3. 打靶法实现动态步长的调整。
 - 在函数中留下了一个接口来动态调整 `Trans` 在迭代过程中的步长以实现更优化的迭代。但是并没有取得比较好的效果，但是理论是存在一种优化方式来实现这样的迭代的。
4. 一些逻辑的合并。
 - `Gen_baseA`、`Gen_nextA` 和 `Gen_Matrix` 实际上都是来自同样的源代码，但是在项目使用中不同同学的思路不一样，所以实际上的原文件 `Gen_Matrix` 受到了修改。后续的改进可以尝试把 `Gen_BaseA` 与 `Gen_Matrix` 合并，改进 `calculateDC` 替换器件的策略。
 - `ValueCalc` 的函数如 `valueCalcDC`, `valueCalcTrans` 之间与 `getCurrent` 如 `getCurrentAC`, `getCurrentDC`, `getCurrentTrans` 的函数之间逻辑有非常多的共通之处，如果可以的话应该将他们分别合并成为一个完整的函数。
5. 输入格式合法性的检查，检查浮空端口等等附属功能。
6. 输出格式的自定义化，比如考虑能够计算某个电路中的表达式。
7. 模型接口的大统一，目前每多加一个器件还需要在 `parser_netlist` 中解析，在生成网表的过程以及计算过程中具体特殊处理。考虑将特殊的情况通用化，可以使用函数句柄等技术实现这种大统一。