

计算机组成原理

总线系统（3）

王浩宇,教授

haoyuwang@hust.edu.cn

<https://howiepku.github.io/>

目前正在研发和已经使用的新型总线:

RapidIO: 1Gbps~60Gbps

Infiniband: 100Gbps

3GIO: 2.5GB/s, Intel/AMD

FutureIO: 10GB/s, IBM, Compaq, HP

Serial AGP, Serial ATA, Intel

ARM AMBA-AHB-APB-AXI

Intel QPI

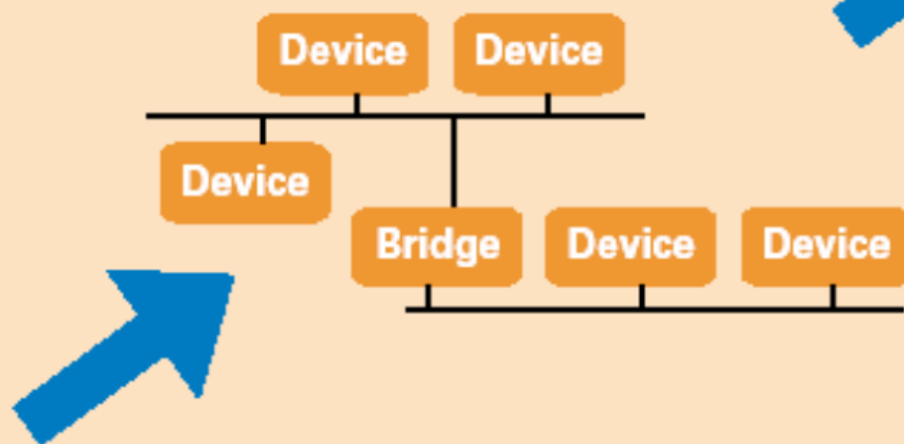
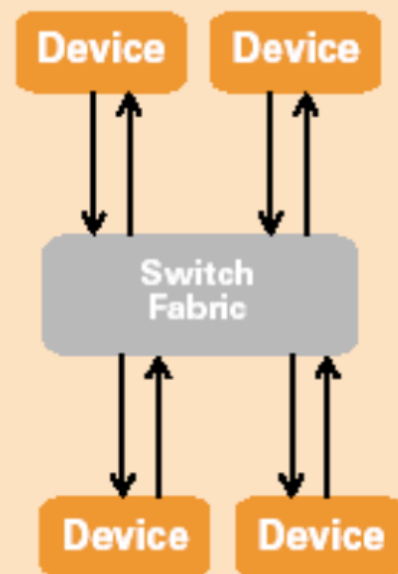
IBM PLB OPB

PCI-E

System Performance

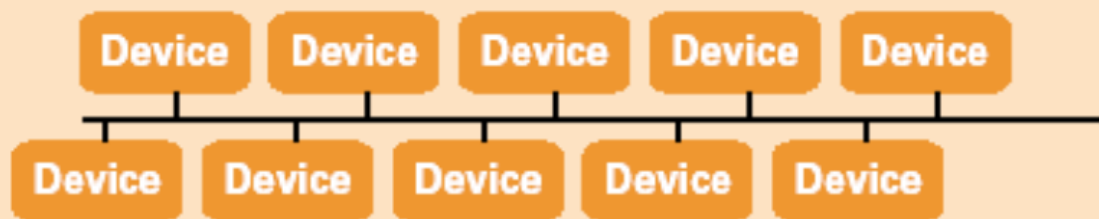
- Packet Switched
- Point-to-Point
- Low Pin Count

Very High Frequency



Bridged Hierarchy
Broadcast
< 133MHz

Examples: PCI, PCI-X



Single Segment
Broadcast
< 33MHz

总线标准

- 计算机系统的各部件之间利用总线进行信息传输时应遵守的协议和规范，包括硬件和软件两个方面
 - 常用片内总线
 - 常用系统总线
 - 常用IO总线
 - 常用外部总线
-
- 注意：总线也在不断发生变化，早期的系统总线，如ISA，EISA总线等都演变成了IO总线

常用片内总线

- CPU内部的总线。它是CPU内部控制器、运算逻辑单元、寄存器等模块之间的公共连接线
- AMBA是ARM在1996年推出的互联协议，主要用在片上系统中各IP（比如：CPU、GPU、内存、DSP等）之间的通信，整个通信基于主从协议。AMBA促进了IP的模块化设计、可重用性、兼容性和可扩展性

AMBA总线协议



Evolution of the ARM® AMBA® Specifications

	AMBA 1997	AMBA 2 1999	AMBA 3 2003	AMBA 4 2010, 11	AMBA 5 2013-2019	
ATP Adaptive Traffic Profiles					ATP	
DTI Distrib. Translation Interface					DTI	
CHI Coherent Hub Interface					CHI	CHI.B CHI.C
ACE AXI coherency Extensions				ACE +Lite	ACE5 +Lite	
AXI Adv. eXtensible Interface			AXI3	AXI4 +Lite, +Stream	AXI5	
ATB Adv. Trace Bus			ATB			
AHB Adv. High-performance Bus		AHB	AHB-Lite	→	AHB5 +Lite	
APB Advanced Peripheral Bus	APB	APB2	APB3	APB4		

常用系统总线

- ISA (Industrial Standard Architecture) : 最早制定的总线技术标准, 总线宽度8/16位, 总线频率5~8MHz, 总线带宽5~8MB/s

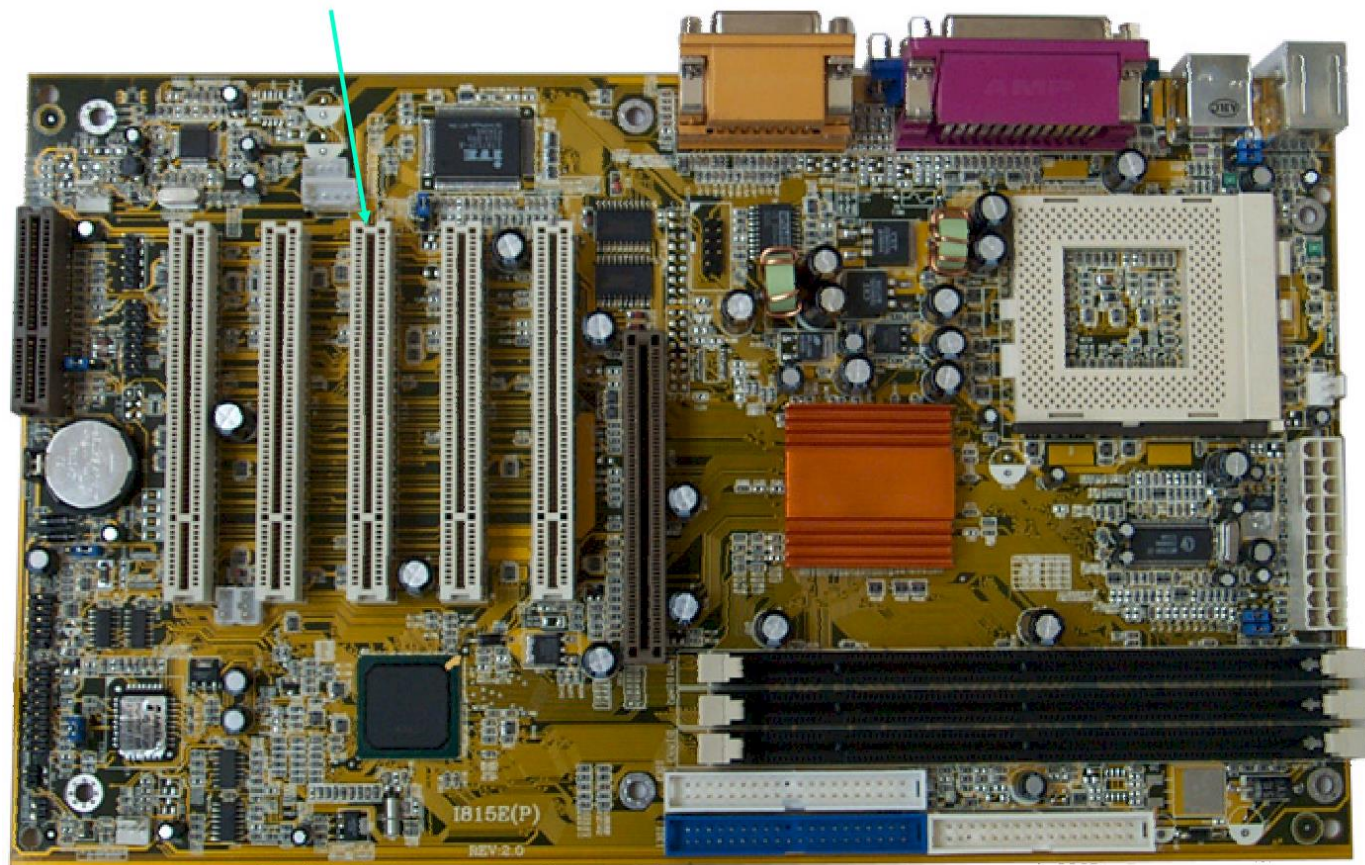


EISA, VESA

- EISA (Extended Industry Standard Architecture) 总线：在ISA总线的基础上为32位微机开发
- VESA (Video Electronics Standard Association) 总线：1992年推，它的推出为微机系统总线体系结构的革新奠定了基础，该总线系统考虑到CPU与主存和Cache的直接相连。标准定义了32位数据线，且可通过扩展槽扩展到64位，使用33MHz时钟频率，最大传输率为128MB/s~132MB/s

PCI总线

- **PCI（Peripheral Component Interconnect）总线：**PCI是由Intel公司1991年推出的总线规范，用于取代ISA；不同于ISA总线，PCI总线的地址总线与数据总线是分时复用的，支持插即用



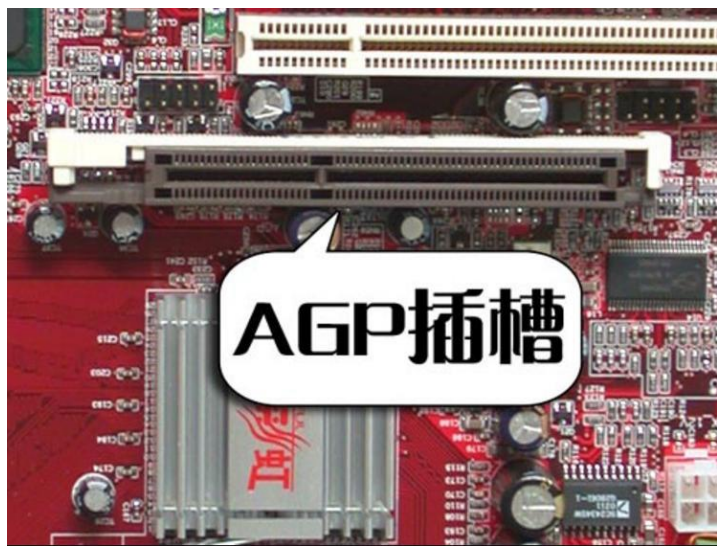
PCI总线

- **插即用**：是指当板卡插入系统时，系统会自动对板卡所需资源进行分配，如基地址、中断号等，并自动寻找相应的驱动程序；而不象旧的ISA板卡，需要进行复杂的手动配置
- **PCI总线支持10台外设，总线宽度32/64位，总线时钟频率33.3MHz/66MHz，最大数据传输速率 133/264MB/s，时钟同步方式，且与CPU的时钟频率无关**

常用IO总线

■ AGP (Accelerated Graphics Port) 总线

- 是Intel公司1997年推出的一种3D标准图像接口，基于PCI2.1版规范并进行扩充修改而成，它采用点对点通道方式，能够提供四倍于PCI的传输速度



PCIe总线

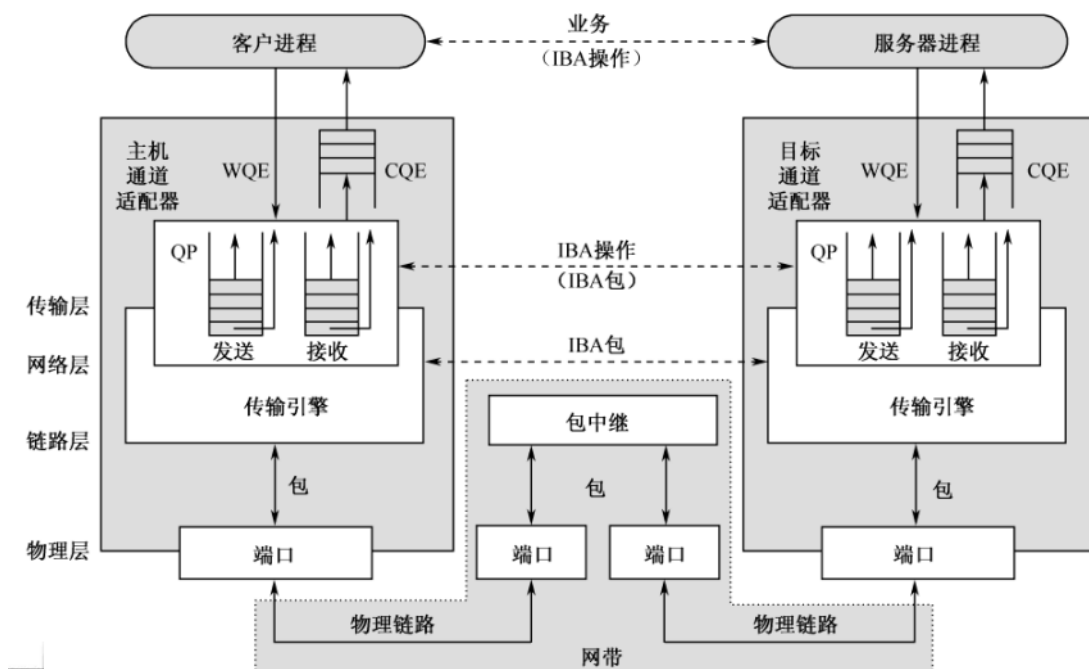
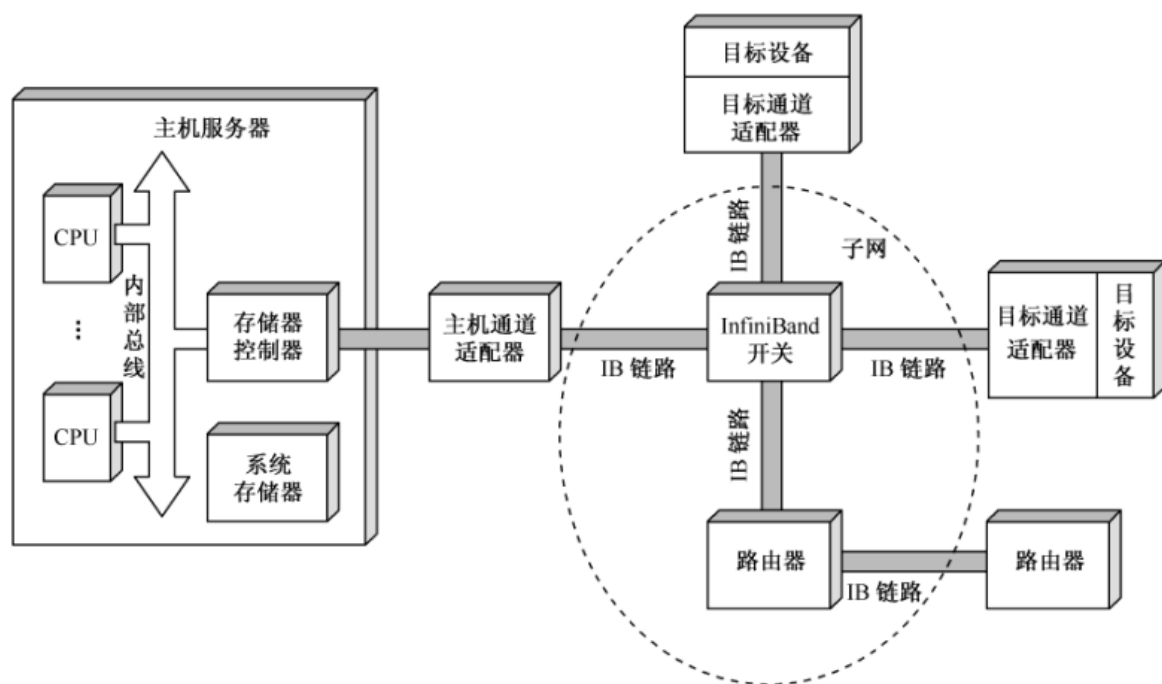
- PCIe（Peripheral Component Interconnect Express）总线：是 Intel 公司 2001 年推出的一种高速串行计算机扩展总线标准，用于替代 PCI、PCI-X 和 AGP 总线
- PCIe 相比以前的标准，有许多改进之外，包括：更高的最大系统总线吞吐量，更低的 I/O 引脚数量和更小的物理尺寸，更好的总线设备性能缩放，更详细的错误检测和报告机制；PCIe 标准的更新版本为 I/O 虚拟化提供了硬件支持
- PCIe 有多种不同速度的接口模式，包括：1X、2X、4X、8X、16X 以及更高速的 32X；PCIe 1X 模式的传输速率可以达到 250MB/s，PCIe 2.0 X16 接口能够提供 8GB/s 的总线带宽。

常用外部总线

- **USB (Universal Serial Bus) 总线**: 是由Intel、Compaq、IBM、Microsoft等多家公司1994年联合提出的一种通用串行总线
 - USB自推出后, 已成功替代串口和并口, 并成为个人电脑和大量智能设备的必配的接口之一
 - USB 1.1 总线带宽为12Mbps (1.5MB/s), 可接入多达127个设备
 - USB 3.1 Gen2 最大传输速率可达10Gbps (1280MB/s)

InfiniBand总线

- **InfiniBand总线：**是由InfiniBand行业协会推出的，该协会的主要成员包括Compaq、Dell、HP、IBM、Intel、Microsoft和Sun等公司
- **基于开关和链路组成的中央开关网带，**可连接多达64000个服务器、存储系统和网络设备

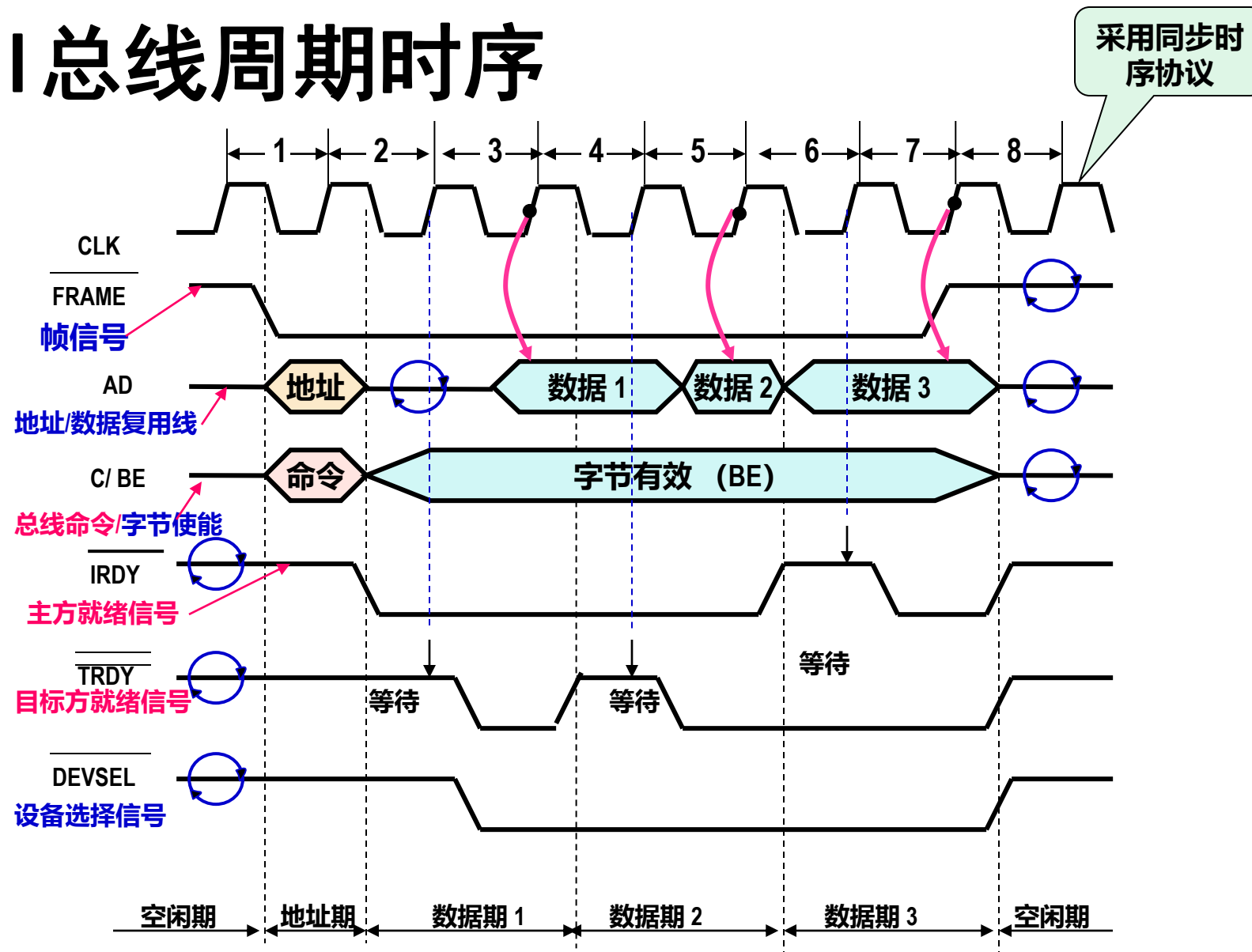


PCI 总线示例（选学）

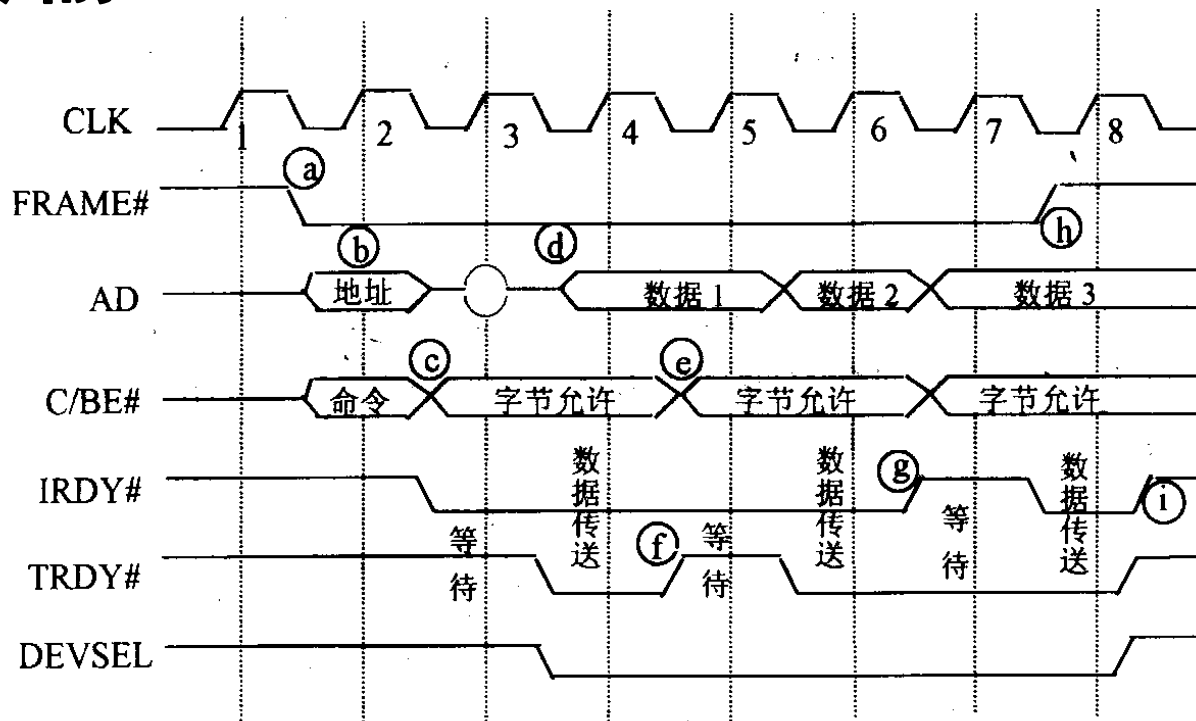
总线周期类型

- PCI 总线周期由当前被授权的主设备发起。PCI 支持任何主设备和从设备之间点到点的对等访问，也支持某些主设备的广播读写。
 - 存储器读/写总线周期
 - 存储器写和使无效周期
 - 特殊周期
 - 配置读/写周期

PCI 总线周期时序

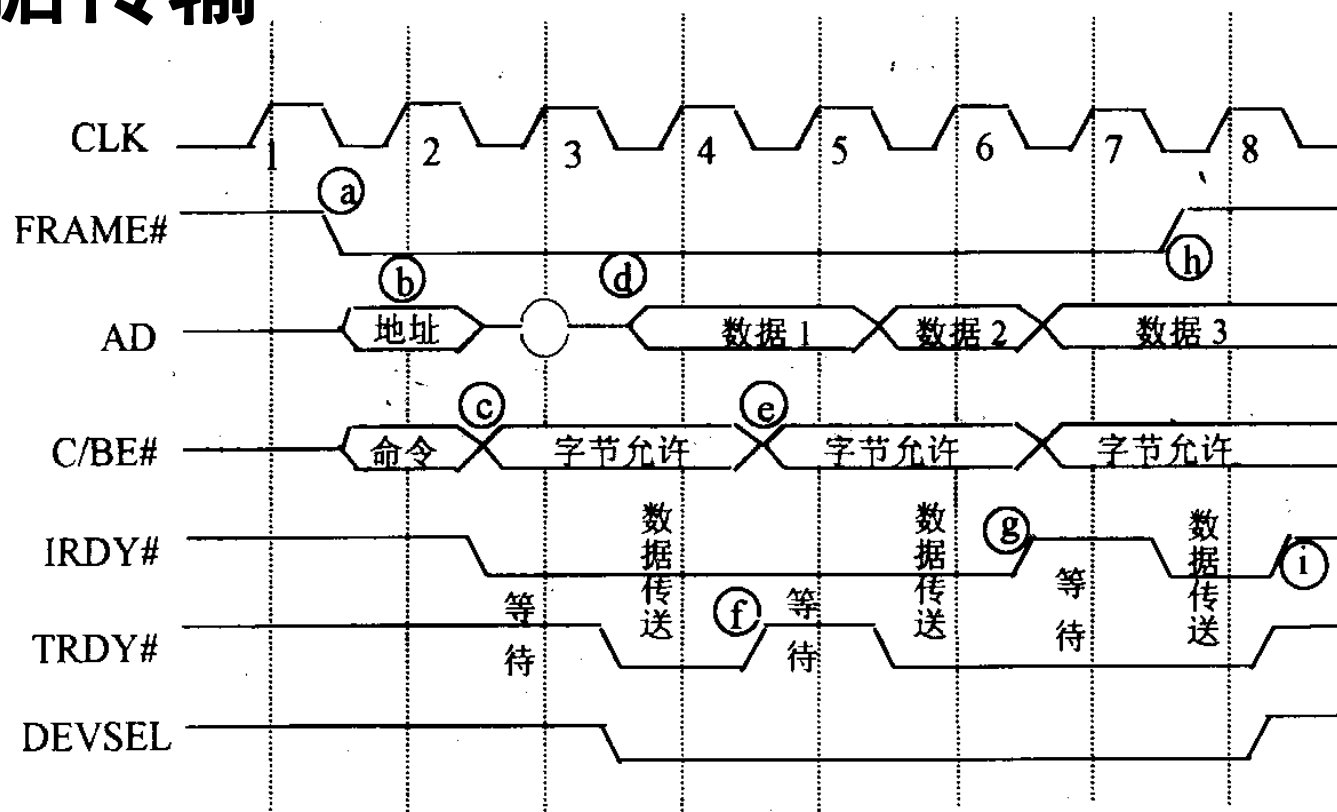


数据传输



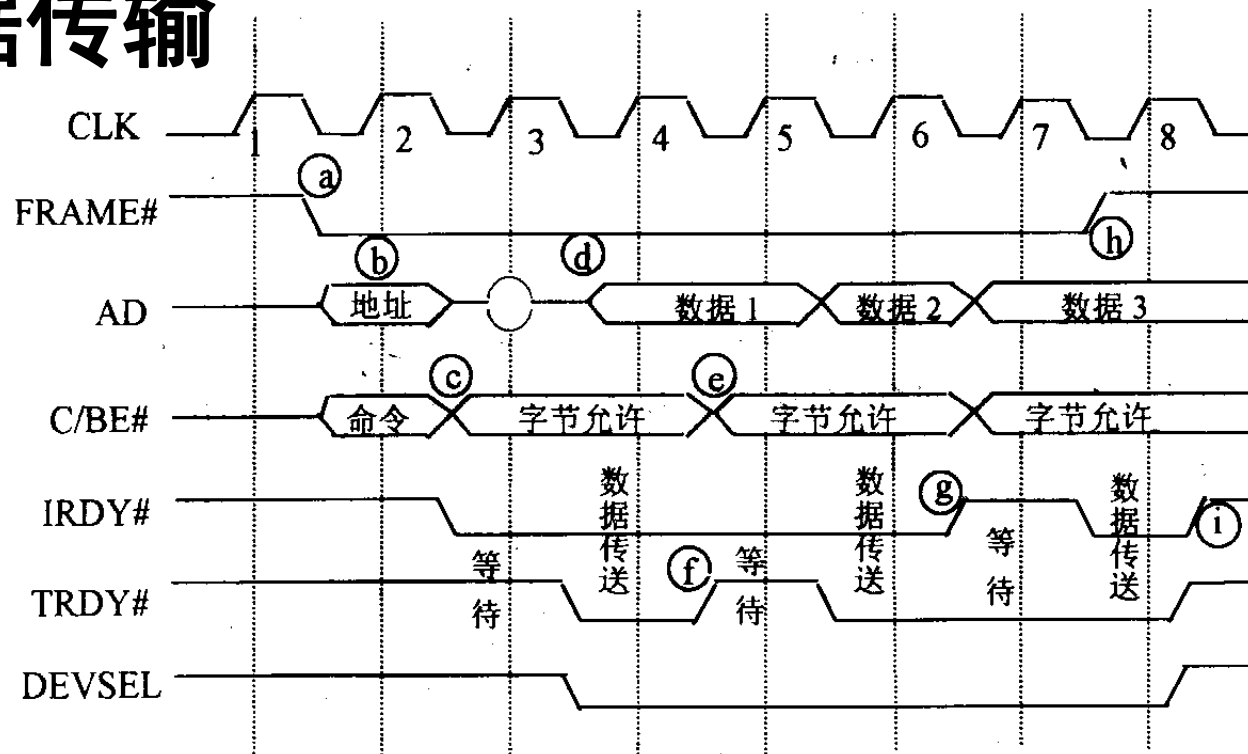
- 总线主控设备获得总线控制权后，将FRAME#驱动至有效电平，开始此次传输。同时启动方将目标设备的地址放在AD总线上，命令放在C/BE#线上
- 目标设备从地址总线上识别出
- 启动方停止启动AD总线，同时改变C/BE#线上的信号，并驱动IRDY#至有效电平，表示已作好接收数据的准备

数据传输



- d. 目标设备将DEVSEL#驱动至有效电平，将被请求的数据放在AD总线上，并将TRDY#至有效电平，表示总线上的数据有效
- e. 启动方读数据
- f. 目标设备未准备好传送第二个数据块，因此将TRDY#驱动至无效电平

数据传输



g. 第6个时钟，目标方已将第三个数据块放到数据总线上，但启动方未准备好，故因此将IRDY#驱动至无效电平

i. 启动方知道第三个数据块是要传输的最后一个，将FRAME驱动至无效电平，停止目标方，同时将IRDY#驱动至有效电平，完成接收

j. 启动方将IRDY#驱动至无效电平，总线回到空闲状态

PCI 总线周期时序

PCI 总线周期的操作特点：

- (1) 采用同步时序协议
- (2) 总线周期由被授权的主方启动，以帧FRAME#信号变为有效来指示一个总线周期的开始
- (3) 一个总线周期由一个地址期和一个或多个数据期组成。在地址期内除给出目标地址外，还在C/BE#线上给出总线命令以指明总线周期类型。
- (4) 地址期为一个总线时钟周期，一个数据期在没有等待状态下也是一个时钟周期。一次数据传送是在挂钩信号IRDY#和TRDY#都有效情况下完成，任一信号无效（在时钟上跳沿被对方采样到），都将加入等待状态

PCI 总线周期时序

PCI 总线周期的操作特点：

- (5) 总线周期长度由主方确定。在总线周期期间 FRAME# 持续有效，但在最后一个数据期开始前撤除。PCI 具有无限制的猝发能力，猝发长度由主方确定，没有对猝发长度加以固定限制
- (6) 主方启动一个总线周期时要求目标方确认。即在 FRAME# 变为有效和目标地址送上 AD 线后，目标方在延迟一个时钟周期后必须以 DEVSEL# 信号有效予以响应。否则，主设备中止总线周期。
- (7) 主方结束一个总线周期时不要求目标方确认