

106010006 黃詩瑜 電機 21

Lab 6: Electronic Clock I (Time Display)

1. Finish the time display function supporting 24-hour (00-23).

1.1 Support two modes: AM/PM and 24-hour.

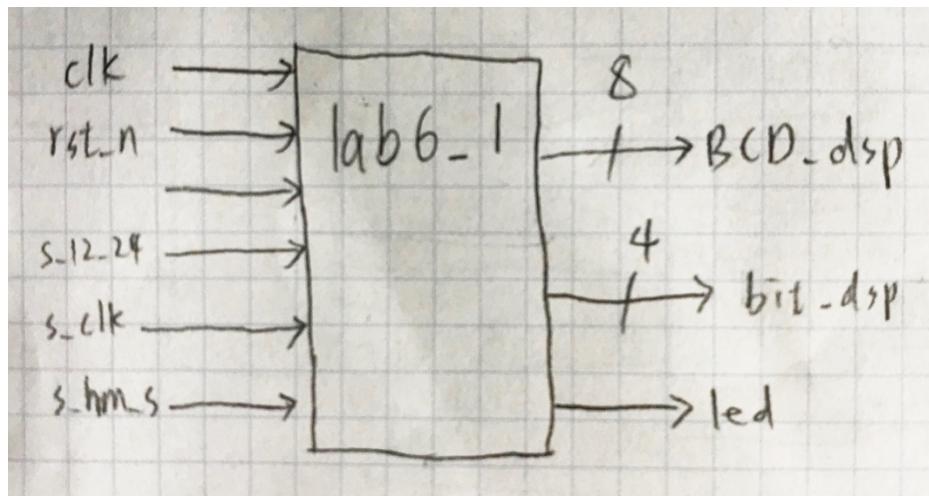
Specification:

Input: clk, rst_n, s_12_24, s_clk, s_hm_s

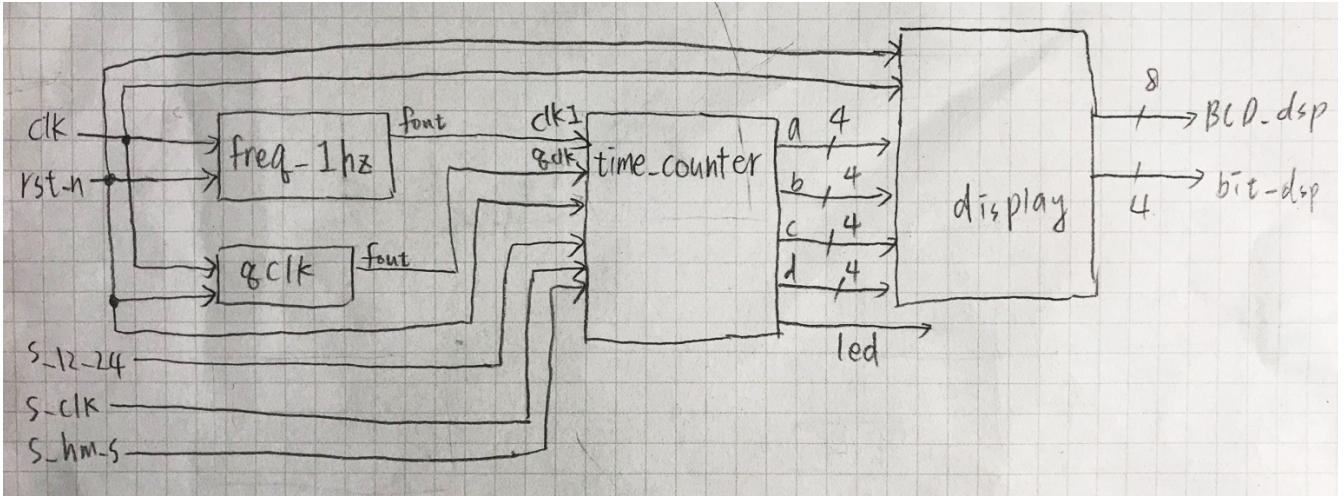
Output: BCD_dsp[7:0], bit_dsp[3:0], led

I/O	clk	rst_n	s_12_24	s_clk	s_hm_s	led	bit_dsp[0]	bit_dsp[1]	bit_dsp[2]	bit_dsp[3]
LOC	W5	V17	V16	W17	W16	L1	U2	U4	V4	W4

BCD_dsp[0]	BCD_dsp[1]	BCD_dsp[2]	BCD_dsp[3]	BCD_dsp[4]	BCD_dsp[5]	BCD_dsp[6]	BCD_dsp[7]
V7	U7	V5	U5	V8	U8	W6	W7



Implementation:



time_counter 的接到 clk1 和 qclk 兩種不同速度的 clock，clk1 是 freq_1hz 的 output fout 的 1HZ clock，qclk 是另一個快一點的 clock，是由接到 switch 的一個 input s_clk 控制， $s_{clk} = 0$ 則 time_counter 的 clock 是 1HZ，若 $s_{clk} = 1$ ，則是較快的 qclk clock，time_counter 裡面分為 24 小時制 00:00-23:59 與 12 小時制 12:00-11:59 兩種 counter，4 bits 的 c24_h1, c24_h2, c24_m1, c24_m2, c24_s1, c24_s2 分別對應 24 小時制的十位數和個位數的時分秒，c12_h1, c12_h2, c12_m1, c12_m2, c12_s1, c12_s2 則是 12 小時制的十位數和個位數的時分秒，接到 switch 的 input s_12_24 會控制是把 24 小時還是 12 小時制的時分秒接到 time_counter 的中的 4-bit h1, h2, m1, m2, s1, s2，s_hm_s 是接到 switch 的 input，控制 LED 燈要顯示秒還是時與分，當 $s_{hm_s} = 0$ time_counter 的 4-bit output a, b, c, d 為 $4'd0$, $4'd0$, $s1$, $s2$ ，當 $s_{hm_s} = 1$ ，a, b, c, d 則為 h1, h2, m1, m2。當 s_{12_24} 為 1 表示 LED 燈顯示 12 小時制，這時當 24 小時制的時大於 12，就表示為 12 小時制的 PM，就設 time_counter output led 為 1，若 24 小時制的時小於 12，表示為 12 小時制的 AM，則 led 為 0，output led 會接到

FPGA 板上的 LED 燈，就能辨別出是 12 小時制的 AM 或 PM。

time_counter 的 output a, b, c, d 會接到 display 中，就是決定 7-seg LED 要顯示的數字，由 MUX 選出對應的 8-bit 數字給 output BCD_dsp，配合 4-bit bit_dsp 就可以控制 LED 燈的數字顯示與閃爍等。

討論：

這次主要是做跟 counter 有關的東西，所以把 counter 那邊的進位之類的邏輯想清楚後，就不難設計了，跟之前的實驗都蠻像的。

2. For the date functions in clock (no leap year), we have the following functions:
 - o Day (Jan/March/May/July/Aug/Oct/Dec: 1-31, Feb: 28, Apr/June/Sept/Nov: 30),
 - o Month (1-12),
 - o Year (00-99).

Implement the following functions:

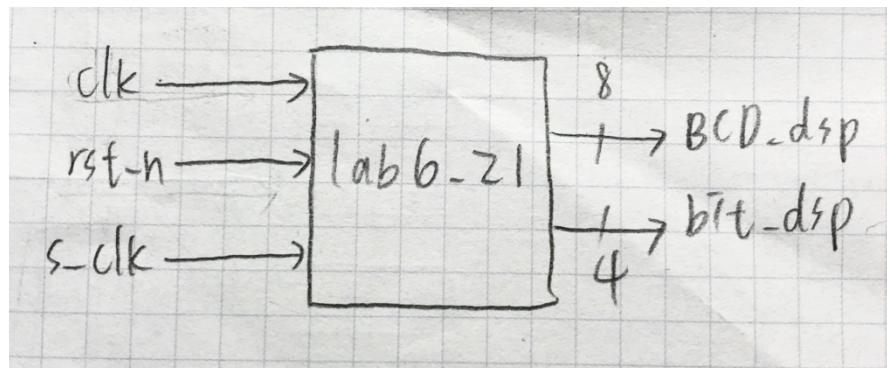
2.1 Month-Day function display in the 4 7-segment displays.

Specification:

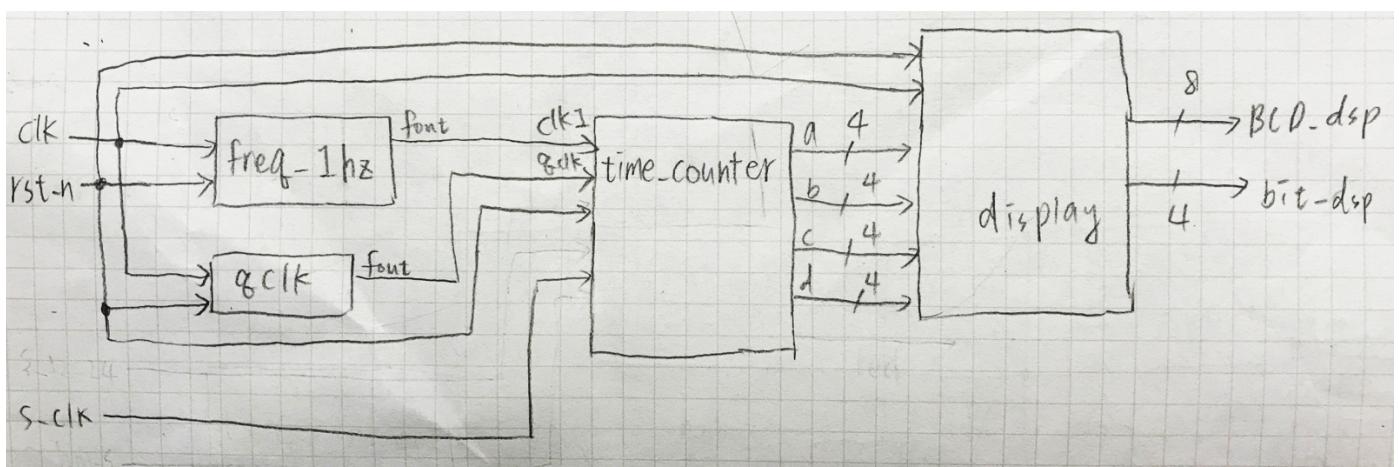
Input: clk, rst_n, s_clk
Output: BCD_dsp[7:0], bit_dsp[3:0]

I/O	clk	rst_n	s_clk	bit_dsp[0]	bit_dsp[1]	bit_dsp[2]	bit_dsp[3]
LOC	W5	V17	W17	U2	U4	V4	W4

BCD_dsp[0]	BCD_dsp[1]	BCD_dsp[2]	BCD_dsp[3]	BCD_dsp[4]	BCD_dsp[5]	BCD_dsp[6]	BCD_dsp[7]
V7	U7	V5	U5	V8	U8	W6	W7



Implementation:



time_counter 的接到 clk1 和 qclk 兩種不同速度的 clock，clk1 是 freq_1hz 的 output fout 的 1HZ clock，qclk 是另一個快一點的 clock，是由接到 switch 的一個 input s_clk 控制， $s_clk = 0$ 則 time_counter 的 clock 是 1HZ，若 $s_clk = 1$ ，則是較快的 qclk clock，time_counter 裡的 mon1, mon2, day1, day2 是十位數和個位數的月和日，從 01 月 01 日開始數，數到 12 月 31 日後，會回到 01 月 01 日，mon1, mon2, day1, day2 會分別接到 output 4 bits 的 a, b ,c, d 。

a, b, c, d 再接到 display 中，就是決定 7-seg LED 要顯示的數字，由對應的 8-bit output BCD_dsp 與 4-bit bit_dsp 控制 LED 燈的數字顯示與閃爍等。

2.2 Combine the Year and 2.1 to finish a Year-Month-Day timer, and use one DIP switch to select

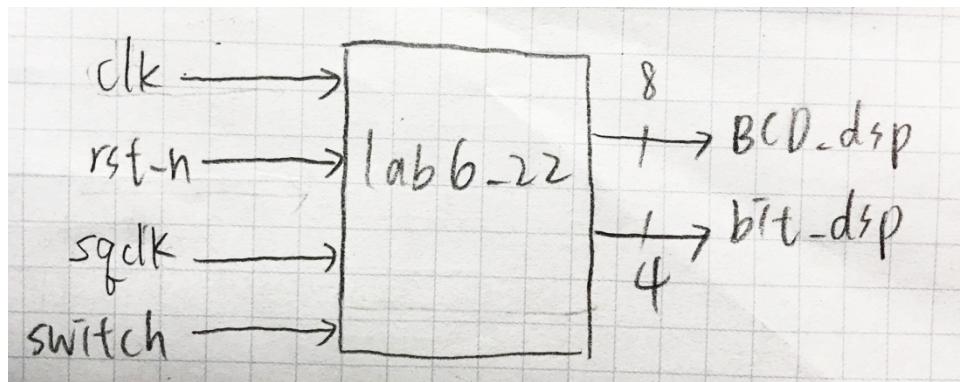
the display of Year (2 Seven-Segment Displays, SSDs) or Month-Day (4 SSDs).

Specification:

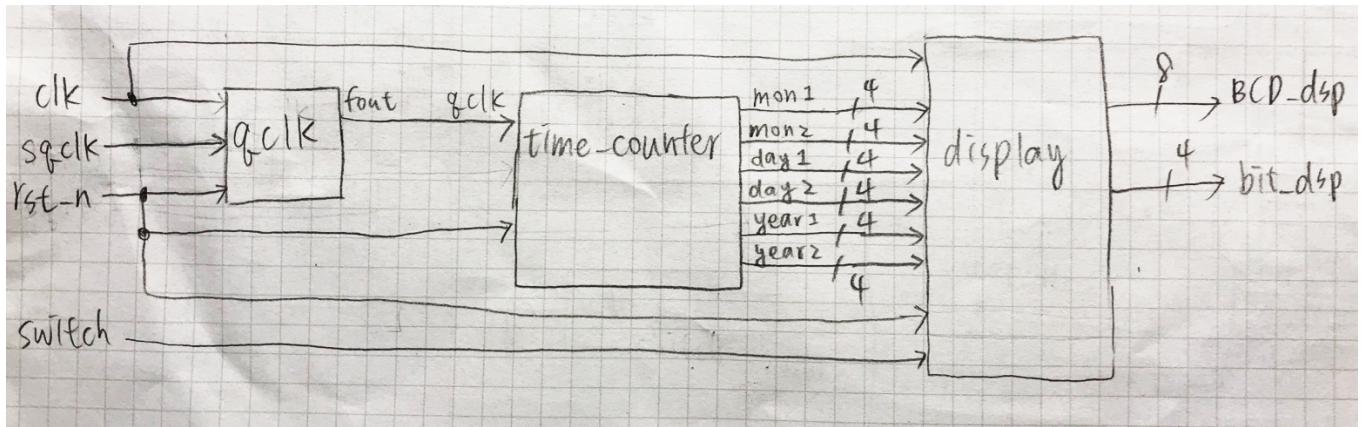
Input: clk, rst_n, switch, sqclk
Output: BCD_dsp[7:0], bit_dsp[3:0]

I/O	clk	rst_n	switch	sqclk	bit_dsp[0]	bit_dsp[1]	bit_dsp[2]	bit_dsp[3]
LOC	W5	V17	W17	R2	U2	U4	V4	W4

BCD_dsp[0]	BCD_dsp[1]	BCD_dsp[2]	BCD_dsp[3]	BCD_dsp[4]	BCD_dsp[5]	BCD_dsp[6]	BCD_dsp[7]
V7	U7	V5	U5	V8	U8	W6	W7



Implementation:



qclk 是 frequency divider，裡面的 out3 和 out4 是兩種不同速度的 clock，input

sqclk 接到 switch 上，控制 qclk 的 output fout 是比較快的 out3 還是比較慢的

out4 clock，fout 會接到 time_counter 的 input qclk，time_counter 的 4-bit output

mon1, mon2, day1, day2, year1, year2 分別為十位數和個位數的月日年，是從 00

年 01 月 01 日開始數，到 99 年 12 月 31 日時回到 00 年 01 月 01 日，mon1,

mon2, day1, day2, year1, year2 接到 display 的 input。

display 中的 4-bit a, b, c, d 是決定 LED 燈要顯示的數字，input switch 接到一個

switch 上，當 switch == 0，display 中的 a, b, c, d 為 4'd0, 4'd0, year1, year2，當

switch == 1，a, b, c, d 為 mon1, mo2, day1, day2，再依照 a, b, c, d 的值用 MUX 選

出 8-bit 數字給 output BCD_dsp 控制 7-seg LED 燈的顯示，output 4-bit bit_dsp 則

是控制 7-seg LED 燈的閃爍。

討論：

在 demo 這題的時候助教說 2.1 和 2.2 大家都是合在一起做的，我以為要拆成兩

題，但是還好沒甚麼太多需要修改的地方，就是循序漸進，跟第一題很像，而

且還比較簡單一些。

結論：

這次沒有做 bonus，雖然跟第二題很像，只要把年份改成 2000-2200 年就好了，

但是我的 code 都打好之後，在 generate bitstream 的時候在 initializing...那邊跑得

超久，我有重新開一個 project 再把 code 複製進去，再 generate 也是一樣跑的

超久，試了大概 40 分鐘之後，我就打算不做 bonus 這題了。