制御工学実験 II
論理回路

提出者

14104064 下松八重　宏太

共同実験者

14101028 梶野　翔平

14104092 中島　美香

16104311 北山　拓夢

13104119 廣瀬　直人

実験日

2016 年 6 月 28 日

提出日

2016 年 7 月 5 日

再提出日

2016 年 7 月 19 日

1　目的

この実験ではディジタル計算機の基礎となる論理回路について理解を深めることを目的とする.

2　原理

2.1　ブール代数

論理回路では変数が 1 か 0 の 2 つの値しかとらないブール対数を使って処理する．ブール代数の主な定理を以下に示す.

1. $A+0=A$　2. $A\cdot 0=0$　3. $A+1=1$　4. $A\cdot 1=A$　5. $A+A=A$
6. $A\cdot A=A$　7. $A+\bar{A}=1$　8. $A\cdot\bar{A}=0$　9. $\bar{\bar{A}}=A$　10. $A+A\cdot B=A$
11. $A\cdot(A+B)=A$　12. $A+\bar{A}\cdot B=A+B$　13. $(A+B)\cdot(A+C)=A+B\cdot C$
14. *commutative law*
$A+B=B+A,\ A\cdot B=B\cdot A$
15. *asociative law*
$A+B+C=(A+B)+C=A+(B+C),\ A\cdot B\cdot C=(A\cdot B)\cdot C=A\cdot(B\cdot C)$
16. *distributive law*
$A+(B\cdot C\cdot D)=(A+B)\cdot(A+C)\cdot(A+D),\ A\cdot(B+C+D)=A\cdot B+A\cdot C+A\cdot D$
17. *De Morgan's law*
$\overline{(A+B+C)}=\bar{A}\cdot\bar{B}\cdot\bar{C},\ \overline{(A\cdot B\cdot C)}=\bar{A}+\bar{B}+\bar{C}$

ただし，“+” は論理和 (OR) を，“·” は論理積 (AND) を表す．また，$\bar{A}$ は A の否定 (NOT) を表す.

2.2　論理素子

論理回路を構成する素子のうち代表的なものを図 1 に示す．また，これらの真理値表を 1 に示す．しかし，実際の論理回路では NAND 素子のみを用いて他の素子を実現している．各論理素子を NAND 素子で表したものを 2 に示す.

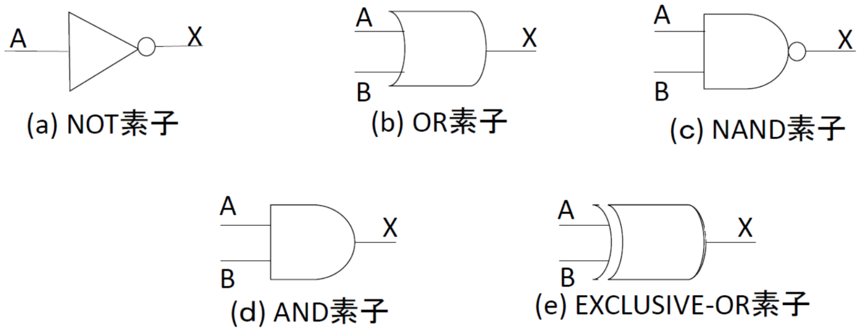

図 1　代表的な論理回路

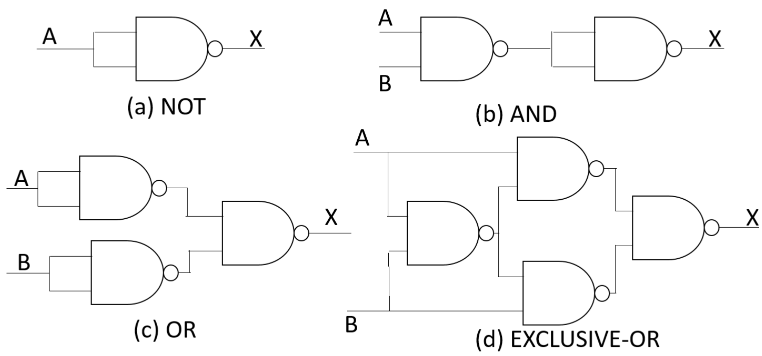

図 2　NAND 素子で表した各回路

表 1　真理値表

	A	B	X
NOT	0	-	1
	1	-	0
AND	0	0	0
	0	1	0
	1	0	0
	1	1	1
OR	0	0	0
	0	1	1
	1	0	1
	1	1	1
EXCLUSIVE-OR	0	0	0
	0	1	1
	1	0	1
	1	1	0
NAND	0	0	1
	0	1	1
	1	0	1
	1	1	0

2.3　フリップフロップ

フリップフロップは論理回路で用いられる記憶素子であり，RS-FF，JK-FF，T-FF，D-FF などがある．この実験では RS-FF 回路を使用する．

3　実験方法

論理回路実験装置を用いて以下の論理回路を実験装置上に実現し，2. について出力を求め真理値表を作製する．

1. NOT,AND,OR,EXCLUSIVE-OR 素子 (表 1 となるように確認)
2. $F = B\bar{C}(A+\bar{D}) + ACD + \bar{A}\bar{B}CD + \bar{A}\bar{B}\bar{D}$
3. RS-FF(動作の確認)

4　結果

4.1　与えられた論理回路について

与えられた式をカルノー図を用いて簡略化すると，

$$F = \bar{A}\bar{C}\bar{D} + AB\bar{C} + ACD + \bar{A}\bar{B}C$$

となる．真理値表を表 3 に示す．また，回路図を図 3 に示す．

表 2　真理値表

A	B	C	D	$\bar{A}\bar{C}\bar{D}$	$AB\bar{C}$	ACD	$\bar{A}\bar{B}C$	F
0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	0	0	0
0	0	1	0	0	0	0	1	1
0	0	1	1	0	0	0	1	1
0	1	0	0	1	0	0	0	1
0	1	0	1	0	0	0	0	0
0	1	1	1	0	0	0	0	0
1	0	0	0	0	0	0	0	0
1	0	0	1	0	0	0	0	0
1	0	1	0	0	0	0	0	0
1	0	1	1	0	0	1	0	1
1	1	0	0	0	1	0	0	1
1	1	0	1	0	1	0	0	1
1	1	1	0	0	0	0	0	0
1	1	1	1	0	0	1	0	1

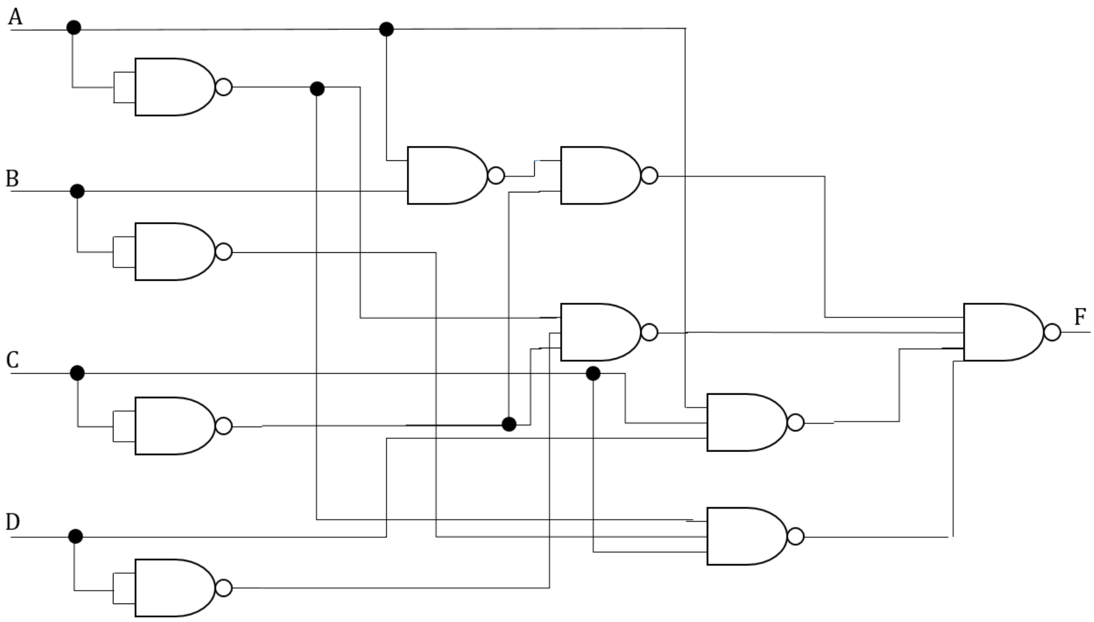

図 3　論理回路図

2　原理

2.1　RS-FF について

RS-FF を NAND 素子で表し，その出力を図 4 に示す．それぞれの添字 n は入力が n 回切り替わった事を示す．

ここで，n 回目の入力切り替えの結果，RS-FF の出力が $Q_n = 0, \bar{Q_n} = 1$ となったとする．$(n+1)$ 回目の入力切り替えで $S_{n+1} = 1, R_{n+1} = 0$ になったとすると，まず $X_1 = 0, X_2 = 1$ となる．これより，N_3 の出力は $X_3 = 1$，すなわち $Q_{n+1} = 1$ となる．次に N_4 には $X_2 = 1, X_3 = 1$ が入力されるため $X_4 = 1$ となる．同様にして入出力の組み合わせを考え，真理値表を作成すると表 3 となる．また，入力が $R = S = 1$ のときの出力は $(Q_{n+1}, \bar{Q}_{n+1}) = (1, 0)$ か，あるいは $(Q_{n+1}, \bar{Q}_{n+1}) = (0, 1)$ のどちらか予測出来ないため，この入力の組み合わせは禁止である．

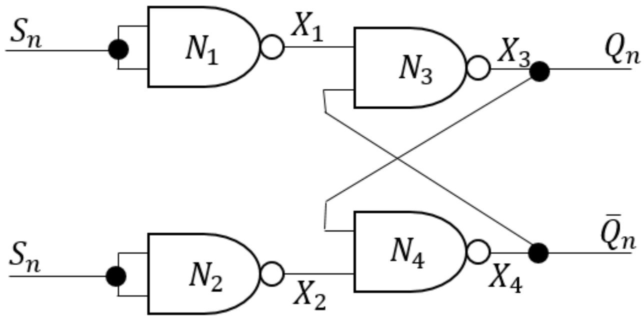

図 4　RS-FF

表 3　RS-FF の真理値表

入力		出力	
S	R	Q_{n+1}	$\overline{Q_{n+1}}$
0	0	Q_n	$\overline{Q_n}$
0	1	0	1
1	0	1	0
1	1	不定	不定

5　課題

5.1　カルノー図による論理式の簡略化

与えられた式をカルノー図を用いて簡略化する．まず，線形性より

$$
\begin{aligned}
F &= B\bar{C}(A+\bar{D}) + ACD + \bar{A}\bar{B}CD + \bar{A}\bar{B}\bar{D} \\
&= B\bar{C}A + B\bar{C}\bar{D} + ACD + \bar{A}\bar{B}CD + \bar{A}\bar{B}\bar{D}
\end{aligned}
$$

この式よりカルノー図を作成し，表 4 に示す．

		$\bar{C}$		C	
		$\bar{D}$	D		$\bar{D}$
$\bar{A}$	$\bar{B}$	1		1	1
	B	1			
A	B	1	1	1	
	$\bar{B}$			1	

表 4　カルノー図

この図より，1 のマス目を最も大きな 2^n 個の規則的なマス目を囲み，そこに該当する式を表現すると

$$
\begin{aligned}
F &= \bar{A}\bar{C}\bar{D} + AB\bar{C} + ACD + \bar{A}\bar{B}C \\
&= \overline{\overline{\bar{A}\bar{C}\bar{D}}} + \overline{\overline{AB\bar{C}}} + \overline{\overline{ACD}} + \overline{\overline{\bar{A}\bar{B}C}} \\
&= \overline{\overline{\bar{A}\bar{C}\bar{D}} \cdot \overline{AB\bar{C}} \cdot \overline{ACD} \cdot \overline{\bar{A}\bar{B}C}} \\
&= \overline{\overline{\overline{AA}\ \overline{CC}\ \overline{DD}} \cdot \overline{AA\overline{CC}} \cdot \overline{ACD} \cdot \overline{\overline{AA}\ \overline{BB}C}}
\end{aligned}
$$

となり，これでこの論理式を NAND 素子で表すことができる．論理回路を図 4 に示す．

5.2 RS-FF について

RS-FF において, $R=1, S=1$ とした時, 出力は不定となる．これは厳密に同時に $R=1, S=1$ とすることは出来ず，必ずどちらかの入力が 1 となった後にもう一方が 1 となるためであると考えられる．

5.3 論理回路について

論理回路は論理演算を行う為の電気回路で，基本的にディジタル回路である．論理演算で用いる論理変数は 0 と 1 の 2 つで，電圧をある値で高低の区間に分けたりしてディジタル信号をアナログ電圧で表している．論理回路によって計算機などで様々な状態を表現することが出来る．

5.4 QM 法による論理式の簡略化

QM 法（クワイン・マクラスキー法）とはカルノー図による簡略化が複雑になる 4 変数以上の論理を簡単化する方法として有効な方法である．クワイン部とマクラスキー部によって構成され，クワイン部で主項の導出，マクラスキー部で最小形を導出する．

5.4.1 クワイン部による主項の導出

表 3 の真理値表より，結果が 1 となっている部分を Min i (i = 1,2,3,⋯) として以下の論理和標準形を求める．

$$\mathrm{Y} = \mathrm{Min0} + \mathrm{Min1} + \cdot\cdot\cdot + \mathrm{Min}\ n$$

次に，各最小項を含まれる 1 の数でグループ分けする．結果を表 5 に示す．

　隣り合うグループの全ての組み合わせを考え，変数の比較を行う．1 変数のみが異なる組み合わせに関して異なっている変数をドント・ケア d に置き換え，2 つの項を結合する．結合後の () 内に結合前の値を小さい順に記述する．結合結果を表 6 に示す．

表 5　グループ分けの結果

1 の個数	0	1	2	3	4
項 (i)	0000(0)	0001(1) 0010(2) 0100(4)	0011(3) 1100(6)	1011(5) 1101(7)	1111(8)

表 6　1 回目の結合結果

1 の個数	0	1	2	3
項 (i)	000d(0,1)	00d1(1,3) 001d(2,3) d100(4,6)	d011(3,5) 110d(6,7)	11d1(7,8)

これをすべての項が結合できなくなるまで繰り返す．ただし d を持つ項に関しては，同じ位置に d を持つものとのみ結合可能とする．結果を表 7 に示す．残った項が主項となる．

表 7　最終的な結合結果

1 の個数	0	1	2	3
項 (i)	00dd(0,1,2,3)	00d1(1,3) d100(4,6)	d011(3,5) 110d(6,7)	11d1(7,8)

5.4.2　マクラスキー部による最小部の導出

最小論理和形や最小論理積形を求めるにはクライン部で求めた主項より必須主項を選択する必要がある．マクラスキー部はこれを選択する手法である．

まず主項と対応する最小項の表を作成し，主項がカバーする箇所に印をつける．（表 8）

表 8　主項と最小項の対応

最小項 i	0	1	2	3	4	5	6	7	8
00dd(0,1,2,3)	-	-	-	-					
00d1(1,3)		-		-					
d100(4,6)					-		-		
d011(3,5)				-		-			
110d(6,7)							-	-	
11d1(7,8)								-	-

最小項の列に注目して，1 つのみの主項 (i) でカバーされているものに印をつける．これによって得られた主項でカバー出来る項があれば，全てに印をつける．その後，最小項にカバーされていないものがあれば，それを選び，必須主項に追加する．必須主項となった部分に 1 を入れて表にしたものを表 9 に示す．　得られた必須主項に対して，1 を真，0 を偽，d は無視して論理積を求める．これらの論理和が求める最小論理和形となる．つまり，(00dd) は $\bar{A}\bar{B}$ となる．従って，最小論理和形は以下のとおりである．

$$F = \bar{A}\bar{B} + B\bar{C}\bar{D} + \bar{B}CD + ACD$$

表 9　必須主項

最小項 i	0	1	2	3	4	5	6	7	8
00dd(0,1,2,3)	1	1	1	1					
00d1(1,3)		-		-					
d100(4,6)					1		1		
d011(3,5)				1		1			
110d(6,7)							-	-	
11d1(7,8)								1	1

参考文献

[1] 川 毅, “論理回路の設計”, コロナ社, 2007, pp47-53.

[2] 藤 繫, “電子回路”, 培風館, 2006, p79.

4　結果

4.1　基本的な論理回路素子の確認

NAND 素子を用いて NOT,AND,OR,EXCLUSIVE-OR 素子を図 2 の回路図の通りに作製し，その入出力関係が表 1 のようになることを確認した.

4.3　RS-FF

実験装置上で RS-FF を作製しその入出力関係が表 3 のようになる事を確認した.

参考文献

[1] 浅川 毅，“論理回路の設計”，コロナ社，pp.47-53，2007.

[2] 安藤 繁，“電子回路”，培風館，pp.79，2006.