



# 《汇编语言程序设计》

期末速成课



考点	重要程度	占分	题型
1.汇编语言的特点	★★★★★	5~10	
2.冯·诺依曼体系	★★★		大题
3.三大主流芯片架构	必考	0~3	选择 填空
4.CISC和RISC			
5.CPU寄存器			
6.条件码标志			
7.存储单元/存储器			
8.存储器地址分段			

## 考点1 汇编语言的特点

---

【题1】汇编语言是一种高级语言，其程序员代码必须编译成目标，代码程序才能执行（ × ）

【题2】汇编语言的目标代码相对C语言而言，占用内存少这些速度快（ √ ）

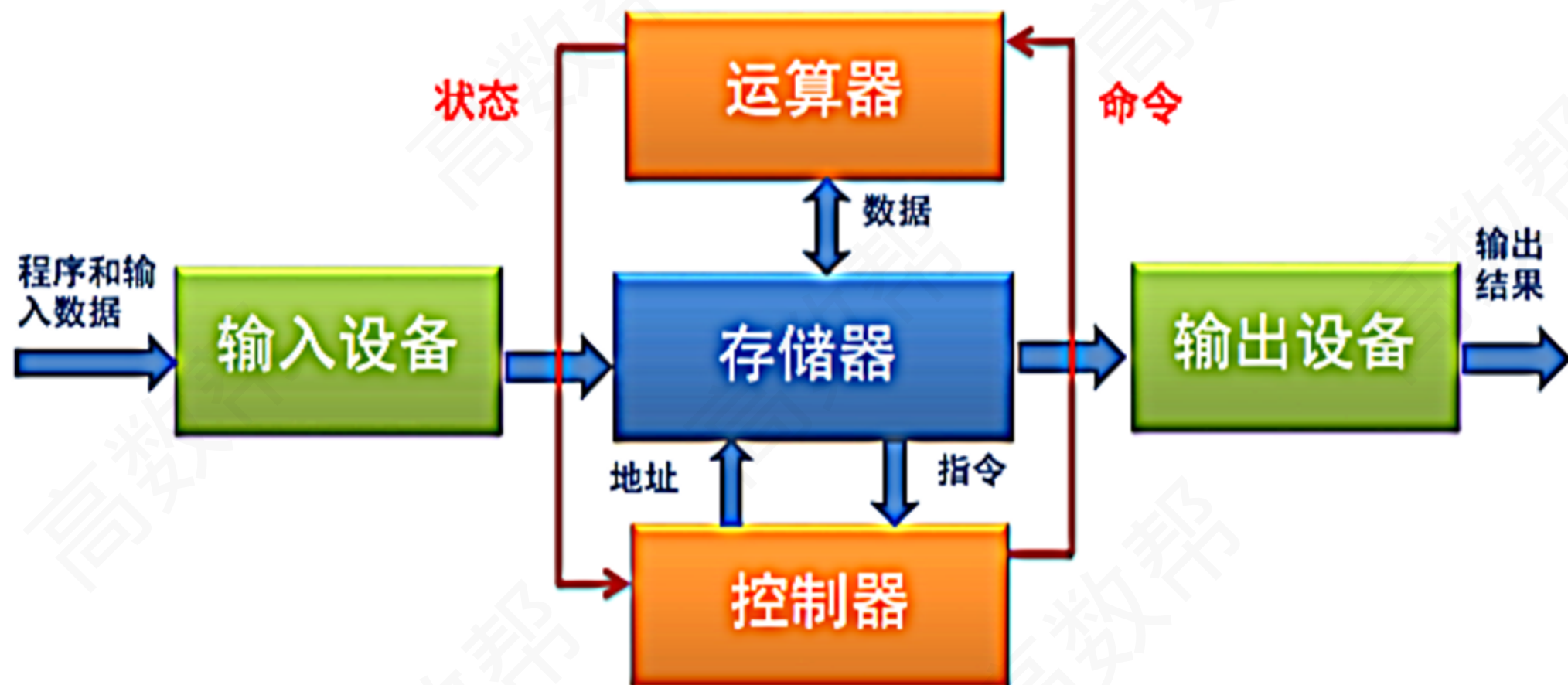
【题3】将汇编语言源代码转换成机器，目标代码的过程称为编译（ × ）



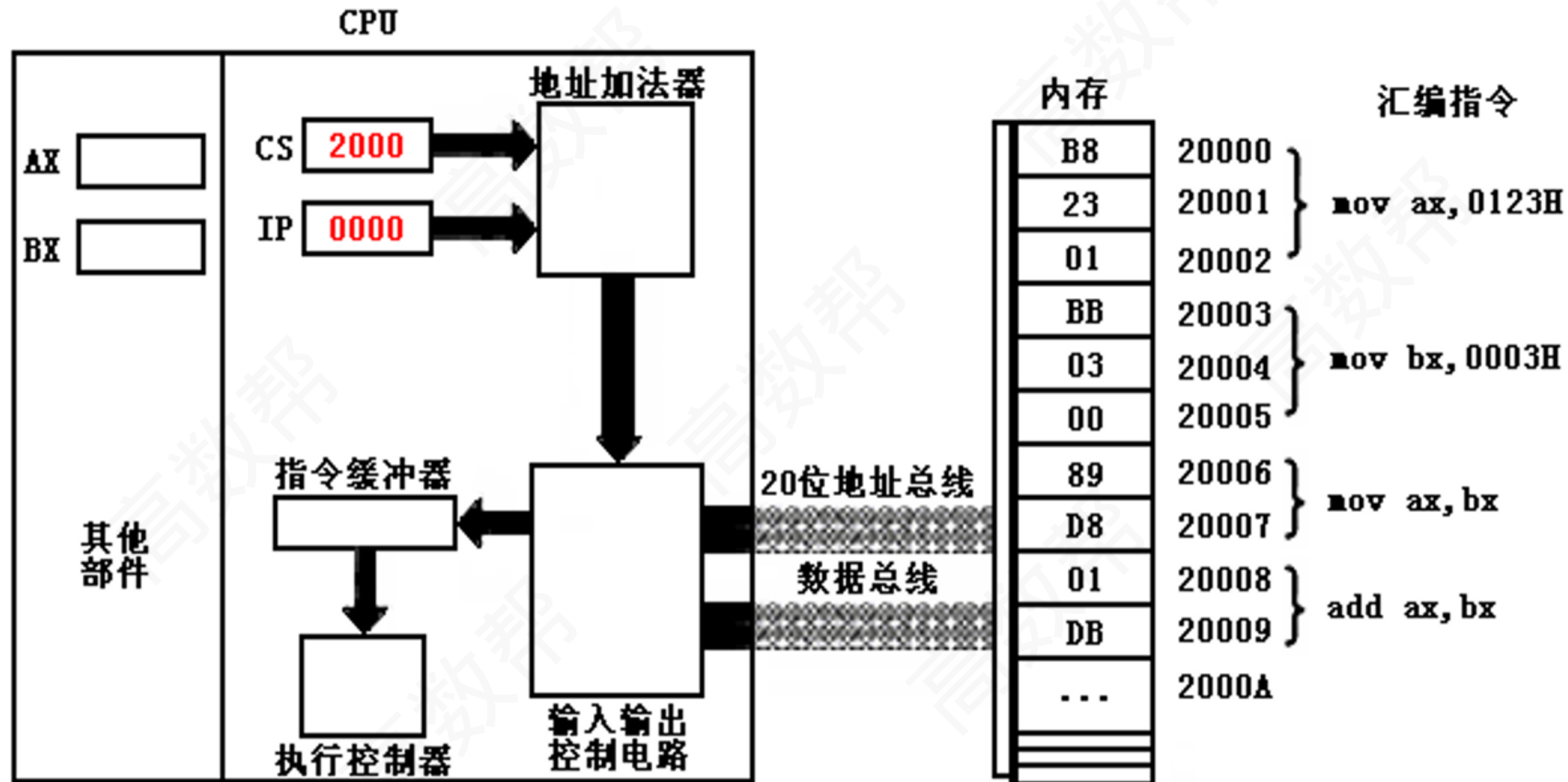
扫码观看  
视频讲解更清晰

## 考点2 冯·诺依曼体系

### 1.冯·诺依曼体系组成



## 2.冯·诺依曼结构模型和工作机理



## 考点3 三大主流芯片架构

### 1.ARM

**优点:** 体积小, 低功耗, 低成本, 高性能。

支持Thumb(16位)/ARM(32位)双指令集, 能很好的兼容8位/16位器件。

大量使用寄存器, 指令执行速度更快。

大多数数据操作在**寄存器**中完成。

寻址方式灵活简单, 执行效率高。**流水线**处理方式。

指令长度**固定**, 大多是简单指令且都能在一个时钟周期内完, 易于设计超标率与流水线。

**缺点:** 性能差距稍大。ARM在性能上接近X86, 频率必须比X86处理器高很多, 但频率高能耗就更高, 抵消了ARM的优点。



## 2.X86

**优点:** 速度快:单条指令功能强大, 指令数相对较少。

带宽需求低。采用CISC, 指令顺序执行, 控制简单。

产业规模更大。目前绝大多数的CPU厂商生产的就是这种处理器。

**缺点:** 寻址范围小。计算机各部分利用率不高, 执行速度慢。遇到复杂的X86指令需要进行微解码, 并把它分成若干条简单指令, 速度较慢且很复杂。

## 3.MIPS: RISC架构, 32位, 龙芯

**优点:** MIPS支持64bit指令和操作, ARM目前只到32bit。

有专门除法器, 可以执行除法指令。

内核寄存器比ARM多一倍, 所以同样的性能下MIPS功耗比ARM低, 同样功耗下性能比ARM更高。指令比ARM多, 更灵活。MIPS开放。

**缺点:** MIPS在内存和Cache的支持方面都有限制。

## 考点4 复杂指令集(CISC)与精简指令集(RISC)

---

CISC: 复杂指令集(complex instruction set computer)

- 1.只有大量的指令和寻址方式，指令长度可变
- 2.8/2原则，80%的程序只使用20%的指令
- 3.大多数程序只使用少量的指令就能够运行
- 4.可以对存储器和寄存器进行算数和逻辑运算
- 5.难以用优化编辑器生成高效的目标代码程序



扫码观看  
视频讲解更清晰



## RISC: 精简指令集(Reduced instruction set computer)

1. 指包含最有用的指令，指令长度固定
2. 确保数据通道快速执行
3. 每一条指令使CPU硬件结构设计变得更为简单
4. 只能对寄存器对行算术和逻辑操作
5. 采用优化编码技术，生成高效的目标代码程序

# 考点5 CPU寄存器

AH	AL	AX 累加器 Accumulator	数据寄存器	通用寄存器
BH	BL	BX 基数寄存器 Base		
CH	CL	CX 计数寄存器 Count		
DH	DL	DX 数据寄存器 Data		
SI		源变址寄存器 Source Index	变址寄存器	
DI		目的变址寄存器 Destination Index		
BP		基址指针寄存器 Base Point	指针寄存器	
SP		堆栈指针寄存器 Stack Point		
DS		数据段寄存器 Data Segment	段寄存器	
ES		附加段寄存器 Extra Segment		
SS		堆栈段寄存器 Stack Segment		
CS		代码段寄存器 Code Segment		
IP		指令指针寄存器 Instruction Pointer	控制寄存器	
PSW		状态标志寄存器 Processor Status Word		

【题1】 段寄存器包括DX,ES,SS和CS。( × )

【题2】 数据寄存器包括 AX,BX,CX,DX 变直寄存器, SI,DI指针寄存器, BP,SP

【题3】 CS: IP总是指向(下一条程序执行代码), SS: SP指向(堆栈断点顶位置)

【题4】 IP指令指针寄存器是属于( D )

A通用寄存器      B段寄存器      C变址寄存器      D控制寄存器

【题5】 下列寄存器中用来指示堆栈中任意数据区的偏移地址的是( B )

A.BX    B.BP    C.SI    D.DI

## 考点6 条件码标志

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
				OF	DF	IF	TF	SF	ZF		AF		PF		CF

条件码标志有：

**ZF(Zero Flag): 零标志。**若运算结果为0，则 $ZF = 1$ ，否则 $ZF = 0$ 。

**SF(Sign Flag): 符号标志。**若运算结果为负数，则 $SF = 1$ ，否则 $SF = 0$ 。

**CF(Carry Flag): 进位标志。**若加法时结果最高位向前有进位或减法时最高位向前有借位，则 $CF = 1$ ，否则 $CF = 0$ 。

**OF(Overflow Flag): 溢出标志。**若带符号数的运算结果超出了补码表示的范围，则 $OF = 1$ ，否则 $OF = 0$ 。

**AF(Auxiliary Carry Flag): 辅助进位标志。**若加法时结果低4位向前有进位或减法时结果低4位向前有借位，则 $AF = 1$ ，否则 $AF = 0$ 。

**PF(Parity Flag): 奇偶标志。**若结果操作数中1的个数为偶数，则 $PF = 1$ ，否则 $PF = 0$ 。

控制标志是由程序根据需要用指令来设置的，以控制某些指令的执行方式，有：

DF(Direction Flag): **方向标志** =1表示减量。

IF(Interrupt Flag): **中断标志** =1表示允许中断。

TF(Trace Flag): **跟踪标志** =1表示每条指令执行完后产生陷阱，由系统控制计算机。

**【题6】** 零标志ZF=1，表示计算结果为0 ( **√** )



扫码观看  
视频讲解更清晰

## 考点7 存储单元/存储器

### 1.存储单元的地址

存储器的基本存储单位是一个**二进制位(bit)**，每8位组成一个字节，每相邻的2个字节可组成一个字。

存储器以**字节**为单位存储信息。为区别不同的字节存储单元，每个单元都被指定一个唯一的编号，称为该单元的**物理地址**(简称PA)。地址编号从**0**开始，按顺序加1，一般用十六进制数表示。因此PC机的内存是按字节编址的，即以字节单元为单位对内存进行编址。

### 2.存储单元的内容

一个存储单元中存放的信息称该单元的内容。

如图，地址是00100H的字节单元的内容为27H，表示为  
(00100H)= 27H = 00100111B

	存储器
	...
00100H	27H
00101H	34H
00102H	12H
00103H	68H
	...

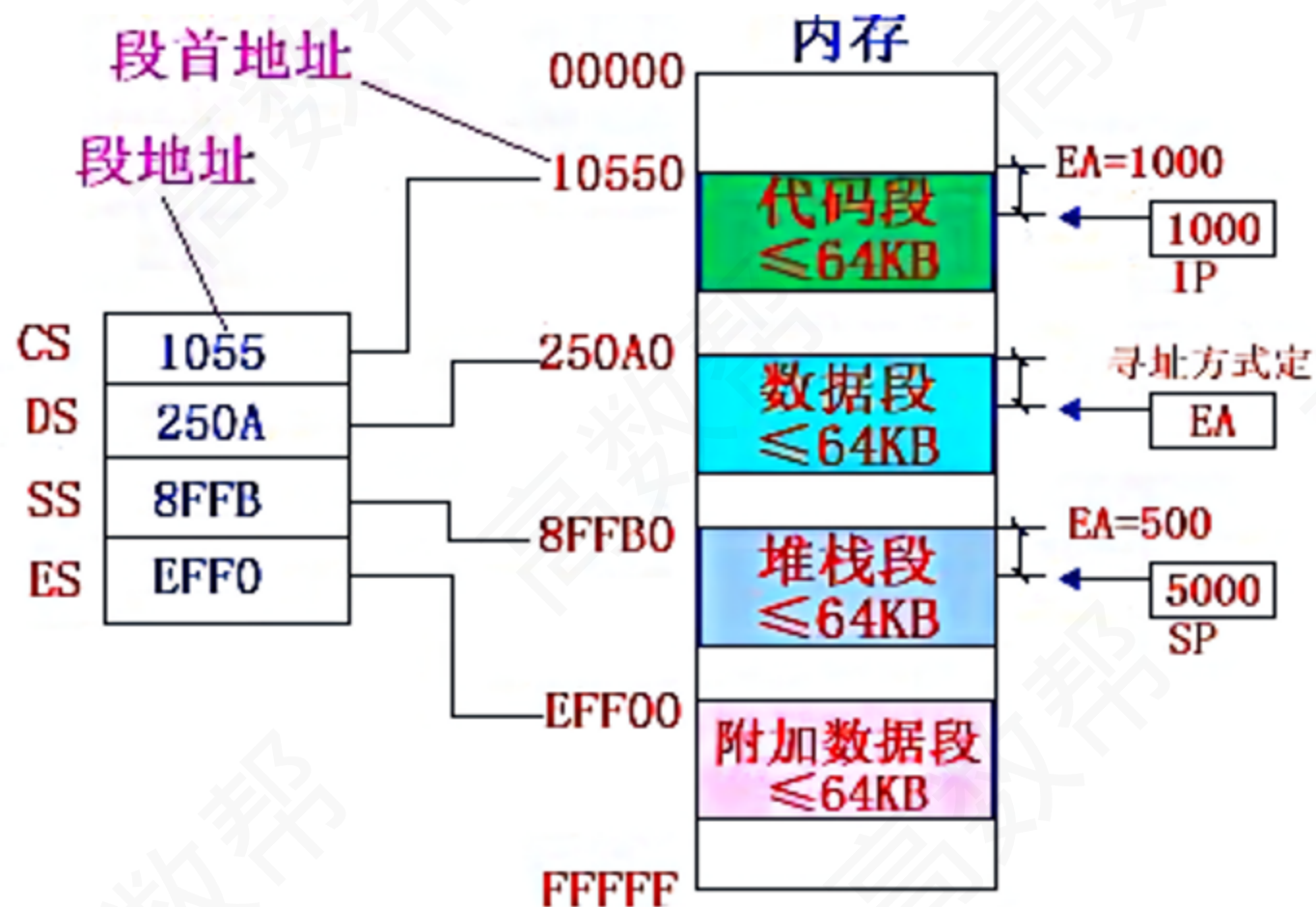


## 考点8 存储器地址分段

8086/8088CPU有20位地址总线，而寄存器16位-->存储器地址分段

- 1.内存中某单元的位置可用16位的段基址和16位的偏移地址确定。
- 2.当CPU访问存储单元时，先由**段寄存器**提供存储单元所在段的段基址。然后段基址被左移4位(乘16)，即恢复段起始地址，再与待访问存储单元的偏移地址相加，可得到该单元的20位物理地址。这样一来，CPU寻址范围可达1MB。
- 3.80×86计算机的系统总线分为**数据总线**、**地址总线**、**控制总线**
- 4.逻辑地址→物理地址的**转换**：  
 $16\text{位段地址} \times 16 + 16\text{位偏移地址} \rightarrow 20\text{位物理地址}$

内存一般可分成4个段，分别称为**代码段**、**数据段**、**堆栈段**和**附加数据段**，由这4个段寄存器来指明每个段在内存中的起始位置



【题7】80×86计算机的系统总线分为( 数据总线 )、( 地址总线 )、( 控制总线 )

【题8】8088是第一代个人计算机所采用的微处理器，其内部数据总线是( A )

A.16位

B.8位

C.20位

D.32位

【题9】8088微处理器，其地址总线是( C )

A.16位

B.8位

C.20位

D.32位



扫码观看  
视频讲解更清晰