

Министерство образования и науки Российской Федерации  
Санкт-Петербургский политехнический университет Петра Великого

Институт компьютерных наук и кибербезопасности  
Высшая школа технологий искусственного интеллекта  
Направление: 02.03.01 «Математика и компьютерные науки»

Отчёт о выполнении лабораторной работы №3  
«Синтез последовательностных схем. Счетчики»

Выполнил студент  
группы 5130201/40002

\_\_\_\_\_ Семенов И. А.

Проверила  
преподаватель

\_\_\_\_\_ Веробова Н. М.

«\_\_\_\_\_» 2025г.

Санкт-Петербург  
2025

# 1 Цель работы

Изучить принципы синтеза последовательностных схем на примере проектирования недвоичного вычитающего счётчика с использованием J-K триггеров и карт Карно для минимизации логических функций.

## 2 Методика выполнения работы

### 2.1 Определение числа триггеров

Количество триггеров  $m$ , необходимое для построения счётчика с  $M$  состояниями, определяется соотношением:

$$m \geq \lceil \log_2 M \rceil$$

Для  $M = 5$ :

$$m \geq \lceil \log_2 5 \rceil = \lceil 2.322 \rceil = 3$$

Таким образом, для построения счётчика понадобится **3 триггера** ( $Q_1, Q_2, Q_3$ ).

Число избыточных состояний:

$$N = 2^m - M = 2^3 - 5 = 3$$

### 2.2 Таблица функционирования счётчика

Вычитающий счётчик работает в последовательности:  $4 \rightarrow 3 \rightarrow 2 \rightarrow 1 \rightarrow 0 \rightarrow 4 \rightarrow \dots$

Используем естественное двоичное кодирование состояний, где  $Q_1$  — старший разряд,  $Q_3$  — младший разряд.

Таблица 1: Таблица переходов вычитающего счётчика ( $M = 5$ )

№ сост.	Состояние $t$			Состояние $t + 1$			Переход
	$Q_1$	$Q_2$	$Q_3$	$Q_1^{t+1}$	$Q_2^{t+1}$	$Q_3^{t+1}$	
0	0	0	0	1	0	0	$0 \rightarrow 4$
1	0	0	1	0	0	0	$1 \rightarrow 0$
2	0	1	0	0	0	1	$2 \rightarrow 1$
3	0	1	1	0	1	0	$3 \rightarrow 2$
4	1	0	0	0	1	1	$4 \rightarrow 3$
5*	1	0	1	—	—	—	—
6*	1	1	0	—	—	—	—
7*	1	1	1	—	—	—	—

Состояния 5, 6, 7 являются избыточными и в нормальном режиме работы не используются.

## 2.3 Характеристическая таблица J-K триггера

Таблица 2: Характеристическая таблица J-K триггера

Переход $Q^t \rightarrow Q^{t+1}$	$J$	$K$
$0 \rightarrow 0$	0	*
$0 \rightarrow 1$	1	*
$1 \rightarrow 0$	*	1
$1 \rightarrow 1$	*	0

## 2.4 Прикладные таблицы (карты Карно переходов)

В ячейках записаны двузначные коды  $Q_i^t Q_i^{t+1}$ , показывающие переход триггера из текущего состояния в следующее. Прочерк «—» означает избыточное состояние.

	$Q_2$		$\overline{Q_2}$	
$Q_3$	00	—	—	00
$\overline{Q_3}$	00	—	10	01
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 2.  $Q_1(t) \rightarrow Q_1(t + 1)$

	$Q_2$		$\overline{Q_2}$	
$Q_3$	11	—	—	00
$\overline{Q_3}$	10	—	01	00
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 3.  $Q_2(t) \rightarrow Q_2(t + 1)$

	$Q_2$		$\overline{Q_2}$	
$Q_3$	10	—	—	10
$\overline{Q_3}$	01	—	01	00
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 4.  $Q_3(t) \rightarrow Q_3(t + 1)$

## 2.5 Карты Карно для входов J и K триггеров

На основе составленных прикладных таблиц и характеристической таблицы J-K триггера составим карты Карно для входов  $J$  и  $K$  каждого триггера.

### 2.5.1 Карты Карно для триггера $Q_1$

	$Q_2$	$\overline{Q_2}$		
$Q_3$	0	—	—	0
$\overline{Q}_3$	0	—	*	1
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 5.  $J_1$

	$Q_2$	$\overline{Q_2}$		
$Q_3$	*	—	—	*
$\overline{Q}_3$	*	—	1	*
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 6.  $K_1$

### 2.5.2 Карты Карно для триггера $Q_2$

	$Q_2$	$\overline{Q_2}$		
$Q_3$	*	—	—	0
$\overline{Q}_3$	*	—	1	0
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 7.  $J_2$

	$Q_2$	$\overline{Q_2}$		
$Q_3$	0	—	—	*
$\overline{Q}_3$	1	—	*	*
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 8.  $K_2$

### 2.5.3 Карты Карно для триггера $Q_3$

	$Q_2$	$\overline{Q_2}$		
$Q_3$	*	—	—	*
$\overline{Q}_3$	1	—	1	0
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 9.  $J_3$

	$Q_2$	$\overline{Q_2}$		
$Q_3$	1	—	—	1
$\overline{Q}_3$	*	—	*	*
	$\overline{Q_1}$	$Q_1$	$Q_1$	$\overline{Q_1}$

Таблица 10.  $K_3$

## 2.6 Минимизация и логические уравнения

Из полученных карт Карно составляем логические уравнения для входов триггеров:

$$J_1 = \overline{Q_2} \cdot \overline{Q_3}$$

$$K_1 = 1$$

$$J_2 = Q_1$$

$$K_2 = \overline{Q_3}$$

$$J_3 = Q_1 \vee Q_2$$

$$K_3 = 1$$

## 2.7 Описание схемы счётчика

На основе полученных уравнений в среде Multisim была составлена схема вычитающего счётчика на трёх J-K триггерах с использованием элементов 2И и 2ИЛИ. Схема работает в цикле  $4 \rightarrow 3 \rightarrow 2 \rightarrow 1 \rightarrow 0 \rightarrow 4 \rightarrow \dots$ , уменьшая значение на единицу при каждом тактовом импульсе. На рисунках представлены два последовательных состояния счётчика: состояние 4 ( $Q_1Q_2Q_3 = 100$ , рис. 1) и состояние 3 ( $Q_1Q_2Q_3 = 011$ , рис. 2) после подачи тактового импульса, что подтверждает корректность синтеза.

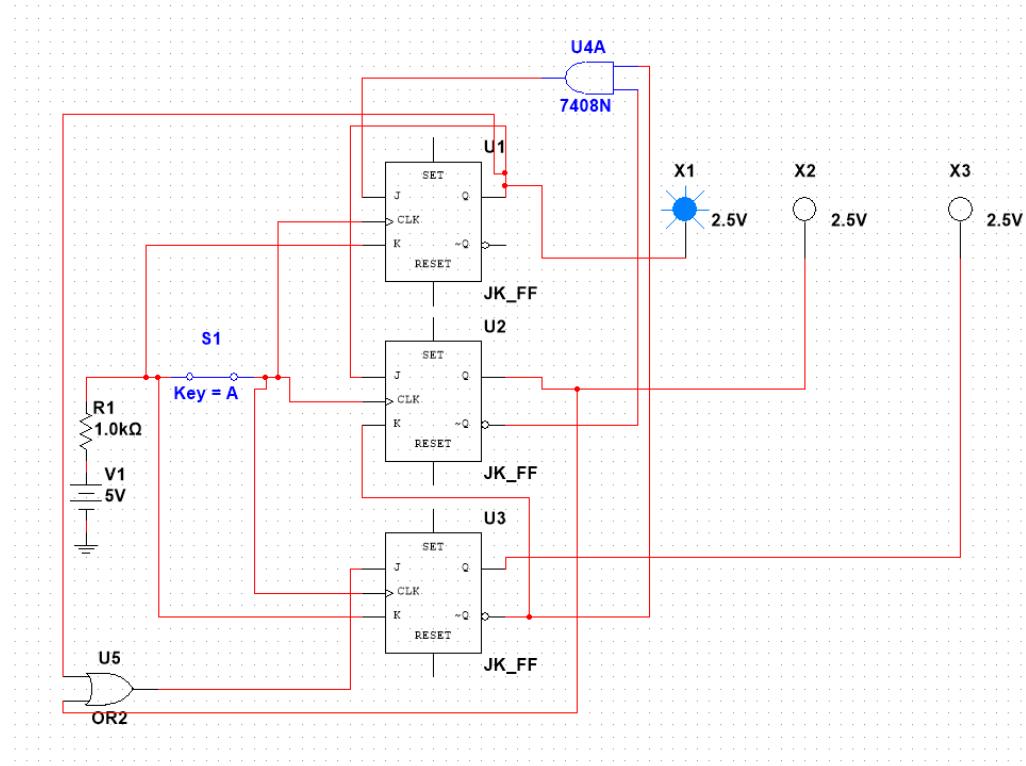


Рис. 1: Состояние счётчика 4 ( $Q_1Q_2Q_3 = 100$ )

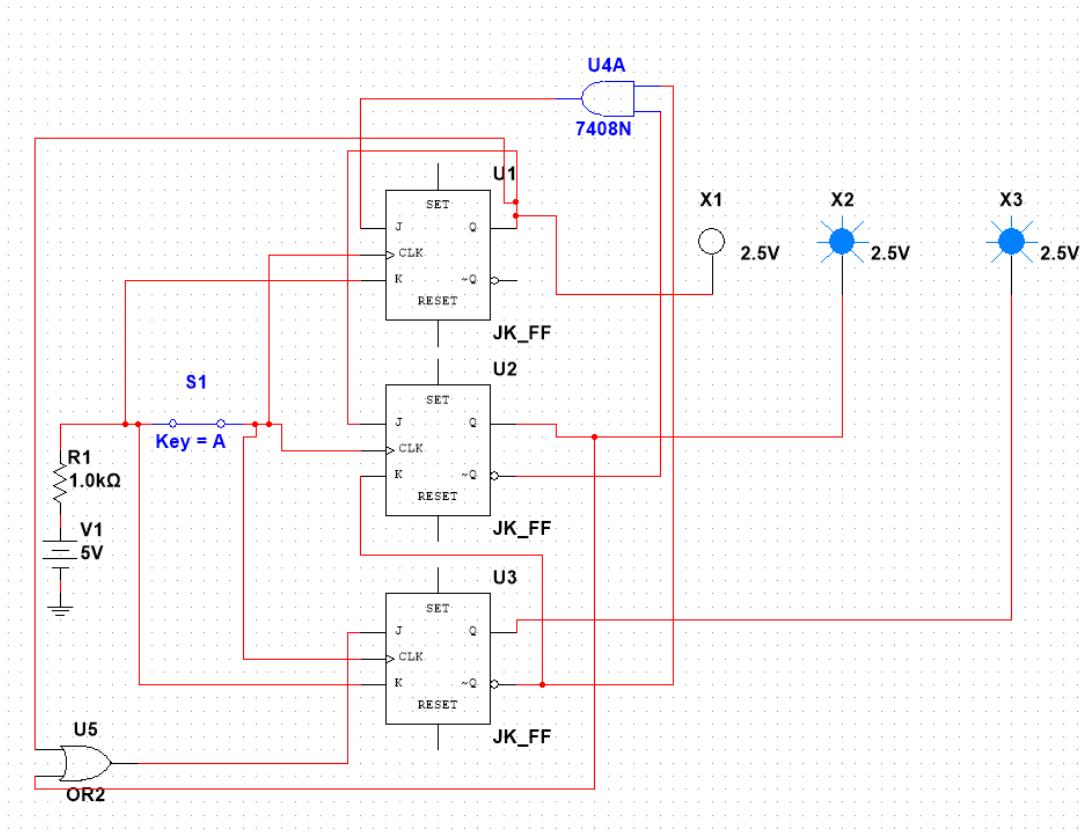


Рис. 2: Состояние счётчика 3 ( $Q_1Q_2Q_3 = 011$ )

### 3 Исследование микросхемы К155ИЕ6 (SN74192)

#### 3.1 Описание микросхемы

Микросхема К155ИЕ6 представляет собой реверсивный десятичный счётчик с предустановкой. Основные выводы микросхемы:

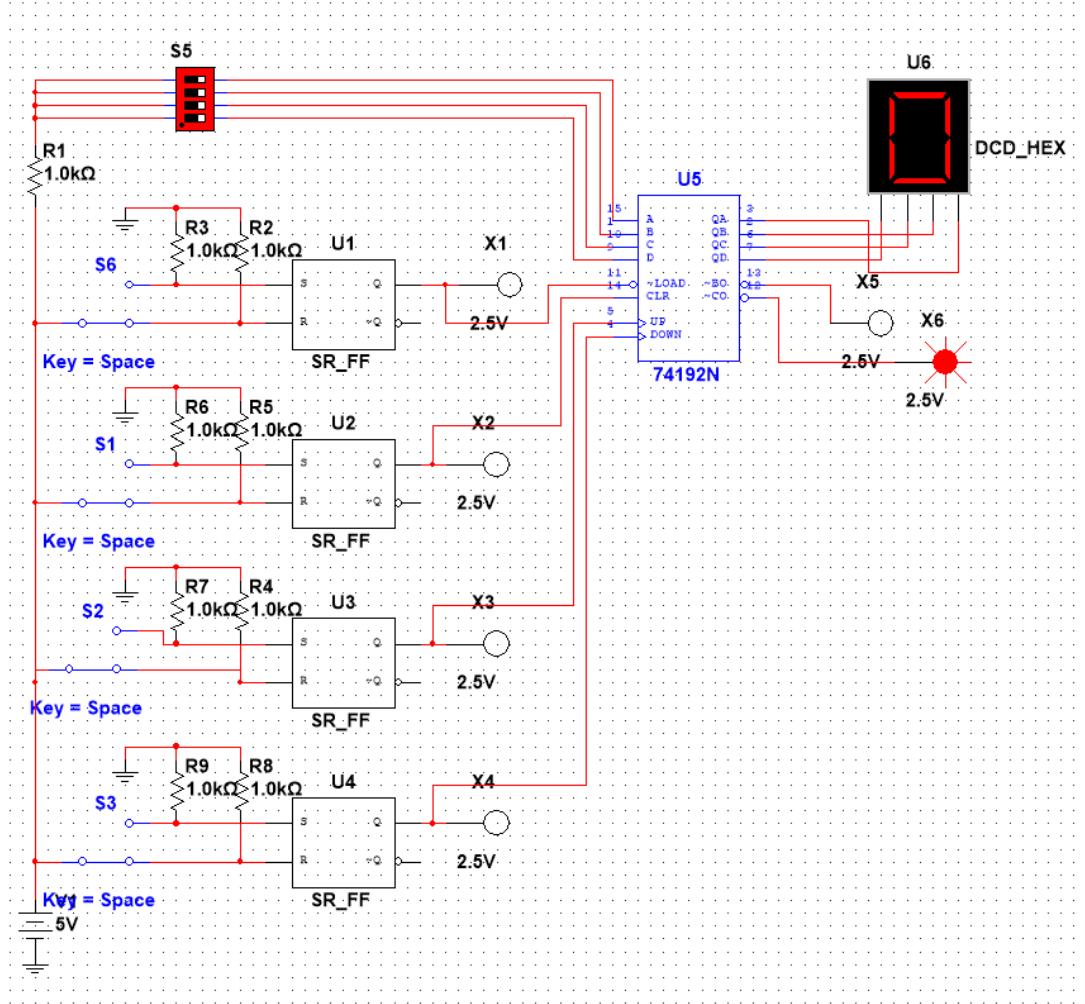


Рис. 3: Микросхема К155ИЕ6

- **A, B, C, D** — входы параллельной загрузки (предустановка значения)
- **QA, QB, QC, QD** — выходы счётчика
- **~LOAD** — вход загрузки предустановленного значения (активный низкий)
- **CLR** — вход сброса счётчика в 0
- **UP** — тактовый вход для счёта вверх
- **DOWN** — тактовый вход для счёта вниз
- **~CO** — выход переноса
- **~BO** — выход заёма

На входах предустановки использованы RS-триггеры (U1–U4), формирующие чистый сигнал при переключении ключей S6, S1, S2, S3. Вес каждого разряда: A=1, B=2, C=4, D=8.

### 3.2 Демонстрация работы схемы

На рисунках 4–5 представлена последовательность переключений, демонстрирующая работу входов предустановки микросхемы 74192N.

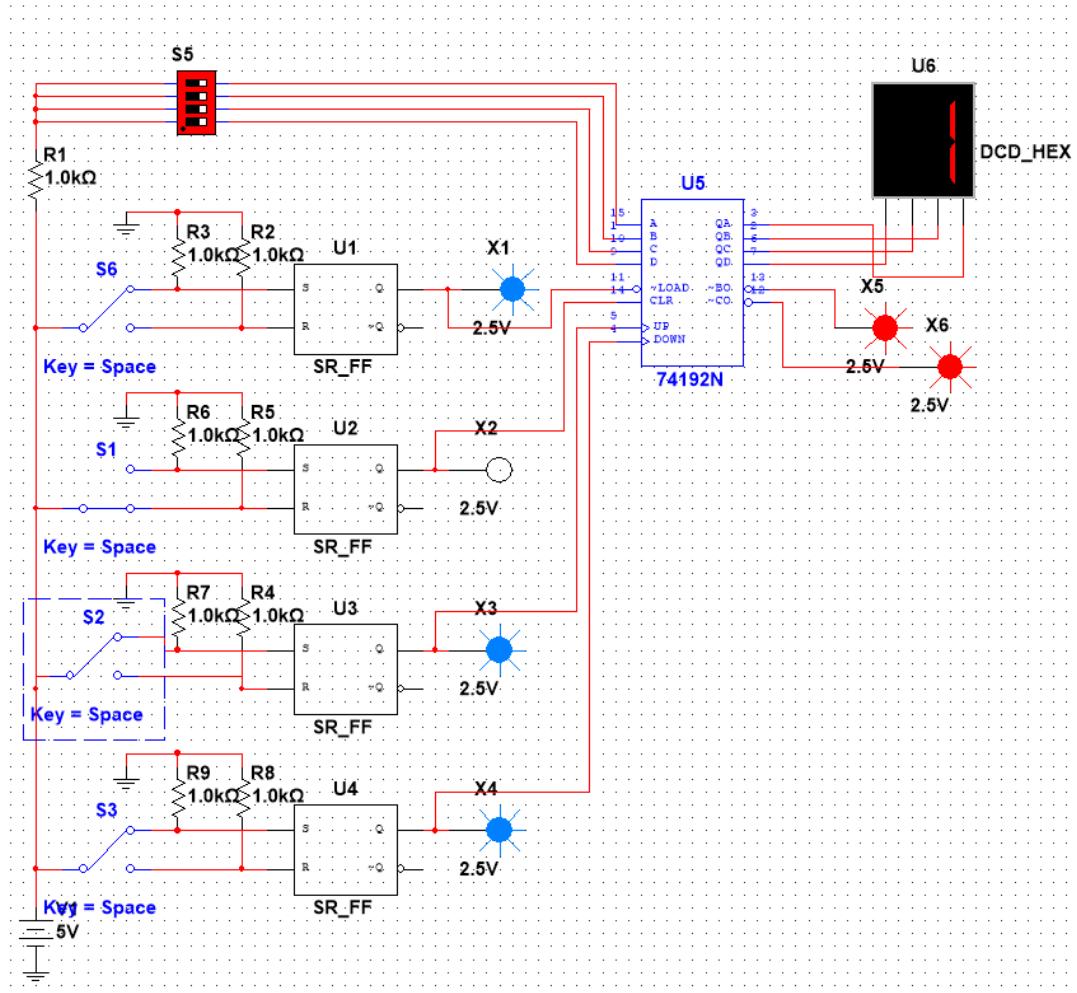


Рис. 4: Переключён ключ для запрета «LOAD», переключены триггеры для «DOWN», потом для «DOWN».

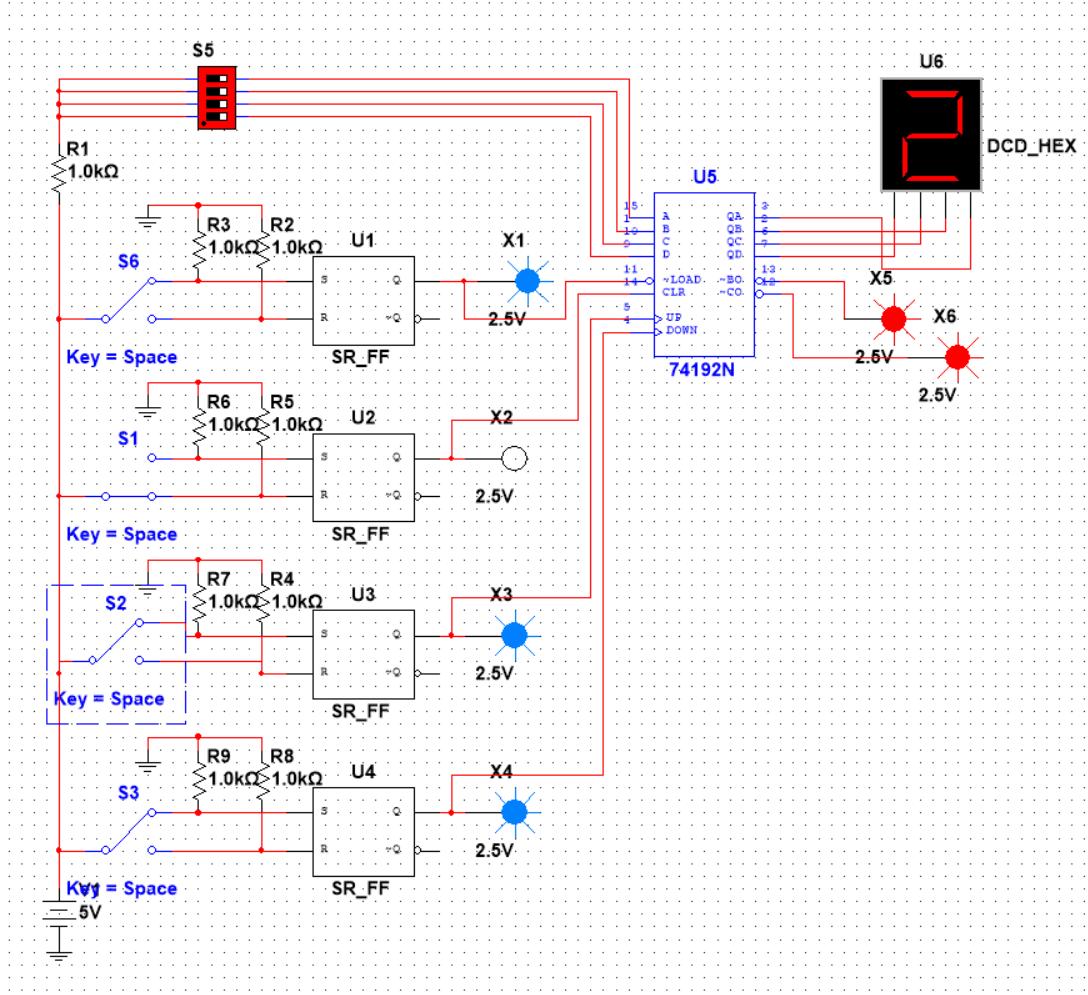


Рис. 5: Переключен триггер для «UP».

### 3.3 Автоматический счёт с генератором импульсов

Для демонстрации работы счётчика в динамическом режиме к схеме подключён генератор импульсов частотой 10 Гц и логический анализатор XLA1.

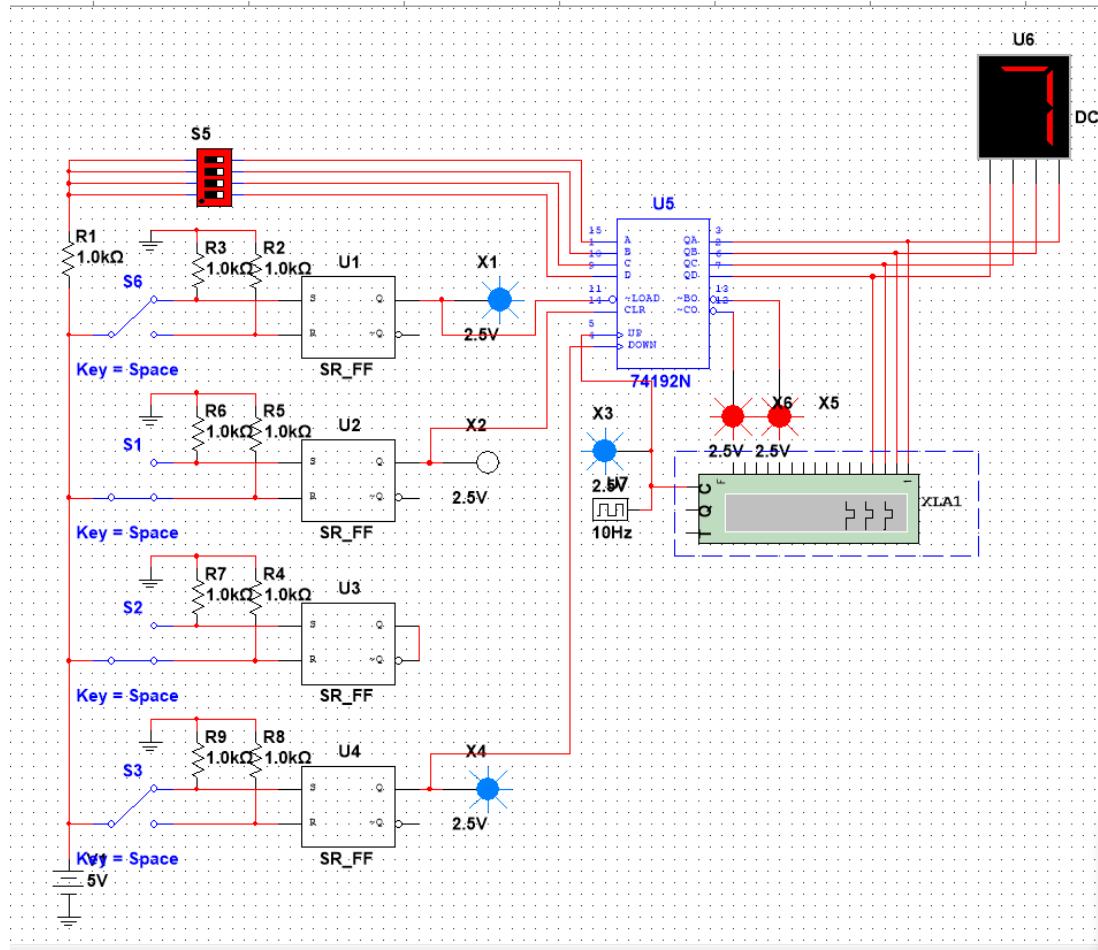


Рис. 6: Схема с генератором импульсов 10 Гц для автоматического счёта

Генератор подключён к входу «UP» микросхемы K155ИЕ6, что обеспечивает автоматический счёт в режиме сложения.

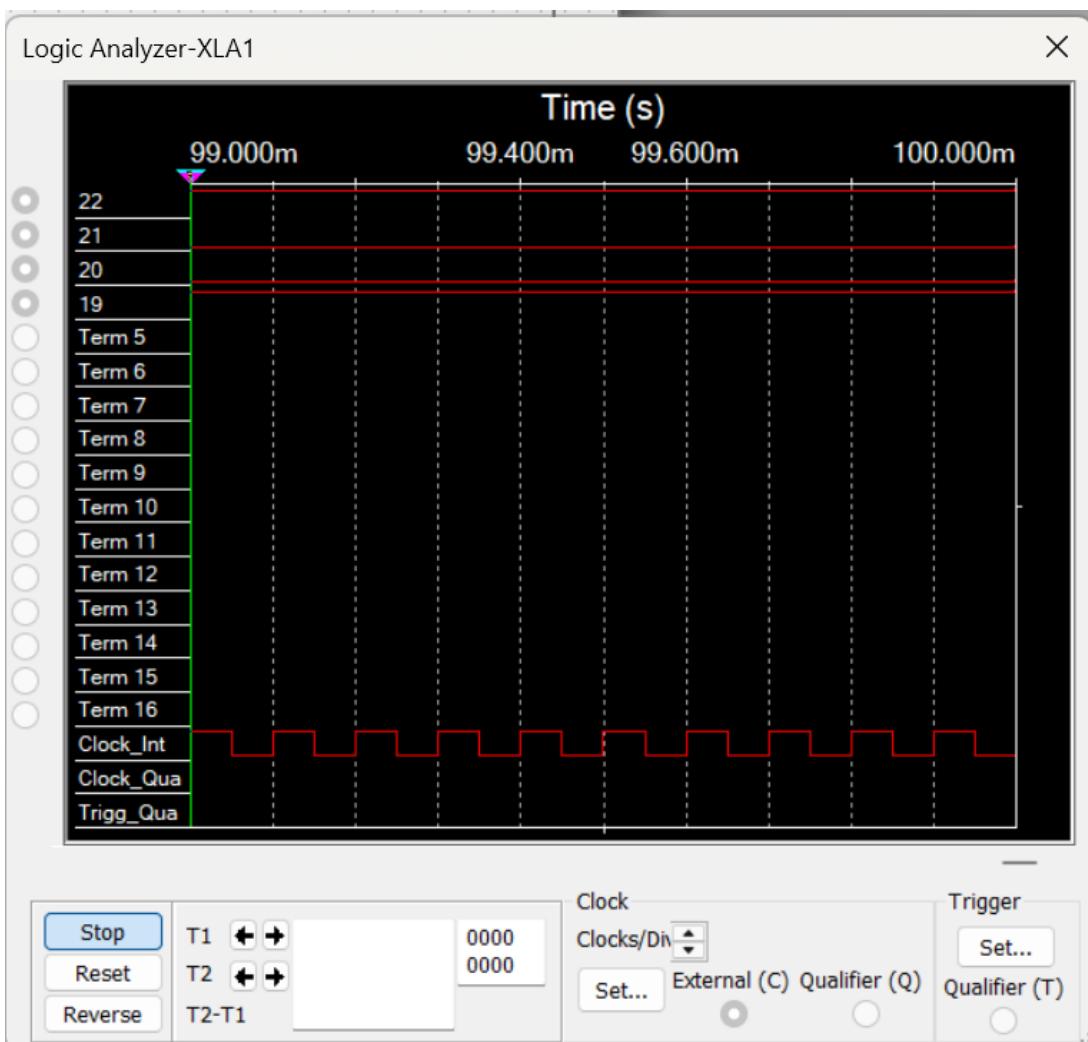


Рис. 7: Временная диаграмма работы счётчика в логическом анализаторе XLA1

## 4 Синтез счётика с коэффициентом пересчёта 6 на основе K155ИЕ6

Чтобы создать счётчик с модулем пересчёта 6, необходимо синтезировать схему обратной связи, сбрасывающую счётчик при достижении состояния 6 (0110 в двоичной системе).

Так как состояние 6 определяется как:

$$Q_1 Q_2 Q_3 Q_4 = 0110$$

Следовательно, логическая функция, которая обнаруживает это состояние, будет выглядеть так:

$$F = \overline{Q_1} Q_2 Q_3 \overline{Q_4}$$

Эта функция принимает значение «1» только при комбинации сигналов, соответствующих числу 6 и сбрасывает значение счётчика (рис. 8).

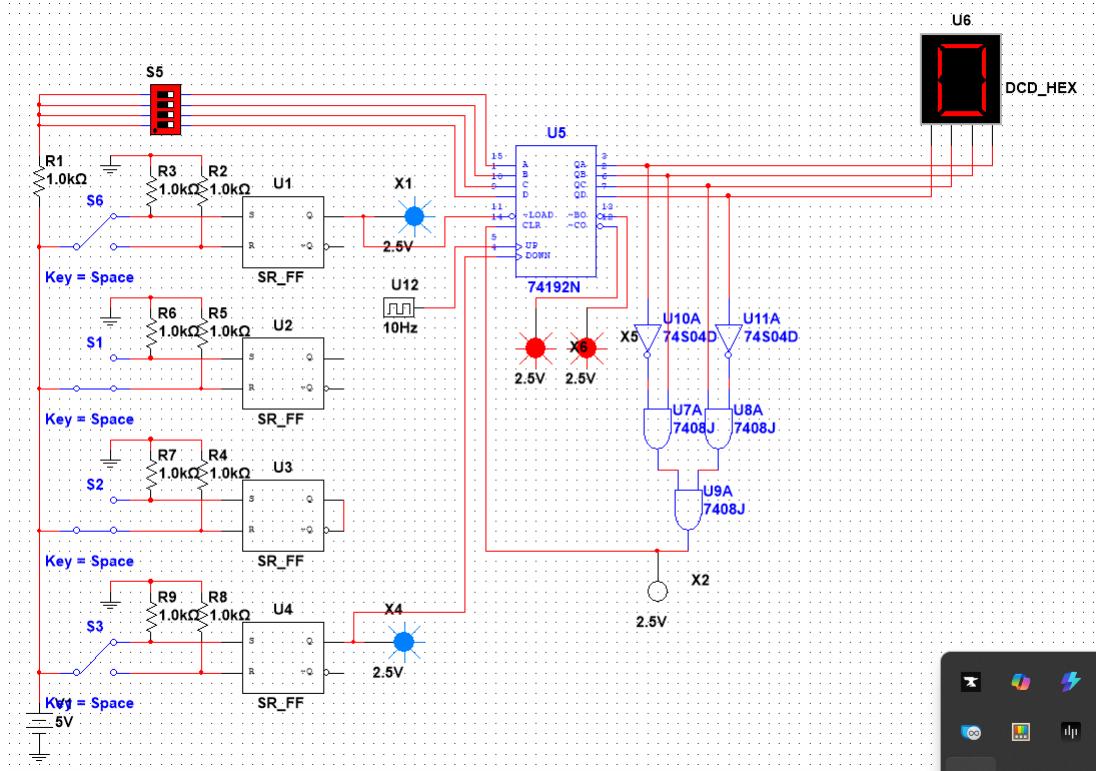


Рис. 8: Синтез схемы обратной связи для счётчика.

## 5 Результаты работы

- В ходе лабораторной работы был успешно синтезирован и исследован вычитающий счётчик с коэффициентом пересчёта 5 на J-K триггеров.
- С помощью карт Карно были получены минимальные логические функции возбуждения триггеров.
- Была изучена работа микросхемы K155IE6 в разных режимах (суммирование, вычитание, задание значения).
- На базе данной микросхемы при помощи схемы обратной связи и дешифратора состояния «0110» был собран счётчик с коэффициентом пересчёта 6.

Полученные результаты подтвердили эффективность синтеза последовательностных схем и их практическую применимость.