Capitolo 1

Le reti logiche

Le reti logiche elaborano informazione rappresentata da segnali digitali, che assumono cioè nel tempo valori appartenenti a un insieme finito di valori possibili. Esse sono gli elementi architettonici dei calcolatori, e di tutti gli apparati per elaborazioni digitali. L'algebra di Boole costituisce il mezzo matematico fondamentale per descrivere il funzionamento di queste reti, che nella grande maggioranza dei casi elaborano segnali binari; da tale algebra esse derivano l'appellativo di "logiche", e la consolidata abitudine di indicare con i simboli 0 e 1 i valori dei loro segnali.

Le reti logiche scambiano informazioni con l'esterno attraverso un insieme di connessioni di ingresso e uscita, dette morsetti; esse trasformano segnali di ingresso $I_1, ..., I_n$ in segnali di uscita $U_1, ..., U_m$, e hanno sempre comportamento unidirezionale: non si può cioè alterare in alcun modo l'informazione ai morsetti di ingresso agendo sui morsetti di uscita. Queste reti possono essere collegate tra loro all'interno di un sistema digitale più complesso, o scambiare informazione con il mondo esterno al sistema: in questo caso il collegamento può avvenire attraverso opportuni convertitori se i segnali esterni sono analogici, cioè funzioni continue del tempo. I convertitori trasformano i segnali analogici in digitali, e viceversa, secondo codici opportuni.

Come l'interconnessione di più reti logiche dà luogo ancora a una rete logica, così la decomposizione di una rete logica individua reti logiche più semplici interconnesse tra loro. In questa decomposizione ci si arresta quando le parti sono sufficientemente piccole da poter essere viste come esecutori di funzioni elementari, all'interno delle quali non si desidera ulteriormente indagare: tali parti si chiamano blocchi logici,

e sono i più semplici elementi costitutivi delle reti. Lo studio interno dei blocchi attiene alla loro struttura fisica e non fa parte dello studio delle reti logiche: esempi ne sono i circuiti elementari riportati nel paragrafo 1.4.

1.1 Segnali e variabili

Il comportamento di una rete logica è descritto dall'andamento temporale dei segnali binari, che si misurano in punti (morsetti) opportuni. Un segnale si manifesta come grandezza fisica: in elettronica esso sarà la corrente che fluisce attraverso il morsetto, o la tensione del morsetto rispetto a un dato punto di riferimento: la scelta di segnali binari, come particolarizzazione di segnali digitali, rende massima l'affidabilità di funzionamento delle reti. I circuiti elettronici elementari che compongono i sistemi di calcolo impiegano segnali binari.

Un segnale digitale, in particolare binario, dovrebbe presentare nel tempo variazioni istantanee tra valori diversi. Ciò evidentemente è accettabile solo in prima approssimazione, cioè se la "scala dei tempi" è sufficientemente piccola da mantenere al di sotto della sensibilità di misura il tempo che il segnale impiega a cambiar valore. Tale tempo è però finito, e l'allargamento della scala mostra "forme d'onda" che, pur dipendenti dalla materializzazione del segnale, hanno tutte in comune la proprietà di essere più o meno dolcemente raccordate. Nei circuiti elettronici leggi complesse regolano la forma di un segnale S: all'ideale andamento a gradino di figura 1.1a corrisponde nei fatti un andamento tipo quello di figura 1.1b (vedi § 1.5).

Esaminiamo ora le conseguenze della variazione di forma del segnale dal punto di vista del funzionamento logico. Un segnale a gradino che si propaga in un mezzo fisico viene distorto nel modo indicato nella figura 1.1b: per esempio un segnale elettrico, attraversando un circuito logico subisce un simile decadimento, anche se il circuito non opera alcuna trasformazione logica su di esso. E il passaggio attraverso circuiti logici successivi genera una deformazione via via crescente del segnale.

Non è nostro compito approfondire qui l'argomento. Notiamo però che anche l'uomo, in circostanze difficili, interpreta con massima sicurezza segnali binari: si pensi al telegrafo, o all'alfabeto Braille impiegato dai ciechi, che produce sul polpastrello un insieme di stimoli binari (rilievo o meno della carta in punti opportuni).



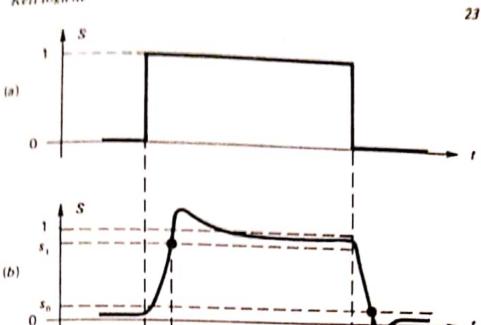


Figura 1.1 Forme d'onda di un segnale logico S: (a) S ideale; (b) S reale.

Tutto ciò equivale, agli effetti logici, alla presenza di un ritardo. Infatti, proprio perché non stimolabili fisicamente con onde perfettamente squadrate, i circuiti logici interpretano un segnale binario come 0, o come 1, se il suo valore si mantiene al di sotto, o al di sopra, di opportuni valori di soglia s_0 e s_1 : nella fascia compresa tra queste soglie, cioè per valori che si presentano durante una transizione $0 \rightarrow 1$ o $1 \rightarrow 0$, il segnale non è interpretabile. E' allora chiaro (fig. 1.1b) come l'apparizione di 1 sia ritardata, rispetto al caso ideale, del "tempo di salita" t_s dell'onda, e come l'apparizione di 0 sia ritardata del "tempo di discesa" t_d . Il periodo di tempo in cui il valore del segnale è compreso tra le soglie è detto transitorio.

I ritardi dovuti alla distorsione del segnale non sono gli unici di cui si debba tener conto. Vi sono ritardi di propagazione nel mezzo (in genere trascurabili nel caso di reti elettroniche, in cui la velocità dei segnali è paragonabile a quella della luce) e ritardi dovuti al funzionamento dei singoli blocchi logici.

Tenendo conto di tutto quanto detto, si vede come i segnali ai morsetti dei circuiti logici risultino distorti e trasposti nel tempo. In genere tali deviazioni del comportamento ideale sono molto piccole, e in numerosi casi le reti logiche possono essere studiate come se i segnali in gioco fossero tutti ideali. Se l'andamento dei segnali nel tempo gioca

invece un ruolo determinante, è possibile in prima approssimazione assegnare a ciascun blocco o parte componente un proprio ritardo (in assegnare a chase i fronti di salita e di discesa) che includa globalmente l'effetto di tutti i fenomeni esposti, e tener conto di tali ritardi nello studio del funzionamento complessivo della rete,

A ciascun segnale si suole associare una variabile logica, che assuma due valori corrispondenti ai valori del segnale, e ne riproduca nel tempo l'andamento ideale o approssimato. Lo studio matematico delle reti logiche opera su tali variabili: per semplicità indicheremo con lo stesso nome una variabile, il segnale ad essa associato e il morsetto su cui si misura tale segnale.

1.2 Reti combinatorie e sequenziali

Le reti logiche si dividono in due importanti classi:

le reti combinatorie, nelle quali i segnali di uscita (a transitorio esaurito) dipendono unicamente dai segnali di ingresso applicati alla rete nell'istante considerato;

le reti sequenziali, nelle quali i segnali di uscita dipendono dai segnali di ingresso applicati alla rete nel tempo, fino all'istante considerato.

Dal punto di vista esterno le reti logiche si studiano attraverso il comportamento ai morsetti, cioè attraverso l'esame delle configurazioni di uscita generate dalle configurazioni di ingresso. Tutte queste configurazioni sono in numero finito, poiché i morsetti sono in numero finito e i segnali sono digitali.

Nelle reti combinatorie il comportamento ai morsetti si descrive semplicemente con una tabella che associa a ciascuna configurazione di ingresso la corrispondente configurazione di uscita, che è così univocamente determinata.

Più complessa è la descrizione del comportamento di una rete sequenziale. Osserviamo anzitutto che tali reti sono dotate di memoria, poiché mantengono traccia della storia passata dei segnali di ingresso. Come vedremo nel seguito, la rete registra la storia dei segnali di ingresso assumendo opportuni stati interni: alla transizione tra due configurazioni di ingresso la rete risponde con una transizione tra stati, e produce uscite in funzione della configurazione di ingresso e dello stato assunto.

A causa della sostanziale differenza di comportamento tra reti combinatorie e sequenziali, tratteremo separatamente lo studio delle due famiglie. Vedremo così, tra l'altro, che le reti combinatorie possono in genere essere studiate sulla base dei segnali ideali, trascurando i transitori; mentre il comportamento delle reti sequenziali, essendo funzione della storia dei segnali, è legato ai ritardi dei segnali stessi e deve essere studiato sulla base dei segnali reali.

1.3 Il progetto logico

Nella storia recente dei sistemi digitali ha avuto un ruolo fondamentale il progetto logico, cioè l'impiego intelligente di "elementi costruttivi" (i blocchi logici) per comporre "elementi architettonici" che esplichino funzioni più complesse (le reti logiche).

Lo sviluppo delle tecnologie elettroniche, legate alla miniaturizzazione dei circuiti, ha poi spostato progressivamente i livelli di definizione degli elementi costitutivi dei sistemi, tanto che oggi il progetto logico è lo strumento per la definizione della struttura di circuiti integrati (cap. 8) più che per il progetto di sistemi. Il progetto architettonico, cioè la definizione della struttura di un sistema attraverso il dimensionamento di reti logiche, memorie, canali e unità di comunicazione ecc., fa infatti largamente uso di parti complesse, progettate in altra sede come moduli standard. Come si sa, queste parti possono essere persino interi microelaboratori realizzati in un singolo circuito integrato.

Il livello di questo testo, collocando lo studio all'interno delle reti logiche, è in gran parte quello del progetto logico. Livello che non può comunque essere ignorato dal progettista di sistemi, sia per comprendere le proprietà intrinseche dei moduli che dovrà adoperare, sia per comporre e interconnettere tali moduli con reti logiche appositamente progettate.

Il progetto logico può essere compreso pur non conoscendo la costituzione elettronica dei blocchi, ed è basato su modelli matematici per la descrizione del funzionamento logico. Per questo motivo lo studio affrontato in questo testo è autocontenuto; qualche conoscenza di elettronica aiuta comunque a capire più profondamente il comportamento delle reti (il lettore interessato potrà trovare la descrizione di alcuni fenomeni di base nei paragrafi seguenti, e approfondire l'argomento in un testo di elettronica).

Notiamo comunque che, benché esistano metodologie di validità generale, il progetto logico è rimasto in parte allo stato artigianale: la