



Name	Version	Description	clang-2.0.3	clang-3.1.5	clang-4.0.4	clang-4.0.5	clang-4.0.6	clang-4.1.0	gcc-1.0.7	gcc-2.0.3	gcc-3.1.5	gcc-4.0.4	gcc-4.0.5	gcc-4.0.6	gcc-4.1.0
sscofpmf	1.0	'Sscopfm' (Count Overflow and Mode-Based Filtering)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
sscounterenw	1.0	'Sscounterenw' (Support writeable scounterenew)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
ssCSRind	1.0	'Sscsrind' (Indirect CSR Access Supervisor Level)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
ssctr	1.0	'Ssctr' (Control Transfer Records Supervisor Level)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
ssdbltrp	1.0	'Ssdbltrp' (Double Trap Supervisor Level)	N	N	Y	Y	Y	Y	N	N	N	Y	Y	Y	Y
ssnPM	0.8	'Ssnpm' (Supervisor-level Pointer Masking for next)	Y	N	N	N	N	N	Y	Y	N	N	N	N	N
ssnPM	1.0	'Ssnpm' (Supervisor-level Pointer Masking for next)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
ssPM	0.8	'Sspm' (Indicates Supervisor-mode Pointer Masking)	Y	N	N	N	N	N	Y	Y	N	N	N	N	N
ssPM	1.0	'Sspm' (Indicates Supervisor-mode Pointer Masking)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
sspmp	0.9	'Sspmp' (S-mode Physical Memory Protection)	N	N	N	N	Y	Y	N	N	N	N	Y	Y	Y
ssqosid	1.0	'Ssqosid' (Quality-of-Service (QoS) Identifiers)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
ssstateen	1.0	'Ssstateen' (Supervisor-mode view of the state-en)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
ssstrict	1.0	'Ssstrict' (No non-conforming extensions are present)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
sstc	1.0	'Sstc' (Supervisor-mode timer interrupts)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
sstvala	1.0	'Sstvala' (stval provides all needed values)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
sstvecd	1.0	'Sstvecd' (stvec supports Direct mode)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
ssu64xl	1.0	'Ssu64xl' (UXLEN=64 supported)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
sswg	0.3	'Sswg' (The Sswg extension adds the [H]S-mode register)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
supm	0.8	'Supm' (Indicates User-mode Pointer Masking)	Y	N	N	N	N	N	Y	Y	N	N	N	N	N
supm	1.0	'Supm' (Indicates User-mode Pointer Masking)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
sv39	1.12		N	N	N	N	N	N	Y	Y	Y	Y	Y	Y	Y
sv48	1.12		N	N	N	N	N	N	Y	Y	Y	Y	Y	Y	Y
sv57	1.12		N	N	N	N	N	N	Y	Y	Y	Y	Y	Y	Y
svade	1.0	'Svade' (Raise exceptions on improper A/D bits)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
svadu	1.0	'Svadu' (Hardware A/D updates)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
svbare	1.0	'Svbare' (\$satp mode Bare supported)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
svinval	1.0	'Svinval' (Fine-Grained Address-Translation Cache)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
svnapot	1.0	'Svnapot' (NAPOT Translation Contiguity)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
svpbmt	1.0	'Svpbmt' (Page-Based Memory Types)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
svptead	1.0		N	N	N	N	N	N	Y	Y	Y	Y	Y	Y	Y
svukte	0.4	'Svukte' (Address-Independent Latency of User-Memory)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
svptc	1.0	'Svptc' (Obviating Memory-Management Instructions)	N	N	Y	Y	Y	Y	N	N	N	N	Y	Y	Y
v	0.10		N	N	N	N	N	N	Y	Y	Y	Y	Y	Y	Y
v	1.0	'V' (Vector Extension for Application Processors)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xcvalu	1.0	'XCValu' (CORE-V ALU Operations)	Y	Y	Y	Y	Y	Y	N	N	N	Y	Y	Y	Y
xcvbi	1.0	'XCVbi' (CORE-V Immediate Branching)	Y	Y	Y	Y	Y	Y	N	N	N	Y	Y	Y	Y
xcvbitmanip	1.0	'XCVbitmanip' (CORE-V Bit Manipulation)	Y	Y	Y	Y	Y	Y	N	N	N	N	N	N	N
xcvelw	1.0	'XCVelw' (CORE-V Event Load Word)	Y	Y	Y	Y	Y	Y	N	N	N	Y	Y	Y	Y
xcvmac	1.0	'XCVmac' (CORE-V Multiply-Accumulate)	Y	Y	Y	Y	Y	Y	N	N	N	Y	Y	Y	Y
xcvmem	1.0	'XCVmem' (CORE-V Post-incrementing Load & Store)	Y	Y	Y	Y	Y	Y	N	N	N	N	N	N	N
xcvsimd	1.0	'XCVsimd' (CORE-V SIMD ALU)	Y	Y	Y	Y	Y	Y	N	N	N	Y	Y	Y	Y
xqcia	0.2	'Xqcia' (Qualcomm uC Arithmetic Extension)	N	N	Y	Y	Y	Y	N	N	N	N	N	N	N
xqciac	0.2	'Xqciac' (Qualcomm uC Load-Store Address Calculations)	N	Y	Y	Y	Y	Y	N	N	N	N	N	N	N
xqcicli	0.2	'Xqcicli' (Qualcomm uC Conditional Load Instructions)	N	Y	Y	Y	Y	Y	N	N	N	N	N	N	N

Name	Version	Description	clang-2.0.3	clang-3.1.5	clang-4.0.4	clang-4.0.5	clang-4.0.6	clang-4.1.0	gcc-1.0.7	gcc-2.0.3	gcc-3.1.5	gcc-4.0.4	gcc-4.0.5	gcc-4.0.6	gcc-4.1.0
xqcicm	0.2	'Xqcicm' (Qualcomm uC Conditional Move Extension)	N	Y	Y	Y	Y	Y	N	N	N	N	N	N	N
xqcics	0.2	'Xqcics' (Qualcomm uC Conditional Select Extension)	N	Y	Y	Y	Y	Y	N	N	N	N	N	N	N
xqcicsr	0.2	'Xqcicsr' (Qualcomm uC CSR Extension)	N	N	Y	Y	Y	Y	N	N	N	N	N	N	N
xqciint	0.2	'Xqciint' (Qualcomm uC Interrupts Extension)	N	N	Y	Y	Y	Y	N	N	N	N	N	N	N
xqcilo	0.2	'Xqcilo' (Qualcomm uC Large Offset Load Store Extension)	N	Y	Y	Y	Y	Y	N	N	N	N	N	N	N
xqcilsm	0.2	'Xqcilsm' (Qualcomm uC Load Store Multiple Extension)	N	Y	Y	Y	Y	Y	N	N	N	N	N	N	N
xqcisl	0.2	'Xqcisl' (Qualcomm uC Scaled Load Store Extension)	N	Y	Y	Y	Y	Y	N	N	N	N	N	N	N
xsfcease	0.1	'XSfcease' (SiFive sf.cease Instruction)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfcease	1.0	'XSfcease' (SiFive sf.cease Instruction)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfmmd128t	0.6	'Xsfmmd128t' TE=128 configuration	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfmmd16t	0.6	'Xsfmmd16t' TE=16 configuration	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfmmd32a	0.6	'Xsfmmd32a' (TEW=32-bit accumulation) operands	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfmmd32a16f	0.6	'Xsfmmd32a16f' (TEW=32-bit accumulation) operands	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfmmd32a32f	0.6	'Xsfmmd32a32f' (TEW=32-bit accumulation) operands	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfmmd32a4i	0.6	'Xsfmmd32a4i' (TEW=32-bit accumulation) operands	N	Y	N	N	N	N	N	N	Y	N	N	N	N
xsfmmd32a8f	0.6	'Xsfmmd32a8f' (TEW=32-bit accumulation) operands	N	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y	Y
xsfmmd32a8i	0.6	'Xsfmmd32a8i' (TEW=32-bit accumulation) operands	N	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y	Y
xsfmmd32ea	0.6	'Xsfmmd32ea' (TEW=32-bit accumulation) instructions	N	Y	N	N	N	N	N	N	Y	N	N	N	N
xsfmmd32t	0.6	'Xsfmmd32t' TE=32 configuration	N	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y	Y
xsfmmd64a64f	0.6	'Xsfmmd64a64f' (TEW=64-bit accumulation) operands	N	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y	Y
xsfmmd64t	0.6	'Xsfmmd64t' TE=64 configuration	N	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y	Y
xsfmmbase	0.6	'Xsfmmbase' All non arithmetic instructions for all	N	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y	Y
xsfpflushdlone	0.1	'Xsfpgflushdlone' (Cache Flush/Power Down Instruction)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfpmpmt	0.1	'Xsfpmmpmt' (SiFive PMP-based Memory Types Extension)	N	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y	Y
xsfsci	1.0	'Xsfsci' (SiFive Custom Scalar Coprocessor Interface)	N	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y	Y
xsfvcp	0.1	'Xsfvcp' (SiFive Custom Vector Coprocessor Interface)	N	N	N	N	N	N	Y	Y	Y	Y	Y	Y	Y
xsfvcp	1.0	'Xsfvcp' (SiFive Custom Vector Coprocessor Interface)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvfbfa	0.1	'Xsfvfbfa' (SiFive custom additional BF16 vector components)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfvfbexp16e	0.1	'Xsfvfbexp16e' (SiFive Vector Floating-Point Exponent)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfvfexp16e	0.1	'Xsfvfexp16e' (SiFive Vector Floating-Point Exponent)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfvfexp32e	0.1	'Xsfvfexp32e' (SiFive Vector Floating-Point Exponent)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfvfexpa	0.2	'Xsfvfexpa' (SiFive Vector Floating-Point Exponent)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfvfexpa64e	0.2	'Xsfvfexpa64e' (SiFive Vector Floating-Point Exponent)	N	Y	Y	Y	Y	Y	N	N	Y	Y	Y	Y	Y
xsfvfbfmin	0.1	'Xsfvfbfmin' (SiFive custom minimal BF16 vector)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvfnrclipxfqf	0.1	'Xsfvfnrclipxfqf' (SiFive FP32-to-int8 Ranged Clip)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvfnrclipxfqf	1.0	'Xsfvfnrclipxfqf' (SiFive FP32-to-int8 Ranged Clip)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvfwmacccqqq	0.1	'Xsfvfwmacccqqq' (SiFive Matrix Multiply Accumulation)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvfwmacccqqq	1.0	'Xsfvfwmacccqqq' (SiFive Matrix Multiply Accumulation)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvqdottedq	0.1	'Xsfvqdottedq' (SiFive Vector Quad-Widening 4D Dot)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvqmaccddod	0.1	'Xsfvqmaccddod' (SiFive Int8 Matrix Multiplication)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvqmaccddod	1.0	'Xsfvqmaccddod' (SiFive Int8 Matrix Multiplication)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvqmaccqoq	0.1	'Xsfvqmaccqoq' (SiFive Int8 Matrix Multiplication)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsfvqmaccqoq	1.0	'Xsfvqmaccqoq' (SiFive Int8 Matrix Multiplication)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
xsifivecdiscarddlone	0.1	'XSiFivecdiscarddlone' (SiFive sf.cdiscard.d.l1 Instr)	N	Y	Y	Y	Y	Y	N	N	N	Y	Y	Y	Y



Name	Version	Description	clang-2.0.3	clang-3.1.5	clang-4.0.4	clang-4.0.5	clang-4.0.6	clang-4.1.0	gcc-1.0.7	gcc-2.0.3	gcc-3.1.5	gcc-4.0.4	gcc-4.0.5	gcc-4.0.6	gcc-4.1.0
zce	1.0	'Zce' (Compressed extensions for microcontrollers)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zcf	1.0	'Zcf' (Compressed Single-Precision Floating-Point)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zclsd	1.0		N	N	N	N	N	N	N	N	N	Y	Y	Y	Y
zcmop	1.0	'Zcmop' (Compressed May-Be-Operations)	Y	Y	Y	Y	Y	Y	N	Y	Y	Y	Y	Y	Y
zcmp	1.0	'Zcmp' (sequenced instructions for code-size reduction)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zcmr	1.0	'Zcmr' (table jump instructions for code-size reduction)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zdinx	1.0	'Zdinx' (Double in Integer)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zfa	0.1		N	N	N	N	N	N	Y	N	N	N	N	N	N
zfa	0.2		N	N	N	N	N	N	Y	Y	Y	Y	Y	Y	Y
zfa	1.0	'Zfa' (Additional Floating-Point)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zfbfmin	0.8		N	N	N	N	N	N	Y	Y	Y	Y	Y	Y	Y
zfbfmin	1.0	'Zfbfmin' (Scalar BF16 Converts)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zfh	1.0	'Zfh' (Half-Precision Floating-Point)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zhfmin	1.0	'Zhfmin' (Half-Precision Floating-Point Minimal)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zfinx	1.0	'Zfinx' (Float in Integer)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zhinx	1.0	'Zhinx' (Half Float in Integer)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zhinxmin	1.0	'Zhinxmin' (Half Float in Integer Minimal)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zibi	0.1	'Zibi' (Branch with Immediate)	N	N	Y	Y	Y	Y	N	N	N	N	Y	Y	Y
zic64b	1.0	'Zic64b' (Cache Block Size Is 64 Bytes)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zicbom	1.0	'Zicbom' (Cache-Block Management Instructions)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zicbop	1.0	'Zicbop' (Cache-Block Prefetch Instructions)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zicboz	1.0	'Zicboz' (Cache-Block Zero Instructions)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
ziccamoa	1.0	'Ziccamoa' (Main Memory Supports All Atomics in)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
ziccif	1.0	'Ziccif' (Main Memory Supports Instruction Fetch)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zicclsm	1.0	'Zicclsm' (Main Memory Supports Misaligned Loads)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
ziccrse	1.0	'Ziccrse' (Main Memory Supports Forward Progress)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zicfilp	0.2		N	N	N	N	N	N	Y	N	N	N	N	N	N
zicfilp	0.4	'Zicfilp' (Landing pad)	Y	N	N	N	N	N	N	N	N	N	N	N	N
zicfilp	1.0	'Zicfilp' (Landing pad)	N	Y	Y	Y	Y	Y	N	Y	Y	Y	Y	Y	Y
zicfiss	0.2		N	N	N	N	N	N	Y	N	N	N	N	N	N
zicfiss	0.4	'Zicfiss' (Shadow stack)	Y	N	N	N	N	N	N	N	N	N	N	N	N
zicfiss	1.0	'Zicfiss' (Shadow stack)	N	Y	Y	Y	Y	Y	N	Y	Y	Y	Y	Y	Y
zicntr	1.0		N	N	N	N	N	N	Y	Y	Y	N	N	N	N
zicntr	2.0	'Zicntr' (Base Counters and Timers)	Y	Y	Y	Y	Y	Y	N	Y	Y	Y	Y	Y	Y
zicond	1.0	'Zicond' (Integer Conditional Operations)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zicsr	2.0	'Zicsr' (CSRs)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zifencei	2.0	'Zifencei' (fence.i)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zihintntl	1.0	'Zihintntl' (Non-Temporal Locality Hints)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zihintpause	1.0		N	N	N	N	N	N	Y	Y	Y	N	N	N	N
zihintpause	2.0	'Zihintpause' (Pause Hint)	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
zihpm	1.0		N	N	N	N	N	N	Y	Y	Y	N	N	N	N
zihpm	2.0	'Zihpm' (Hardware Performance Counters)	Y	Y	Y	Y	Y	Y	N	Y	Y	Y	Y	Y	Y
zilsd	1.0		N	N	N	N	N	N	N	N	N	Y	Y	Y	Y
zimop	1.0	'Zimop' (May-Be-Operations)	Y	Y	Y	Y	Y	Y	N	Y	Y	Y	Y	Y	Y



