



MCU Pin Mapping Constraints:

- To operate on 108 MHz,
 $2.7\text{ V} \leq V_{DD} \leq 3.6\text{ V}$

FPGA Pin Mapping Constraints:

None

MCU Pinout for FMC

Pin Name	SRAM
PG14	A25
PG13	A24
PE2	A23
PE6	A22
PE5	A21
PE4	A20
PE3	A19
PD13	A18
PD12	A17
PD11	A16
PG5	A15
PG4	A14
PG3	A13
PG2	A12
PG1	A11
PG0	A10
PF15	A9
PF14	A8
PF13	A7
PF12	A6
PF5	A5
PF4	A4
PF3	A3
PF2	A2
PF1	A1
PF0	A0

PE10	D7
PE9	D6
PE8	D5
PE7	D4
PD1	D3
PD0	D2
PD15	D1
PD14	D0
PD7	NE1 (Bank Select for SRAM)
PD3	Clk
PD4	NOE (Output Enable)
PD5	NWE (Write Enable)