

Manual do Kit LEDS-CPLD

Universidade Estadual de Feira de Santana
Departamento de Tecnologia
Área de Eletrônica e Sistemas
Laboratório de Eletrônica Digital e Sistemas

Coordenação
Anfranserai Morais Dias
Equipe Técnica
Cleyton Almeida da Silva
Gabriel Sá Barreto Alves
Gabriel Silva de Azevedo
Ramon de Cerqueira Silva

Revisão 1.0

Sumário

1. Descrição Geral do Kit	2
1.1 Conteúdo do Kit	3
1.2 Instalando o Kit	4
1.3 Suporte	4
2. Especificações da Placa LEDS-CPLD	4
2.1 Descrição Geral do Kit	4
2.2 Interfaces do Kit LEDS-CPLD	5
3. Utilização da Placa LEDS-CPLD	6
3.1 Configurando o CPLD	6
3.2 Utilizando o sinal do Oscilador (Clock)	8
3.3 Utilizando as Chaves HH	9
3.4 Utilizando os Botões	10
3.5 Utilizando o Alto-Falante tipo Buzzer	10
3.6 Utilizando o mostrador de 7 segmentos	11
3.7 Utilizando os LEDs	13
3.8 Utilizando o LED RGB	14

3.9 Utilizando a Matriz de LEDS	15
3.10 Utilizando a porta serial RS232	16
3.11 Utilizando o receptor Infravermelho	18
3.12 Utilizando os pinos de Entrada/Saída Multipropósito	18
3.13 Utilizando o conector Relé	20

1. Descrição Geral do Kit

O kit desenvolvido é composto por duas placas. Uma delas contém o circuito integrado CPLD (*Complex Programmable Logic Device* ou Dispositivo Lógico Complexo Programável) pertencente a família MAX II, modelo EPM240T100C5N. Para mais informações sobre a placa de desenvolvimento CPLD MAX II EPM240, consultar: <https://www.openimpulse.com/blog/products-page/product-category/max-ii-epm240-cpld-minimal-development-board/>. Infomações sobre o CPLD embutido EPM240T100C5N, consultar o manual do dispositivo em: https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/max2/max2_mii5v1.pdf

A outra placa **LEDS-CPLD** foi desenvolvida como uma proposta de unificar, em uma única plataforma, os recursos mais utilizados por cursos voltados para a área de Projeto de Circuitos Digitais. O objetivo desta plataforma é subsidiar as tarefas realizadas pelos estudantes do curso de Engenharia de Computação da Universidade Estadual de Feira de Santana.

A LEDS-CPLD possui todos os componentes necessários para sua utilização. O usuário deve apenas conectá-la à uma fonte de alimentação regulável, disponível no Laboratório de Eletrônica Digital e Sistemas (LEDS), devidamente configurada. O usuário pode ainda utilizar um computador para configurar o CPLD através do programador ByteBlasterTM (incluso no kit). A configuração, via ByteBlasterTM é feita por meio de um conector apropriado, de forma transparente ao usuário. Detalhes sobre a operacionalização destes processos serão fornecidos à seguir.

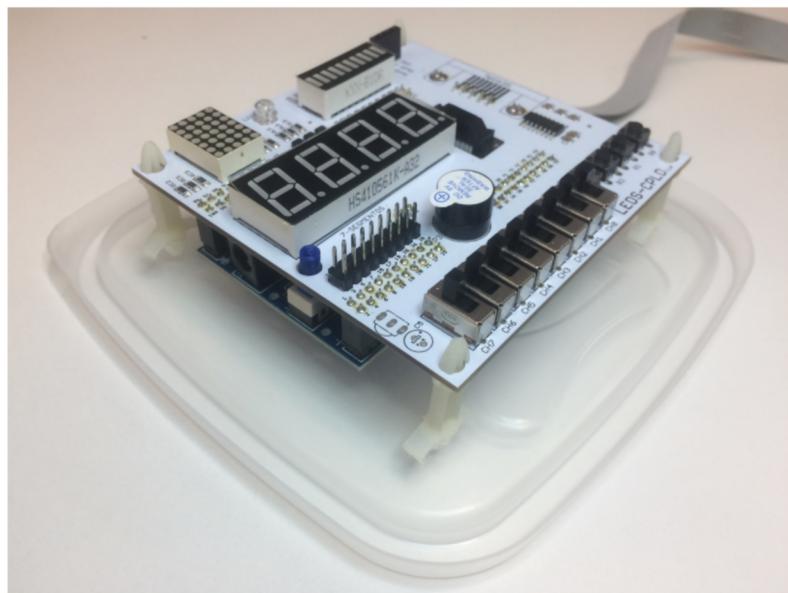


Figura 1: Kit de Desenvolvimento LEDS-CPLD.

1.1 Conteúdo do Kit

A plataforma de desenvolvimento LEDS-CPLD consiste dos seguintes itens:

- Placa LEDS-CPLD;



Figura 2: Placa de entradas e saídas.

- Placa de desenvolvimento CPLD MAX II EPM240;



Figura 3: Placa do CPLD.

- Cabo com adaptação para conexão à uma fonte de tensão regulável;



Figura 4: Cabo de alimentação.

- Programador ByteBlasterTM.



Figura 5: Modelos de programadores disponíveis.

1.2 Instalando o Kit

- Ajustar uma fonte externa em 5V ou utilizar a saída fixa de 5V;
- Ligar o cabo de alimentação LEDS-CPLD à fonte;
- Acionar a chave de alimentação da placa;
- Para a configuração, o kit também deve estar ligado ao ByteBlasterTM e devidamente conectado a um computador dotado do software Quartus®.

1.3 Suporte

Qualquer problema durante a utilização do kit de desenvolvimento LEDS-CPLD, entrar em contato com os monitores ou com o coordenador do LEDS.

2. Especificações da Placa LEDS-CPLD

2.1 Descrição Geral do Kit

A placa LEDS-CPLD possui recursos que permitem ao usuário desenvolver uma vasta gama de aplicações. Desde projetos de circuitos simples, até circuitos complexos, como ULA (Unidades Lógica e Aritmética). As interfaces e conectores da plataforma são ligadas diretamente aos pinos de E/S da placa de desenvolvimento CPLD MAX II EPM240. Nesta última, também está incluso um oscilador de 50 MHz, utilizado como relógio (*clock*) principal da plataforma. A figura 6 apresenta as interfaces existentes.

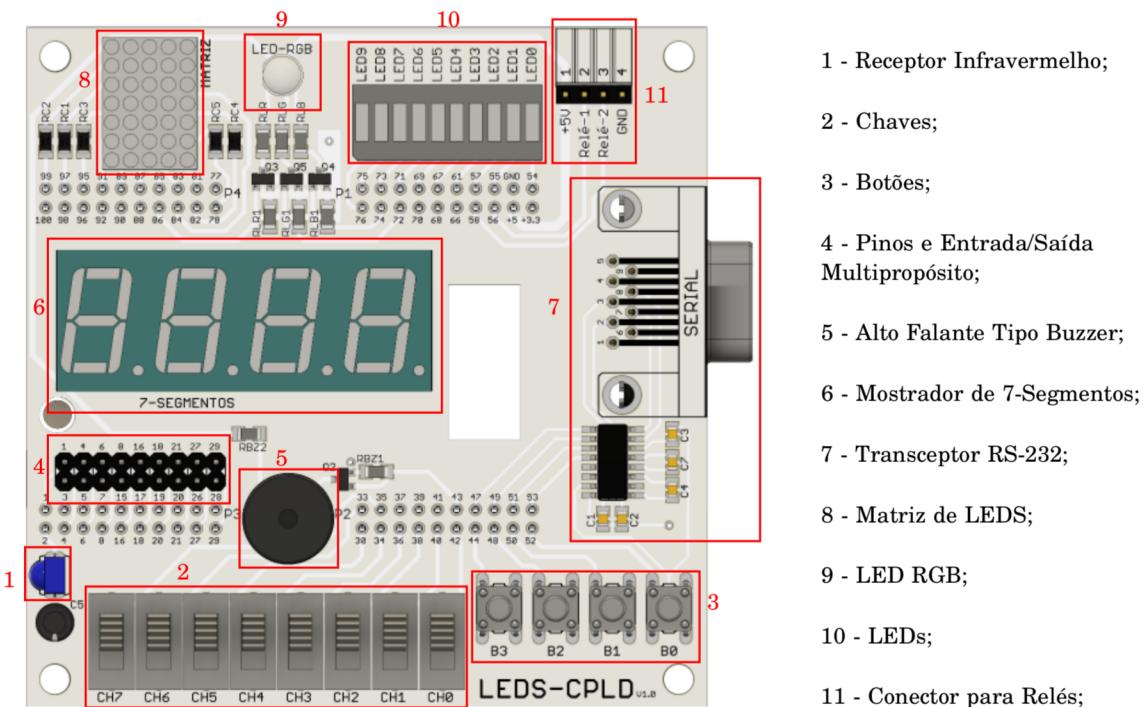


Figura 6: Visão geral do Kit LEDS-CPLD.

2.2 Interfaces do Kit LEDS-CPLD

Para facilitar o desenvolvimento de diferentes tipos de aplicação, todos os subsistemas da LEDS-CPLD estão interligados a placa de desenvolvimento CPLD MAX II EPM240. Dessa forma, o projetista pode configurar o CPLD para apenas controlar os periféricos necessários, sem se preocupar com os demais elementos de prototipagem.

Receptor Infravermelho

A comunicação por infravermelho (*Infrared - IR*) é uma tecnologia de comunicação sem fio comum, barata e fácil de usar. O kit possui um sensor para recepção deste tipo de sinal. O sensor é composto por um fotodiodo e um pré-amplificador que converte a luz IR em um sinal elétrico. Para maiores detalhes, ver a seção 3.11 na página 18.

Chaves

O kit dispõe de 8 chaves do tipo HH, que geram sinal de nível lógico alto nas entradas do CPLD, quando estão na posição para cima. Para maiores detalhes, ver a seção 3.3 na página 9.

Botões

O kit possui quatro botões do tipo *non-debounced*. Quando pressionados geram um sinal de nível lógico baixo nas entradas do CPLD. Para evitar captura de ruídos oriundos do contato mecânico dos botões, o projetista deve implementar no CPLD um circuito *debouncer*. Para maiores detalhes, ver a seção 3.4 na página 10.

Interface de Entrada/Saída Multipropósito

A plataforma LEDS-CPLD possui um barramento de propósito geral, composto por 18 pinos de E/S. Para maiores detalhes, ver a seção 3.12 na página 18.

Alto Falante Tipo Buzzer

A placa possui um buzzer ativo que pode ser utilizado para adicionar sinalização sonora nos projetos desenvolvidos. Para maiores detalhes, ver a seção 3.5 na página 10.

Mostrador de 7-Segmentos

O mostrador disponível possui 4 dígitos que podem ser acionados isoladamente ou em conjunto. Os segmentos são acionados individualmente propiciando a visualização de letras e números. Para maiores detalhes, ver a seção 3.6 na página 11.

Transceptor RS-232

A porta serial fornecida com a plataforma LEDS-CPLD é usada para realizar comunicações com outros dispositivos. O kit é dotado do CI (Circuito Integrado) MAX3232CSE responsável por estabelecer a interface de compatibilização entre os sinais de tensão dos dispositivos conectados. Para maiores detalhes, ver a seção 3.10 na página 16.

Matriz de LEDs

Outra interface de visualização gráfica disponível no kit é a matriz de LEDs. Ela pode ser utilizada até para mostrar uma imagem simples. Para maiores detalhes, ver a seção 3.9 na página 15.

LED RGB

Um LED RGB é um dispositivo que pode emitir diversas cores através da combinação do vermelho, verde e azul. Para maiores detalhes, ver a seção 3.8 na página 14.

LEDs

O kit dispõe de 10 LEDs, que podem ser acessados diretamente a partir dos pinos do CPLD. Para maiores detalhes, ver a seção 3.7 na página 13.

Conecotor para Relés

A plataforma possui um conector de 4 pinos para acionamento de periféricos que necessitem de alimentação para seu funcionamento. Para maiores detalhes, ver a seção 3.13 na página 20.

ByteBlasterTM

Apesar do programador ByteBlasterTM não estar fisicamente ligada a placa LEDS-CPLD, ele é uma das interfaces do kit. Por meio dele é realizada a programação do CPLD do kit. É importante ressaltar que a única forma disponível de configurar o CPLD é através do ByteBlasterTM, presente no kit de desenvolvimento LEDS-CPLD.

3. Utilização da Placa LEDS-CPLD

3.1 Configurando o CPLD

Para a configuração e gravação da placa, o usuário deve se assegurar que o projeto criado seja configurado para síntese no dispositivo EPM240T100C5 da família MAX II. Isto pode ser verificado no item Device, no menu Assignments do Quartus.

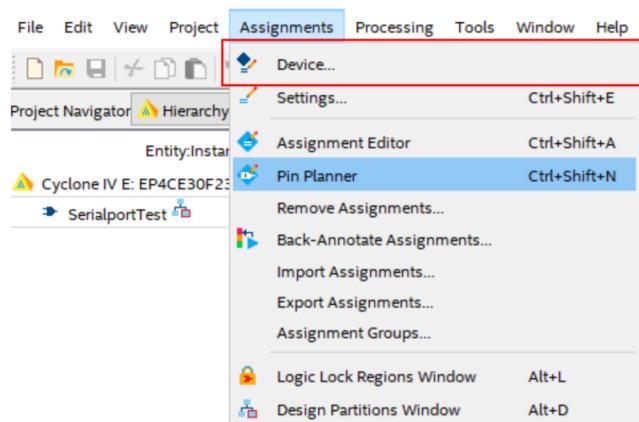


Figura 7: Menu para visualização do dispositivo.

A figura 8 é visualizada depois de pressionado o item em Device, no menu Assignments.

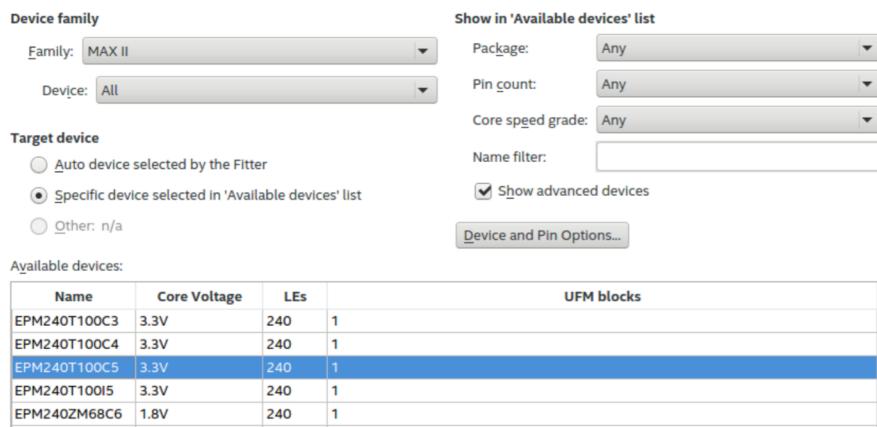


Figura 8: Tela para visualização do dispositivo.

Uma vez que o projeto tenha sido compilado, é necessário mapear os pinos físicos (presentes no CPLD) para que a placa funcione. Esta configuração permite a associação de um pino de E/S do projeto a um pino do EPM240T100C5N. Para isso, o usuário deve localizar o item Pin Planner, no menu Assignments do Quartus e determinar o pino correspondente à entrada/saída desejada. Este manual apresenta como as interfaces da placa LEDS-CPLD estão ligadas aos pinos do CPLD.

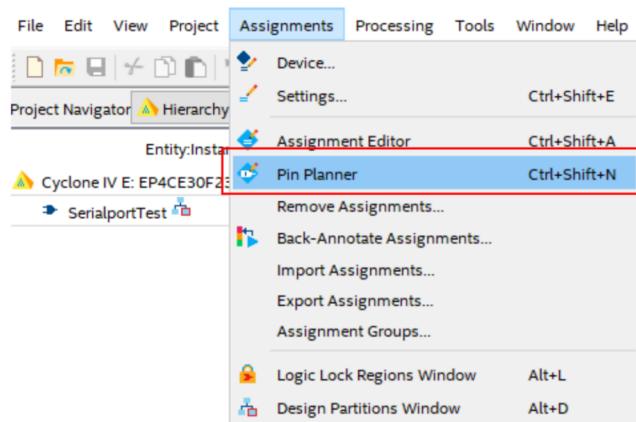


Figura 9: Menu para configuração dos pinos.

O exemplo da figura 10 apresenta um circuito composto por uma porta AND, dois pinos de entrada e um de saída. Depois de compilar o projeto, os pinos de entrada foram mapeados para o Botão 0 (B0) e para a Chave 0 (CH0). O pino de saída foi conectado ao LED 0 (LED0). O mapeamento dos pinos podem ser encontrados, respectivamente, nas seções 3.4, 3.3 e 3.7.

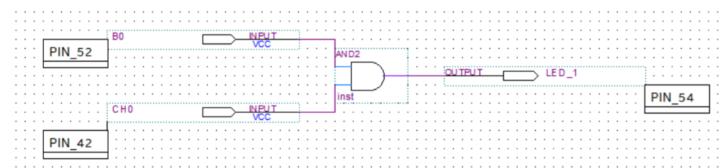


Figura 10: Pinos configurados após a compilação.

Com todos os pinos do projeto definidos e a placa devidamente alimentada e conectada ao computador, já é possível iniciar o processo de gravação do projeto na placa utilizando a ferramenta Programmer. Ela pode ser acessada no menu Tools do Quartus, indicado na figura 11.

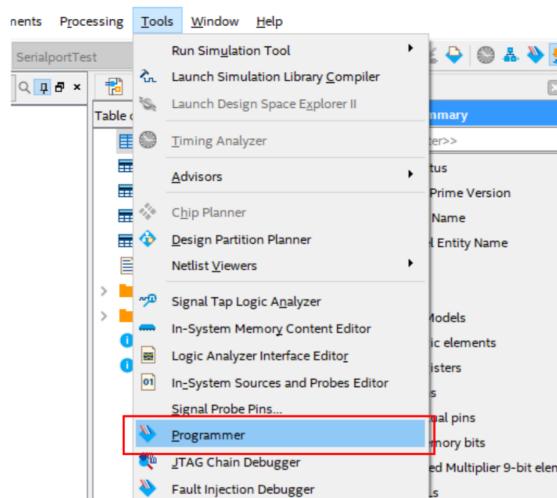


Figura 11: Menu para abertura do programmer.

Com a ferramenta *Programmer* aberta, é possível observar se o hardware para gravação foi selecionado. O modo de gravação que deve estar configurado como **JTAG**. Além disso, o arquivo do projeto precisa estar selecionado. Se estas condições forem atendidas, o processo de gravação pode ser iniciado pressionando o botão Start.

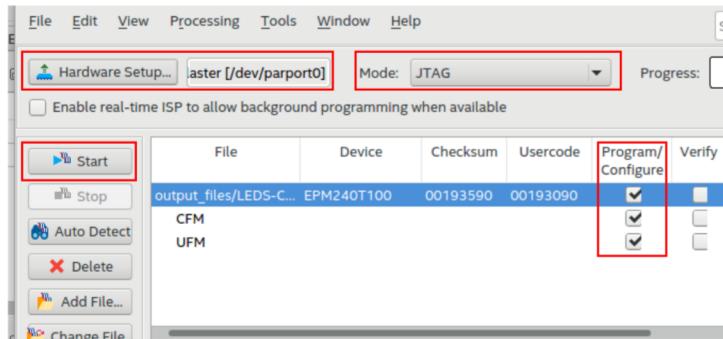


Figura 12: Gravação do projeto no CPLD.

3.2 Utilizando o sinal do Oscilador (Clock)

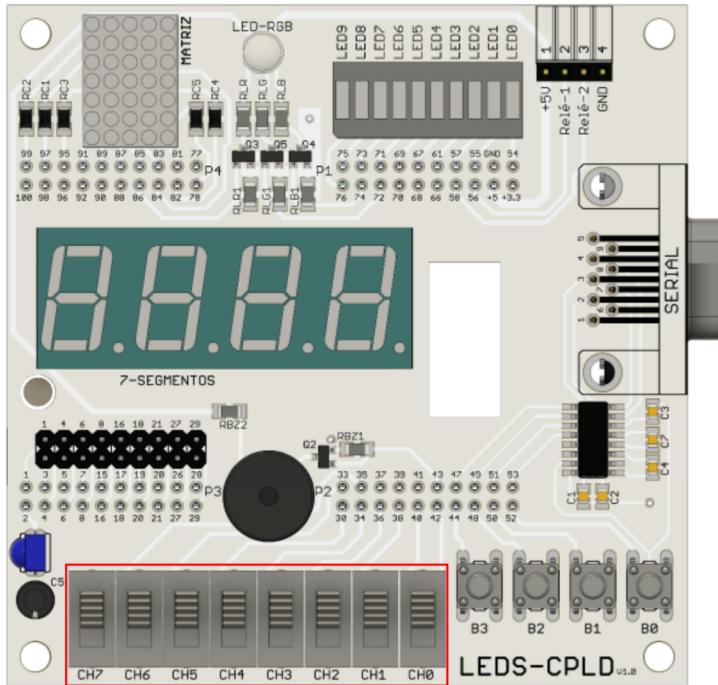
A placa de desenvolvimento CPLD MAX II EPM240 possui um oscilador que produz uma onda quadrada de frequência igual à 50MHz. Este sinal está conectado a um dos pinos de entrada de clock do dispositivo EPM240T100C5N. A Tabela 1 apresenta a ligação do oscilador.

Tabela 1: Pinagem do CPLD referente os sinais de Clock.

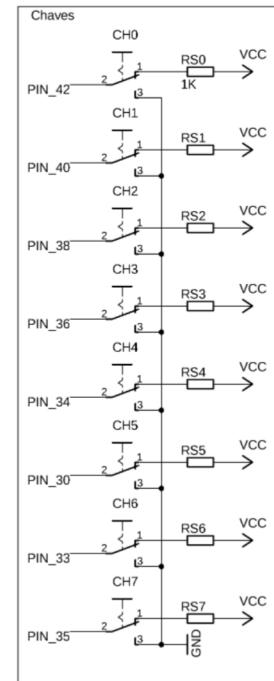
Nome do Sinal	Pino do CPLD	Descrição
CLOCK_50MHZ	12	Oscilador de frequência 50 MHz

3.3 Utilizando as Chaves HH

Na placa, existem 8 chaves tipo HH. Estas chaves são indicadas para uso como Interface Homem-Máquina. Cada chave está conectada diretamente a um pino da placa CPLD. Quando a chave está para cima, ela fornece um sinal de nível lógico alto (1) para o CPLD. Quando posicionada para baixo, a chave fornece nível lógico baixo (0).



(a) Localização das chaves.



(b) Esquema elétrico.

Figura 13: Chaves tipo HH.

As chaves são denominadas de $CH[7\dots0]$. O mapeamento dos pinos do CPLD com relação às chaves é dado pela Tabela 2.

Tabela 2: Pinagem do CPLD referente às chaves.

Nome do Sinal	Pino do CPLD	Descrição
CH0	42	Chave tipo HH 0
CH1	40	Chave tipo HH 1
CH2	38	Chave tipo HH 2
CH3	36	Chave tipo HH 3
CH4	34	Chave tipo HH 4
CH5	30	Chave tipo HH 5
CH6	33	Chave tipo HH 6
CH7	35	Chave tipo HH 7

3.4 Utilizando os Botões

A placa dispõe de quatro botões tipo *push-buttons* denominados de $B[0 \dots 3]$. Cada botão está ligado a um pinos do EPM240T100C5N. Ele provê um sinal de nível lógico baixo (0) quando pressionado, e nível lógico alto (1) quando não pressionados. Dado que os botões não possuem um circuito *debouncer*, cabe ao projetista desenvolver uma lógica de controle interna ao seu circuito digital para lidar com este efeito. Na figura abaixo é possível visualizar a localização dos *push-buttons* e sua numeração.

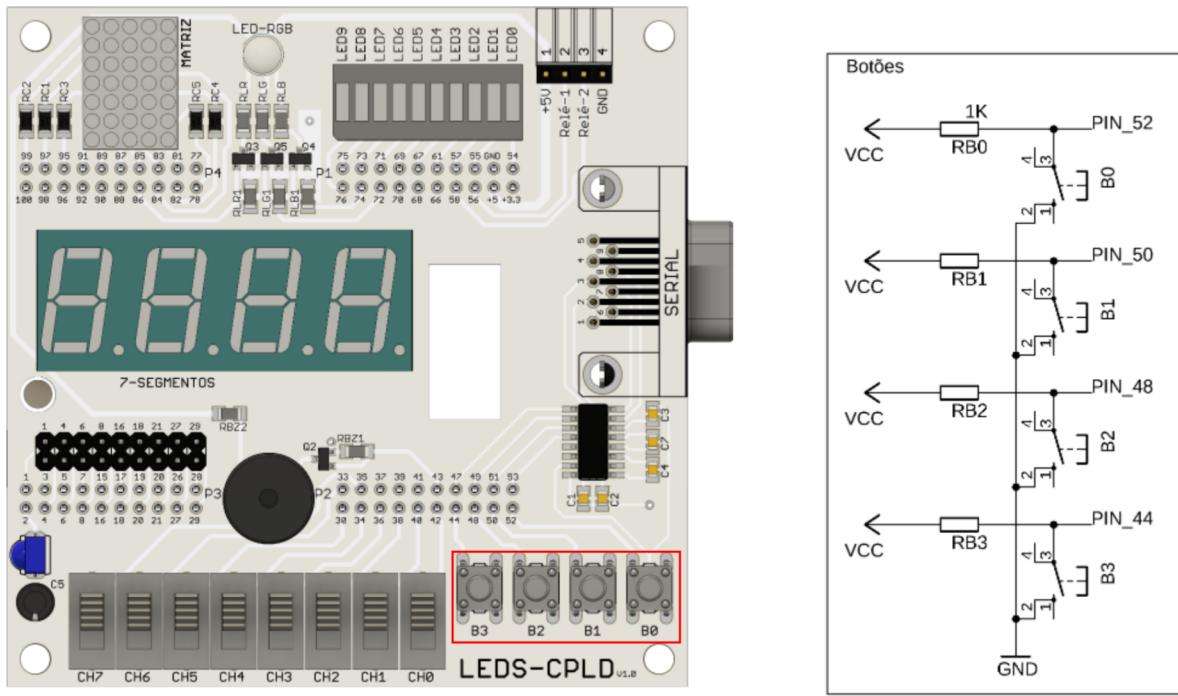


Figura 14: Botões.

O mapeamento dos pinos do CPLD com relação aos botões é dado pela Tabela 3.

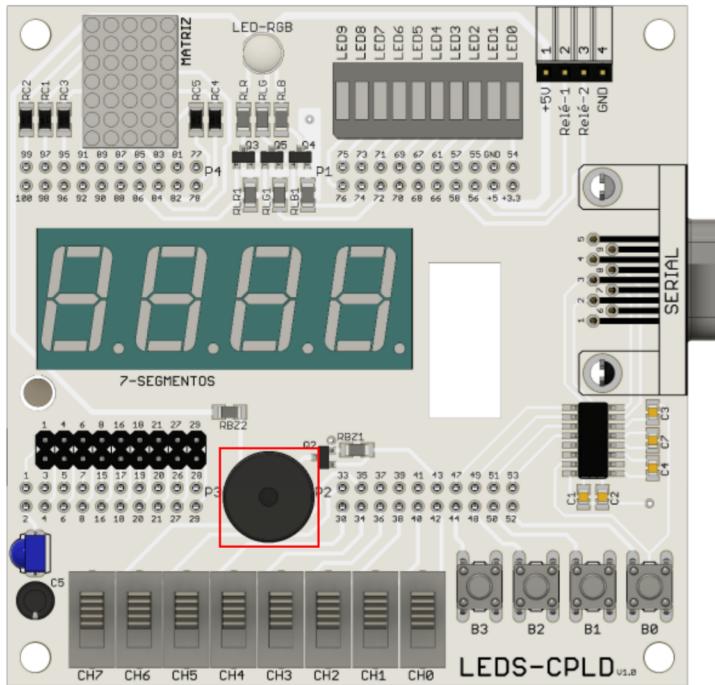
Tabela 3: Pinagem do CPLD referente aos botões.

Nome do Sinal	Pino do CPLD	Descrição
B0	52	Botão tipo push-button 0
B1	50	Botão tipo push-button 1
B2	48	Botão tipo push-button 2
B3	44	Botão tipo push-button 3

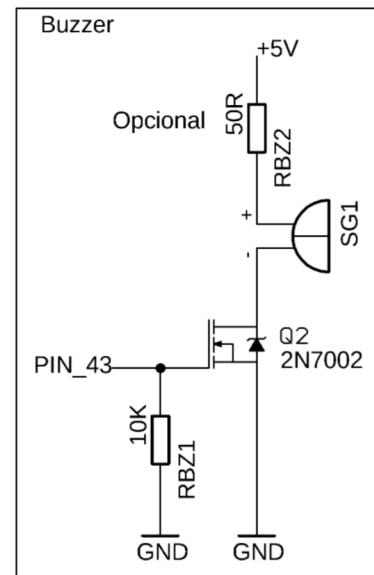
3.5 Utilizando o Alto-Falante tipo Buzzer

O Alto-Falante tipo Buzzer Ativo 5V é um componente utilizado para emitir sinais sonoros. A frequência de emissão desses sinais, que definem o tom do som, é determinada internamente pelo componente. Embora possua um circuito mais complexo que o Buzzer Passivo, o uso do buzzer

ativo é mais simples. Ele conta com um circuito oscilador que produz o som e necessita apenas ser energizado (nível lógico alto no terminal de entrada) para emitir continuamente ondas sonoras.



(a) Localização dos Buzzer.



(b) Esquema elétrico.

Figura 15: Alto-Falante tipo Buzzer.

Tabela 4: Pinagem do CPLD referente ao Buzzer

Nome do Sinal	Pino do CPLD	Descrição
BUZZER	43	Ativa o Buzzer

3.6 Utilizando o mostrador de 7 segmentos

O kit de desenvolvimento LEDS-CPLD conta também com um mostrador de 7 segmentos que possui 4 *displays* multiplexados. A figura 16 mostra o esquema do circuito.

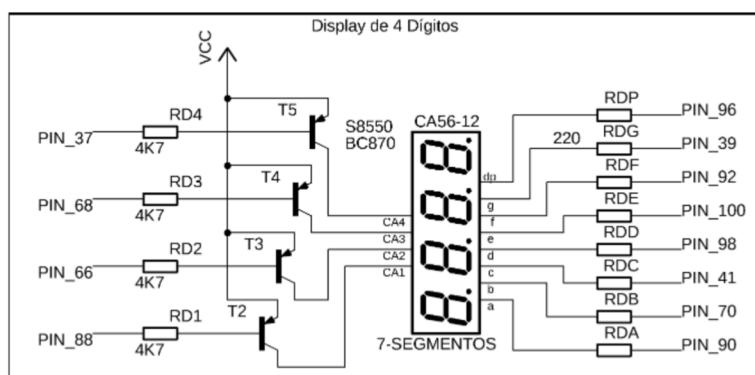


Figura 16: Esquema elétrico do mostrador de 7 segmentos

O esquema apresenta 4 pinos responsáveis pelo acionamento de cada dígito. O demais pinos acendem individualmente os segmentos e os “pontos”. A figura 17 identifica o mostrador.

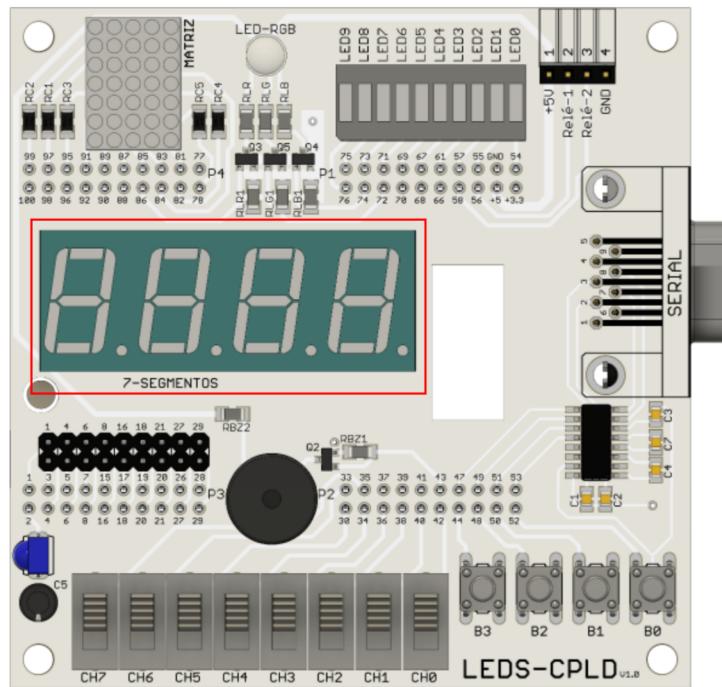


Figura 17: Localização do mostrador de 7 segmentos.

A relação de pinagem do mostrador de 7 segmentos do kit LEDS-CPLD é apresentada na Tabela 5. O dígito 1 é o primeiro à esquerda.

Tabela 5: Pinagem do CPLD referente ao mostrador de 7 segmentos.

Nome do Sinal	Pino do CPLD	Descrição
7 SEG-D1	88	Acionamento do dígito 1
7 SEG-D2	66	Acionamento do dígito 2
7 SEG-D3	68	Acionamento do dígito 3
7 SEG-D4	37	Acionamento do dígito 4
7 SEG-A	90	Pino de valor A
7 SEG-B	70	Pino de valor B
7 SEG-C	41	Pino de valor C
7 SEG-D	98	Pino de valor D
7 SEG-E	100	Pino de valor E
7 SEG-F	92	Pino de valor F
7 SEG-G	39	Pino de valor G
7 SEG-P	96	Pino de valor P (Ponto)

3.7 Utilizando os LEDs

A placa LEDS-CPLD possui 10 LEDs, cada um deles está conectado a um pino do CPLD.

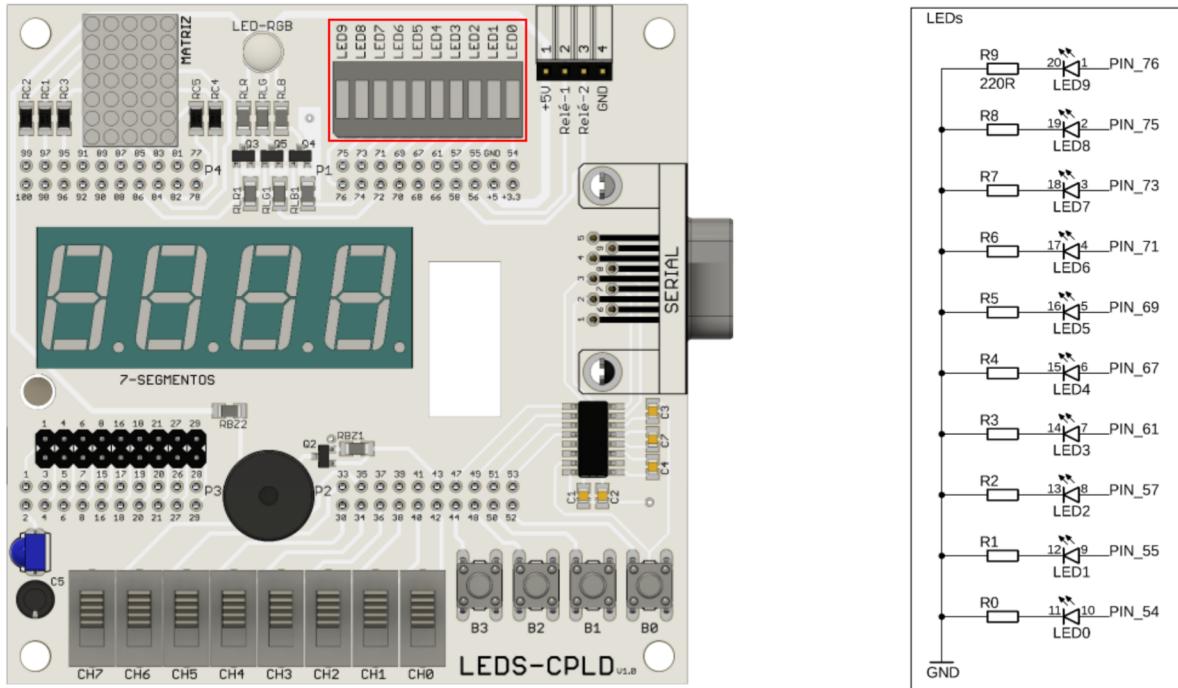


Figura 18: LEDs.

Para acender os LEDs deve-se enviar um nível lógico alto (1) para o pino correspondente. Um sinal de nível lógico baixo (0) apaga os LEDs. A relação da pinagem dos LEDs é apresentada na Tabela 6.

Tabela 6: Pinagem do CPLD referente os LEDs.

Nome do Sinal	Pino do CPLD	Descrição
LED0	54	LED 0 da barra
LED1	55	LED 1 da barra
LED2	57	LED 2 da barra
LED3	61	LED 3 da barra
LED4	67	LED 4 da barra
LED5	69	LED 5 da barra
LED6	71	LED 6 da barra
LED7	73	LED 7 da barra
LED8	75	LED 8 da barra
LED9	76	LED 9 da barra

3.8 Utilizando o LED RGB

Além dos LEDs convencionais, a placa de desenvolvimento LEDS-CPLD também possui um LED RGB. Ele é a combinação de 3 LEDs com cores diferentes: Vermelho, Azul e Verde. Essas cores podem ser combinadas para formar outras cores.

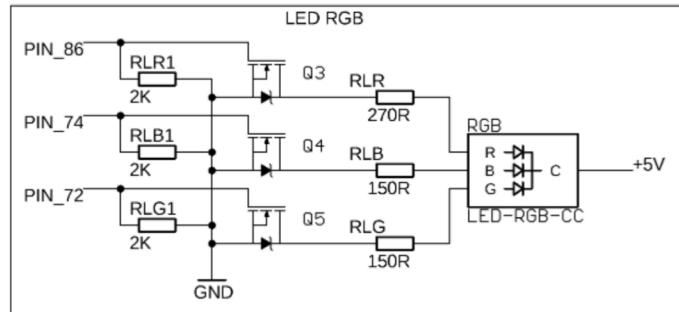


Figura 19: Esquema elétrico relacionado ao LED RGB

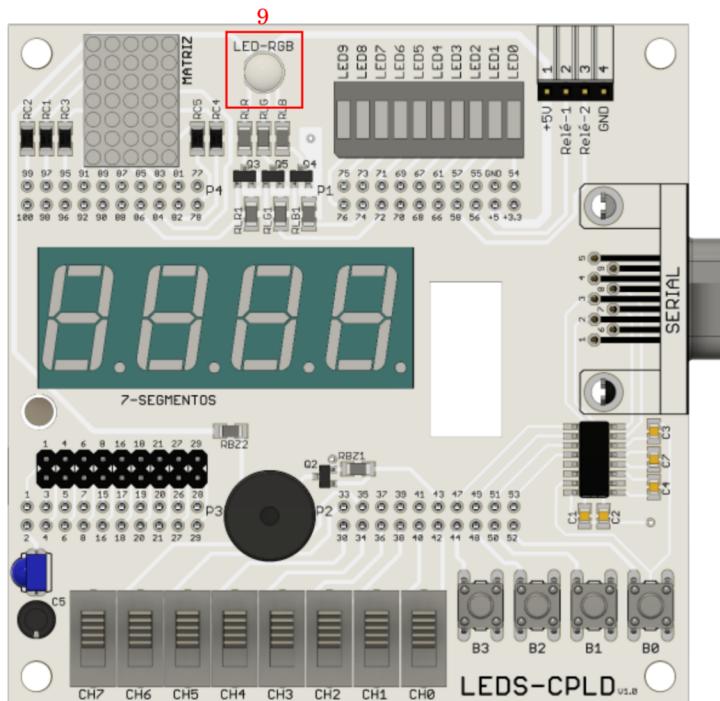


Figura 20: Localização do LED RGB.

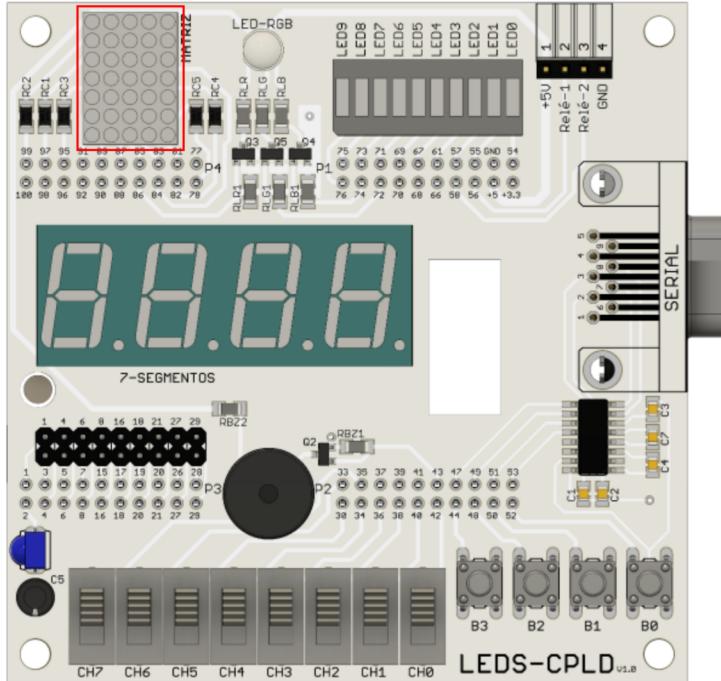
A ligação entre os pinos do LED RGB e o kit LEDS-CPLD é apresentada na Tabela 7.

Tabela 7: Pinagem do CPLD referente aos LEDs RGB.

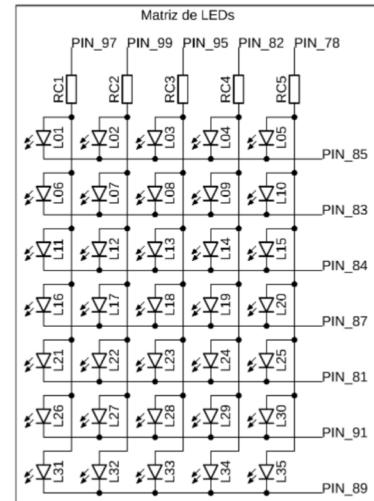
Nome do Sinal	Pino do CPLD	Descrição
LED [R]	86	LED Vermelho
LED [G]	72	LED Verde
LED [B]	74	LED Azul

3.9 Utilizando a Matriz de LEDs

A matriz de LEDs disponível no kit é composta por 5 linhas e 7 colunas como na figura 21. Cada linha e cada coluna está conectada a um pino do CPLD. As colunas são ativadas com nível lógico alto e as linhas com nível lógico baixo.



(a) Localização.



(b) Esquema elétrico.

Figura 21: Matriz de LEDs.

Tabela 8: Pinagem do CPLD referente à matriz de LEDs

Nome do Sinal	Pino do CPLD	Descrição
M1_CO [0]	97	Coluna 0
M1_C1 [1]	99	Coluna 1
M1_C2 [2]	95	Coluna 2
M1_C3 [3]	82	Coluna 3
M1_C4 [4]	78	Coluna 4
M1_L0 [0]	85	Linha 0
M1_L1 [1]	83	Linha 1
M1_L2 [2]	84	Linha 2
M1_L3 [3]	87	Linha 3
M1_L4 [4]	81	Linha 4
M1_L5 [5]	91	Linha 5
M1_L6 [5]	89	Linha 6

Para acender apenas um LED é necessário colocar o pino referente a coluna em nível lógico alto e os demais devem permanecer em nível baixo. A linha em que o LED está conectado deve ser posta em nível lógico baixo (lógica invertida) e as demais devem permanecer em nível lógico alto. Imagens mais complexas podem ser formadas pela combinação dos LEDs.

3.10 Utilizando a porta serial RS232

O RS-232 é um padrão para troca serial de dados binários. Este protocolo foi utilizado em diversos tipos de comunicação remota, especialmente por modems. Atualmente, ele é bastante utilizado para diversos tipos de conexão em microcontroladores.

De uma forma geral, a interface RS-232 transmite e recebe um sinal serial assíncrono. O diagrama da figura 22 demonstra um exemplo de sequência de transmissão. Após um bit de *start* obrigatoriamente em nível lógico baixo, são enviados (ou recebidos) um bit e dados por vez a uma velocidade denominada *baud rate*. A existência de um bit de paridade e a quantidade de bits de dados são determinadas pelo protocolo de comunicação. O bit de *stop* é necessário para retornar o canal ao nível lógico alto.

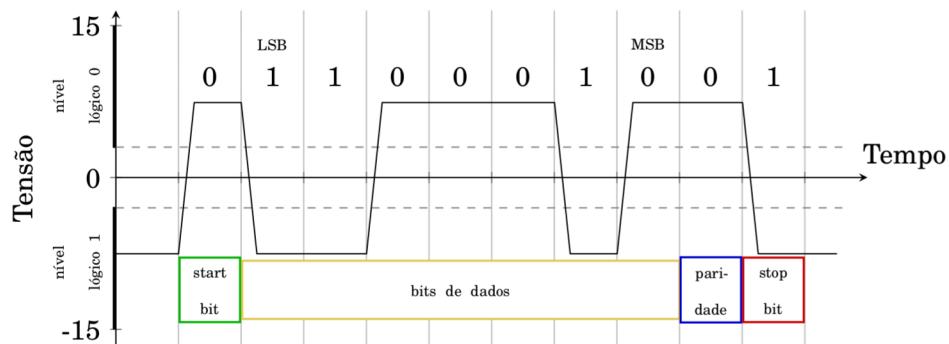


Figura 22: Exemplo de comunicação RS232.

Observando a figura 22, percebe-se que nível lógico baixo pode ser uma tensão entre 3 e 15V. O nível lógico alto é definido no intervalo entre -3 e -15V. Como os níveis de tensão são diferentes em relação aos normalmente usados pelos circuitos integrados, é necessário converter os níveis lógicos. O CPLD EPM240T100C5N trabalha com no máximo 3,3V. Para adequar estes níveis de tensão foi utilizado o CI MAX3232, mostrado no esquema elétrico da figura 23.

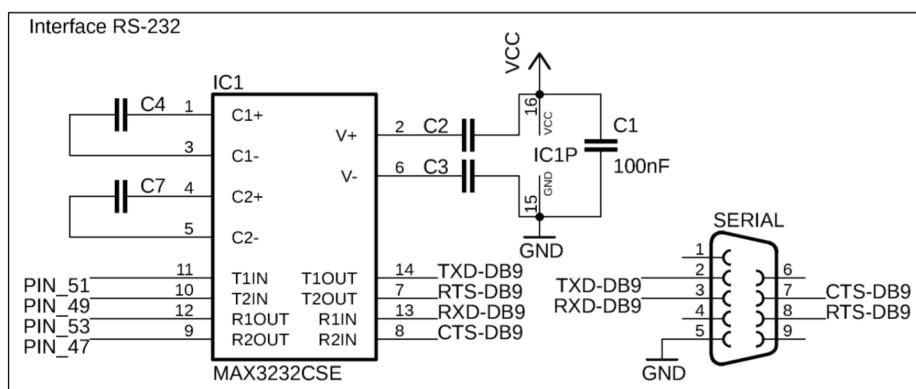


Figura 23: Esquemático do circuito da interface RS-232.

O CI MAX3232 também protege os circuitos internos do dispositivo CPLD contra curtos-circuitos ou sinais transitórios que podem aparecer na interface RS-232.

A interface de comunicação serial RS-232 da placa LEDS-CPLD possui uma entrada RxData (*Received Data*), uma entrada CTS (*Clear to Send*), uma saída TxD (*Transmit Data*) e uma saída RTS (*Request to Send*). Os canais RxData e TxD são responsáveis pelo envio e recebimento dos dados. Os canais CTS e RTS são utilizados para controlar o envio e recebimento de dados. Neste modo de comunicação, o dispositivo que transmitirá o pacote de dados, requisita a permissão para envio de um novo pacote de dados através da porta RTS. Em seguida, o dispositivo de recepção percebe a requisição de envio e responde ao transmissor, por meio do sinal CTS, que está livre para receber o dado. A figura 24 mostra a posição da interface serial na placa LEDS-CPLD.

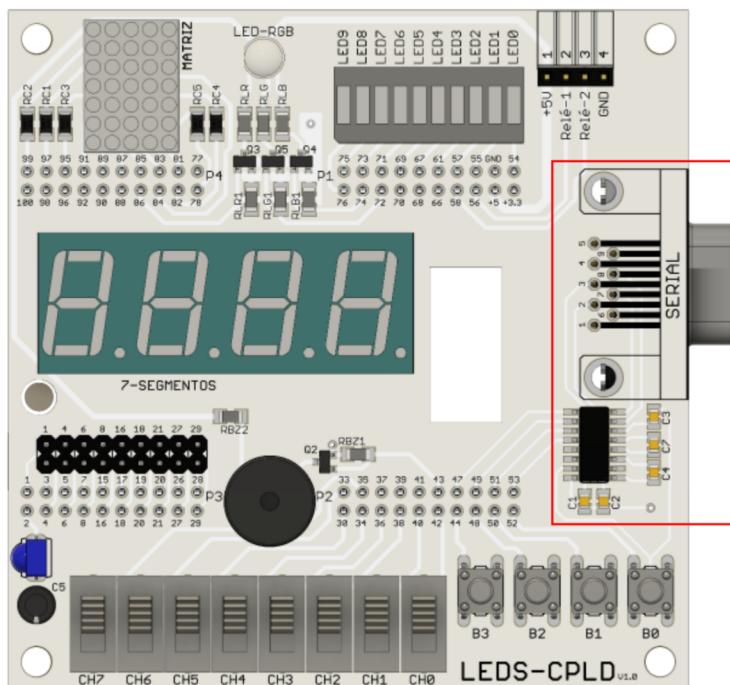


Figura 24: Localização do RS-232.

O mapeamento da interface RS-232 pode ser visto na tabela 9.

Tabela 9: Pinagem do CPLD referente ao RS-232.

Nome do Sinal	Pino do CPLD	Pino DB-9	Descrição
TXD	51	2	Transmitter Data
RTS	49	8	Request to Send
RXD	53	3	Receiver Data
CTS	47	7	Clear to Send

3.11 Utilizando o receptor Infravermelho

A radiação infravermelha é um tipo de onda eletromagnética que não se encontra dentro do espectro eletromagnético visível aos olhos do ser humano. Com isso, o receptor infravermelho disponível no kit é um componente eletrônico projetado para receber sinais infravermelhos enviados por dispositivos, como por exemplo, um controle remoto. Na figura abaixo é possível visualizar sua localização e na tabela 10 sua pinagem referente ao mapeamento no CPLD.

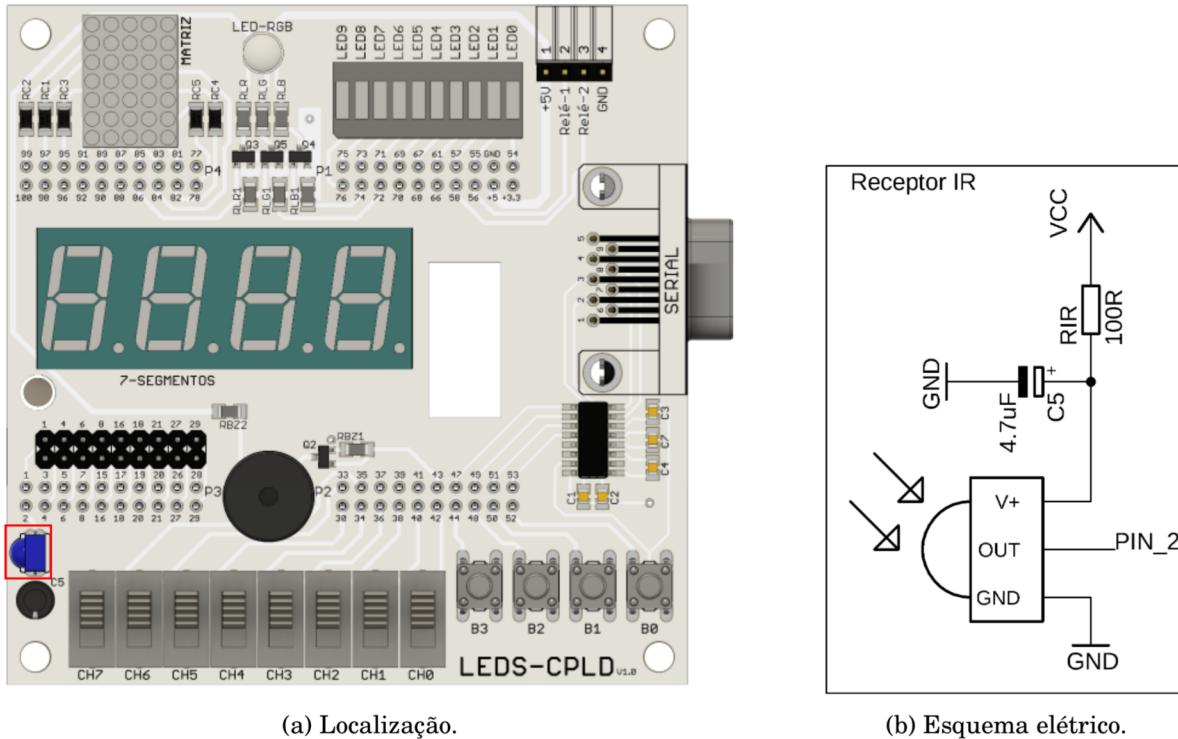


Figura 25: Receptor Infravermelho.

Tabela 10: Pinagem do CPLD referente ao receptor infravermelho.

Nome do Sinal	Pino do CPLD	Descrição
IR	2	Pino de recepção do trem de pulsos

3.12 Utilizando os pinos de Entrada/Saída Multipropósito

A interface de Entrada/Saída Multipropósito é composto por 18 pinos de E/S, conectados diretamente ao CPLD. Os pinos podem ser configurados independentemente como entrada, saída ou bidirecional.

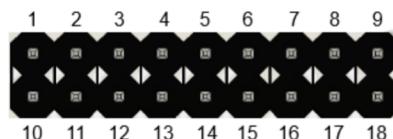


Figura 26: Pinos de Entrada/Saída Multipropósito.

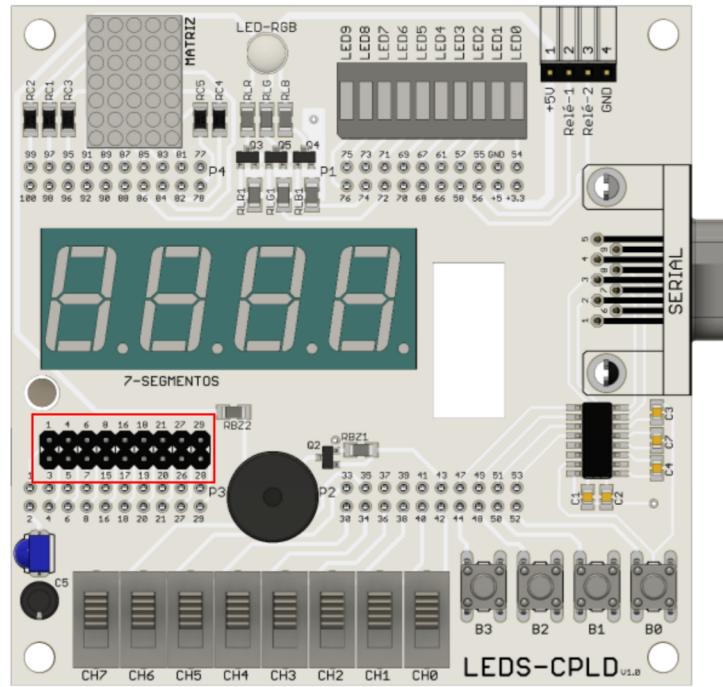


Figura 27: Localização dos pinos de E/S Multipropósito.

Tabela 11: Pinagem do CPLD referente aos pinos de E/S Multipropósito.

Nome do Sinal	Pino do CPLD	Descrição
E/S[1]	1	Conector E/S 1
E/S[2]	4	Conector E/S 2
E/S[3]	6	Conector E/S 3
E/S[4]	8	Conector E/S 4
E/S[5]	16	Conector E/S 5
E/S[6]	18	Conector E/S 6
E/S[7]	21	Conector E/S 7
E/S[8]	27	Conector E/S 8
E/S[9]	29	Conector E/S 9
E/S[10]	3	Conector E/S 10
E/S[11]	5	Conector E/S 11
E/S[12]	7	Conector E/S 12
E/S[13]	15	Conector E/S 13
E/S[14]	17	Conector E/S 14
E/S[15]	19	Conector E/S 15
E/S[16]	20	Conector E/S 16
E/S[17]	26	Conector E/S 17
E/S[18]	28	Conector E/S 18

3.13 Utilizando o conector Relé

Os dispositivos digitais, devido as suas características internas, não conseguem prover altas correntes nos pinos de entrada e saída. O CPLD EPM240T100C5N opera a uma tensão de 3,3V e consegue fornecer até 25mA por pino, de acordo com sua folha de especificação. Uma das formas de controlar dispositivos que necessitam de valores maiores de corrente e tensão é acoplar um relé. A placa LEDS-CPLD possui um conector para a utilização de um módulo com até 2 relés, alimentados por 5V.

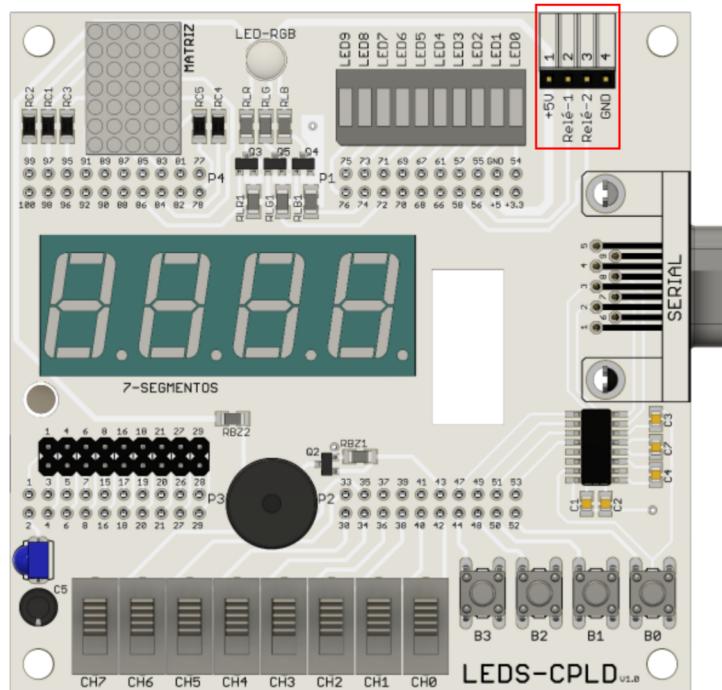


Figura 28: Localização do conector Relé.

O módulo de relés podem ser ligados aos pinos seguintes:

Tabela 12: Pinagem do conector Relé.

Nome do Sinal	Pino do CPLD	Descrição
+5V	VCC	Positivo
Relé-1	56	Sinal para rele 1
Relé-2	58	Sinal para rele 2
GND	GND	Negativo