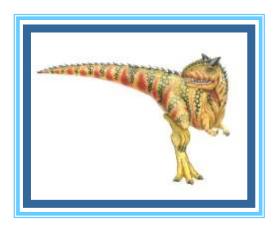
# **Chapter 1: Introduction**

## **Review of CPU Organization**

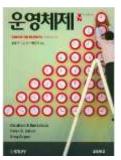




## **Class Information**

### ☐ Textbook:

- Operating System: Concepts 9<sup>th</sup> Ed. Or Later By A. Silberschatz, *et al.* 
  - Other Books will be referred as necessary
    - ▶ 컴퓨터구성 & 컴퓨터 구조
    - ➤ You must understand Ch.5 of 컴퓨터구성 before next class





### ☐ Class Slide:

- O e-class
- Email: <u>klee@dongguk.edu</u> : Send me Questions and

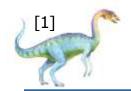
### **Suggestions**

- O Office: 신공학관 10123 (Phone: 2260-3843)
- Office Hours: Thu. 15:00 pm. (by appointment, only)

### ☐ Grades:

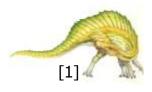
- $\bigcirc$  Exams (30% + 40% = 70% or 30% + 20% + 20% = 70%)
- O Homework (20%)
  - Exercise Problems, Surveys or Essays





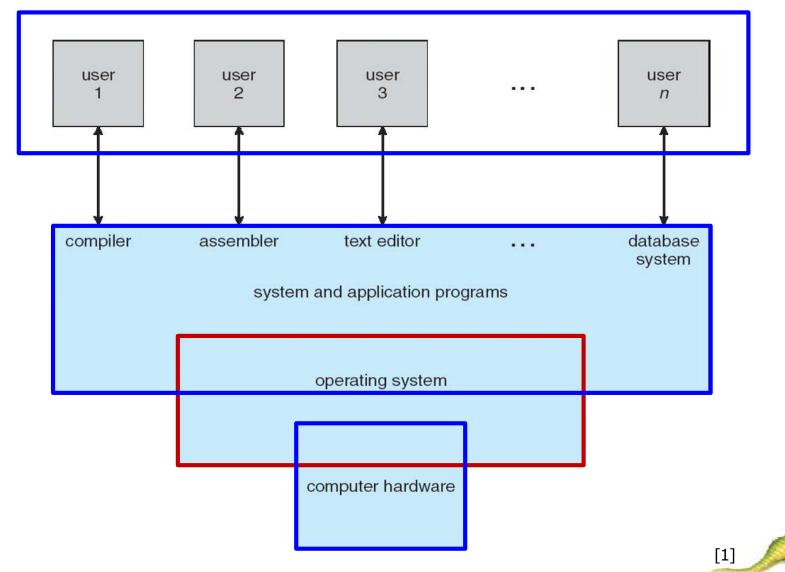
# **Introductory Questions**

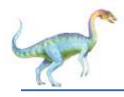
- What can you do with computers without Operating Systems?
- What does Operating Systems do?
- What are the purposes of the OS in doing those tasks?
- How the OS performs the tasks to accomplish its purposes (algorithms)?
- Can you implement those algorithms? Then, analyze? Then, design?
- How much the hardware are engaged?





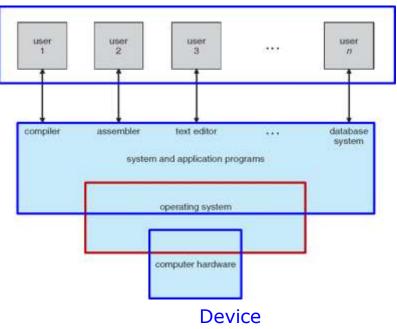
# Four Components of a Computer System





## Four Components of a Computer System

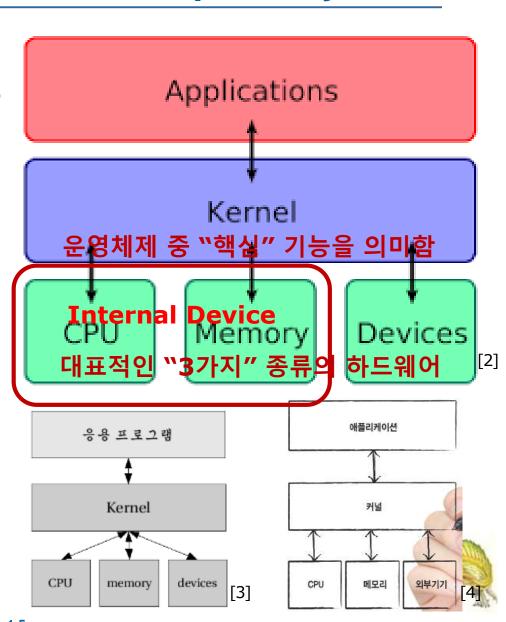
## More figures on the Web



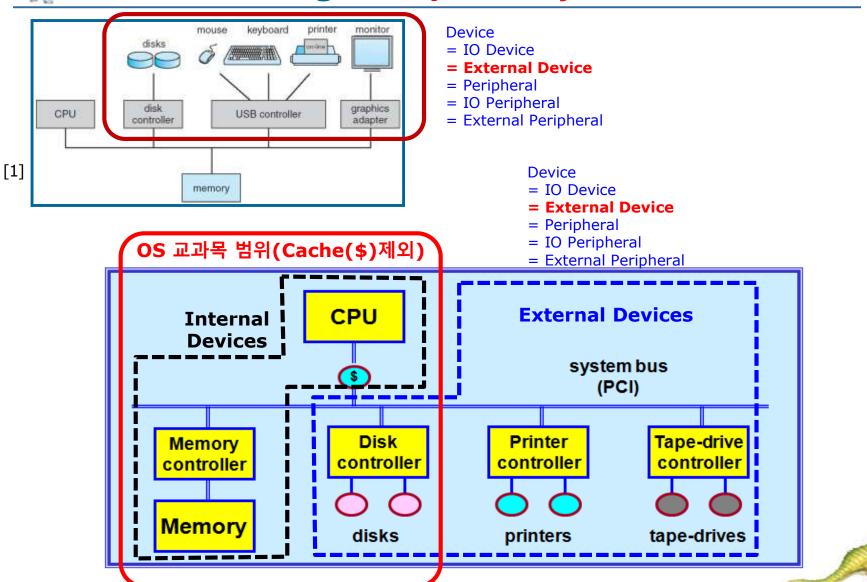
= IO Device

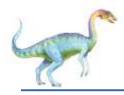
= External Device

- = Peripheral
- = IO Peripheral
- = External Peripheral <sub>1.5</sub>



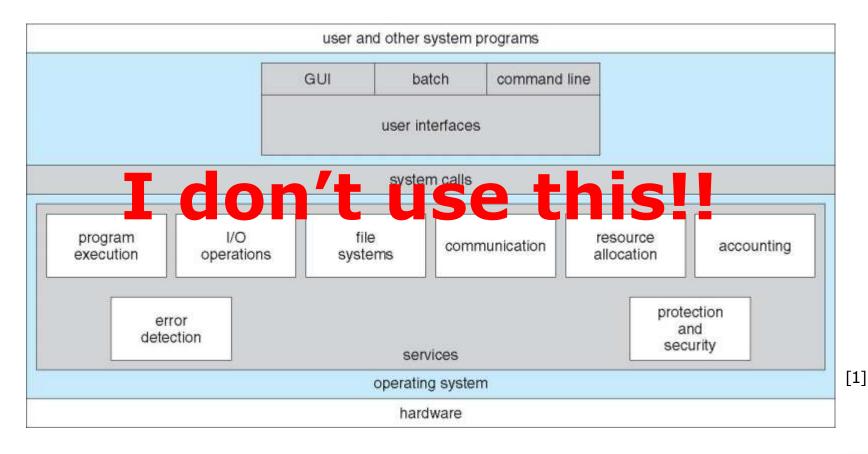
# **Understanding Computer System Architecture**





## Four Components of a Computer System

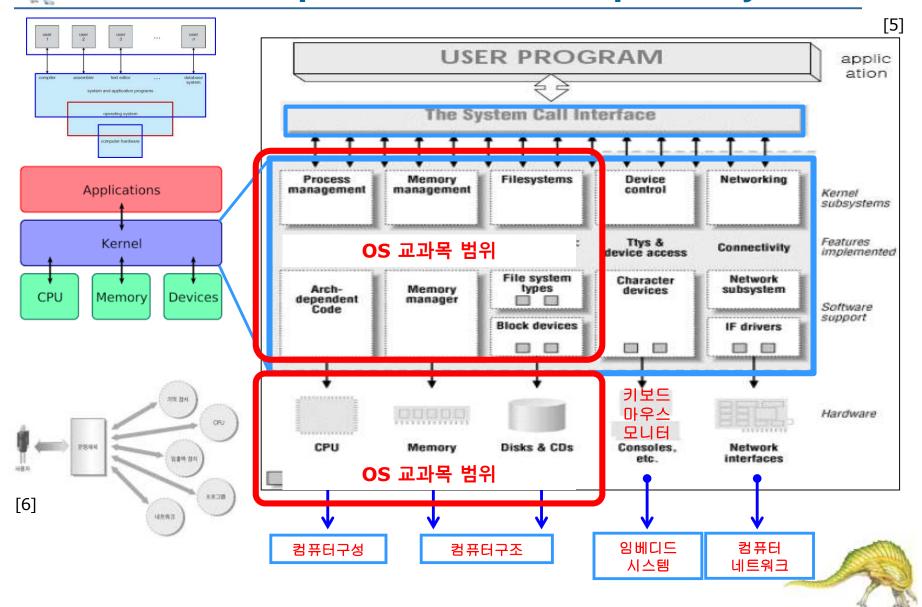
### A figure in textbook



A

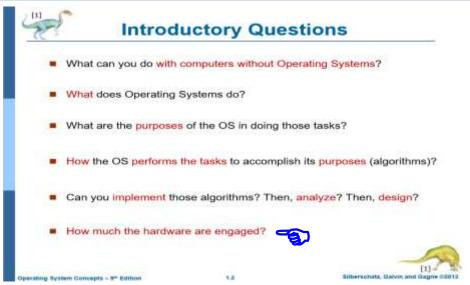


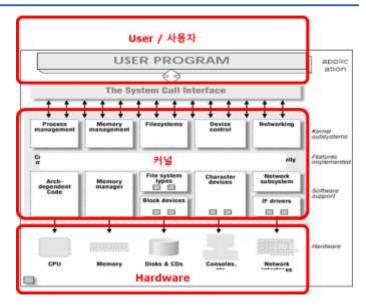
## Four Components of a Compute





## **Answer to the Last Question**



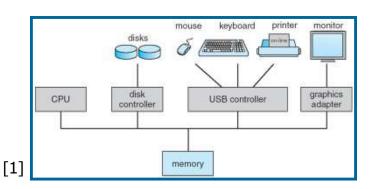


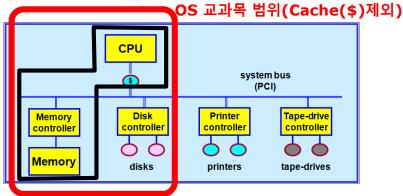
### OS is the Hardware Manager & It works for users !!

- It works for users ....
  - who want to build and/or run their programs(software)
    - On a computer system
    - which are composed of OCPU(s), Memory(registers, caches, main memories), HDD(or SSD), devices, network interfaces
- So, you must well understand how computer hardware are working individually as well as collaboratively



■ 1. Computer systems consist of CPU, Memories, HDD & IO Devices + Bus

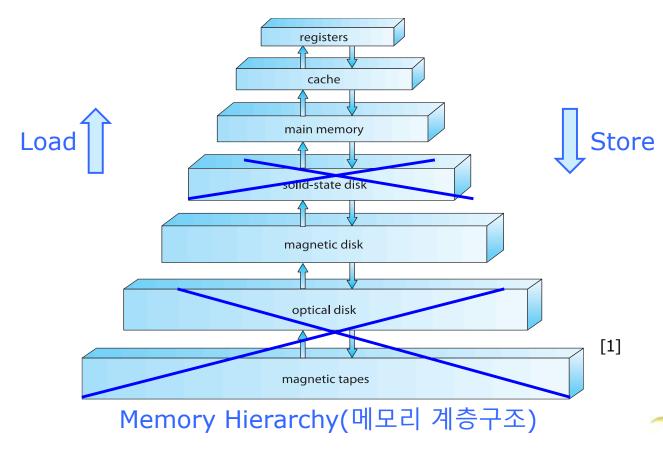




- 2. CPU & MM are the only "internal" devices
- 3. <u>All others</u> including HDD are "external" devices
- 4. Storages are classified into two categories
  - "Internal storages" such as registers, caches, main memory are volatile
    - Among internal storages, we are only interested in Main memory, in OS class.
  - "External storages" such as HDD, SSD are non-volatile ⇒ permanent
    - Among external storages, we are only interested in HDD, in OS class.
    - From now on, we only use HDD to represent all permanent storages unless commented otherwise

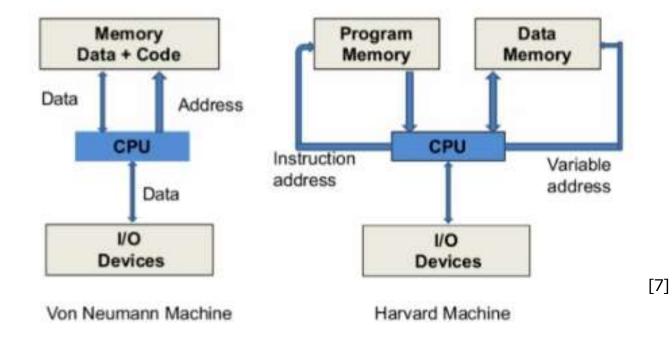


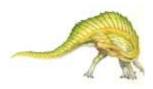
- 5. All files are assumed to be stored in HDD
- 6. All programs must be "loaded" from HDD into MM to be executed by CPU
  - Load : Data movement upward
  - Store: Data movement downward





- 7. We assume the MM is Illinois Architecture(= von Neumann Architecture)
  - cf. Harvard Architecture
  - NOTE : Architecture = Machine Architecture = Computer Architecture







- 8. All "internal activities" are execution of programs by CPU using Main Memory
  - That is, if there are activities inside computer system, there must be certain programs being executed by CPU using the Main Memory
- 9. There are only two types of programs
  - User programs(& system programs) & OS programs
  - We assume system programs such as browsers, compilers, editors and so on as user programs
- 10. That is, all programs except user programs are OS programs
- 11. OS performs Process Management(=Mgt), Resource Mgt & Control Programs
  - Process Managements :
    - Start to execute, run, stop(exit, pause, kill(=terminate))
    - Scheduling, Communication, Synchronization, etc.
  - Resources:
    - Physical resources : CPU, Memories, IO Devices, etc.
    - Logical resources : Time, Files, etc.
  - Program Control
    - to prevent errors and improper use of the computer

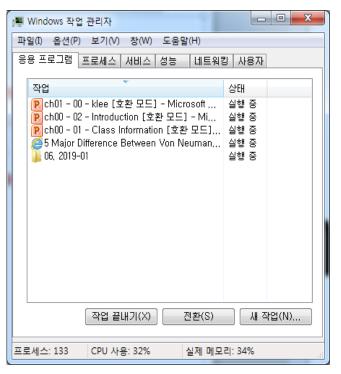


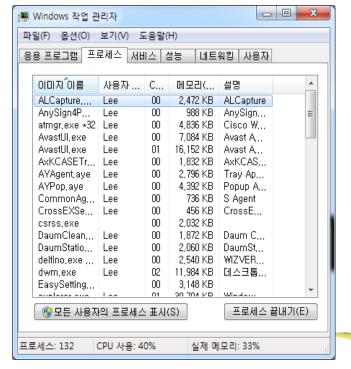


김균호(\*\*\*\*\*\*2008) 남이 모두에게: 오후 5:31 cpu에서 메모레에서 불러오는 것보다 하드디스크에서 직접 불러오는 것이 더 느린지 모르겠습니다. 당) 메모리 속도 = 50~100 nsec(10\*\*-9) 10? Hz HDD 속도 = 10~30 msec(10\*\*-3) 10² Hz CPU 속도 = 3GHz 10° Hz

홍성빈(\*\*\*\*\*\*1994) 남이 모두에게: 오후 5:31 교수님, 바이오스/부트로더는 OS 프로그램인가요? 담) 네, 그형습니다. 다만, 참드웨어에 많이 의존하므로, OS 패키지에서 제공하지 않고, 별도로 컴퓨터 제작/판매사에서 제공합니다.

- 12. We assume single-CPU / multi-user system in our class
  - Each user may have multiple processes
  - Therefore, many processes exist, at a time, in a system!
- 13. Computer system shared by processes must keep all users & programs happy
  - Goal → Happiness is from <u>user convenience</u>, fastness
  - of OS > For this, OS tries for fair & efficient HW resource management







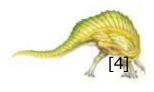


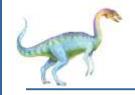
## **Questions**

- Q1. 도서관에서 책을 대출할 때, 누구에게 신청하는가?
- **Q**2.
- Q3. 도서관에서 책을 다 읽은 후, 그 책을 어디에 놓아야 하는가?

**Q**4.

■ 결론:





### **Questions**

- Q1. 도서관에서 책을 대출할 때, 누구에게 신청하는가?

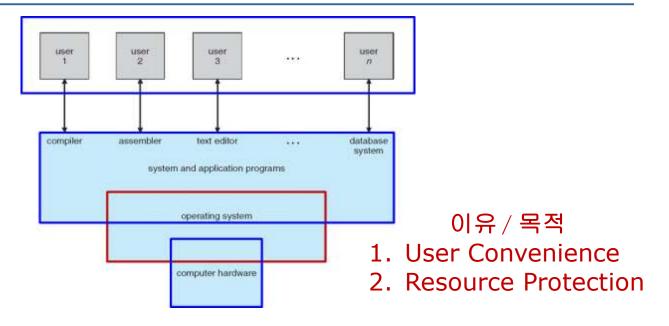
  ➡ 사서에게 신청함
- Q2. 도서관에서 책을 대출할 때, 왜 사서에게 신청하는가?

  ⇒ 우리가 원하는 책의 위치를 모르기 때문에
- Q3. 도서관에서 책을 한 권 다 읽은 후, 그 책을 어디에 놓아야 하는가?

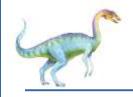
  □ 그대로 책상 위에 두어야 함
- Q4. 도서관 책을 다 읽은 후, 본인이 그 책을 책꽂이에 놓으면 안되는 이유는 무엇인가?
  - ⇒ 모든 책들은 듀이의 분류법에 따라 정렬되어 있으므로,우리가 잘 못 꽂으면, 다음 사람이 그 책을 찾을 수 없음
- 결론 : 도서관의 책은 많은 사람들이 공유하는 물건이므로
  - 1. 사용자가 직접 책들을 빼거나(개가식은 가능), 다시 꽂을 권한이 없음!!
  - 2. 오직 사서(책 "운영자")만이 책들을 빼거나(개가식 제외), 다시 꽂을 권한이 있음!!
  - 3. 사용자가 책을 사용하기 위해서는 반드시 사서(책 "운영자")에게 요청해야 함



## Class Rules for OS: Library vs. Computer & OS



- 14. 도서관의 책은 많은 사용자들이 공유하므로
- 14. <u>컴퓨터의 하드웨어는</u> 많은 <u>유저</u>들이 공유하므로
  - 1. 사용자가 "직접" 책들을 빼거나, 다시 꽂을 권한이 없음!!
  - 1. 유저가 "직접" 하드웨어를 사용(제어)할 권한이 없음!!
  - 2. 오직 사서(책 "운영자")만이 책들을 빼거나, 다시 꽂을 권한이 있음!!
  - 2. 오직 운영체제만이 하드웨어를 사용(제어)할 권한이 있음!!
  - 3. 사용자가 책을 사용하려면, 반드시 사서(책 "운영자")에게 요청해야 함
  - 3. <u>유저</u>가 <u>하드웨어를</u> 사용하려면, 반드시 <u>운영체제</u>에게



## Fundamentals will be asked in a Surprise Quiz.

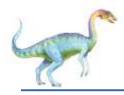
## You'd better memorize these, all the time!



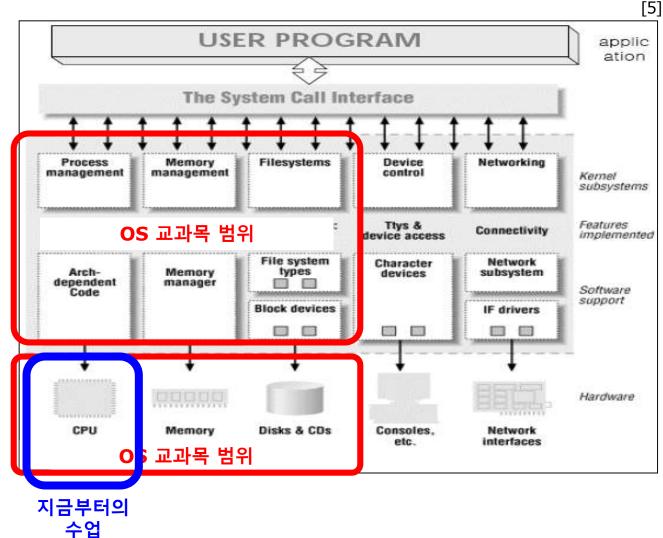
출처: https://blog.daum.net/duaworld/15720106

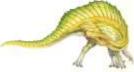
14가지 Rules, 믿고 가세요!!!





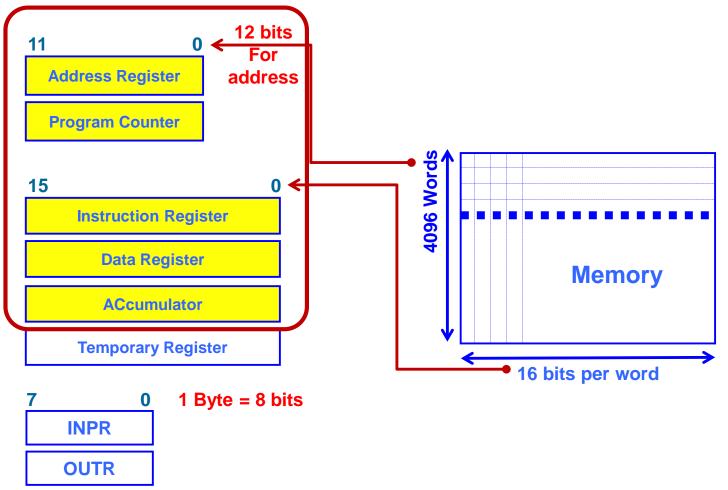
## Four Components of a Computer System







# **Basic CPU Registers and Memory**





# **Basic CPU Registers and Memory**

(\*\*\*\*\*\*2088)김규리 님이 모두에게: 오후 5:55 교수님 저번 시간 피피티 관련해서 질문있습니다. os program은 컴퓨터 시스템 그림에서 어디에 속하는건지 궁금합니다. os program은 사용자도 사용이 가능한데 os시스템에 속하는건가요?? 답) 운영체제, Operating System은 하나의 커다란 프로그램이다. (모든 OS의 90% 이상은 C, C++로 짜져 있고, 나머지는 assembler 등으로 구성되어 있다. 따라서, 따라서 OS 프로그램도 운영체제, OS 와 동일한용어이다.

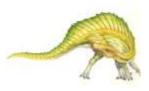


# **Basic CPU Registers and Memory**

(\*\*\*\*\*\*2071)전문수 님이 모두에게: 오후 5:56 교수님 레지스터의 목적에 대한 슬라이드에서 ar이 메모리 주소와 다음 명령의 주소를 저장한다 하셨는데 다음 슬라이드에서는 다음에 수행할 명령의 주소를 저장하는 것은 pc만 한다고 하셔서 혹시 추가로 설명 부탁드려도 될까요?

답) 중요한 질문입니다. 전문수 군의 말이 맞습니다!! 내가 수업 시간에 강의 자료의 내용을 수정하여 다시 설명을 하도록 하겠습니다.

"다음에 수행할 명령어의 주소는 PC에만 저장된다. 단, 이 PC에 저장된 값이 (메모리의 위치를 지정하기 위하여) AR로 이동된다. 이 때, AR은 자신에게 저장되어 있는 값이 데이터의 주소인지 또는 다음에 수행할 명령어의 주소인지 구분하지 않는다!!."





# Special Purpose Registers in 16 bit CPU / 4KW MM

Name	Description	Usage	Size
AR	Address Register	Holds "memory address" of data or <del>next</del> instruction (단, 다음에 수행할 명령어의 주소는 <b>PC</b> 로부터 전달된 값임)	12
PC	Program Counter	Holds "memory address" of "next" instruction	12
IR	Instruction Register	Holds instruction to execute ole Path of Instruction : HDD ← Memory ← IR ← (instruction) ← Memory ← H	16
DR	Data Register	Holds data (= 2 <sup>nd</sup> operands / results)  1 <sup>st</sup> Path of Data : DR ← (operand) ← Memory  2 <sup>nd</sup> Path of Data : DR → (result) → Memory	16
AC	Accumulator W	Performs Numeric/Logical 1 <sup>st</sup> Operations & Stores Result (AC ← AC + DR) ole Path of Data : HDD ⇨ "MM ⇨ <u>DR"</u> ⇨ AC ⇨ " <u>DR</u> ⇨ MM" ⇨HI	16

TR	Temporary Register	Holds temporary data	16
INPR	Input Register	Holds input character	8
OUTR	Output Register	Holds output character	8

# Rule #15: for Special Purpose Registers

Name	Rules
AR	Only holds address and no other register does this
PC	Only holds memory address of next instruction and no other register does this (단, PC에 저장된 값이 (메모리의 위치를 지정하기 위하여) AR로 이동된다. 이 때, AR은 자신에게 저장되어 있는 값이 데이터의 주소인지 또는 다음에 수행할 명령어의 주소인지 구분하지 않는다!!
IR	Only holds instruction to execute and no other register does this
DR	Only holds data to/from memory and no other register does this
	The data may the second operand and no other register does this
AC	Only holds the first operand or result and no other register does this

INPR Holds input character and no other register does this

OUTR Holds output character and no other register does this

# Rule #15: for Special Purpose Registers

(\*\*\*\*\*\*2071)전문수 님이 모두에게: 오후 5:56

교수님 레지스터의 목적에 대한 슬라이드에서 ar이 메모리 주소와 다음 명령의 주소를 저장한다 하셨는데 다음 슬라이드에서는 다음에 수행할 명령의 주소를 저장하는 것은 pc만 한다고 하셔서 혹시 추가로 설명 부탁드려도 될까요?

답) 중요한 질문입니다. 전문수 군의 말이 맞습니다!! 내가 수업 시간에 강의 자료의 내용을 수정하여 다시 설명을 하도록 하겠습니다.

"다음에 수행할 명령어의 주소는 PC에만 저장된다. 단, 이 PC에 저장된 값이 (메모리의 위치를 지정하기 위하여) AR로 이동된다. 이 때, AR은 자신에게 저장되어 있는 값이 데이터의 주소인지 또는 다음에 수행할 명령어의 주소인지 구분하지 않는다!!."

(\*\*\*\*\*\*2158)김희수 님이 모두에게: 오후 4:21

교수님, AR에서 address가 메모리로 들어갈때 버스는 사용하지 않는건가요?

답) 네!!

(\*\*\*\*\*\*2088)김규리 님이 모두에게: 오후 4:23 교수님 그럼 버스가 아닌 뭐를 통해 전달되는건가요?? (\*\*\*\*\*2070)송민수 님이 모두에게: 오후 4:23

교수님 그러면 AR에서 버스를 사용하지 않으면 메모리로 들어가는거고 버스를 사용하면 IR로 가는건가요?

(\*\*\*\*\*\*2158)김희수 님이 모두에게: 오후 4:25

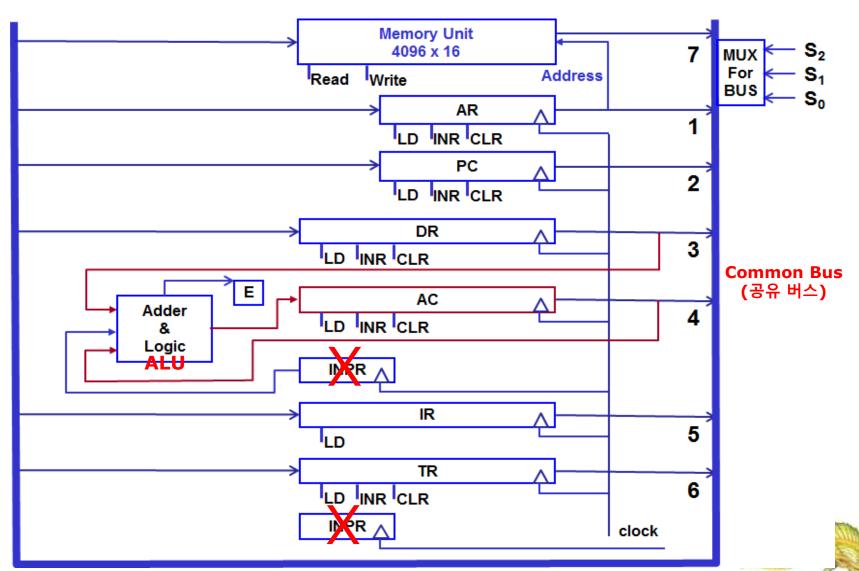
버스와 메모리의 연결이 있으니 MUX에서 1이 지정되서 address가 AR에서 버스를 통해 메모리로 들어갈 수 있다고 생각했습니다. 만약 address가 버스를 통해 메모리로 들어가는게 아니라면 메모리와 연결된 버스는 어떤용도가 있나요?

답) 우선, 버스에 대해서 다음과 같이 정의하기로 합니다. "데이터를 전송(송신 및 수신)하기 위한 물리적인 선로(통로, 채널)를 의미함. 직렬 버스(Serial Bus)는 하나의 선로에 (기차와 같은 형식으로) 여러 비트의 데이터를 순차적으로 전송하며, 병렬 버스(Parallel Bus)는 여러 개의 (다발로 이루어진) 선로에 여러 비트의 데이터를 동시에 전송함 "

다음 슬라이드에서 보듯이, 우리가 사용하는 버스는 병렬 버스이며, 통상적으로 지칭하던 큰 디귿자 모양의 병렬 버스의 정확한 명칭은 "공유 버스(Common Bus)"임. 이와는 구분되는 AR과 Memory를 연결하는 선로 역시 12비트를 동시에 전송하는 병렬 버스임. 이는 AR과 Memory를 직접 연결하며, "공유 버스"를 사용하지 않으므로 MUX를 필요로 하지 않음



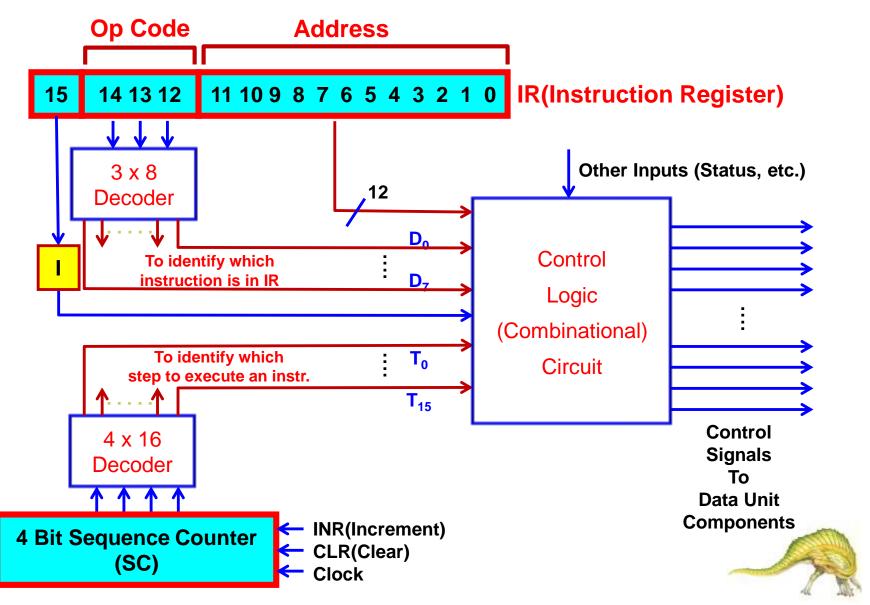
# Data Unit(= Data Path) in CPU





[1]

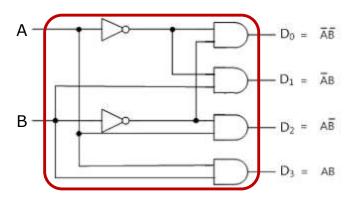
## **Control Unit in CPU**





## **Note: Decoder**



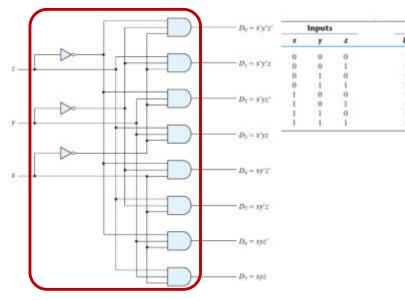


밉	력		출력			
Α	В	D <sub>0</sub>	$D_1$	D <sub>2</sub>	D <sub>3</sub>	
0	0	1	0	0	0	
0	1	0	1	0	0	
1	0	0	0	1	0	
1	1	0	0	0	1	

Outputs

2x4 Decoder: AB(2개)로 구성된 input에 따라 4(2²)개의 output 중 하나만 1이 되고 나머지는 0

출처: https://mathphysics.tistory.com/583



3x8 Decoder: xyz(3개)로 구성된 input에 따라 8(23)개의 output 중 하나만 1이 되고 나머지는 0



## **Instruction Set Architecture**

O Memory Reference Instruction: 메모리에 저장되어 있는 데이터를 사용하는 명령어

15 14 12 11

0

I Opcode

(Memory) Address

OpCode = 000 ~ 110 =  $D_0$  ~  $D_6$  중 하나만 1, 나머지는 모두 0

○ Register Instruction : 레지스터에 저장되어 있는 데이터를 사용하는 명령어

15 14

12 11

C

0 1 1 1

**Register Operation** 

$$D_7 = 1$$

○ Input-Output Instruction : 데이터 입출력 명령어

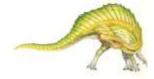
15 14

12 11

0

I/O Operation

$$D_7 = 1$$



# **Memory Reference Instruction Types**

15 14 12 11 0

I Opcode Address

### Hexadecimal Code

Instruction

I = 0 I = 1

Description

**AND** 

**ADD** 

LDA

STA

BUN

**BSA** 

ISZ

0xxx 8xxx

1xxx 9xxx

2xxx Axxx

3xxx Bxxx

4xxx Cxxx

5xxx Dxxx

6xxx Exxx

AND memory word to AC

Add memory word to AC

Load memory word to AC

**Store content of AC in memory** 

**Branch unconditionally** 

**Branch and save return address** 

Increment and skip if zero

xxx: means a certain address



# Rule #16: CPU Instruction Cycle

#### 1. Instruction Fetch

- Bring an instruction from memory to IR
  - How do we know the address of instruction to execute?

#### 2. Decode

- Identify the opcode of the instruction in IR
  - What do we make use of to identify the opcode?

### ■ 3. Decide Effective Address, if MRI instruction

- Read the effective address from memory if 'l' bit = 1
  - + How do we know the address of the operand?
- Read the address from IR

### ■ 4. Data Fetch, if necessary, if MRI instruction

- Read the data from the target memory location into DR
- Read data from target memory location(=designated by the "address") into DR

### 5. Execute

- Run the decoded instruction as control unit operates
  - → Do you know how to implement the control unit?

### ■ 6. Store Result Data, if necessary

- Write the result data from AC to the target memory location
- Write result data from AC to target memory location(=designated by the "address"
- How do we know the address of the result?



# Rule #16: CPU Instruction Cycle

### 1. Instruction Fetch

- Bring an instruction from memory to IR
  - How do we know the address of instruction to execute?

#### 2. Decode

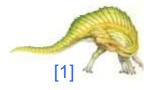
- Identify the opcode of the instruction in IR
  - What do we make use of to identify the opcode?

### ■ 3. Decide Address, if MRI instruction

- Read the address from IR
- 4. Data Fetch if MRI instruction
  - Read data from target memory location(=designated by the "address") into DR

#### 5. Execute

- Run the decoded instruction
- 6. Store Result Data
  - Write result data from AC to target memory location(=designated by the "address")





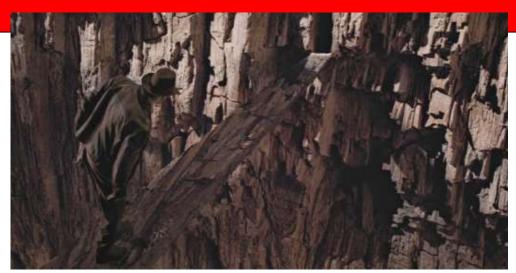
# Rule #16: CPU Instruction Cycle

CPU는 주어진 instruction cycle만 반복적으로 수행한다. 다른 일은 안한다.

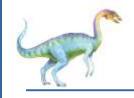
CPU는 전기가 꺼지면 아무 일도 안한다.

CPU는 전기가 켜지면 어떠한 일을 하는가?
(답) CPU는 주어진 instruction cycle만 반복적으로 수행한다.
다른 일은 안한다.

컴퓨터에 전원이 들어왔을 때, CPU가 가장 먼저하는 일은? (답) Instruction Fetch!!



출처: https://besuccess.com/opinion/first-step/



## 1. Instruction Fetch

CPU는 주어진 instruction cycle만 반복적으로 수행한다. 다른 일은 안한다.

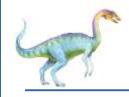
CPU는 전기가 꺼지면 아무 일도 안한다.

CPU는 전기가 켜지면 어떠한 일을 하는가? (답) CPU는 주어진 instruction cycle만 반복적으로 수행한다. 다른 일은 안한다.

컴퓨터에 전원이 들어왔을 때, CPU가 가장 먼저하는 일은? (답) Instruction Fetch!!

컴퓨터에 전원이 들어왔을 때, CPU가 가장 먼저하는 일은?

(답) Instruction을 fetch하기 위하여 AR ← PC를 실행한다! 왜?? PC는 메모리에 연결되어 있지 않음!

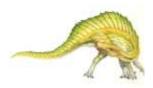


심재혁(\*\*\*\*\*\*\*1999) 님이 모두에게: 오후 5:36 교수님, PC도 레지스터의 일종이고 레지스터는 휘발성이라 컴퓨터를 끄는 순간 데이터가 다 날라가는데, 컴퓨터를 키면 주소값이 없어진 PC에서 어떻게 AR에게 주소를 넘겨줄 수 있는 건가요? 답) Power-On 때, 인 순간에 PC에는 어떤 값이 저장되어 있나요? → "0000...00"이 저장되어 있습니다.

- → (배터리 방전 상태) "0"이라는 값이 저장된 것이 아니라, 해당 셀에 전하기 없다는 의미!
- → 즉, power-off 동안에, register, cache, MM에는 모두 "0"이 저장되어 있음!

따라서, AR ← PC가 실행되고 나면, AR에는 0이 저장됨!

- → 이는 컴퓨터에서 매우 중요한 의미를 갖는데... 더 중요한 질문은 그러면, 메모리 "0"번지에도 모두 "000...0"이 저장되어 있잖아요. 이런 경우, 컴퓨터/CPU는 무슨 일을 한다는 거죠???
- → 이 문제에 대해서는, 나중에 Bootloader에서 다루겠습니다!





## 1. Instruction Fetch



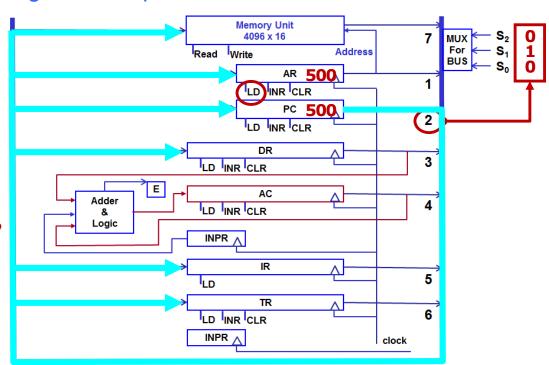
### Fetch an instruction: Bring an instruction from memory to IR

- $T_0$ : AR  $\leftarrow$  PC (Why this? PC는 메모리의 주소를 지정할 수 없어서 / AR만이 메모리의 주소를 지정할 수 있어서)
  - Place the contents of PC onto the bus
    - ▶ by making the bus selection inputs S<sub>2</sub>S<sub>1</sub>S<sub>0</sub> to 010
  - Transfer the contents of the bus to AR
    - by enabling the LD input of AR

**Assume PC=500** 

Q.1: Where was the Program?

Q.2: Who moved the Program into MM?





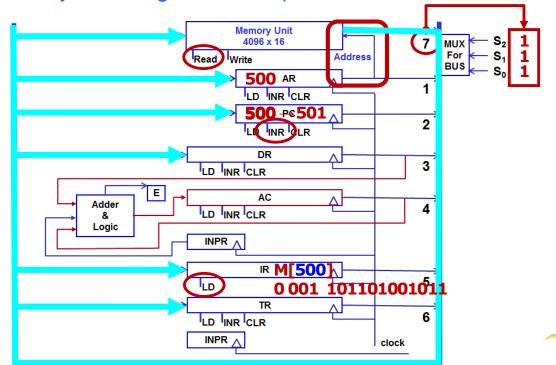


### 1. Instruction Fetch



#### Fetch an instruction: Bring an instruction from memory to IR

- $T_1: IR \leftarrow M[AR], PC \leftarrow PC + 1$ 
  - Enable the read input of the memory
  - Place the content of memory onto the bus → by making S<sub>2</sub>S<sub>1</sub>S<sub>0</sub> = 111
  - Transfer the content of the bus to IR → by enabling the LD input of IR
  - Increment PC → by enabling the INR input of PC







### Ex: Register xfers for Fetch phase

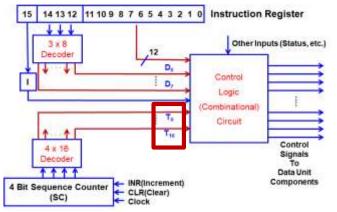


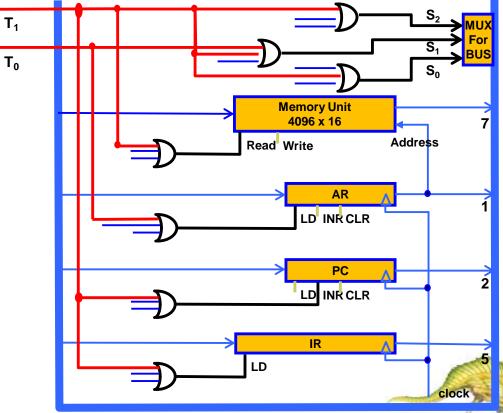
Place the contents of PC onto the bus

by making the bus selection inputs  $S_2S_1S_0$  to 010  $\Rightarrow S_2=0$ ,  $\underline{S_1=1}$ ,  $S_0=0$ 

- Transfer the contents of the bus to AR
  - by enabling the LD input of AR
- $T_1$ : IR  $\leftarrow$  M[AR], PC  $\leftarrow$  PC + 1
  - Enable the read input of the memory
  - Place the content of memory onto the bus
    - by  $r_{10}$   $S_{2}S_{1}S_{0} = 111$
  - Transfer the content of the bus to IR
    - by enabling the LD input of IR
  - Increment PC
    - by enabling the INR input of PC

$$\Rightarrow S_2 = 1, \ \underline{S_1} = \underline{1}, \ S_0 = 1$$





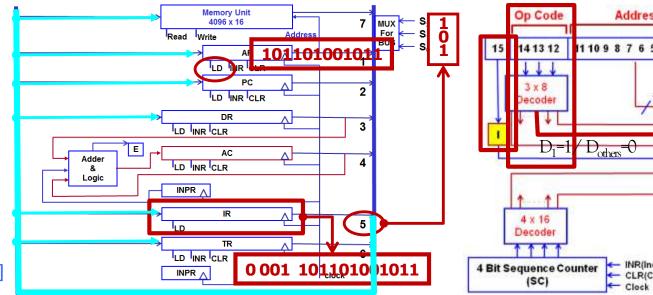


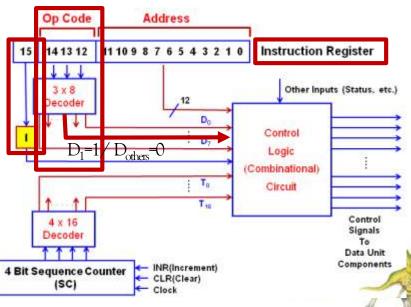
### 2. Decode



#### Decode: Identify the opcode of the instruction in IR

- $T_2: I \leftarrow IR(15), D_0,..., D_7 \leftarrow Decode IR(12-14), AR \leftarrow IR(0-11)$ 
  - Transfer IR(15) → by enabling the LD input of I flag
  - Input the content of IR(12-14) into the decoder (→ combinational circuit)
    - ▶ Done automatically (as IR(12-14) and decoder is connected)
  - Place the content of IR(0-11) onto the bus  $\rightarrow$  by making  $S_2S_1S_0 = 101$
  - Transfer the content of the bus to AR → by enabling the LD input of AR







### 3. Decide Effective Address

#### **Decide Effective Address**

- If 'I' bit = 1, read the effective address from memory
  - otherwise, do nothing
- In T<sub>3</sub> phase, following 4 cases are possible depending on I & D<sub>7</sub> values

**Assume:** 

M[AR] = IR = 0001 101101001011

& storer result in AC

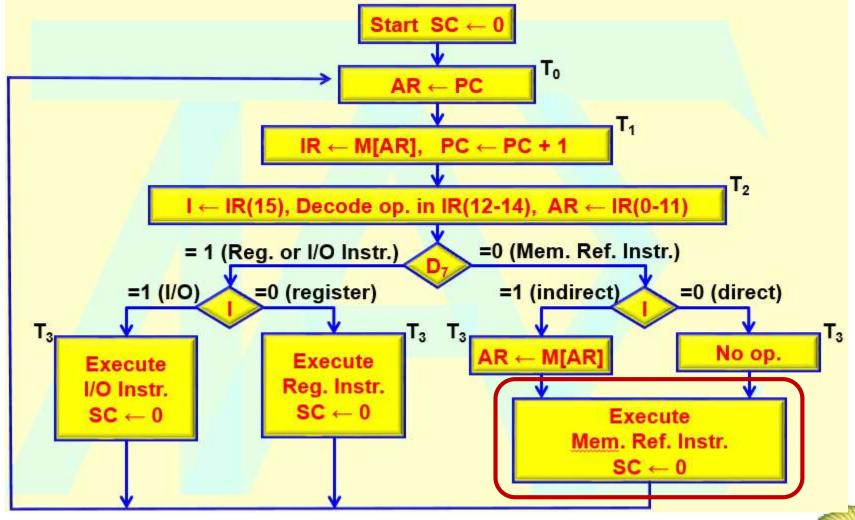
- $D_7'IT_3$ : AR  $\leftarrow$  M[AR]  $\square$  Indirect address
  - When  $D_7 = 0 \& I = 1 \& T_3 = 1$
- ⇒ "Add" AC with data in 101101001011
  - ▶ When one of  $D_0 \sim D_6 = 1$  residuction
- D<sub>7</sub>'I'T<sub>3</sub>: Do Nothing Direct addressing
  - When  $D_7 = 0 \& I = 0 \& T_3 = 1$ 
    - ▶ When one of  $D_0 \sim D_6 = 1$  represented Memory Reference Instruction
- Fetch D<sub>7</sub>l'T<sub>3</sub>: Execute a register-reference instruction
  - $D_7 = 1 \& I = 0 \& T3 = 1 \bowtie Register Instruction$
- Fetch D<sub>7</sub>IT<sub>3</sub>: Execute an input-output instruction
  - $D_7 = 1 \& I = 1 \& T3 = 1 \bowtie Register Instruction$





### **Summary**







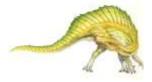
### 4. Data Fetch if MRI

#### ■ Data Fetch for Memory Reference Instruction

- Bring the data from the Memory location pointed by ... to ...
- For other instructions, do nothing
  - Register instruction & IO instruction

#### Data Fetch & Execute

- D. Fetch: D<sub>0</sub>T<sub>4</sub>: DR ← M[AR] for AND operation
- Execute : D<sub>0</sub>T<sub>5</sub> : AC ← AC ^ DR, SC ← 0
- D. Fetch :  $D_1T_4$  : DR  $\leftarrow$  M[AR] for ADD operation
- Execute:  $D_1T_5$ :  $AC \leftarrow AC + DR$ ,  $E \leftarrow C_{out}$ ,  $SC \leftarrow 0$
- D. Fetch :  $D_2T_4$  : AC  $\leftarrow$  M[AR] for LDA operation
- Data Fetch = Execute Load Instruction → Do nothing





[1]

### 5. Execute & 6. Store

- **■** Execute Instruction according to the Op-code...
  - Perform the coded action while using the data loaded into DR

#### Data Fetch & Execute

- D<sub>0</sub>T<sub>4</sub>: DR ← M[AR] for AND operation
  - ▶ Execute :  $D_0T_5$  : AC ← AC ^ DR, SC ← 0
- D<sub>1</sub>T<sub>4</sub>: DR ← M[AR] for ADD operation
  - ▶ Execute :  $D_1T_5$  :  $AC \leftarrow AC + DR$ ,  $E \leftarrow C_{out}$ ,  $SC \leftarrow 0$
- D<sub>2</sub>T<sub>4</sub>: AC ← M[AR] for LDA operation
  - Data Fetch = Load
- Execute = Store :  $D_3T_4$  : M[AR]  $\leftarrow$  AC, SC  $\leftarrow$  0

for STA operation

• Execute :  $D_4T_4$  : PC  $\leftarrow$  AR, SC  $\leftarrow$  0

for BUN operation

• Execute :  $D_5T_4$  : M[AR]  $\leftarrow$  PC, AR  $\leftarrow$  AR + 1

for BSA operation

- ▶  $D_5T_5$ : PC ← AR, SC ← 0
- Execute :  $D_6T_4$  : DR  $\leftarrow$  M[AR]

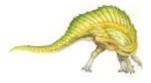
for ISZ operation

- ▶  $D_6T_5$ : DR  $\leftarrow$  DR +1
- ▶  $D_6T_6$ : M[AR] ← DR, if (DR = 0) then PC ← PC +1, SC ← 0



## Summary of Executing d-ADD Op.

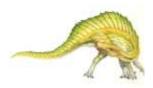
- 1. PC was loaded by the OS
  - When user double-click an icon of a program
  - 1.1 : The OS finds "the file" from the HDD (Chap. 10, 11)
  - 1.2 : The OS finds "empty" space of MM & move it there (Chap. 8, 9)
    - OS Knows the address of the first instruction of the program
  - 1.3 : OS loads the PC = address of the first instruction of the program
     ⇒ PC keeps the address of the first line of the program
- 2. CPU moves the value in PC into AR (AR ← PC)
- 3. CPU moves the contents of M[AR] into IR (IR ← M[AR])
  - During the meanwhile, CPU increments the PC (PC++)
- 4. CPU decodes the instruction stored is IR (using decoder)
  - And, CPU moves the address of data to AR (AR ← IR(0-11))
- 5. CPU moves data from MM into DR (DR ← M[AR])
- 6. CPU executes ADD op using adder & AC (AC ← AC + DR)





### 자료 출처 / 참고 문헌

- [1] Operating System: Concepts 9<sup>th</sup> Ed. By A. Silberschatz, et al.
- [2] 위키백과 https://ko.wikipedia.org/wiki/%EC%BB%A4%EB%84%90\_(%EC%BB%B4%ED %93%A8%ED%8C%85)
- [3] https://p3ace.tistory.com/34
- [4] https://www.oss.kr/info\_techtip/show/f1c6db27-7caf-44b9-97bdb4a021e0e5f2
- [5] https://www.slideshare.net/UbuntuKorea/2010y01m30d
- [6] https://ejrtmtm2.wordpress.com/page/2/
- [7] <a href="https://vivadifferences.com/5-major-difference-between-von-neumann-and-harvard-architecture/">https://vivadifferences.com/5-major-difference-between-von-neumann-and-harvard-architecture/</a>
- [8] Computer System Architecture, 3<sup>rd</sup> Ed. by M. M. Mano





# QnA

(\*\*\*\*\*2067)김민성 님이 모두에게: 오후 5:29

교수님 컴퓨터 환경설정은 os program인가요?

답) 네!! 컴퓨터를 관리하는 측면이죠. 즉, OS 프로그램입니다.

(\*\*\*\*\*\*2073)이태규 님이 모두에게: 오후 5:30

교수님 특정 프로그램이 로드를 거쳐 cpu에 의해 실행된다면 로드 명령은 어떻게 실행되나요?

답) 로드: 파일이 HDD에서 MM으로 이동하는 "activity" → 어떤 프로그램이 실행되었다는 의미 → 이 프로그램을 당신이 짰나요? → no! 그렇다면 이 일도 OS가하는 일이고, 이런 일을 하는 subroutine을 "loader"라고 부릅니다. Memory Management 영역에 포함됩니다.

(\*\*\*\*\*2006)김건우 님이 모두에게: 오후 5:33

교수님 user program과 OS program의 차이를 구분지을 수 있는 명확한 기준이 있을까요?

답) Sorry!! 수업을 통해서 조금 더 알아보면서 경험적으로 지식을 쌓아 나가도록 합시다.

흐음... 사용자 프로그램은, "사용자가 <u>의도적으로 요구하는 특정한 기능을 제공</u>하는 프로그램. 단, 하드웨어를 직접적으로 사용하거나 관리하는 프로그램은 제외 " 정도로 이해를 하고 있습시다.

이런 측면에서 본다면, 브라우저, 컴파일러, DBMS 등도 (사용자) 앱(어플리케이션)에 속한다는 사실을 기억해주기 바랍니다.



# QnA

(\*\*\*\*\*\*2073)이태규 님이 모두에게: 오후 5:34 아 교수님 그렇다면 로더의 액티비티는 로드 과정을 거치지 않고 실행되는 것인가요?

답) 유저는 운영체제에게 "특정 파일을 사용하겠으니, 그 파일을 하드에서 찾아서 메모리에 올려다 놓아 달라"는 요청을 합니다. 그러면 OS는 이 일을 loader라는 subroutine을 실행함으로써 유저를 위한 서비스를 수행합니다.

특히, loader는 컴퓨터를 부팅할 때에 가장 먼저 HDD에서 MM으로 올라가는데, 이러한 역할은 뒤에 나올 예정인 boot loader에 의해서 수행됨을 확인할 수 있을 것입니다.

이서연(\*\*\*\*\*\*0120) 님이 모두에게: 오후 5:39 교수님 1번 rule에서 말하는 bus는 무엇인가요? system bus (PCI)

Memory

Disk controller

Controller

Memory

disks

Printer controller

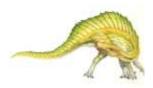
Tape-drive controller

tape-drives

답) 버스란 다양한 하드웨어 장치들을 연결시켜주는 일종의 전기줄입니다. 이전기줄을 통해서 데이터/프로그램이 이동합니다. 특히, 이 그림에서 버스는 "병렬(parallel) 버스"이며, 총 32개 또는 64개의 전기줄묶음으로, 한 줄에 한 비트씩, 그러니까 한 번에 32비트 또는 64비트씩 전송되는 경로입니다.



# Any Question?

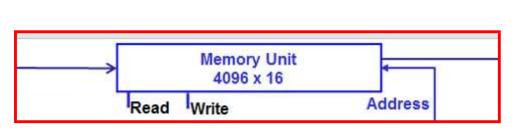


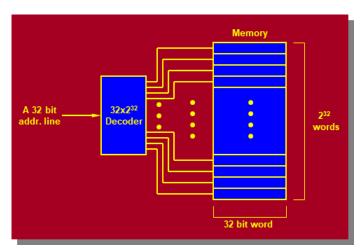


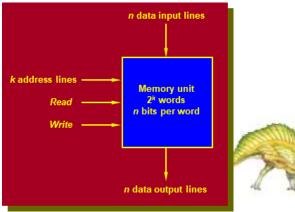
# 참고 자료: Memory in 컴퓨터 구성

# In Random-Access Memory the memory cell can be accessed for infor. transfer from any random location

- A process locating any word in memory takes the same amount of time
- Store (Write) Operation
  - Apply desired binary addr. into addr. line
  - Apply data bits into data input line
  - 3 Activate the **write** line
- Load (Read) Operation
  - Apply desired binary addr. into addr. line
  - 2 Activate the **read** line

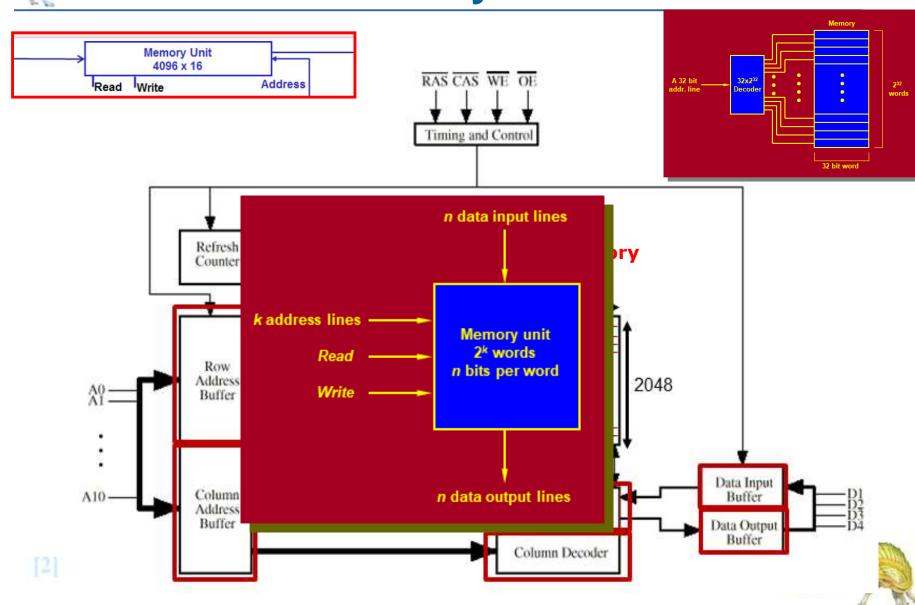






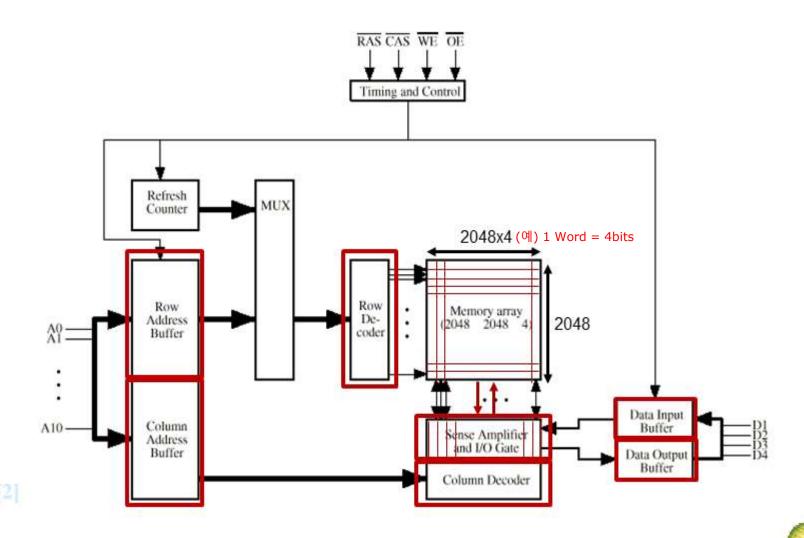


# 참고 자료 : Memory in 컴퓨터 구조





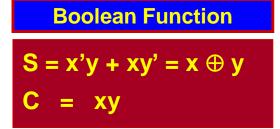
# 참고 자료 : Memory in 컴퓨터 구조

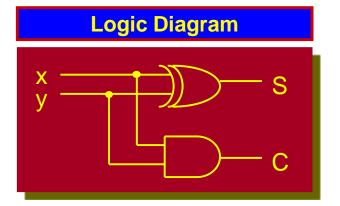




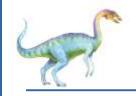
### Half Adder : 반가산기(Carry 입력을 받지 않음)

Truth Table							
	X	у	С	S			
	0	0	0	0			
	0	1	0	1			
	1	0	0	1			
	1	1	1	0			
	,						









Full Adder : 전가산기(Carry 입력을 받음)

Truth Table						
X	у	z	С	S		
0	0	0	0	0		
0	0	1	0	1		
0	1	0	0	1		
0	1	1	1	0		
1	0	0	0	1		
1	0	1	1	0		
1	1	0	1	0		
1	1	1	1	1		

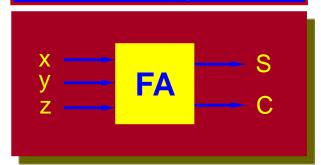
#### **Boolean Function**

$$S = x \oplus y \oplus z$$

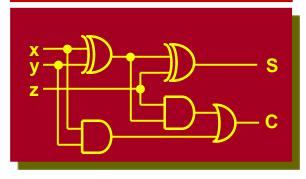
$$C = xy + (x'y + xy')z$$

$$= xy + (x \oplus y)z$$

#### **Block Diagram**



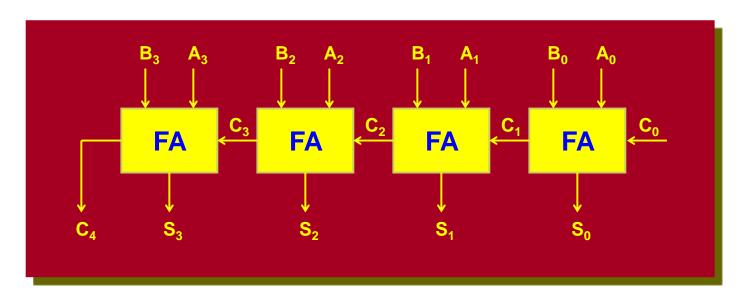
### **Logic Diagram**



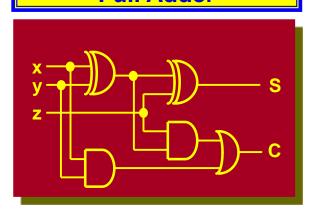




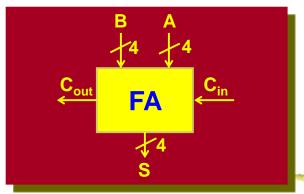
#### 4 Bit Full Adder



### Full Adder



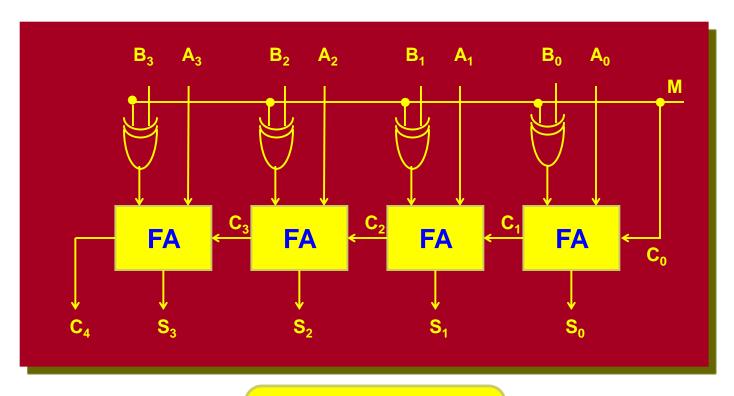
### **Block Diagram**





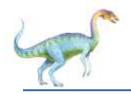


#### 4bit Adder-Subtractor

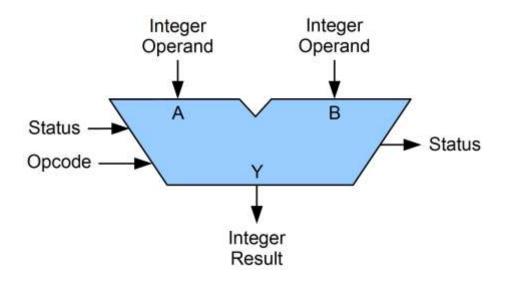


If 
$$M = 0 \Rightarrow A + B$$
  
If  $M = 1 \Rightarrow A + (B' + 1)$   
 $\Rightarrow A - B$ 





### Arithmetic & Logic Unit



### **Arithmetic Operations:**

- Adder, Subtracter, Multiplier, Divider, Shifter 등

### **Logical Operations:**

- AND, OR, NAND, NOR, XOR, NOT, MASK 등

