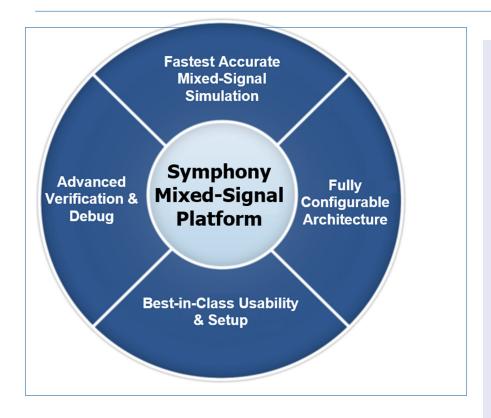
Платформа аналого-цифрового моделирования Symphony

Наиболее быстрая и универсальная платформа аналогоцифрового моделирования

DATASHEET

Аналого-цифровое моделирование



В современных ИМС постоянно растёт доля сложных аналого-цифровых блоков со строгими требованиями по быстродействию и энергопотреблению. Верифицировать такие ИС довольно сложно, поскольку нужно убедиться в выполнении требований к связности, функционалу и производительности аналоговых и цифровых блоков на кристалле. Для этого инженерам требуется выполнять значительное количество итераций аналого-цифрового моделирования как на уровне подсистем, так и на самом верхнем уровне иерархии. Решения для смешанного моделирования должны быть быстрыми, точными, простыми в использовании и хорошо интегрироваться в существующие маршруты аналоговой и цифровой верификации.

Платформа Symphony - самая быстрое и наиболее гибкое решение в отрасли для точной верификации функционала, связности и производительности аналого-цифрового проекта на всех уровнях иерархии и для всех областей применения. Модульная архитектура Symphony использует симулятор Analog FastSPICE™ (AFS) для обеспечения максимальной производительности SPICE моделирования и ёмкости до 20М элементов. При точности, подтверждённой ведущими мировыми производителями, AFS обеспечивает производительность в 5-10 раз больше традиционных и в 2 раза больше параллельных SPICE симуляторов. Symphony проверена на широком спектре ИС и их подсистем, включая АЦП, транссиверы, PMIC, мультигигагерцовые ФАПЧ/DLL и сенсоры.

ФУНКЦИИ И ПРЕИМУЩЕСТВА

- Быстрое и точное аналого-цифровое моделирование
 - Полностью использует возможности AFS
 - Проверенная точность SPICE на субмикронном уровне
 - В 5-10 раз быстрее традиционных SPICE симуляторов
 - В 2 раза быстрее параллельных SPICE симуляторов
 - Эффективная интеграция цифровой и аналоговой частей
- Полностью настраиваемая архитектура
 - Поддерживает все ведущие цифровые симуляторы
 - Поддерживает все аналоговые симулятор Mentor
 - Максимальное использование инфраструктуры верификации
 - Интеграция с ведущими схемотехническими маршрутами
 - Всесторонняя поддержка языков
- Простота настройки и использования
 - Поддержка преимущественно аналоговых или цифровых проектов
 - Простая и понятная настройка
 - Мощная поддержка пограничных аналого цифровых элементов
 - Удобный просмотр диаграмм сигналов в EZwave
 - Возможность сохранения/возобновления
- Улучшенная верификация и отладка
 - Определение Hi-Z состояния при смешанном моделировании
 - Интеграция с Solido Variation Designer

Уникальные настраиваемые технологии и гибкая архитектура Symphony позволяют быстро интегрировать этот пакет в любой маршрут верификации. Symphony работает со всеми ведущими цифровыми симуляторами, включая Questa®, что позволяет максимально использовать текущую инфраструктуру верификации, включая тестбенчи, скрипты, IP-блоки и нетлисты. Цифровые блоки могут быть написаны на Verilog, SystemVerilog, VHDL, или быть зашифрованными IP, а аналоговые можно описывать на транзисторном уровне в стандартном SPICE или Verilog-A. Symphony также интегрируется с ведущими схемотехническими редакторами.

У Symphony наиболее интуитивно-понятная модель использования, простой формат файла настроек и структура команд. Структура командной строки позволяет повторять существующие аргументы для запуска аналогового и цифрового симулятора Symphony обеспечивает широкую поддержку пограничных аналогово-цифровых элементов, покрывая все типы сигналов и различные области питания, включая динамическое питание. Пакет интегрирован с программой EZwave™ waveform viewer, что даёт такие возможности как совместное отображение аналоговых и цифровых сигналов и цветовое кодирование уровня абстракции.

Непревзойдённые отладочные возможности Symphony упрощают отслеживание ошибок сквозь аналого/цифровые интерфейсы. Мощный отладочный кокпит BE Browser даёт визуальный контекст для выявления источников ошибок. Интерактивный TCL режим позволяет пользователям взаимодействовать с запущенным процессом моделирования в целях отладки. Функционал сохранения/перезапуска повышает продуктивность для некоторых приложений, сокращая количество перезапусков моделирования.

В Symphony широкий набор инструментов для расширения области верификации за пределы чисто функционала в область производительности ИМС. Функция определения Z-состояния позволяет понять, когда аналого-цифровая цепь переключается в него, давая возможность тестбенчу и цифровой логике правильно его обработать. Symphony интегрирована в Solido™ Variation Designer, наиболее продвинутое решение, позволяющее достичь полного покрытия с на порядок меньшим количеством симуляций, с точностью «брутфорс» техник. Symphony Variation Designer - единственное решение подобного типа, поддерживающее аналого-цифровые проекты. Функционал SPICE Access functions позволяет тестбенчам отслеживать поведение аналоговых сигналов глубоко внутри иерархии проекта без необходимости модифицировать интерфейсы модулей и с сохранением назначения оригинального тестбенча.

Как результат, благодаря лучшим в классе производительности, точности и удобству использования, Symphony позволяет выполнять широкий спектр проверок, включая:

- Проверка связности и функционала на верхнем уровне аналого-цифровых проектов
- Убедиться, что аналоговые цепи не мешают функционированию цифровых
- Характеризовать аналоговые IP блоки с цифровым управлением



СПЕЦИФИКАЦИИ SYMPHONY

Точность SPICE

Динамический диапазон >150 dB

Ёмкость от 1К до 20М элементов

Поддержка до 16 ядер с многопоточностью

Самые популярные форматы

SPICE поддержка цифровых HDL

SystemVerilog

Verilog

VHDL

Конструкции для моделирования

реальных чисел

Зашифрованные цифровые ІР

Поддержка Verilog-A

Поддержка ведущих цифровых симуляторов

Команды конфигурации Questa

Выходные форматы

Аналоговые: PSF, tr0, nutmeg,

FSDB

Цифровые: FSDB, VCD

Интеграция с маршрутами проектирования

Ведущие САПР

Модель использования из командной

строки

Встроенные А/Ц пограничные элементы

Поддержка двунаправленности

Логические и электрические типы

Множество источников питания и элементы,

чувствительные к питанию

Области: цепь, порт, подцепь/модель,

элемент

Поддержка EZwave Viewer

BE Browser

Save/Restart

Проверка на Ні-Z

SPICE Access functions

Интерактивный режим Tcl

Интеграция с Solido Variation Designer

Аппаратные требования

Минимум 2 GB на диске

256 МВ физической памяти

512 MB swap (виртуальная память)

ОС

Linux®

Redhat®/CentOS 6.5 or higher

Наиболее актуальная информация по продукту: w w w . m e nt o r . c o m

© 2020 Mentor Graphics Corporation, all rights reserved. This document contains information that is proprietary to Mentor Graphics Corporation and may be duplicated in whole or in part by the original recipient for internal business purposes only, provided that this entire notice appears in all copies. In accepting this document, the recipient agrees to make every reasonable effort to prevent unauthorized use of this information. All trademarks mentioned in this document are the trademarks of their respective owners.

Mentor Graphics Corporation 8005 SW Boeckman Road Wilsonville, OR 97070-7777 Phone: 503.685.7000 Fax: 503.685.1204 Mentor Graphics Corporation 46871 Bayside Parkway Fremont, CA 94538 USA Phone: 510.354.7400 Fax: 510.354.7467

Phone: 800.547.4303

North American Support Center

Mentor Graphics
Deutschland GmbH
Arnulfstrasse 201
80634 Munich
Germany
Phone: +49.89.57096.0

Fax: +49.89.57096.400

Pacific Rim Mentor Graphics (Taiwan) 11F, No. 120, Section 2, Gongdao 5th Road HsinChu City 300, Taiwan, ROC Phone: 886.3.513.1000

Fax: 886.3.573.4734

Japan Mentor Graphics Japan Co., Ltd. Gotenyama Trust Tower

7-35, Kita-Shinagawa 4-chome Shinagawa-Ku, Tokyo 140-0001 Japan Phone: +81.3.5488.3033

Fax: +81.3.5488.3004



TFD 2-20 1034920-w

Sales and Product Information