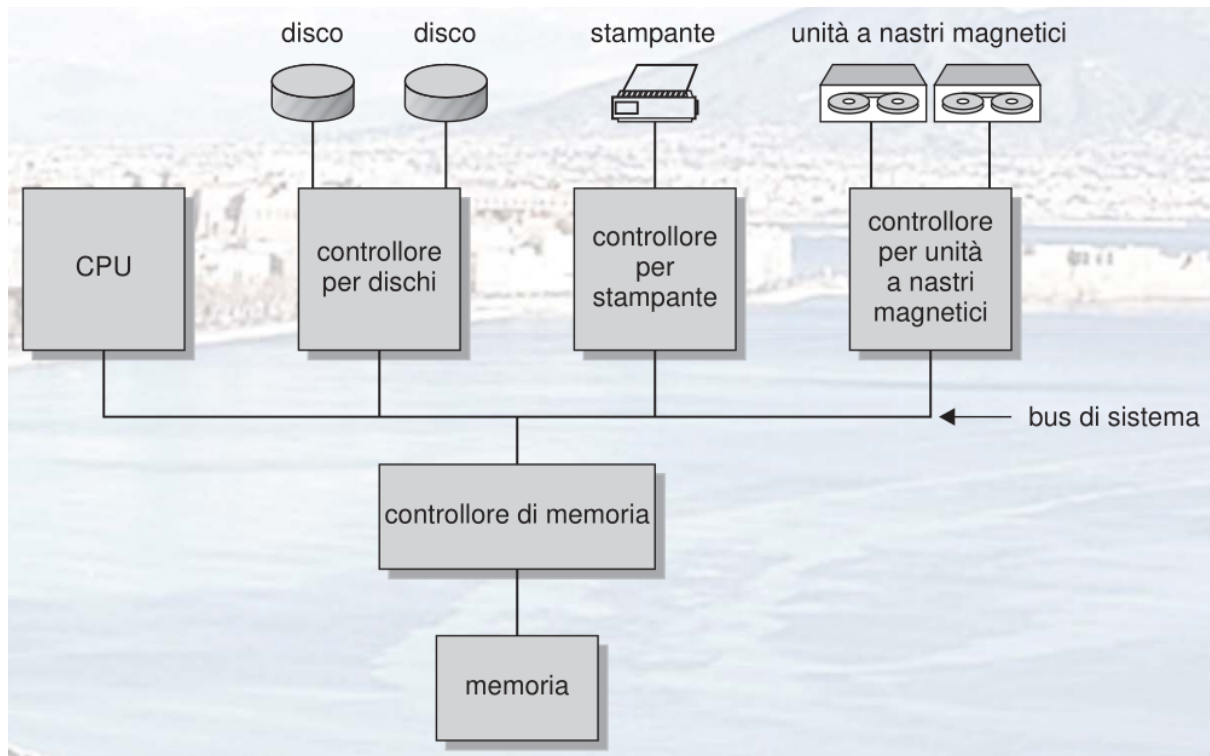




# Strutture dei sistemi di calcolo

## Architettura di un sistema di calcolo



## Funzionamento di un sistema di calcolo

- I dispositivi possono operare in modo concorrente
  - Concorrenza → Diverso dal “parallelismo”, perché in parallelo due dispositivi sono completamente indipendenti e trattano i dati secondo regole proprie. Nella concorrenza i processi “concorrono” per utilizzare e contendersi le risorse disponibili.
- Ciascun controllore si occupa di un particolare tipo di dispositivo fisico
- Ciascun controllore ha un buffer locale
- La CPU sposta i dati da/verso la memoria principale da/verso i buffer locali
- L'I/O avviene dal dispositivo al buffer locale del controllore

- Il controllore informa la CPU di aver terminato un'operazione causando un segnale di interruzione
- 

## Funzioni comuni dei segnali di interruzione

Un segnale di interruzione deve causare il trasferimento del controllo all'appropriata procedura di servizio dell'evento a esso associato, mentre l'architettura di gestione deve anche salvare l'indirizzo dell'istruzione interrotta.

Un segnale di eccezione (*trap*) può essere causato da un programma in esecuzione a seguito di un evento eccezionale oppure a seguito di una richiesta specifica effettuata da programma

Un moderno sistema operativo è detto guidato dalle interruzioni (interrupt driven).

---

## Gestione delle interruzioni

- Il sistema memorizza l'indirizzo di ritorno nella pila del sistema → Il sistema deve ricordare da dove riprendere l'elaborazione del processo.
  - Determinare quale tipo di interruzione si è verificato.
    - Polling → Interrogazione ciclica per ogni processo/dispositivo → è conveniente quando abbiamo alte situazioni di traffico.
  - Segmenti separati di codice determinano l'azione da eseguire per ogni tipo di interruzione
- 

## Struttura di I/O

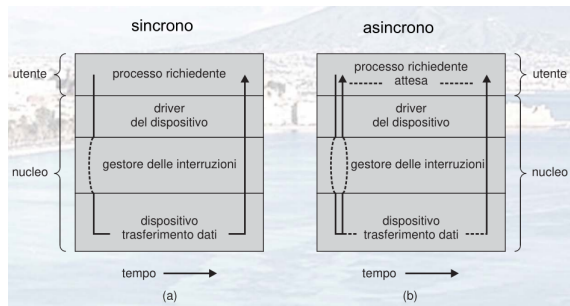
La restituzione del controllo al processo utente avviene in modo differente in base al tipo di operazione:

Se si presenta l'istruzione di *wait* (system call), la CPU resta sospesa fino al successivo segnale di interruzione. Nei calcolatori che non prevedono un'istruzione del genere, si può generare un ciclo di attesa. In questi casi il controllo viene restituito solo dopo il completamento dell'operazione

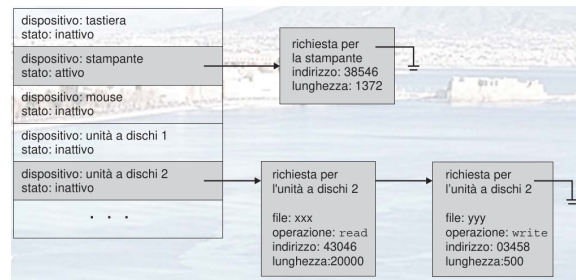
Nel caso di una *system call*, il sistema individua il controllore che ha emesso il segnale di interruzione, accede alla *tabella dei dispositivi*, risale allo stato in cui il dispositivo si trova e modifica l'elemento della tabella indicando l'occorrenza dell'interruzione. In questi casi il controllo viene restituito immediatamente.

---

## Due metodi di I/O



## Tabella di stato dei dispositivi



## Accesso diretto alla memoria (DMA)

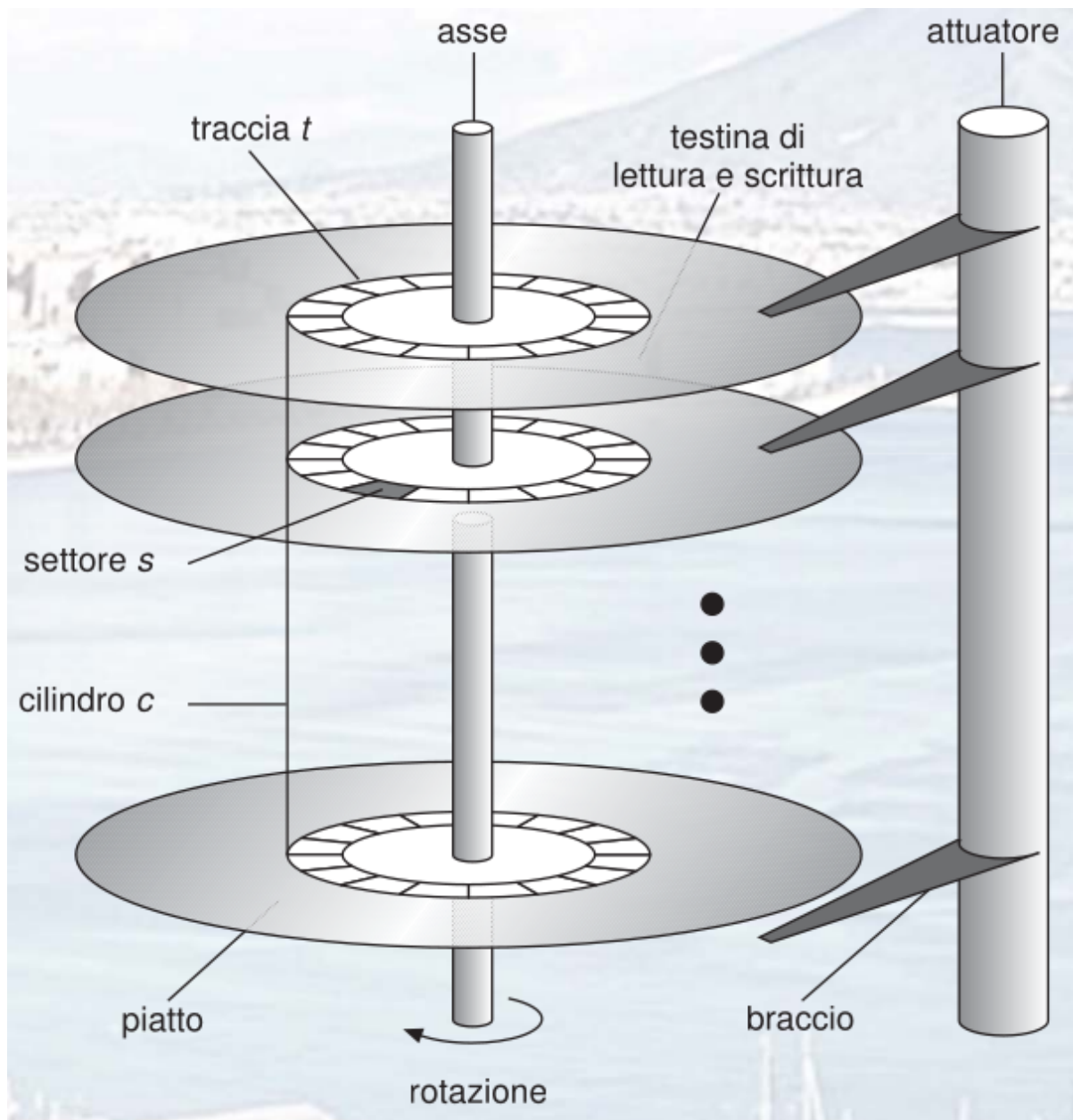
Tecnica utilizzata con dispositivi di I/O veloci, attraverso la quale il controllore trasferisce un intero blocco di dati dalla propria memoria direttamente nella memoria centrale o viceversa. In questo caso la CPU non interviene in nessun modo.

Il trasferimento richiede una sola interruzione per ogni blocco di dati trasferito

## Struttura della memoria

- Memoria centrale → dispositivo di memoria accessibile direttamente dalla CPU
- Memoria secondaria → estensione della memoria centrale capace di conservare in modo permanente grandi quantità di informazioni
- Disco magnetico → piatto rigido di metallo o vetro ricoperto di materiale magnetico
  - La superficie del disco è logicamente divisa in tracce circolari a loro volta suddivise in settori
  - I controllori dei dischi determinano l'interazione logica tra il dispositivo e il calcolatore

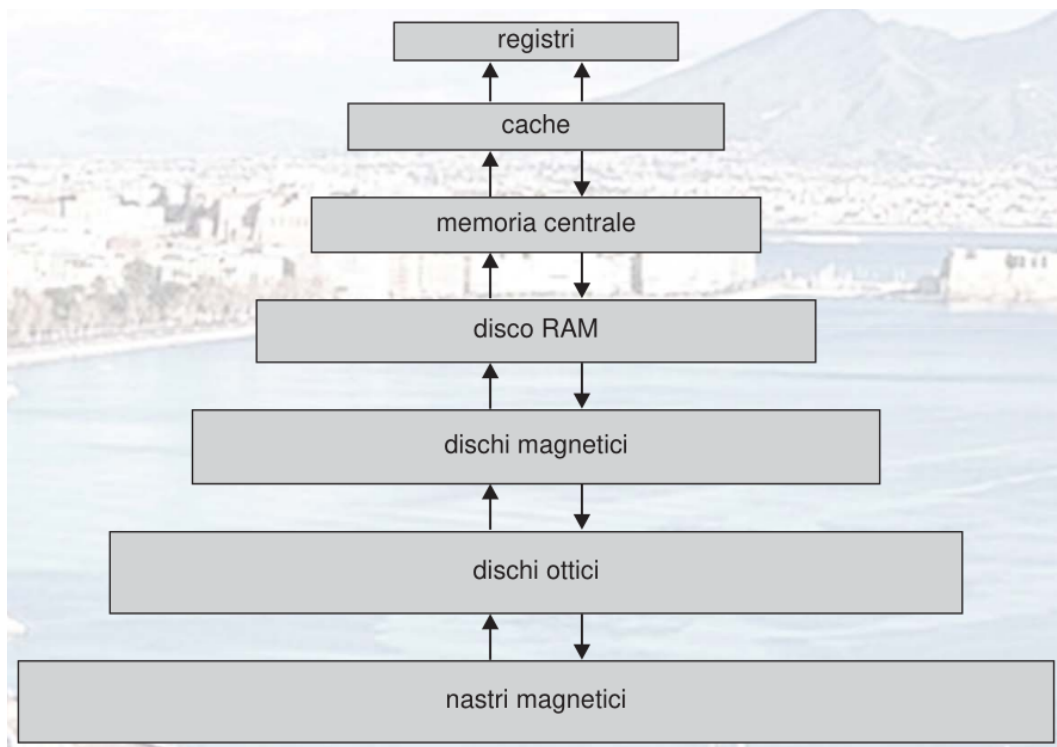
## Schema funzionale di un disco



## Gerarchia delle memorie

I componenti di memoria di un sistema di calcolo possono essere organizzati in una struttura gerarchica in base a:

- velocità
- costo
- volatilità



---

## Cache

Copia temporanea di informazioni in un'unità più veloce. La memoria centrale si può considerare una cache per la memoria secondaria.

Memoria ad alta velocità per registrare dati ai quali si è avuto accesso recentemente. Richiede una politica di gestione della cache.

La cache introduce un altro livello nella gerarchia delle memorie. Ciò richiede che i dati che sono memorizzati contemporaneamente su più livelli siano coerenti

---

## Architetture di protezione

### Duplica modo di funzionamento

La condivisione delle risorse rende necessario che il sistema garantisca che un programma non funzionante non causi una scorretta esecuzione di altri programmi

Specifiche caratteristiche dell'architettura di un sistema consentono di gestire almeno due modi di funzionamento:

- Modo d'utente → l'istruzione corrente si esegue per conto di un utente.
- Modo di sistema → l'istruzione corrente si esegue per conto del sistema operativo

Il bit di modo indica quale modo è attivo → 0 di sistema, 1 di utente

Ogni volta che si verifica un'interruzione o un'eccezione si passa dal modo utente al modo di sistema

## Protezione dell'I/O

Tutte le istruzioni di I/O sono istruzioni privilegiate.

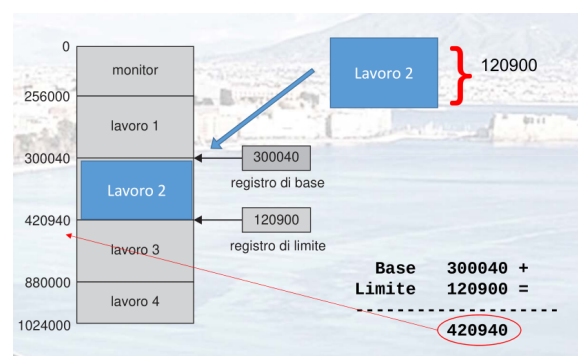
Affinchè la protezione sia totale, è necessario evitare che l'utente possa ottenere il controllo del calcolatore quando questo si trova nel modo di sistema.

## Protezione della memoria

Bisogna fornire protezione della memoria almeno per il vettore delle interruzioni e le relative procedure di servizio contenute nel codice del sistema operativo. Questo tipo di protezione si realizza impiegando due registri che contengono l'intervallo degli indirizzi validi cui un programma può accedere:

- Registro di base → contiene il più basso indirizzo della memoria fisica al quale il programma dovrebbe accedere
- Registro di limite → contiene la dimensione dell'intervallo

### Uso di un registro di base e di limite



## Protezione hardware

Funzionando nel modo di sistema, il sistema operativo ha la possibilità di accedere indiscriminatamente sia alla memoria a esso riservata sia a quella riservata agli utenti

Questo privilegio consente al sistema di caricare i programmi utenti nelle relative aree di memoria

## Protezione della CPU

Si dispone di un temporizzatore:

Invia un segnale di interruzione alla CPU a intervalli di tempo specificati per

assicurare che il sistema operativo mantenga il controllo dell'elaborazione. Il time si incrementa a ogni impulso, e quando raggiunge lo 0 si genera un segnale di interruzione.

I temporizzatori si usano comunemente per realizzare la partizione del tempo di elaborazione.

---

← Capitolo 1: Introduzione

Capitolo 3: Strutture dei S.O.

→

---