# 目录

1. 设计选题及任务	2
2. 相关背景以及现状的介绍	2
2.1 研究背景	2
2.2 国内外现状	3
3. 系统概述及硬件简介	3
4.相关原理的概述	3
4.1 DAC 单元	3
4.2 LCD 单元	5
4.3 DDS 单元	6
4.3.1 DDS 原理分析	6
4.3.2 DDS 基本结构	6
4.3.3 DDS 原理	8
4.3.4 DDS 技术特点	12
5.波形发生器的软件设计	14
5.1 软件设计的原理	14
5.2 Matlab 产生波形数据	15
6.波形的生成结果	16

# 1. 设计选题及任务

设计题目: 多功能波形发生器

任务与要求:

设计一个由 Tiva c lanuchpad 控制的波形发生器。运用其控制产生多种波形,这些波形包括方波、三角波、锯齿波、正弦波。然后在 LCD 上显示波形的菜单,通过菜单能够选择不同的波形。

#### 基本要求:

- 1.产生方波、三角波、锯齿波、正弦波
- 2.在 LCD 上显示波形的菜单
- 3.通过菜单来实现对波形的选择。

# 2. 相关背景以及现状的介绍

#### 2.1 研究背景

任意波形发生器是一种能产生任意波形的信号源,它是近年来发展起来的一种信号发生器。区别于早先的函数波形发生器,任意波形发生器使用到了微处理器及数模转换器等数字器件。它不仅能完成函数波形发生器的功能产生正弦、三角、锯齿等基本波形,还提供了方便的波形设置方法以便产生用户所需要的任意波形。

随着科技研究的不断深入和领域扩展,要求用电信号模拟的信号更加复杂、多样。例如,通信的每一步发展,都要求不同的测试信号;而生物学上的研究,也常常需要使用神经信号和脑波信号等各种特别的电信号;材料科学、生命科学等诸多领域,都要求用任意波形发生器产生复杂的信号。另外,现代科技要求信号更加准确、逼真,而不仅仅满足于大体合适。因此,在不少测试方案和自动化系统的组成中,在信号源部分已明确指定为任意波形发生器。在电类和非电类的应用中,对这类仪器的需要都日益迫切。

任意波形发生器目前主要有两种实现方法:一种是传统的任意波形发生器,但是由于采用的是模拟和模数混合的方法,限制了其频率稳定度,并且系统比较复杂。另一种是基于直接数字频率合成(DDS)技术的任意波形发生器,采用这种技术的 AWG 具有很高的频率分辨率和快速的输出频率转换能力,并且输出频率

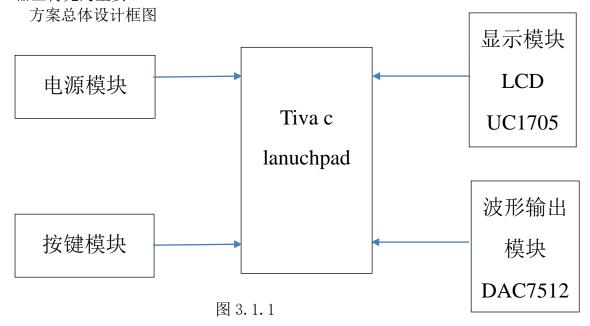
范围宽。

## 2.2 国内外现状

目前,市场上常见的任意波形发生器主要有普源 RIGOL、优利德。从功能上看,普源的任意波形发生器比较完善,但价格偏高。其他厂家的任意波形发生器虽然也可以产生任意波形,但波形来源往往是较简单的波形合成,并不是真正意义上的"任意"波形。如今,虽然国内外的任意波形发生器研究上已经趋于完善,但实际运用上还存在不尽人意的地方。例如:有的可视化界面仅能显示文字数据,不能直接显示输出波形;有的任意波形数据的产生只能连接上位机获取;任意波形编辑功能不够全面,仅能满足特定的场合。即使有较完善功能的任意波形发生器,但其高昂的价格却让人望而止步。当然,在高校中对于各种任意波形发生器的研制也有不少,例如东莞理工学院的可视化多功能 DDS 任意信号源,但其可视化也是建立在用 Delphi 来开发图形上位机软件的基础上的。

# 3. 系统概述及硬件简介

随着科技的发展和现代科研的需要,信号发生器已经成为了很多行业进行研究测试不可或缺的工具,但目前使用波形发生器大部分体积大,可靠性差,准确度低。因此为了实验研究方便,研制一种体积小、可靠性强、准确性高的波形发生器显得尤为重要。



# 4.相关原理的概述

# 4.1 DAC 单元

DAC (Digital to Analog Conventer) 数模转换器可以把处理器运算处理后输

出的数字信号转换成模拟信号,完成对数字信号的复原工作。DA 转换,即把数字信号转换为模拟信号输出。简单的说,就是把数字信号按照一定的参考电压转换成电压值输出。例如,12 位分辨率时,数据 OXFFF 值对应满程参考电压,那么 Ox7FF 就会输出半程参考电压。TM4C123G的 DAC7512 模块的控制位较多,可以满足多种输出需求

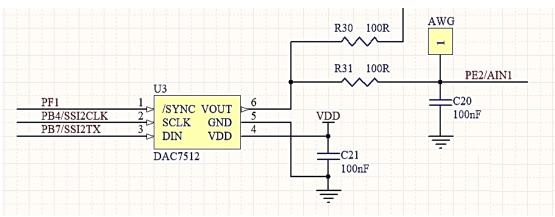
TM4C123G没有自带的DAC(模数转换器),DY-Tiva-PB板上扩展了一片DAC,并可用于任意波形发生器(AWG)。采用TI的12位DAC器件DAC7512,实现DAC及任意波形的产生。产生的信号可以在AWG端子上通过示波器观看,还可以通过PE2的ADC读入CPU,经过处理后显示在LCD上。

DAC7512是一种低功耗、单电源、12位缓冲电压输出的数字到模拟转换器 (DAC)。其内置的精密输出放大器允许轨到轨输出,接口为通用的三线串行SPI,兼容QSPI和DSP接口,时钟速率达30MHz。DAC7512集成了上电复位电路,确保DAC的输出0V时还能保持数据,直到下一个有效的数据下进来。

#### DAC7512 的主要特点:

- (1) 微功耗, 5V 时工作电流消耗为 135uA (DAC7512);
- (2) 在掉电模式时,如果采用 5V 电源供电,其电流消耗为 135nA,而采用 3V 供电时,其电流消耗仅为 50nA:
- (3)供电电压范围为+2.7V~+5.5V;
- (4)上电输出复位后输出为 0V;
- (5) 具有三种关断工作模式可供选择, 5V 电压下功耗仅为 0.7mW;
- (6) 带有低功耗施密特输入串行接口;
- (7) 内置满幅输出缓冲放大器:
- (8) 具有 SYNC 中断保护机制。

#### DAC单元的原理图如图4.1.1所示。



4.1.1单元原理图

#### 其中,

VOUT——模拟电压输出

GND——接地

VDD——电源

DIN——串行数据输入

SCLK——串行时钟输入

SYNC——电平触发输入

## 4.2 LCD 单元

TM4C123G芯片没有专用的LCD接口,但是芯片的速度较快,自身功能比较强大,所以先择一个点阵的LCD是最好的,可以显示任意的文字和图形。同时由于TM4C123G LP上的I/0资源很有限,并口的LCD会占用很多I/0资源,所以选择一个串口的LCD是最合适的。DY-Tiva-PB口袋板上选择了一个128x64点阵的串行接口LCD。背光通过PA5来控制。LCD显示单元PCB板上的位置如图4.2.2所示。

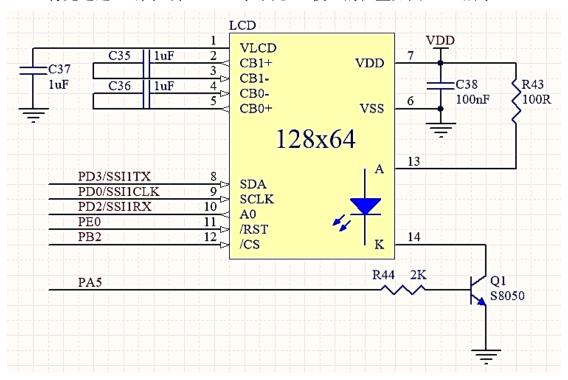
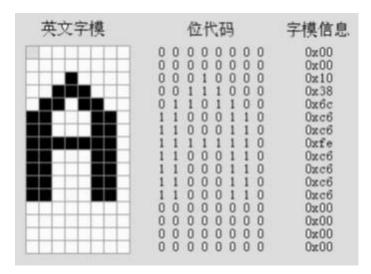


图4.2.2 LCD显示单元的原理图

12864 点阵液晶显示模块(LCM)就是由 128\*64 个液晶显示点组成的一个 128 列\*64 行的阵列。每个显示点对应一位二进制数,1 表示亮,0 表示灭。存储这些点阵信息的 RAM 称为显示数据存储器。要显示某个图形或汉字就是将相应的点阵信息写入到相应的存储单元中。图形或汉字的点阵信息由自己设计,问题的关键就是显示点在液晶屏上的位置(行和列)与其在存储器中的地址之间的关系。每屏有一个 512\*8 bits 显示数据 RAM。左右半屏驱动电路及存储器分别由片选信号 CS1 和 CS2 选择。显示点在 128\*64 液晶屏上的位置由行号(1ine,  $0^{\sim}63$ )与列号(column,  $0^{\sim}63$ )确定。512\*8 bits RAM 中某个存储单元的地址由页地址(Xpage,  $0^{\sim}7$ )和列地址(Yaddress,  $0^{\sim}63$ )确定。每个存储单元存储 8 个液晶点的显示信息。

为了使液晶点位置信息与存储地址的对应关系更直观关,将 128\*64 液晶屏 从上至下 8 等分为 8 个显示块,每块包括 8 行\*64 列个点阵。每列中的 8 行点 阵信息构成一个 8bits 二进制数,存储在一个存储单元中。(注意:二进制的高 低有效位顺序与行号对应关系因不同商家而不同)存放一个显示块的 RAM 区称为存储页。即 128\*64 液晶屏的点阵信息存储在 8 个存储页中,每页 64 个字节,每个字节存储一列 (8 行)点阵信息。因此存储单元地址包括页地址(Xpage, 0~7)和列地址(Yaddress, 0~63)。例如点亮 128\*64 的屏中(20, 30)位置上的液晶点,因列地址 30 小于 64,该点在左半屏第 29 列,所以 CS1 有效;行地址 20 除以 8 取整得 2,取余得 4,该点在 RAM 中页地址为 2,在字节中的序号为 4;所以将二进制数据 00010000(也可能是 00001000,高低顺序取决于制造商)写入 Xpage=2,Yaddress=29 的存储单元中即点亮(20, 30)上的液晶点。

字模虽然也是一组数字,但它的意义却与数字的意义有了根本的变化,它是用数字的各位信息来记载英文或汉字的形状,如英文的'A'在字模的记载方式如图所示:



4. 2. 3 "A"字模图

在数字电路中,所有的数据都是以 0 和 1 保存的,对 LCD 控制器进行不同的数据操作,可以得到不同的结果。对于显示英文操作,由于英文字母种类很少,只需要 8 位(一字节)即可。而对于中文,常用却有 6000 以上,于是我们的 DOS 前辈想了一个办法,就是将 ASCII 表的高 128 个很少用到的数值以两个为一组来表示汉字,即汉字的内码。而剩下的低 128 位则留给英文字符使用,即英文的内码。

# 4.3 DDS 单元

## 4.3.1 DDS 原理分析

1973年,J. Tiemey和C. M. Tader等人在《A Digital Frequency Synthesizer》一文中首次提出了DDS的概念,但限于当时的技术条件,DDS并没有引起人们的足够重视。上世纪90年代以来,随着数字集成电路和微电子技术的发展,DDS技术的优越性才日益体现出来。

#### 4.3.2 DDS 基本结构

DDS 与大多数的数字信号处理技术一样,它的基础仍然是奈圭斯特采样定理。奈圭斯特采样定理是任何模拟信号进行数字化处理的基础,它描述的是一个带限的模拟信号经抽样变成离散值后可不可以由这些离散值恢复原始模拟信号的问题。

奈圭斯特采样定理告诉我们,当抽样频率大于或者等于模拟信号最高频率的两倍时,可以由抽样得到的离散信号无失真地恢复出原始模拟信号。只不过在DDS 技术中,这个过程被颠倒过来了。DDS 不是对模拟信号进行抽样,而是一个假定抽样过程已经发生且抽样值已经量化完成,如何通过某种方法把已经量化的数值重建原始信号的问题。

DDS 电路一般由参考时钟、相位累加器、波形存储器、D/A 转换器(DAC)和低通滤波器(LPF)组成。其结构框图如图 4.3.1 所示。

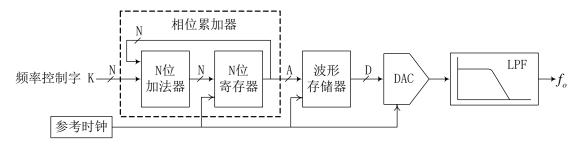


图 4.3.1 DDS 基本结构框图

其中, $f_c$ 为参考时钟频率,K为频率控制字,N为相位累加器位数,A为波形存储器位数,D为波形存储器的数据位字长和D/A转换器位数。

DDS 系统中的参考时钟通常由一个高稳定度的晶体振荡器来产生,用来作为整个系统各个组成部分的同步时钟。频率控制字(Frequency Control Word,FCW)实际上是二进制编码的相位增量值,它作为相位累加器的输入累加值。相位累加器由加法器和寄存器级联构成,它将寄存器的输出反馈到加法器的输入端实现累加的功能。在每一个时钟脉冲  $f_c$ ,相位累加器把频率字 K 累加一次,累加器的输出相应增加一个步长的相位增量,由此可以看出,相位累加器的输出数据实质上是以 K 为步长的线性递增序列(在相位累加器产生溢出以前),它反映了合成信号的相位信息。相位累加器的输出与波形存储器的地址线相连,相当于对波形存储器进行查表,这样就可以把存储在波形存储器的地址线相连,相当于对波形存储器进行查表,这样就可以把存储在波形存储器中的信号抽样值(二进制编码值)查出。在系统时钟脉冲的作用下,相位累加器不停的累加,即不停的查表。波形存储器的输出数据送到 D/A 转换器,D/A 转换器将数字量形式的波形幅度值转换成所要求合成频率的模拟量形式信号,从而将波形重新合成出来。若波形存储器中存放的是正弦波幅度量化数据,那么 D/A 转换器的输出是近似正弦波的阶梯波,还需要后级的低通平滑滤波器进一步抑制不必要的杂波就可以得到频谱比较纯净的正弦波信号。图 43..2 所示为 DDS 各个部分的输出信号。

由于受到字长的限制,相位累加器累加到一定值后,就会产生一次累加溢出,这样波形存储器的地址就会循环一次,输出波形循环一周。相位累加器的溢出频率即为合成信号的频率。可见,频率控制字 K 越大,相位累加器产生溢出的速度越快,输出频率也就越高。故改变频率字(即相位增量),就可以改变相位累加器的溢出时间,在参考频率不变的条件下就可以改变输出信号的频率。

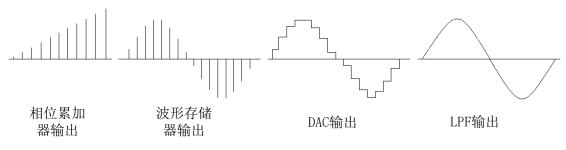


图 4.3.2 DDS 各部分输出波形

#### 4.3.3 DDS 原理

根据傅立叶变换定理,任何满足 Dirichlet 条件的周期信号都可以分解为一系列正弦或者余弦信号之和。为了不失一般性,下面以正弦信号的产生为例来说明 DDS 的基本原理。

我们知道,正、余弦信号用可以用复数形式表示为:

$$\cos(2\pi ft) = \text{Re}\left(Exp(j2\pi ft)\right)$$

$$\sin(2\pi ft) = \operatorname{Im}\left(Exp(j2\pi ft)\right)$$
 \(\frac{\pi}{4}(4-2))

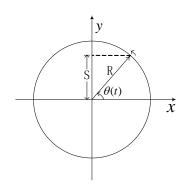


图 4.3.3 信号的复数表示形式

图 4. 3. 3 描述了矢量 $\overline{R}$  绕原点沿正方向(逆时针)旋转时,其模值R 与x 轴 夹角  $\theta(t)$  (相位角)及 $\overline{R}$  在 y 轴上的投影 S 三者之间的关系。当 $\overline{R}$  连续地绕原点旋转,S 将取  $-R\sim +R$  之间的任意值, $\theta(t)$  将以  $2\pi$  为模取  $0\sim 2\pi$  之间的任意值。如果将 S 看作我们欲重构正弦信号的幅度值,则相位角  $\theta(t)$  和 S 的关系为: $S=R\sin\theta(t)$ 。现将相位数字化(采样、量化),将  $2\pi$  量化成M 等份,则相位量

化的最小间隔为 $\Delta\theta = 2\pi/M$ ,这样造成的结果是重构信号的幅度值S也相应离散化:

$$S = R\sin(n \cdot \Delta\theta) = R\sin(\frac{2\pi}{M} \cdot n) \qquad n = 1, 2, ..., M$$
 
$$\overrightarrow{\mathbb{R}}(4-3)$$

由式(4.2)可以看出,S只能取与相位 $n \cdot \Delta \theta$ 对应的幅度值。

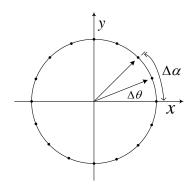


图 4.3.4 相位数字化示图

如图 4.3.4 所示,设此时 $\overline{R}$  不是绕原点连续旋转,而是在系统时钟  $f_c$  的控制下以相位增量  $\Delta\alpha$  进行阶跃式旋转,很容易可以看出来,在相位周期变化的同时,输出信号的幅度 S 也在周期重复着,因此,重构信号的周期在幅度中也就体现出来了。

为了进一步探讨相位增量对输出信号频率的影响,我们分别以相位增量为 $\pi/4$  和 $\pi/8$  重构信号幅度,分别如图 4. 3. 5 和 4. 3. 6 所示。在此,我们假设相位累加是在相同的系统时钟  $f_c$  的进行的,即对于不同的相位增量,  $f_c$  是固定不变的,这是理解相位增量和重构信号频率关系的基础。

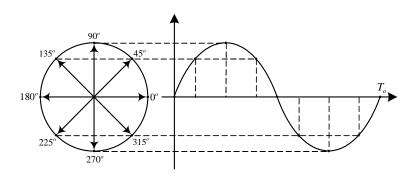


图 4.3.5 相位增量为 π/4 时相位幅度的映射关系

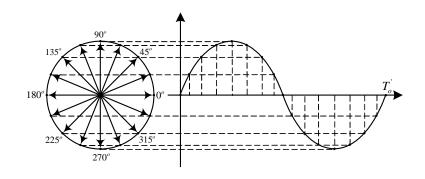


图 4.3.6 相位增量为 π/8 时相位幅度的映射关系

对比图 4.3.5 和图 4.3.6,我们很容易发现,当相位增量减少为原来的二分之一时,输出信号的采样值密集度就成了原来的两倍,那么 $\overline{R}$ 旋转一周的时间自然也增大为原来的两倍,即 $T_o=2T_o$ 。周期T与频率f成倒数关系,由此可得两种情况下输出重构信号的频率关系:  $f_o=2f_o$ ,如图 4.3.7 所示。

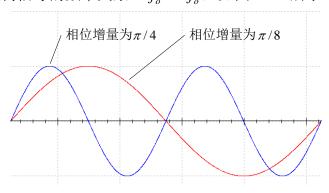


图 4.3.7 相位增量不同对重构信号频率的影响(仿真)

分析到这里,我们可以得出结论,在 DDS 系统中,在参考时钟  $f_c$  固定不变的前提下,通过改变相位增量的值,就可以得到不同频率的重构信号。那么相位增量跟我们的频率控制字 K 之间有什么联系呢,频率控制字又是通过怎样的方式来控制输出信号的频率的呢?

我们假设有一个频率为f的正弦信号S(t):

现以采样频率 f 对该信号进行抽样,得到离散序列为:

其中 $T_c = 1/f_c$ 为采样周期。习惯上将式(4-5)写成式(4-6)的形式:

$$S(n) = \sin(2\pi f \cdot nT_c)$$
  $n = 0, 1, 2, \dots$   $\vec{\Xi}$  (4-6)

式(4-6)对应的相位序列为:

$$\phi(n) = 2\pi f \cdot nT_c \qquad n = 0, 1, 2, \cdots \qquad \vec{x} (4-7)$$

该序列的显著特性是线性,即相邻样值之间的相位增量是一常数,且仅与信号频率 f 有关,当式(4-7)中的n取 1 时得到量化相位增量为:

$$\Delta \phi = 2\pi f \cdot T_c \qquad \qquad \vec{\pm} (4-8)$$

倘若我们将 $2\pi$ 相位均匀量化M等份,人为构造一个相位值 $\Delta\phi$ :

$$\Delta \phi' = \frac{2\pi}{M} K \qquad \qquad \exists \zeta (4-9)$$

并且使得 $\Delta \phi = \Delta \phi$ ,那么就可以得到如下关系:

$$\frac{K}{M} = f \cdot T_c = \frac{f}{f_c}$$
  $\vec{x}$  (4-10)

根据以上原理,如果我们用变量K构造一个量化序列:

$$\varphi(n) = nK$$
  $\ddagger (4-11)$ 

然后完成 $\varphi(n)$ 到另一个序列S'(n)的映射,即由 $\varphi(n)$ 构造序列:

$$S'(n) = \sin\left(\frac{2\pi}{M}\varphi(n)\right) = \sin\left(\frac{2\pi}{M}nK\right)$$
  $\sharp (4-12)$ 

将式(4-10)代入式(4-12)可得:

$$S'(n) = \sin(2\pi f T_c \cdot n) \qquad \qquad \sharp (4-13)$$

对比式(4-6)跟式(4-13),我们不难发现,S(n)其实就是信号S(t)经过采样 频率 $f_t$ 抽样后的离散时间序列。在满足奈圭斯特采样定律的的条件下,即:

$$\frac{K}{M} = \frac{f}{f_c} \le \frac{1}{2}$$
  $\overrightarrow{\mathbb{R}}$  (4-14)

S(n) 可以经过 D/A 转换和低通平滑滤波唯一地恢复出 S(t)。

可见,通过上述变换,变量K将唯一地确定一个单频模拟正弦信号S(t):

该信号的频率为:

式 (4-16) 就是 DDS 的基本方程,是利用 DDS 进行频率合成的立足点。在实际的 DDS 应用中,一般取  $M=2^N$ , N 为正整数,于是 DDS 的基本方程可写成:

$$f_o = \frac{K}{2^N} f_c$$
  $K = 1, 2, ..., 2^{N-1}$   $\vec{x} (4-17)$ 

由式(4-17)可以看出,当K=1时,DDS 系统输出信号频率  $f_o$  最小,而这个最小频率同时也是 DDS 系统的频率分辨率:

$$f_{o\min} = \Delta f_o = \frac{f_c}{2^N} \qquad \qquad \vec{x} (4-18)$$

对于 DDS 系统从波形存储器中读数据的过程,我们可以将其看作是对波形存储器中的波形数据再次采样的过程,也就是说,DDS 系统查表的过程就是从波形存储器中二次采样过程,一个周期内查表的点数即为采样的点数。DDS 系统要恢复出原始波形,其在一个周期内至少要取样两点,这是受我们一直都在强调的奈圭斯特采样定理的限制。那么 DDS 系统在理论上能输出的最大频率是:

$$f_{o\max} = \frac{f_c}{2}$$
  $\vec{\sharp} (4-19)$ 

经过以上的分析,我们得出以下几点结论:

- (1) DDS 系统的输出频率  $f_o$  只与频率控制字 K、系统时钟频率  $f_c$ 、相位累加器位数 N 有关。在系统时钟频率  $f_c$  和相位累加器位数固定时,通过改变频率控制字 K 的值,就可以方便地改变输出信号的频率。
- (2) DDS 系统的频率分辨率只与系统的系统时钟频率  $f_c$  和相位累加器位数 N 有关。想要提高系统的分辨率,可以增加相位累加器位数或者是降低系统时钟频率。
- (3) DDS 理论上最大输出频率不会超过系统时钟频率  $f_c$  的二分之一,但在实际应用中,由于 DDS 系统中的低通滤波器非理想特性,由通带到阻带之间存在着一个过渡带,工程中 DDS 最高输出频率只取到  $40\% f_c$  左右。

#### 4.3.4 DDS 技术特点

DDS 这一新技术特点鲜明,优点很突出,缺点也很明显。

DDS 系统的优点有很多,它的很多特性是其他频率合成技术所没有的,其中最主要的特性有以下三点:

(1) DDS 技术可以用于产生任意波形

基于前面对 DDS 系统的基本结构分析,很容易理解,只要改变存储在波形存储器中的波形数据,就可以改变输出波形。所以对于任何周期性波形,只要满足采样定理,都可以利用 DDS 技术来实现。

(2) DDS 系统具有很高的频率分辨率

DDS 系统输出频率的分辨率和频点数随相位累加器的位数成指数增长,由式 (4-18) 可知,在系统时钟频率不变的情况下,只要增大相位累加器的位数 N ,就可以得到几乎是任意小的频率分辨率,可以满足精细频率控制的要求。DDS 如此精细的频率分辨率,使其输出频率已十分逼近连续变化。

(3) 输出频率切换速度快且相位保持连续

与锁相频率合成相比,由于 DDS 系统是一个开环系统,所以当一个新的频率

控制字送到时,它会迅速合成这个新的频率,实际的频率切换时间可以达 ns 级。同时,频率切换时,DDS 系统的输出波形的相位是连续的。DDS 系统的频率字改变时,输出波形的变化过程可以用图 4.3.8 描述。

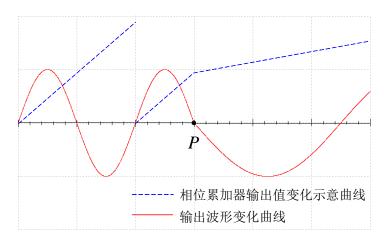


图 4.3.8 频率控制字改变时累加器的输出值和输出波形的变化(仿真)

在波形输出到 P 点时,频率字发生了改变(变小),相位累加器的累加值即相位步进变小,其输出值斜率也变小,系统的输出波形的频率也在同时刻变小。 DDS 系统在频率字发生改变后的一个时钟周期,其输出频率就可以就转换到了新的频率上,也即在频率字的值改变以后,累加器在经过一个时钟周期后就按照新的频率字进行累加,开始合成新的频率。所以我们可以认为 DDS 的频率切换是在一个系统时钟周期内完成的,系统时钟频率越高,切换速度越快。

另外,从前面对 DDS 技术原理的分析可知,要改变输出频率,实际上改变的是频率字,也就是相位增量。当频率字的值从  $K_1$  改变为  $K_2$ 之后,相位累加器是在已有的累积相位上,再对  $K_2$ 进行累加,相位函数曲线是连续的。由于 DDS 采用数字化技术,最终合成信号是经过 D/A 转换得到的,所以不可避免的存在着以下缺点:

- (1) DDS 在工程中的最高输出频率一般只能达到系统时钟频率的 40%, 要想获得较高的频率, 就必须提高系统时钟频率, 也就是说 DDS 的相位累加器、波形存储器和 D/A 转换器都将工作在较高的时钟频率下, 它的实现依赖于高速数字电路和高速 D/A 转换器。这也是 DDS 系统在早期没有受到重视, 而直到最近几年才迅速发展的原因。
- (2) DDS 系统采用数字合成技术,先离散信号再变换成模拟信号输出,这其中导致了各种误差,尤其是相位截断误差,因此各种杂波是不可避免的。

为了具有较高的输出频率, DDS 系统的参考时钟频率一般都比较高, 根据

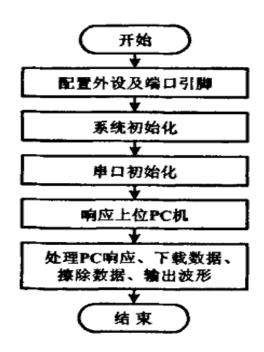
式(4-18),在较高的时钟频率下,要想获得较高的频率分辨率,只有通过增加相位累加器的位数 N ,故一般 N 的取值都较大。如果相位累加器的所有输出都用来作为波形存储器的寻址地址,那么存储器的容量会大得惊人。例如,如果 32位累加器的所有位都用来作为存储器的地址,那么需要 46个存储单元,而如果换成 48位的累加器,那么就需要 256T(1T=1024G)个存储单元,这样的设计显然是没有办法接受的。因此存储器的地址线位数 A 一般都小于 N 。这样存储器的地址线就只能接到相位累加器的输出的高 A 位上,而低 N — A 位则要舍弃,也就产生了相位截断误差,表现在输出频谱上就是杂散分量。

## 5.波形发生器的软件设计

## 5.1 软件设计的原理

软件系统的设计部分采用"自顶向下"的设计方法,其系统控制流程为:系统初始化,用户控制输入。

具体的流程图如下:

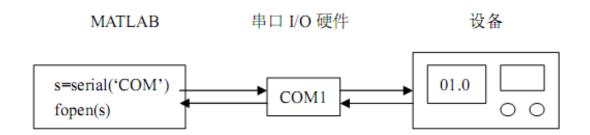


对于 DDS 中 ROM 中存储的波形数据我们使用 Matlab 来产生。因为在 DDS 信号发生器的设计中,会用到诸如三角波、方波、正弦波等简单波的波形数据,如果手动计算,会比较繁琐,所以在这里,我利用 Matlab 的文件读写函数,将生成的波形数据写到一个特定的 txt 文件中,并且符合 C 中数组的格式要求。

具体的我们可以使用公式法,根据用户输入的公式或者函数语句产生波形信号,这种方法比较科学,精度较高。例如, sin(2\*pi\*x)+sin(4\*pi\*x), 其中变量 x 的范围为 0 到 1。这样,根据公式的不同能够产生不同的波形数据。

用 Mat lab 产生波形数据以后,我们把波形数据存储到 DDS 的 ROM 中,然后把该数据发送给 DAC 模块,通过 D/A 转化,把数字信号转化为模拟信号,这样就可以产生我们想要的波形,该波形可以通过示波器来观看。

Matlab 端和 tiva 端的关系用下图来表示:



## 5.2 Matlab 产生波形数据

%以三角波数据为例

tridata=uint8(round([0:499]./500\*255));%三角波上升沿数据

tridata2=uint8(round([499:-1:0]./500\*255));%三角波下降沿数据

dataa=[tridata tridata2];

fileID = fopen('data.txt','w');%新建一个名为'data.txt'的文件

fprintf(fileID,'%s','tridata={0x');%以十六进制格式写入文件,文件头

fprintf(fileID,'%X',dataa(1));

fprintf(fileID,'%s0',',')

for i=2:length(dataa)-1

 $if(\sim mod(i,20))$ 

fprintf(fileID,'%s \n',' ');

end

fprintf(fileID,'%s','0x')

嵌入式课程设计

fprintf(fileID,'%X',dataa(i));

fprintf(fileID,'%s',',')

end

fprintf(fileID,'%s','0x')

fprintf(fileID, '%X', dataa(i));

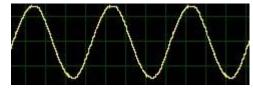
fprintf(fileID,'%s','};') %文件尾

fclose(fileID);

# 6.波形的生成结果

波形可以通过示波器看到,由于实验室没有示波器,所以下面的图是找的一些波形图片

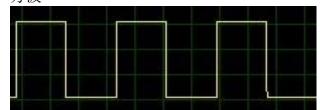
#### 正弦波



## 三角波



# 方波



# 锯齿波

