4주차 결과보고서

전공: 컴퓨터공학과 학년: 2학년 학번: 20231561 이름: 심소현

**1.**

.................

4주차 실험의 목표는 NAND, NOR, XOR gate가 어떻게 작동하는지를 확인하는 것이었다. Verilog로 간단하게 확인이 가능한 NAND, NOR, XOR gate의 프로그램을 구현해서 simulation과 FPGA를 통해서 동작을 확인했다.

................

**2.**

.......................

4-input NAND gate의 진리표는 다음과 같다.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| In A | In B | In C | In D | Out E | Out F | Out G |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 |
| 0 | 0 | 0 | 1 | 1 | 1 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 |

4-input NAND gate는 input A와 input B가 gate를 지나 output E를 출력한다. output E는 두 번째 gate의 입력이 되어 input C와 함께 gate를 지나 output F를 출력한다. output F는 세 번째 gate의 입력이 되어 input D와 함께 gate를 지나 최종 결과물 output G를 출력한다. NAND gate는 두 입력이 모두 High(1)인 경우에만 Low(0)을 출력한다. 따라서 출력 결과는 위의 진리표와 같이 나온다.

.........................

**3.**

.................

4-input NOR gate의 진리표는 다음과 같다.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| In A | In B | In C | In D | Out E | Out F | Out G |
| 0 | 0 | 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 0 | 1 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 1 | 0 |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 0 | 1 |

4-input NOR gate는 input A와 input B가 gate를 지나 output E를 출력한다. output E는 두 번째 gate의 입력이 되어 input C와 함께 gate를 지나 output F를 출력한다. output F는 세 번째 gate의 입력이 되어 input D와 함께 gate를 지나 최종 결과물 output G를 출력한다. NOR gate는 두 입력이 모두 Low(0)인 경우에만 High(1)을 출력한다. 따라서 출력 결과는 위의 진리표와 같이 나온다.

................

**4.**

.................

4-input XOR gate의 진리표는 다음과 같다.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| In A | In B | In C | In D | Out E | Out F | Out G |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 |

4-input XOR gate는 input A와 input B가 gate를 지나 output E를 출력한다. output E는 두 번째 gate의 입력이 되어 input C와 함께 gate를 지나 output F를 출력한다. output F는 세 번째 gate의 입력이 되어 input D와 함께 gate를 지나 최종 결과물 output G를 출력한다. XOR gate는 두 입력이 각각 다른 상태일 때 High(1)을 출력한다. 따라서 출력 결과는 위의 진리표와 같이 나온다.

................

**5.**

.................

4-input AOI gate의 진리표는 다음과 같다.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| In A | In B | In C | In D | Out E | Out F | Out G |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 |

4-input AOI gate는 input A와 input B가 AND gate를 지나 output E를 출력하고 input C와 input D가 AND gate를 지나 output F를 출력한다. output E와 output F는 NOR gate의 입력이 되어 gate를 지나 최종 결과물 output G를 출력한다. AOI gate는 각각의 AND gate를 지난 출력이 NOR gate의 입력이 되어 output을 출력한다. 따라서 출력 결과는 위의 진리표와 같이 나온다.

................

**6.**

.................

NAND gate는 AND gate와 반대의 결과를 내고, NOR gate는 OR gate와 반대의 결과를 낸다. XOR gate는 두 입력의 차이를 확인하기에 좋은 gate이며 AOI gate를 통해 논리 회로를 결합하여 사용할 수도 있다는 것을 확인할 수 있었다.

................

**7.**

.................

다루지 않은 logic gate로 XNOR gate가 있다. 이는 XOR gate의 반대 결과를 출력하며 따라서 두 입력의 값이 같으면 High(1)을 출력하는 것이다. BUFFER gate도 존재하는데, 이는 입력된 정보를 그대로 출력한다. 각각의 gate에는 상징하는 기호가 존재하며 N이 붙은 gate는 N이 붙지 않았을 때의 gate 기호에 작은 원을 추가한다.

................