

طراحی و شبیه‌سازی مدار داخلی UA741

مدارات مجتمع آنالوگ

سینا کاظمی

دانشجوی مهندسی برق - الکترونیک

استاد: دکتر مهدی احسانیان

دانشگاه صنعتی خواجه نصیرالدین طوسی - دانشکده مهندسی برق

مقدمه

تقویت‌کننده‌های عملیاتی (op-amps) از اجزای اساسی در الکترونیک آنالوگ هستند که به طور گسترده در پردازش سیگنال، سیستم‌های کنترل و ابزار دقیق استفاده می‌شوند. در میان این تقویت‌کننده‌ها، UA741 op-amp به دلیل قابلیت تطبیق‌پذیری، پایداری و سهولت استفاده یکی از معروف‌ترین و پرکاربردترین تقویت‌کننده‌ها است.

این پروژه هدف دارد تا مدار داخلی UA741 را با استفاده از نرم افزار شبیه سازی PSPICE طراحی و شبیه‌سازی کند که به پنج مرحله می‌توان تقسیم کرد: شبکه بایاس، مدار ورودی، مدار تقویت میانی، مدار خروجی و مدار حفاظت در برابر اتصال کوتاه. هر بخش نقش مهمی در عملکرد کلی اپ-امپ دارد و عملکرد ترکیبی آن‌ها تضمین می‌کند که UA741 به مشخصات طراحی خود برسد.

- **شبکه بایاس:** مدار بایاس نقطه کار ترانزیستورها درون اپ-امپ را تنظیم می‌کند، تا اطمینان حاصل شود که ترانزیستورها در ناحیه صحیح از منحنی‌های مشخصه خود عمل می‌کنند. این بخش برای حفظ عملکرد پایدار در شرایط مختلف عملیاتی بسیار مهم است.
- **مدار ورودی:** این مرحله شامل یک تقویت‌کننده تفاضلی است که تفاضل بین سیگنال‌های ورودی را تقویت می‌کند و هر سیگنال حالت مشترک را تضعیف می‌کند. این بخش به طور قابل توجهی بر امپدانس ورودی و ویژگی‌های نویز اپ-امپ تأثیر می‌گذارد.

- **مدار تقویت میانی:** همچنین به عنوان مرحله تقویت ولتاژ شناخته می‌شود، این مدار سیگنال از مدار ورودی را به سطح بالاتری تقویت می‌کند و تقویت ولتاژ لازم را فراهم می‌کند. این مرحله از یک مدار امیتر مشترک برای دستیابی به گین بالا استفاده می‌کند.
- **مرحله خروجی:** مرحله خروجی که با استفاده از یک مدار push-pull پیاده‌سازی شده است، طراحی شده تا جریان لازم برای اتصال بار با امپدانس خروجی کم را فراهم آورد. این پیکربندی از یک جفت ترانزیستور استفاده می‌کند که به تناوب فعال می‌شوند تا سیگنال خروجی را تحویل دهند و اعوجاج را کاهش دهند.
- **مدار حفاظت در برابر اتصال کوتاه:** این مدار از آسیب دیدن اپ-امپ به دلیل جریان کشی زیاد جلوگیری می‌کند و عملکرد قابل اطمینانی را تحت شرایط مختلف تضمین می‌کند. این بخش معمولاً شامل مدارهای محدود کردن جریان برای حفاظت از اجزای داخلی است.

Parameter	NPN Transistor	PNP Transistor
β_F	200	50
β_R	2	4
V_{AF}	125V	50V
I_S	10fA	10fA
τ_F	0.35ns	30ns
r_b	200 Ω	300 Ω
r_c	200 Ω	100 Ω
r_e	2 Ω	10 Ω
C_{je}	1.0pF	0.3pF
V_{je}	0.7V	0.55V
M_{je}	0.33	0.5
C_{jc}	0.3pF	1.0pF
V_{jc}	0.55V	0.55V
M_{jc}	0.5	0.5
C_{js}	3.0pF	3.0pF
V_{js}	0.52V	0.52V
M_{js}	0.5	0.5

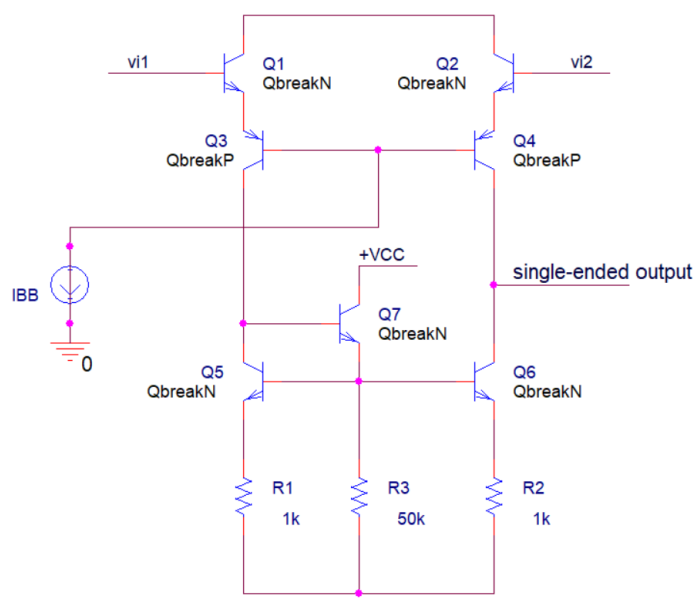
Typical Spice parameters for integrated *nnp* and *pnp* transistors [Gray and Meyer, 1984].

مدار ورودی

مدار ورودی UA741 از یک مدار تفاضلی استفاده می‌کند که با استفاده از منبع جریان IBB برای بهبود (CMRR) بایاس شده است. جزئیات متبع جریان بایاس IBB در بخش مدار بایاس توضیح داده خواهد شد. برای افزایش بهره، به جای استفاده از مقاومت‌ها از یک بار فعال استفاده شده است. همچنین، جریان افست با استفاده از ترانزیستور Q7 به طور قابل توجهی، در حدود β برابر، کاهش یافته است. مقاومت R3 نیز برای کاهش افست سیستماتیک اضافه شده است که در مدار بخش میانی توضیح داده خواهد شد.

این مدار تفاضلی برای دستیابی به امپدانس ورودی بالا و اطمینان از تقویت دقیق سیگنال‌های تفاضلی بسیار مهم است. استفاده از یک بار فعال، که معمولاً با یک current mirror پیاده‌سازی می‌شود، نه تنها بهره را افزایش می‌دهد بلکه خطی بودن و پهنای باند مرحله ورودی را نیز بهبود می‌بخشد. با کاهش جریان افست از طریق Q7 و R3، تقویت‌کننده دقت و پایداری بیشتری را حفظ می‌کند که برای کاربردهای دقیق بسیار ضروری است.

علاوه بر این، انتخاب اجزا و پیکربندی آن‌ها در مرحله ورودی به طور قابل توجهی بر عملکرد کلی اپ-امپ تأثیر می‌گذارد. طراحی و بهینه‌سازی دقیق این مرحله تضمین می‌کند که UA741 می‌تواند عملکرد بالایی از نظر حذف نویز، عدم تغییر سیگنال و تقویت کلی ارائه دهد و آن را برای طیف وسیعی از کاربرد های پردازش سیگنال آنالوگ مناسب می‌سازد.



Q1 - Q2: Emitter Follower configuration

Q3 - Q4: Common-Base configuration

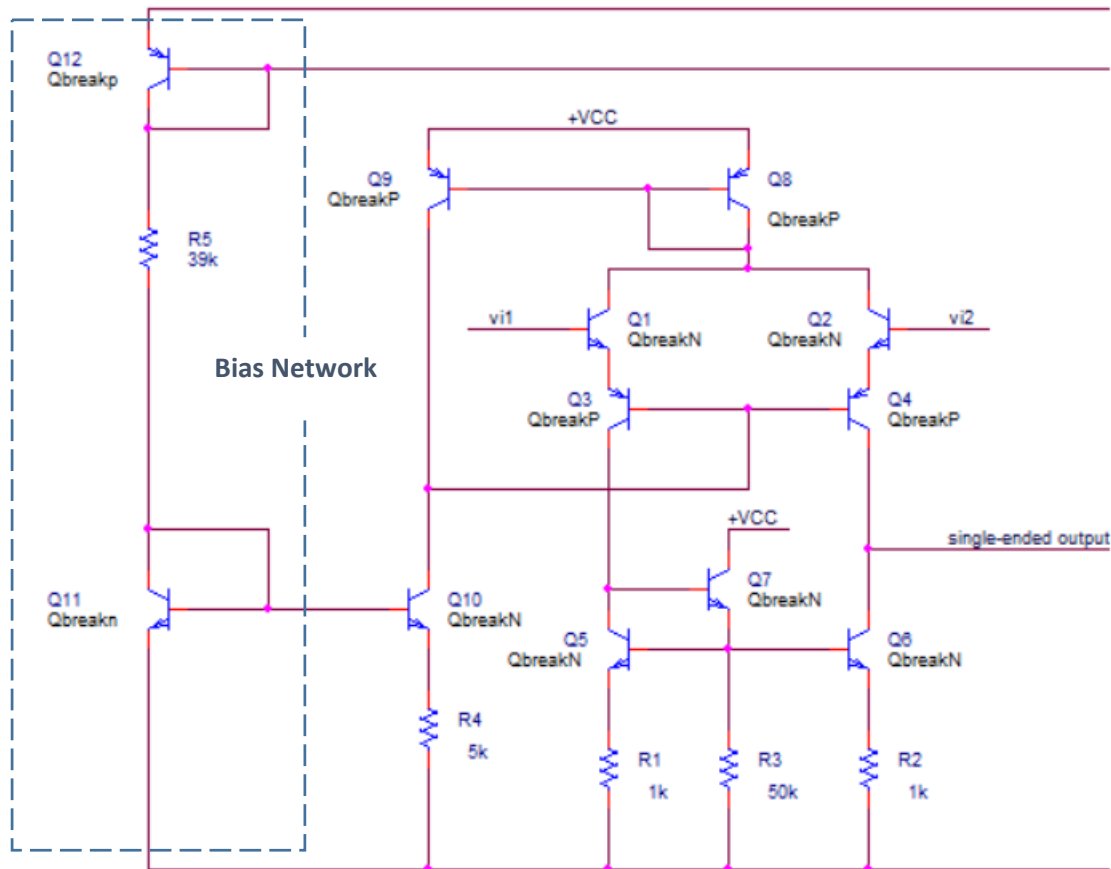
Q5 - Q6: Active loads

Input stage Differential Amplifier Circuit for noise reduction and pre-amplification gain

شبکه بایاس

برای بایاس کردن مدارهای تقویت کننده در نقاط کار آن‌ها، از یک منبع جریان ویدلر (Widlar current source) با استفاده از Q11 و R5 استفاده شده است. Q12 به صورت دیود کانکتد متصل شده است که سطح ولتاژ DC را تقریباً به اندازه 0.7 ولت کاهش می‌دهد و جریان از شاخه مرجع را به سایر بخش‌های مدار کپی می‌کند. این مدار مصرف توان تقویت کننده را کاهش می‌دهد، زیرا نیاز به شاخه‌های مرجع جداگانه برای بخش‌های مختلف مدار را حذف می‌کند.

Q8 و Q9 فیدبک منفی خاصی را برای عملکرد فقط در حالت مشترک تقویت کننده فراهم می‌کنند. این قیربک بهره حالت مشترک را کاهش می‌دهد و به این ترتیب موجب بهبود (CMRR) می‌شود.



Bias Network consisting of Q11 and R5 with Q12 in diode connected form to copy the current from reference branch

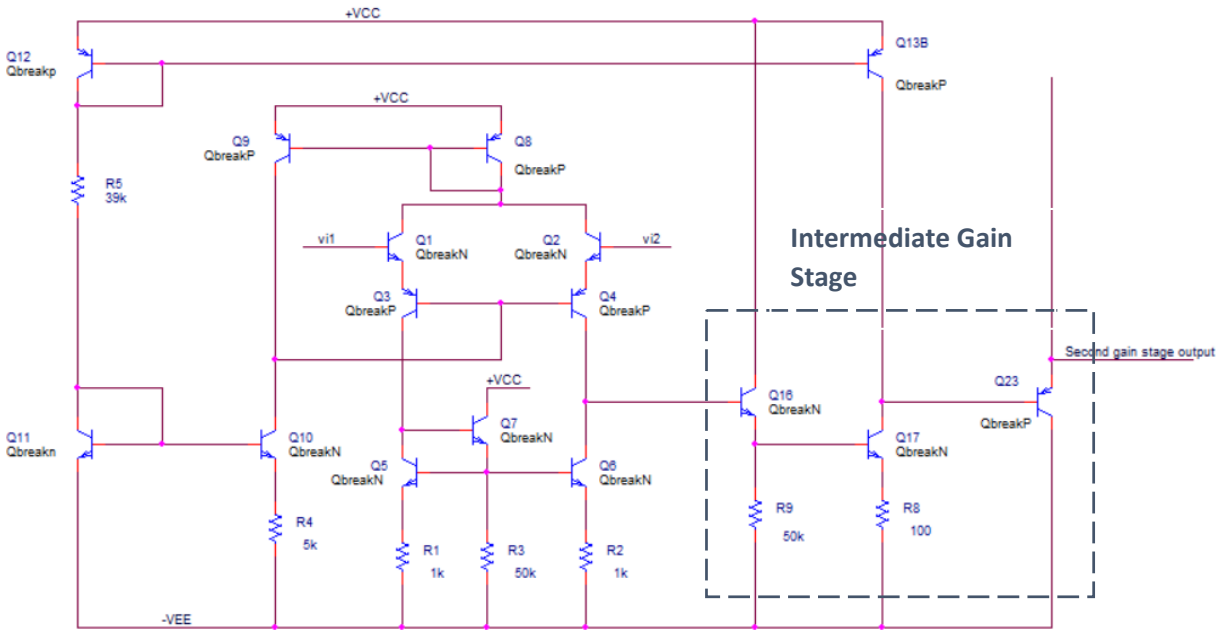
مدار تقویت میانی

در مرحله دوم تقویت، از یک مدار امپتر مشترک با استفاده از Q17 برای دستیابی به بهره بالاتر قبل از مدار خروجی استفاده می‌شود. این ترکیب بندی به دلیل بهره ولتاژ بالا انتخاب شده است که برای تقویت سیگنال به سطح مورد نظر بسیار مهم است. Q16 به عنوان یک بافر عمل می‌کند تا مقاومت ورودی مرحله دوم تقویت را افزایش دهد و اطمینان حاصل شود که مدار قبلی بارگذاری نمی‌شود و عملکرد خود را حفظ می‌کند.

به طور ویژه، Q16 و R9 مشابه Q7 و R3 هستند که به کاهش بیشتر افست در مرحله ورودی کمک می‌کند. این شباهت در اجزا، عملکرد و پایداری یکنواخت را در تمامی مراحل تقویت‌کننده تضمین می‌کند. علاوه بر این، یک بافر Q23 در خروجی این بخش قرار داده شده است تا مقاومت خروجی را کاهش داده و تحویل سیگنال به مرحله خروجی را بهبود بخشد. این مدار بافر برای تحویل سیگنال به بخش های بعدی بدون تضعیف سیگنال ضروری است و یکپارچگی سیگنال تقویت شده را حفظ می‌کند.

طراحی مرحله دوم تقویت در خطی بودن و کاهش اعوجاج نیز تاثیر دارد. با انتخاب دقیق اجزا و ترکیب بندی آنها، این مرحله تقویت دقیقی از سیگنال را فراهم می‌آورد. استفاده از بافرها و بارهای فعال عملکرد کلی را بهبود می‌بخشد و UA741 را قادر می‌سازد که دامنه وسیعی از سیگنال‌ها را بدون تغییر تقویت کند.

این طراحی تضمین می‌کند که مرحله دوم تقویت نه تنها سیگنال را تقویت می‌کند بلکه کیفیت آن را نیز حفظ می‌کند و مزیت های UA741 در کاربرد مختلف آنالوگ کمک می‌کند.



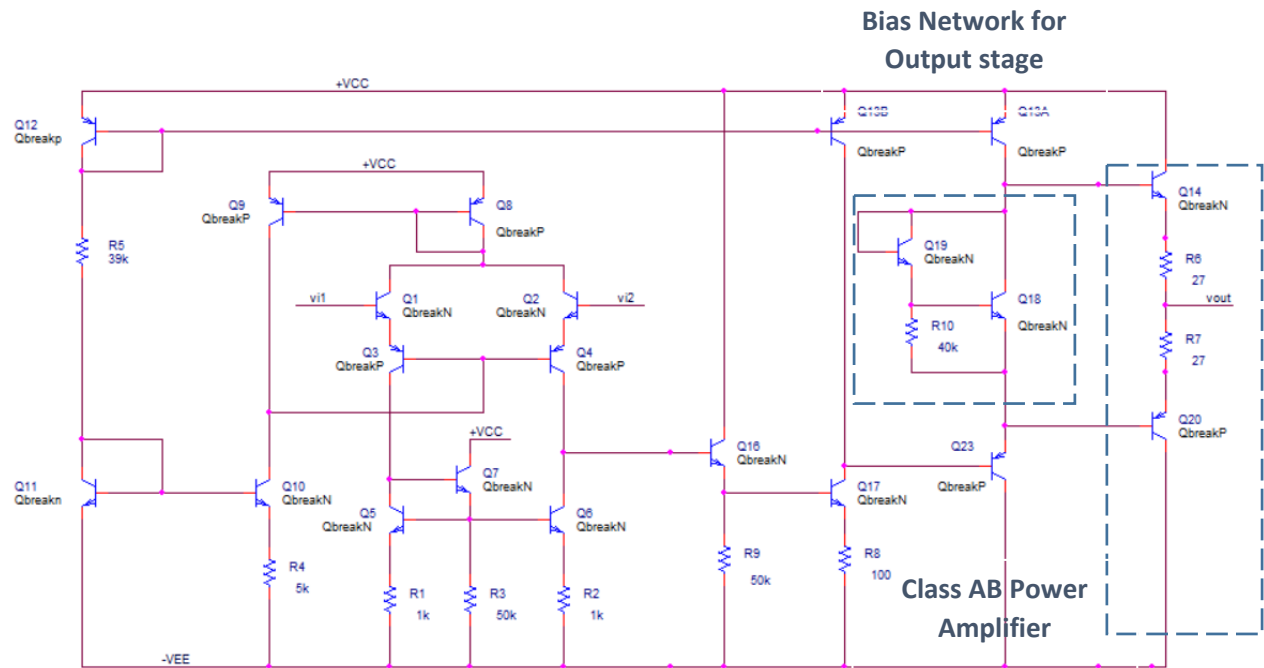
Input stage Differential Amplifier Circuit for noise reduction and pre-amplification gain

مدار خروجی

در مدار خروجی، ما از یک تقویت کننده قدرت کلاس AB استفاده می کنیم که شامل یک مدار ضرب ولتاژ متشکل از Q18، Q19 و R10 برای تامین ولتاژ بایاس است. این مدار تضمین می کند که ترانزیستورهای خروجی، Q14 (NPN) و Q20 (PNP)، در آستانه روشن شدن هستند. به محض اعمال یک سیگنال به تقویت کننده، این ترانزیستورها به سرعت فعال شده و به طور مؤثری بار خروجی را درایو می کنند. این پیکربندی، مزیت های کلاس B را با کاهش اعوجاج کلاس A ترکیب کرده و تعادلی بین توان خروجی مناسب و عدم اعوجاج سیگنال ایجاد می کند.

برای کنترل جریان، سطح Q13A به اندازه 25٪ از شاخه مرجع طراحی شده است. علاوه بر این، سطوح Q14 و Q20 سه برابر شاخه مرجع است که نسبت جریان بالایی در خروجی فراهم می کند تا به طور مؤثری جریان های بزرگتر را مدیریت کند. این مقیاس ها تضمین می کنند که مدار خروجی می تواند جریان لازم برای درایو بار را بدون کاهش عملکرد تحویل دهد.

استفاده از ترکیب بندی push-pull کلاس AB همراه با اندازه‌گیری دقیق ترانزیستورها، خطی بودن و بهره‌وری کلی مرحله خروجی را بهبود می‌بخشد و آن را قادر می‌سازد تا سیگنال‌های خروجی با کیفیت بالا و حداقل اعوجاج و استفاده بهینه از توان ارائه دهد. این رویکرد طراحی دقیق باعث می‌شود که UA741 به طور قابل توجهی در کاربردهای مختلف، کاربرد داشته باشد.



Power Drive circuit including class AB power amplifier biased with voltage multiplier

حفاظت در برابر اتصال کوتاه

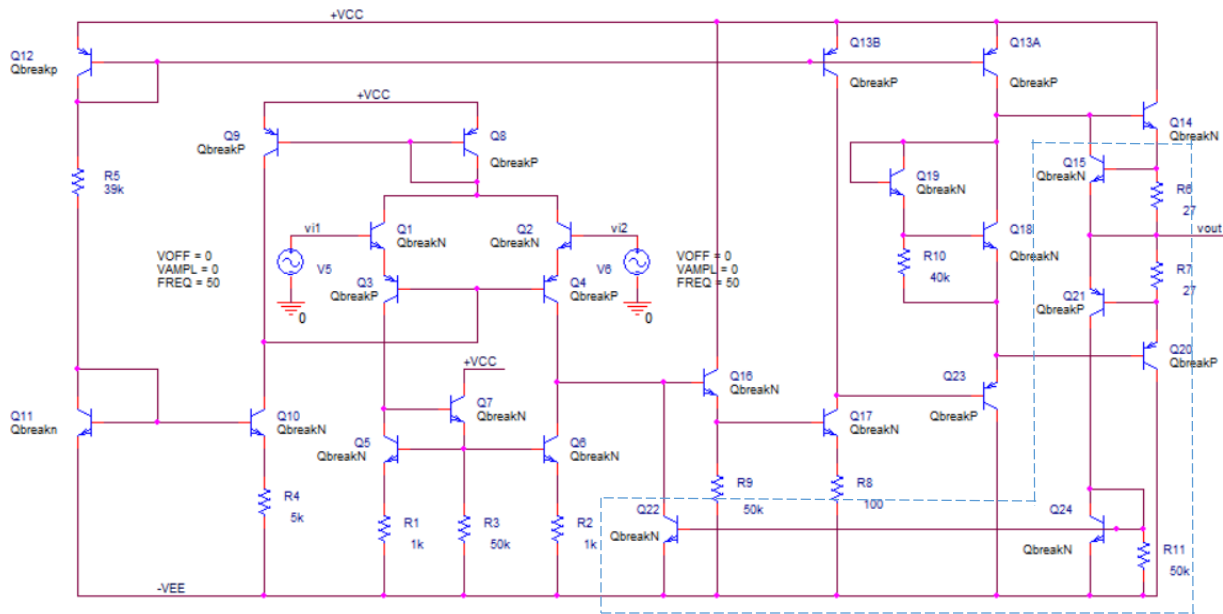
برای اطمینان از حفاظت UA741 در برابر اتصال کوتاه، دو روش مجزا برای ترانزیستور NPN و PNP در خروجی به کار گرفته شده است.

برای ترانزیستور NPN، از روش متداول استفاده می‌شود که شامل Q15 و R6 است. این روش به طور مؤثر جریان عبوری از ترانزیستور NPN را محدود می‌کند و از آسیب دیدن در شرایط اتصال کوتاه جلوگیری می‌کند.

برای ترانزیستور PNP، از یک شبکه فیدبک منفی استفاده می‌شود. این فیدبک اطمینان حاصل می‌کند که اگر خروجی تقویت‌کننده اتصال کوتاه شود، افزایش جریان حاصل sense شده و موجب خاموش شدن Q16 می‌شود. این عمل

به سرعت جریان را کاهش می‌دهد و از آسیب دیدن تقویت‌کننده جلوگیری می‌کند. این روش، یک راه قابل اطمینان برای حفاظت از ترانزیستور PNP فراهم می‌کند.

اجرای این مکانیزم‌های حفاظتی برای طول عمر UA741 حیاتی است. این مکانیزم‌ها اطمینان می‌دهند که تقویت‌کننده می‌تواند شرایط نامساعد را بدون آسیب تحمل کند و در کاربردهای مختلف مقاوم‌تر باشد. این رویکرد جامع به حفاظت در برابر اتصال کوتاه، نشان‌دهنده ملاحظات دقیق طراحی برای بهبود طول عمر و عملکرد UA741 است.



Short circuit protection including negative feedback network

Short-Circuit Protection

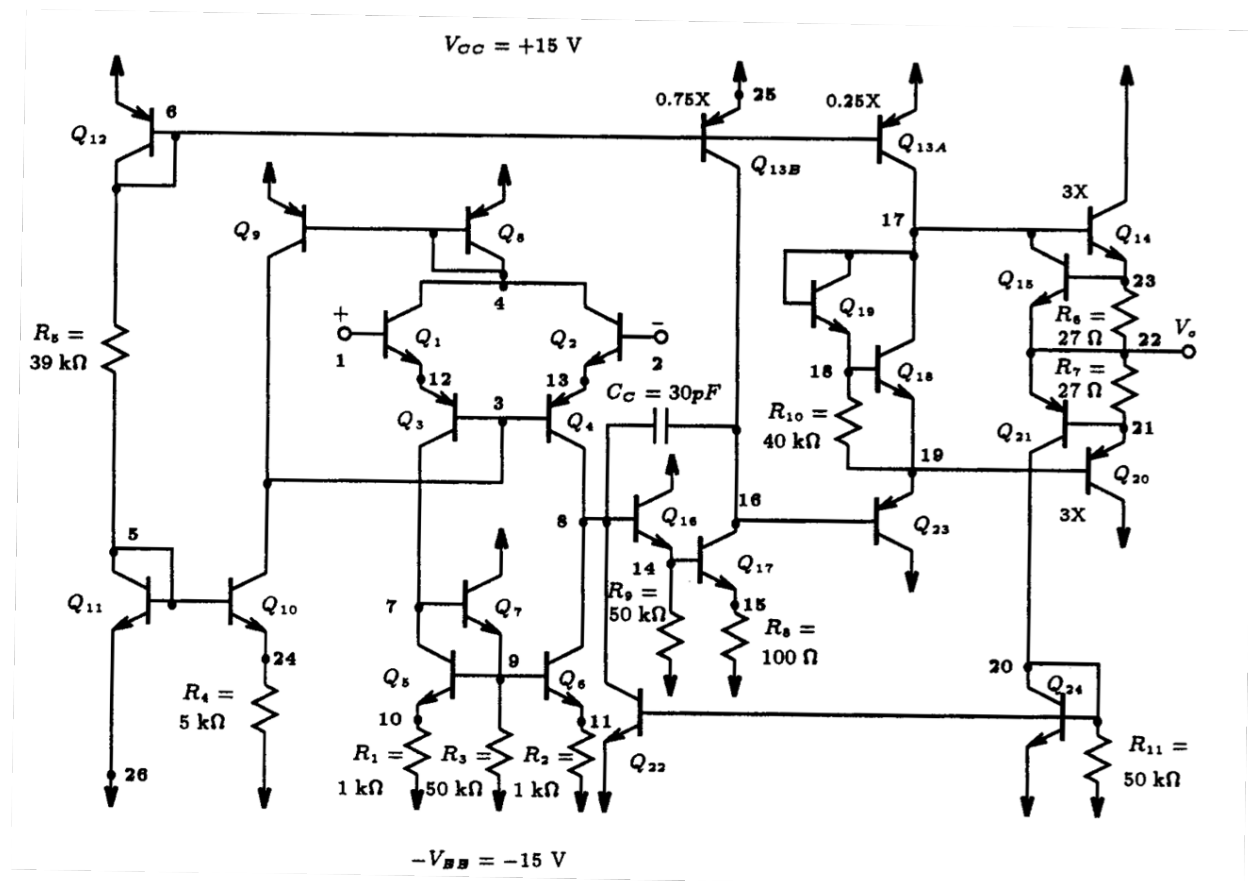
بدست آوردن نقطه کار مدار

برای آغاز فرآیند شبیه‌سازی UA741، ابتدا باید نقطه کار مدار را تعیین کنیم. این شامل اعمال ولتاژهای منبع تغذیه و انجام شبیه‌سازی نقطه کار برای تعیین نقطه کار ترانزیستورها و دیگر اجزای تقویت‌کننده است.

طبق اطلاعات دیتاشیت، ما یک ولتاژ V_{CC} به $15V$ و یک ولتاژ V_{EE} به $15V$ مدار اعمال می‌کنیم تا توان مورد نیاز برای تقویت‌کننده عملیاتی فراهم شود. با اعمال این ولتاژهای تغذیه، شبیه‌سازی نقطه کار را با استفاده از PSPICE اجرا خواهیم کرد. این شبیه‌سازی به ما کمک می‌کند تا نقطه کار ترانزیستورها را از جمله جریان‌های کلکتور، ولتاژهای کلکتور-امیتر و دیگر پارامترهای مهم را بدست بیاوریم.

شبیه‌سازی نقطه کار اطمینان حاصل می‌کند که همه ترانزیستورها در ناحیه‌های مورد نظر خود، مانند ناحیه فعال برای تقویت، عمل می‌کنند. بایاس دقیق برای عملکرد، پایداری و خطی بودن تقویت‌کننده ضروری است.

$V_d = -314.1 \mu V$ is applied to prevent any premature saturation.



NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE
(1)	-157.1E-06	(2)	157.1E-06	(3)	-1.0496	(4)	14.4540
(5)	-14.3510	(6)	14.3420	(7)	-13.9310	(8)	-13.7450
(9)	-14.4640	(10)	-14.9920	(11)	-14.9920	(12)	-.5265
(13)	-.5263	(14)	-14.2900	(15)	-14.9340	(16)	-1.1909
(17)	.5834	(18)	.0348	(19)	-.5789	(20)	-15.0000
(21)	-.0040	(22)	592.6E-06	(23)	.0052	(24)	-14.9020
(25)	15.0000	(26)	-15.0000	(100)	0.0000	(101)	-314.1E-06

VOLTAGE SOURCE CURRENTS

NAME	CURRENT
------	---------

Vcc	-1.841E-03
-----	------------

Vee	1.841E-03
-----	-----------

TOTAL POWER DISSIPATION	5.52E-02	WATTS
-------------------------	----------	-------

به جای ذکر تمامی اطلاعات نقاط کار در اینجا، در جدول زیر جریان کلکتور (به میکروآمپر) هر ترانزیستور موجود در مدار تقویت کننده عملیاتی 741 را فهرست کرده ایم. این جریان ها با سطوح جریان محاسبه شده با استفاده از تحلیل دستی در کتاب سدر و اسمیت مقایسه شده اند. همان طور که مشخص است، بین دو نتایج ارتباط معقولی وجود دارد.

Transistor	Hand	Spice	Transistor	Hand	Spice
Q_1	9.5	7.68	Q_{13B}	550	658
Q_2	9.5	7.71	Q_{14}	154	170
Q_3	9.5	7.59	Q_{15}	0	~0
Q_4	9.5	7.63	Q_{16}	16.2	17.1
Q_5	9.5	7.55	Q_{17}	550	644
Q_6	9.5	7.56	Q_{18}	165	198
Q_7	10.5	10.8	Q_{19}	15.8	16.2
Q_8	19	14.8	Q_{20}	154	168
Q_9	19	19.4	Q_{21}	0	~0
Q_{10}	19	19.6	Q_{22}	0	~0
Q_{11}	730	732	Q_{23}	180	213
Q_{12}	730	708	Q_{23}	0	~0
Q_{13A}	180	215			

DC collector currents of the 741 circuit in uA as computed by hand analysis and by Spice.

دیاگرام بود تقویت‌کننده عملیاتی UA741

برای تحلیل پاسخ فرکانسی تقویت‌کننده عملیاتی UA741 بدون جبران‌سازی، شبیه‌سازی دیاگرام بود را انجام دادیم تا دیاگرام‌های بهره و فاز را در یک بازه فرکانسی وسیع مشاهده کنیم. هدف این تحلیل، درک عملکرد اولیه تقویت‌کننده بدون هیچ مکانیزم جبران‌سازی است.

تقویت‌کننده عملیاتی UA741 به‌طور داخلی با استفاده از جبران‌سازی میلر برای اطمینان از پایداری در بدترین سناریوها، مانند زمانی که ضریب فیدبک B برابر با 1 (فیدبک واحد) است، جبران‌سازی شده است. با این حال، برای این شبیه‌سازی اولیه، تقویت‌کننده را بدون این جبران‌سازی داخلی بررسی می‌کنیم تا مسائل احتمالی و رفتار ذاتی مدار را شناسایی کنیم.

در طول تحلیل نمودار بودی، با چالشی مهم مواجه شدیم. اولین خازن پارازیتی داخلی که قبلاً در مدار تعریف شده بود، در حدود 160 گیگاهرتز کوتاه می‌شود. این فرکانس بالا از محدوده واقعی پیاده‌سازی ترانزیستورهای BJT در تقویت‌کننده‌ها فراتر رفته و در سناریوهای واقعی اتفاق نمی‌افتد.

علیرغم این محدودیت، توجه به جزئیات زیر مهم است:

- در فرکانس‌های پایین‌تر، تقویت‌کننده با بهره‌ای ثابت در باند میانی ویژگی‌های بهره مورد انتظار را نشان می‌دهد.
- با افزایش فرکانس، به نقطه‌ای نزدیک می‌شویم که خازن پارازیتی اول شروع به تأثیرگذاری قابل توجهی می‌کند.
- حدود 160 گیگاهرتز، این خازن پارازیتی اتصال کوتاه می‌شود و منجر به کاهش سریع بهره در باند میانی می‌شود. این پدیده نشان‌دهنده انتقال از باند میانی به باند فرکانس بالا است که در آن بهره شروع به کاهش می‌کند.

این رفتار فرکانس بالا نشان می‌دهد که تقویت‌کننده بدون جبران‌سازی در فرکانس‌های بسیار بالا در معرض ناپایداری قرار دارد که به دلیل اثرات پارازیتی است. حاشیه فاز پایین (PM) در این ناحیه باعث ناپایداری می‌شود و نیاز به جبران‌سازی برای اطمینان از عملکرد پایدار در بازه فرکانسی مورد نظر را برجسته می‌کند.

درک جزئیات باند بالا برای طراحی جبران‌ساز مؤثر است. در مراحل بعدی، جبران‌سازی میلر را برای پایداری تقویت‌کننده اعمال خواهیم کرد و شبیه‌سازی‌های بیشتری برای تحلیل عملکرد جبران‌شده آن انجام خواهیم داد. این

امر به ما امکان می‌دهد تا درک جامع‌تری از رفتار تقویت‌کننده عملیاتی UA741 در بازه فرکانسی عملی به دست آوریم.

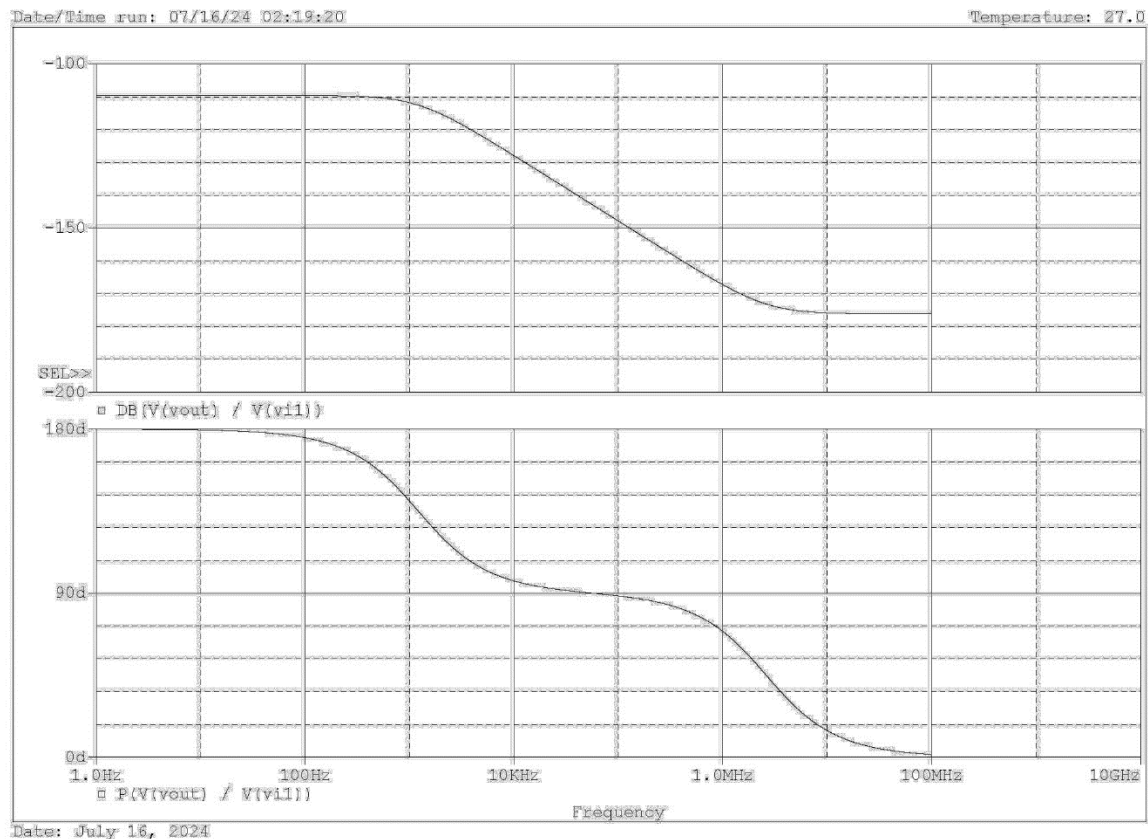
چرا جبران‌سازی می‌کنیم

جبران‌سازی در تقویت‌کننده‌های عملیاتی برای اطمینان از عملکرد پایدار در بازه وسیعی از فرکانس‌ها و در شرایط اعمال فیدبک ضروری است. اهداف اصلی جبران‌سازی بهبود حاشیه فاز و حاشیه بهره تقویت‌کننده هستند.

- **حاشیه فاز:** این مقدار فاز اضافی است که برای رسیدن به شیف‌ت فاز کلی ۱۸۰ درجه در حلقه فیدبک مورد نیاز است، نقطه‌ای که در آن سیستم نوسان می‌کند. حاشیه فاز بالاتر نشان‌دهنده پایداری بیشتر و کاهش خطر نوسان است. معمولاً حاشیه فازی بین ۶۰-۴۵ درجه برای عملکرد پایدار مطلوب است.
- **حاشیه بهره:** این میزان افزایشی است که بهره حلقه باز می‌تواند قبل از ناپایداری سیستم افزایش یابد. این معیار نشان‌دهنده مقدار تحمل‌پذیری سیستم در مقابل تغییرات بهره قبل از وقوع نوسان است. حاشیه بهره حداقل ۶ دسی‌بل به طور کلی قابل قبول است.

برای دستیابی به این حاشیه‌های پایداری، یک خازن جبران‌سازی ۳۰ پیکوفاراد بین گره ۱۶ و گره ۸ اضافه کردیم. این جاگذاری اطمینان از امپدانس بالا در هر دو گره را فراهم می‌کند و بهره منفی را تامین می‌کند که شرایط میلر را برآورده می‌کند. خازن میلر به کاهش بهره در فرکانس‌های بالا منجر می‌شود و با جابجایی قطب غالب به فرکانس پایین‌تر، حاشیه فاز را افزایش داده و تقویت‌کننده را پایدار می‌کند.

با اجرای این استراتژی جبران‌سازی، اطمینان حاصل می‌کنیم که تقویت‌کننده عملیاتی UA741 به طور قابل اعتمادی عمل می‌کند و عملکرد خود را در بازه فرکانسی مورد نظر حفظ می‌کند، از نوسانات ناخواسته جلوگیری کرده و ویژگی‌های بهره و فاز ثابت را تضمین می‌کند.



Bode Analysis of the UA741 with 30 pF Miller compensation capacitor

اثرات فیدبک

فیدبک یک تکنیک موثر در مدارهای تقویت کننده است که برای کنترل پارامترهای مختلف تقویت کننده استفاده می شود. با اعمال فیدبک، می توانیم به طور قابل توجهی ویژگی های تقویت کننده را بهبود بخشیم. در اینجا اثرات کلیدی فیدبک بر تقویت کننده عملیاتی UA741 آورده شده است:

1. افزایش پهنای باند:

- فیدبک پهنای باند تقویت کننده را با کاهش بهره در فرکانس های بالا افزایش می دهد. این امر منجر به بازه وسیع تری از فرکانس ها می شود که در آن تقویت کننده می تواند به طور مؤثر عمل کند. در واقع، حاصل ضرب بهره و پهنای باند ثابت باقی می ماند، بنابراین با کاهش بهره توسط فیدبک، پهنای باند به طور متناسب افزایش می یابد.

2. کاهش بهره:

- اعمال فیدبک منفی، بهره کلی تقویت کننده را کاهش می دهد. در حالی که این ممکن است به نظر یک عیب بیاید، در واقع خطی بودن را بهبود می بخشد و همچنین اعوجاج را نیز کاهش می دهد. کاهش بهره کمتر حساس به تغییرات در مقادیر اجزا می کند.

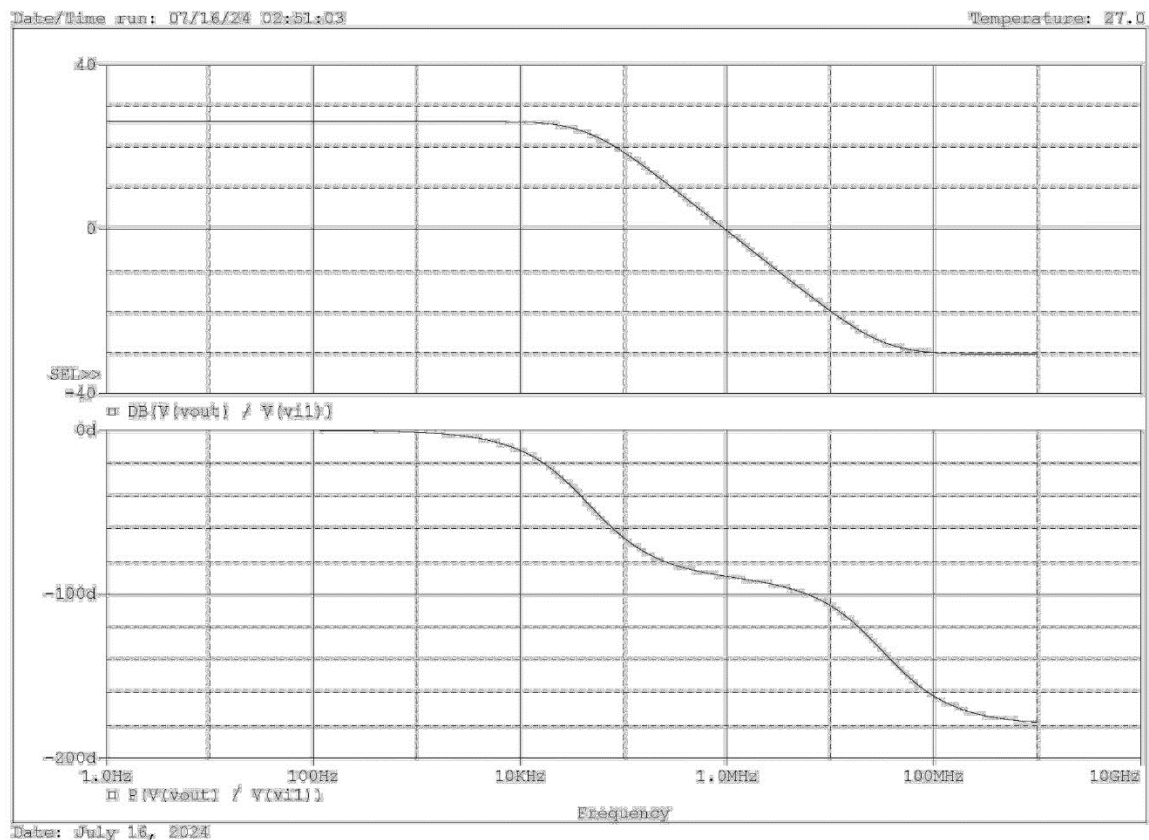
3. بهبود مقاومت ورودی:

- فیدبک منفی مقاومت ورودی تقویت کننده را افزایش می دهد. این امر در کاربردهایی که تقویت کننده نیاز به اتصال با منابع با امپدانس بالا دارد مفید است، زیرا اثر بارگذاری بر روی منبع سیگنال را کاهش داده و اجازه می دهد سیگنال به طور دقیق تری تقویت شود.

4. بهبود مقاومت خروجی:

- فیدبک مقاومت خروجی تقویت کننده را کاهش می دهد، و آن را بیشتر قادر به هدایت بارهای با امپدانس پایین تر می کند. این امر توانایی تقویت کننده در انتقال توان به بار را با کاهش تضعیف سیگنال و بهبود تنظیم ولتاژ افزایش می دهد.

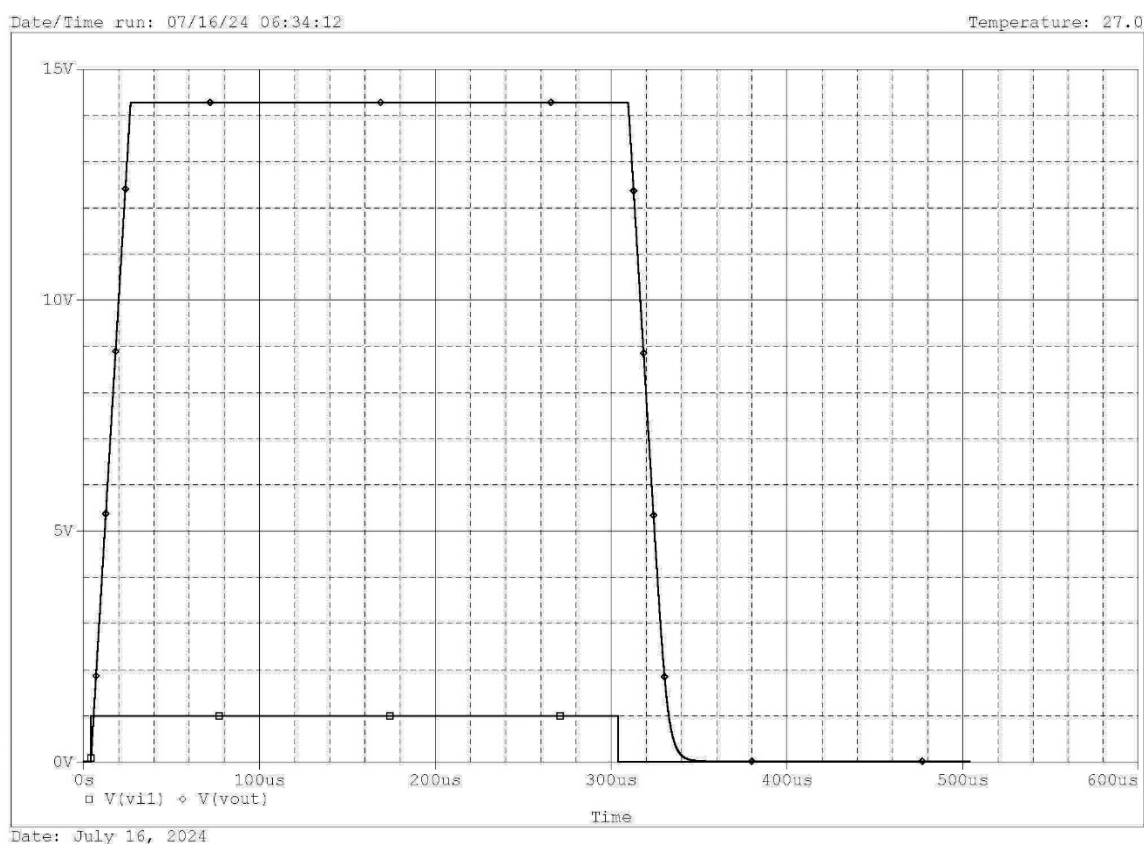
Applied Feedback: $R_F = 100\text{ K}\Omega$, $R = 5\text{ K}\Omega$



با اعمال این فیدبک به تقویت‌کننده عملیاتی UA741، یک تقویت‌کننده پایدارتر به دست می‌آوریم. بهبود در پهنای باند، مقاومت‌های ورودی و خروجی، و خطی بودن تضمین می‌کند که تقویت‌کننده در طیف وسیعی از کاربردها عملکرد خوبی دارد و عملکرد یکنواخت خود را حفظ می‌کند.

تحلیل پاسخ پله

پاسخ پله یک تقویت‌کننده عملیاتی یک جنبه مهم از عملکرد دینامیکی آن است. با تحلیل پاسخ پله، می‌توانیم بفهمیم که تقویت‌کننده چگونه به یک تغییر ناگهانی در ورودی واکنش نشان می‌دهد، که این اطلاعات درباره سرعت، پایداری، و رفتار گذرای آن فراهم می‌کند. برای تعیین پاسخ پله، یک سیگنال ورودی پله‌ای به تقویت‌کننده اعمال می‌شود و خروجی حاصل در طول زمان مشاهده و ترسیم می‌شود. ویژگی‌های کلیدی مانند زمان صعود، زمان نزول، بیش‌جهش، و تأخیر تحلیل می‌شوند تا عملکرد تقویت‌کننده ارزیابی شود.



در شبیه‌سازی ما، موارد زیر مشاهده شد:

1. **بدون اورشوت:** عدم وجود اورشوت در پاسخ پله نشان‌دهنده پایداری تقویت‌کننده است و نشان می‌دهد که تقویت‌کننده در پاسخ به تغییر ناگهانی ورودی دچار نوسانات اضافی نمی‌شود. این ویژگی مطلوبی است زیرا نشان می‌دهد که تقویت‌کننده می‌تواند به سرعت به مقدار نهایی خود برسد بدون اینکه ناپایداری نشان دهد.

2. **زمان صعود:** زمان صعود که زمانی است که خروجی از مقدار پایین به مقدار بالا منتقل می‌شود که در این تقویت‌کننده مناسب است. این نشان می‌دهد که تقویت‌کننده قادر است به سرعت به سیگنال ورودی افزایش یافته پاسخ دهد، که آن را برای کاربردهای فرکانس بالا که نیاز به پردازش سریع سیگنال دارند، مناسب می‌سازد.

3. **زمان نزول:** زمان نزول که زمانی است که خروجی از مقدار بالا به مقدار پایین منتقل می‌شود که در این تقویت‌کننده بیشتر از زمان صعود مشاهده شد. این نشان می‌دهد که تقویت‌کننده زمان بیشتری برای پاسخ به سیگنال ورودی کاهش یافته نسبت به افزایش یافته نیاز دارد. این عدم تقارن می‌تواند به دلیل تفاوت در پاسخ‌دهی مدار داخلی به انتقالات مثبت و منفی باشد.

4. **تأخیر خاموشی:** تأخیر خاموشی نشان‌دهنده کمی تأخیر در پاسخ مدار پس از برداشتن سیگنال ورودی است. این تأخیر می‌تواند عملکرد تقویت‌کننده را در کاربردهایی که نیاز به زمان‌بندی دقیق و ویژگی‌های خاموشی سریع دارند، تحت تأثیر قرار دهد.

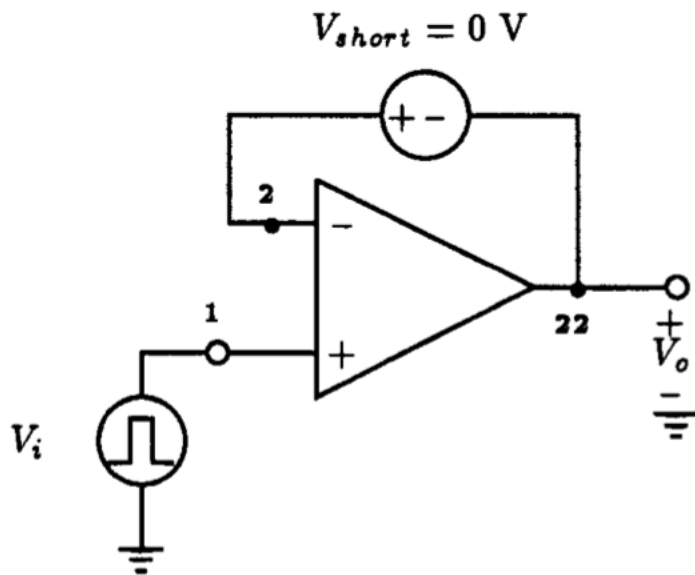
تحلیل پاسخ پله مهم است زیرا دید جامعی از رفتار گذرای تقویت‌کننده فراهم می‌کند، که به ما اجازه می‌دهد:

- **ارزیابی پایداری:** اطمینان از اینکه تقویت‌کننده دچار اورشوت یا نوسان نمی‌شود، که می‌تواند به اعوجاج سیگنال یا ناپایداری در کاربرد منجر شود.
- **ارزیابی سرعت:** تعیین اینکه تقویت‌کننده چقدر سریع می‌تواند به تغییرات سیگنال ورودی پاسخ دهد، که برای کاربردهای فرکانس بالا و سوئیچینگ بسیار مهم است.
- **شناسایی تأخیرها:** شناسایی هرگونه تأخیر ذاتی در پاسخ تقویت‌کننده، که می‌تواند بر عملکرد آن در کاربردهایی که نیاز به زمان‌بندی دقیق دارند، تأثیر بگذارد.

محدودیت slew-rate

یکی از ویژگی‌های مهم در رفتار اپ‌آپ که معمولاً محدود کننده عملکرد فرکانس‌های بالای مدارهای اپ‌آپ است، محدود کنندگی slew-rate است. با اتصال اپ‌آپ بصورت فیدبک واحد و اعمال یک پالس ولتاژ بزرگ به ورودی آن، می‌توان به‌وضوح slew-rate در انحرافات مثبت و منفی این اپ‌آپ را نمایش داد.

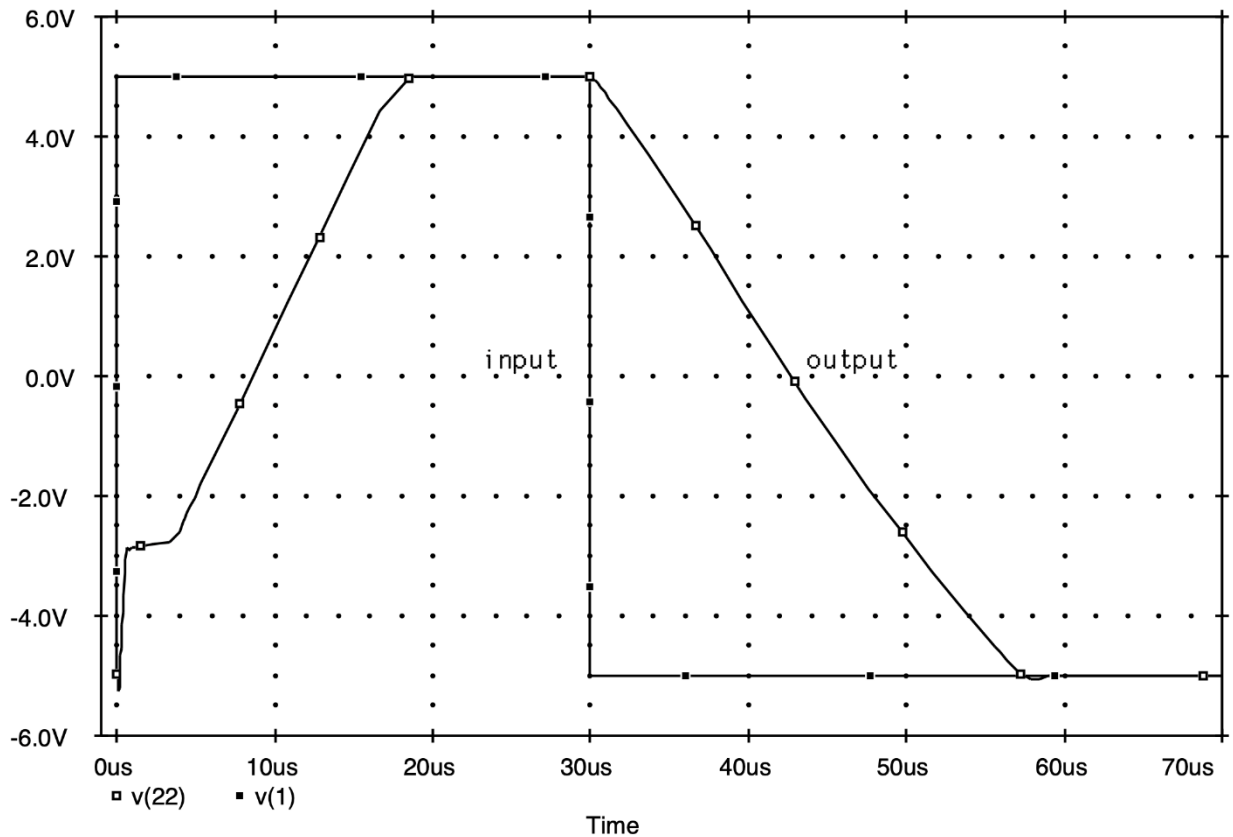
شروع از سطح پایینی حدود -5 ولت و به سرعت افزایش به $+5$ ولت یک نانوثانیه بعد از آن، تا 30 میکروثانیه در آنجا بماند و سپس دوباره به سطح -5 ولت یک نانوثانیه بعد برگردد. در زمان باقی مانده، در سطح پایینی -5 ولت باقی بماند. تحلیل time domain برای محاسبه پاسخ مدار اپ‌آپ در یک بازه 100 میکروثانیه با استفاده از فاصله نمونه‌برداری 0.1 نانوثانیه اعمال شده است.



Circuit arrangement for computing op amp positive- and negative-going slew-rate limits.

هر دو پالس ورودی به تقویت‌کننده و پاسخ خروجی آن نشان داده شده‌اند. در اینجا مشاهده می‌شود که بخش مثبت سیگنال خروجی شکل بسیار متفاوتی نسبت به بخش منفی آن دارد. به جای افزایش آرام به هنگام سیگنال مثبت، در ابتدا یک پرش کوچک در ولتاژ خروجی 2.2 ولت مشاهده می‌شود، که پس از آن خروجی به طور ثابت در سطح -2.8 ولت برای 3.6 میکروثانیه باقی می‌ماند، سپس به صورت خطی به $+5$ ولت در 18.2 میکروثانیه افزایش می‌یابد. بنابراین، slew-rate مثبت به حدود $+0.55$ ولت بر ثانیه تخمین زده می‌شود.

پاسخ منفی بیشتر به چیزی شبیه است که انتظار می‌رود، یعنی کاهش یکنواخت از $+5$ ولت به -5 ولت. به عبارت دیگر، slew-rate منفی به حدود -0.39 ولت بر ثانیه تخمین زده شده است.



Input and output transient voltage waveforms of the 741 op amp circuit connected in a unity-gain configuration. Both the positive-going and negative-going slew-rate limits of the op amp is evident from these results.

تعیین مقاومت ورودی و خروجی

برای تعیین دقیق مقاومت‌های ورودی و خروجی تقویت‌کننده عملیاتی UA741، لازم است نسبت ولتاژ به جریان در گره‌های مربوطه را اندازه‌گیری کنیم. این کار با اعمال یک سیگنال سینوسی کوچک و اندازه‌گیری ولتاژ و جریان پیک تا پیک (p-to-p) حاصل در هر دو گره ورودی و خروجی انجام می‌شود.

روش اندازه‌گیری مقاومت ورودی:

1. اعمال سیگنال سینوسی: یک سیگنال سینوسی با دامنه کوچک را در گره ورودی تقویت‌کننده اعمال می‌کنیم. سیگنال باید به اندازه‌ای کوچک باشد که اطمینان حاصل شود که عملیات به‌طور خطی انجام می‌شود اما به قدری بزرگ باشد تا ولتاژها و جریان‌های قابل اندازه‌گیری ایجاد کند.

2. اندازه‌گیری ولتاژ و جریان پیک تا پیک:

- ولتاژ پیک تا پیک در گره ورودی را اندازه‌گیری میکنیم.
- جریان پیک تا پیک ورودی به گره ورودی را اندازه‌گیری میکنیم.

3. محاسبه مقاومت ورودی:

- با استفاده از فرمول $R_{in} = \frac{V_{in(p-p)}}{I_{in(p-p)}}$ مقاومت ورودی را محاسبه میکنیم. این نسبت مقاومت دیده شده توسط سیگنال ورودی را به ما می‌دهد و نشان‌دهنده میزان بار تقویت‌کننده بر روی منبع تغذیه است.

روش اندازه‌گیری مقاومت خروجی:

1. اعمال سیگنال سینوسی: به‌طور مشابه، یک سیگنال سینوسی با دامنه کوچک را در ورودی اعمال می‌کنیم تا تقویت‌کننده به‌کار بیفتد.

2. اندازه‌گیری ولتاژ و جریان پیک تا پیک:

- ولتاژ پیک تا پیک در گره خروجی را اندازه‌گیری میکنیم.
- جریان پیک تا پیک در گره خروجی را اندازه‌گیری میکنیم.

3. محاسبه مقاومت خروجی:

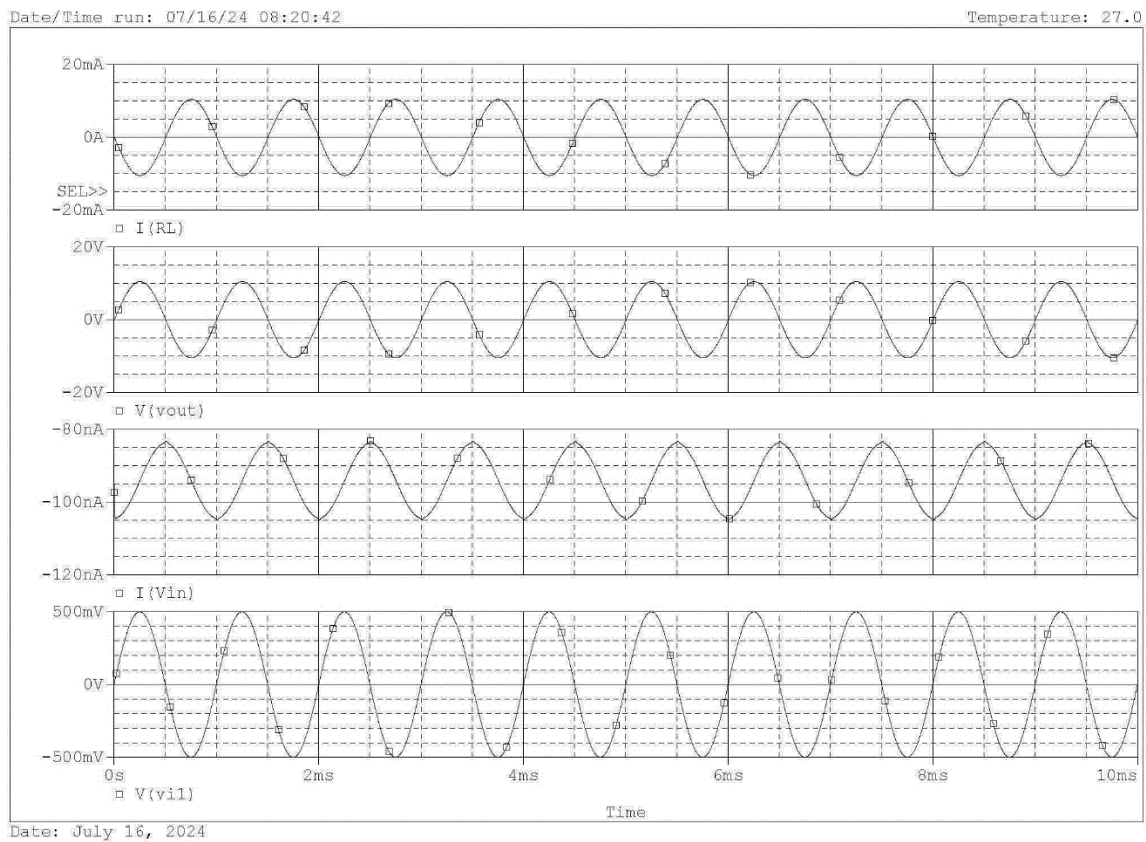
- با استفاده از فرمول $R_{out} = \frac{V_{out(p-p)}}{I_{out(p-p)}}$ مقاومت خروجی را محاسبه میکنیم. این نسبت مقاومت دیده شده توسط بار متصل به خروجی تقویت‌کننده را فراهم می‌آورد و نشان‌دهنده توانایی تقویت‌کننده در بارگذاری بارهای با امپدانس مختلف است.

اهمیت مقاومت‌های ورودی و خروجی

درک مقاومت‌های ورودی و خروجی یک تقویت‌کننده عملیاتی برای چندین دلیل مهم است:

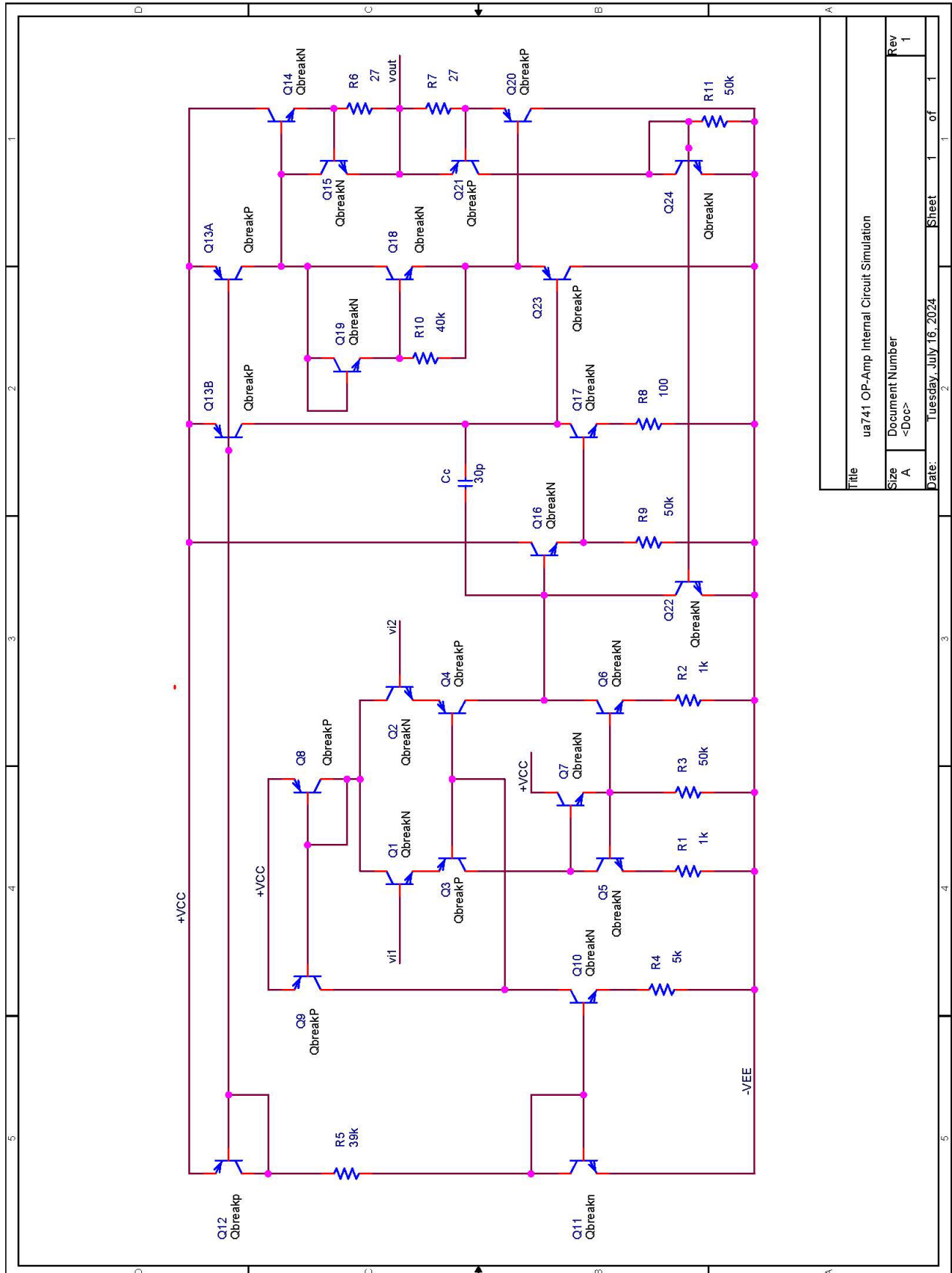
- **مقاومت ورودی:** مقاومت ورودی بالا مطلوب است زیرا اطمینان می‌دهد که تقویت‌کننده بار قابل توجهی بر منبع سیگنال ندارد، که امکان تقویت دقیق سیگنال را فراهم می‌کند. این امر به‌ویژه در کاربردهایی که شامل منابع با امپدانس بالا هستند، اهمیت دارد.

- **مقاومت خروجی:** مقاومت خروجی پایین مفید است زیرا به تقویت کننده این امکان را می دهد که بارهای با امپدانس پایین را به طور مؤثر بارگذاری کند بدون اینکه تضعیف سیگنال قابل توجهی داشته باشد. این امر تضمین می کند که انتقال توان به بار بهینه باشد.



Voltage and Current measurements at input and output nodes.

بر اساس اندازه گیری ها، مقاومت ورودی برابر با 2.35 مگا اهم و مقاومت خروجی برابر با 106 اهم می باشد که با استفاده از اعمال فیدبک های مختلف قابل تغییر است.



References

Sedra, A. S., & Smith, K. C. (2014). *Microelectronic Circuits* (7th ed.). Oxford University Press.

Roberts, G. W., & Sedra, A. S. (1996). *Spice for Microelectronic Circuits* (1st ed.). Oxford University Press.