

## КР1803РЕ1/2 Постоянное запоминающее устройство

Микросхемы КР1803РЕ1/2 представляют собой однотипные масочно-программируемые БИС ПЗУ с последовательным выводом цифровой информации. Микросхемы имеют информационную емкость 128 кбит и организацию 16кx8 бит, изготавливаются по р-канальной МОП технологии и отличаются только содержанием:

- КР1803РЕ1 - ПЗУ для хранения микропрограмм синтезатора речи
- КР1803РЕ2 - ПЗУ для хранения кодированной речевой информации

Микросхемы К/КР1803РЕ1/2 предназначены для применения в синтезаторе речи "Электроника СР-1", где используются совместно в качестве устройств хранения кодированной речевой информации.

Микросхемы К/КР1803РЕ1/2 по структуре и встроенному программному обеспечению полностью аналогичны микросхемам ТМС0351/2 (ТМС6100) применяемым в обучающем синтезаторе речи "Speak & Spell" от компании Texas Instruments, но выпускаются в иных по конструкции корпусах.

Микросхемы содержат по 135000 элементов. Микросхемы упаковываются либо в пластмассовый корпус типа 239.24-7, либо в металлокерамический корпус типа 210Б.24-1. Масса не более 4,3 г. Номер технических условий: 6К0.348.657-01ТУ.

### Типономиналы

Типономинал	Тип корпуса
К1803РЕ1/2	Металлокерамический корпус типа 210Б.24-1
КР1803РЕ1/2	Пластмассовый корпус типа 239.24-7

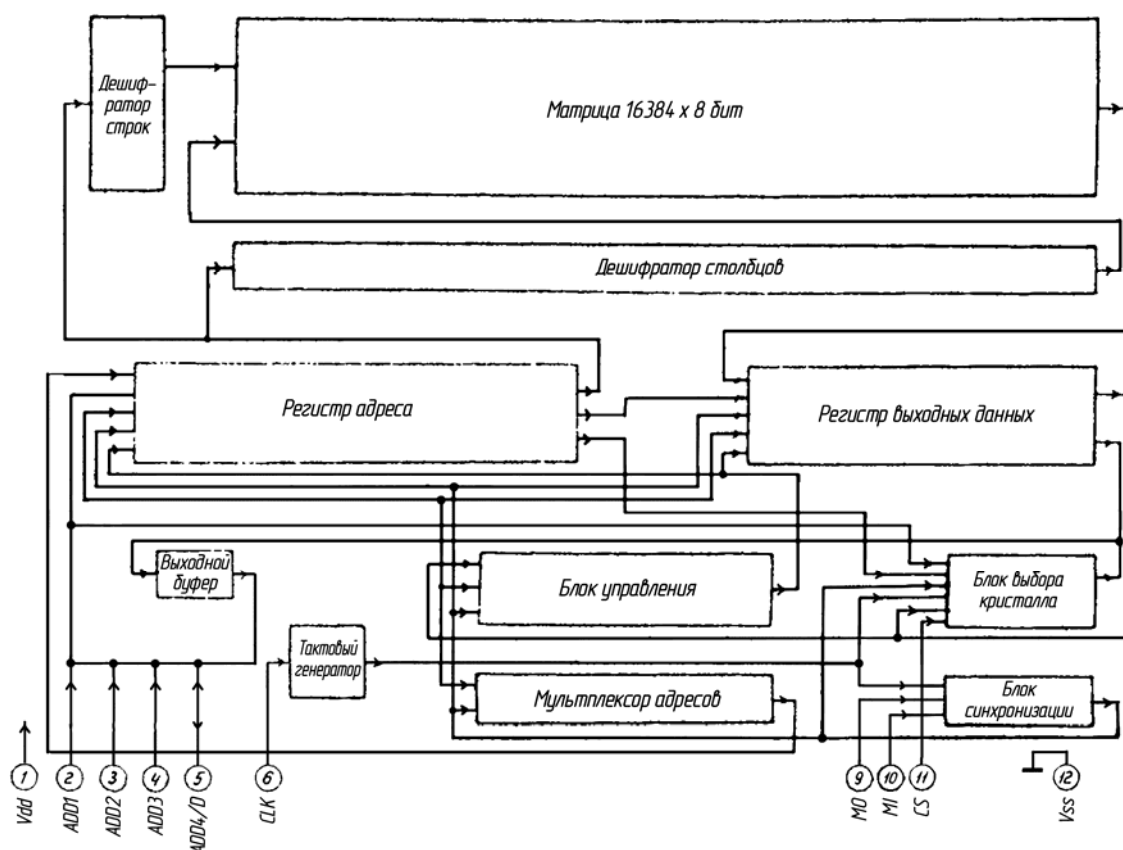
### Назначение выводов

№	Символ	Назначение	№	Символ	Назначение
1	Vdd	Напряжения питания	24	п.с.	не подключен
2	ADD1	Вход адреса 1	23	п.с.	не подключен
3	ADD2	Вход адреса 2	22	п.с.	не подключен
4	ADD3	Вход адреса 3	21	п.с.	не подключен
5	ADD4/D	Вход адреса 4/Выход данных	20	п.с.	не подключен
6	CLK	Тактовый вход	19	п.с.	не подключен
7	п.с.	не подключен	18	п.с.	не подключен
8	п.с.	не подключен	17	п.с.	не подключен
9	MO	Разрешение чтения (вывода)	16	п.с.	не подключен
10	MI	Разрешение приема (ввода)	15	п.с.	не подключен
11	CS	Выбор чипа	14	п.с.	не подключен
12	Vss	Общий	13	п.с.	не подключен

### Электрические параметры

Напряжение источника питания ..... -9 В $\pm$ 10%  
Потребляемая мощность, не более ..... 100 мВт  
Ток потребления в режиме считывания, не более ..... 10 мА  
Выходное напряжение логического нуля, не более ..... -4,2 В  
Выходное напряжение логической единицы, не менее ..... -0,6 В  
Ток утечки по входам:  
    не менее ..... -10 мкА  
    не более ..... 10 мкА  
Длительность периода тактовой частоты ..... 6,25 мкс $\pm$ 10%

## Структурная схема



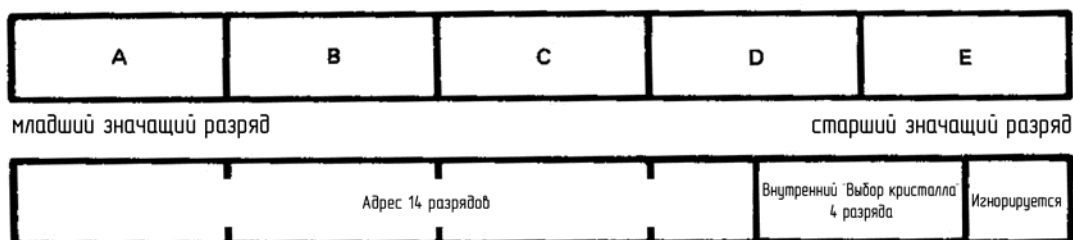
## Описание работы

Внешне КР1803РЕ1/2 выглядит как ПЗУ с одноканальным (последовательным) выходом. После того, как 14-битный адрес записывается в устройство, по спаду управляющего сигнала МО считывается один бит данных. После того как были прочитаны восемь бит т.е. один байт, адрес автоматически увеличивается. Это позволяет быстро загружать содержимое ПЗУ с одного адреса (при  $f_{clk} \sim 160$  кГц, ПЗУ может быть полностью прочитано за 1,3 секунды).

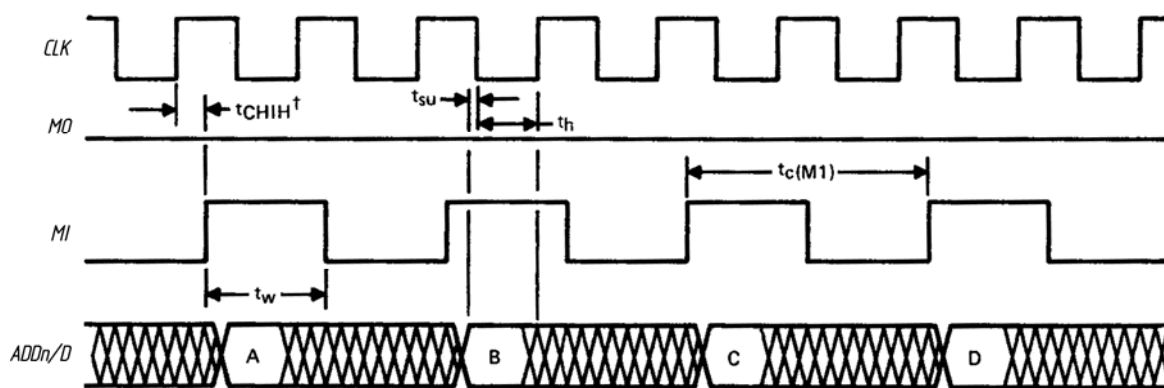
Управляющие сигналы MI и MO определяют режим работы устройства. Частота синхронизации должна быть не более 160 кГц.

Для правильной работы КР1803РЕ1/2 должны быть инициализированы после включения питания. Это достигается путем подачи фиктивного "адреса загрузки", а затем фиктивного "чтения данных". Фиктивный адрес загрузки сопровождается однократным импульсом MI. Фиктивное чтение данных осуществляется по однократному импульсу MO, а затем следует период ожидания 80 микросекунд.

После чего устройство готово принять свой первый адрес. Адрес загружается, как показано на временной диаграмме. В КР1803РЕ1/2 должны быть загружены пять полубайт (один полубайт четыре бита) составляющие один адрес. Каждый установленный на выводах ADD полубайт сопровождается одним импульсом MI, следующим друг за другом с тактовой частотой. Этот адрес может быть разбит следующим образом.

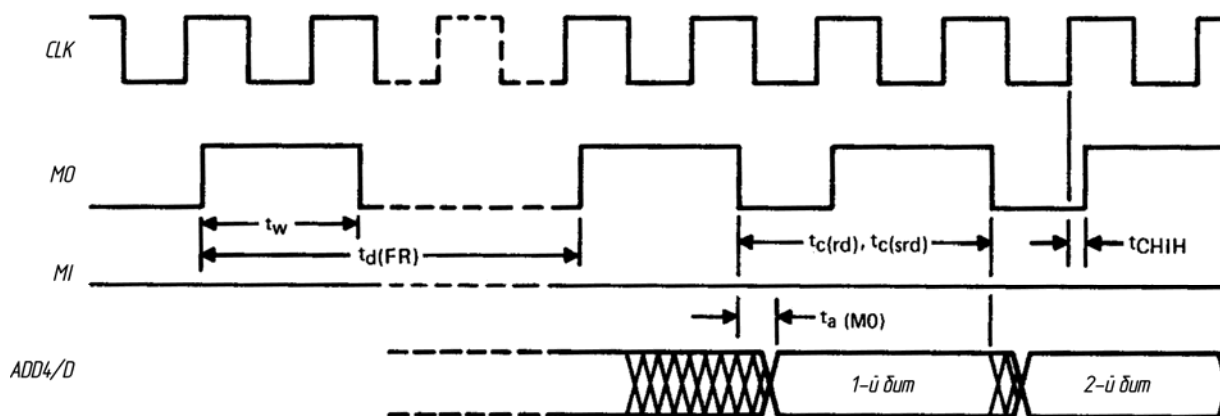


Структура адреса

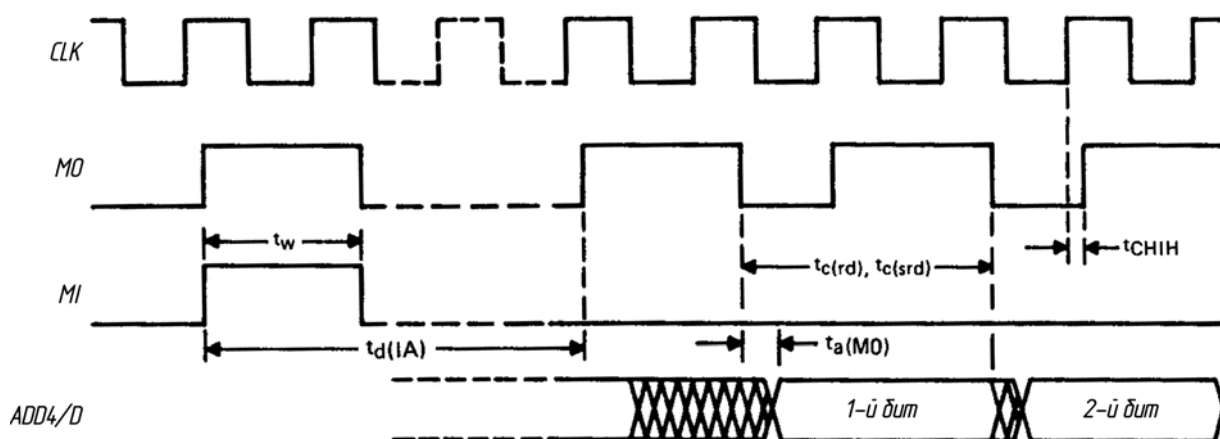


Загрузка адреса (пять полубайт загружаются совместно как 20-разрядный адрес)

Младший значащий полубайт (МЗН), А, загружается в ПЗУ первым а старший значащий полубайт (СЗН), Е, загружается в последнюю очередь. Первые три полубайта от А до С и половина D, как показано на рисунке составляют четырнадцати битный адрес, используемый для адресации в массиве памяти. Этот адрес определяет одну ячейку из 16384 возможных. По каждому адресу находится восемь бит данных. Эти данные считываются из адресуемой ячейки в восьми циклах чтения, при этом каждый импульс MO выводит новый бит на ADD4; всего требуется восемь импульсов на байт. Данные считываются от МЗБ до СЗБ. После того, как весь байт прочитан, внутренний счетчик адреса автоматически увеличивается. (Обратите внимание, что может быть непосредственно адресован только младший значащий бит. Остальные биты могут быть доступны с помощью синхронизации через вывод MO; т.е. после того, как адрес загружен, данные могут быть последовательно выведены продолжающейся синхронизацией через вывод MO).



Чтение данных



Косвенная адресация

При разовом обращении возможен косвенный метод адресации. При этом последовательность загрузки адресов завершается после того, как импульсы MO и MI приходят одновременно. Это приводит к тому, что содержимое адресуемого байта и следующий байт загружаются во внутренний счетчик адреса и инициируется доступ. После

периода ожидания в 320 нс, импульс или последовательность импульсов "Разрешение чтения" будет вызывать вывод байта данных, сохраненного в режиме косвенной адресации. Фиктивного чтения данных не требуется.

Следует отметить, что все указанные периоды ожидания, пропорциональны периоду тактовой частоты ПЗУ, например, на частоте 160 кГц период ожидания 100 нс.

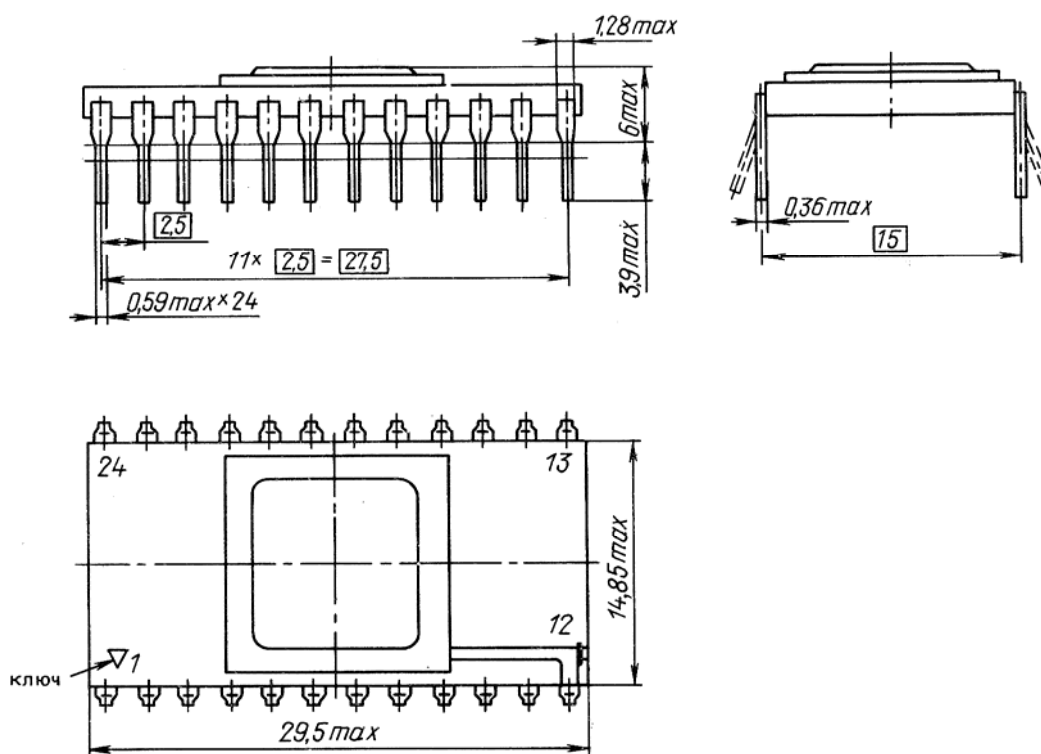
КР1803РЕ1/2 имеет как внутренний, так и внешний выбор чипа. Четыре бита адреса, составляющие старшую значащую половину полубайта D и младшую значащую половину полубайта E на рисунке, представляют 4-х разрядный код внутреннего выбора чипа. Эти биты можно рассматривать как РАСШИРЕНИЕ адресного регистра. Когда загружается адрес меньше кода, активирующего устройство, оно не отвечает на любой запрос о чтении данных, но инкрементирование адреса во время чтения до значения кода, даст возможность устройству реагировать. Точно так же, если адрес загружен и, во время выполнения чтения, приращение адреса выйдет за пределы, заданные кодом, устройство отключит себя и процесс чтения прекратится. Именно таким образом код внутреннего выбора чипа действует в качестве декодера банка, позволяя работать вместе на одной шине 16 устройствам (по одному от каждого банка).

Внутренний выбора чипа может быть запрограммирован на одно из 16 значений. Значение этого кода указывается в листинге, как номер "банка", пронумерованный шестнадцатеричным числом от 0 до F, что соответствует десятичному числу от 0 до 15.

При активном низком уровне сигнала внешнего выбора чипа на шине может работать до 16 устройств (по одному от каждого банка). Поэтому возможны два режима: аппаратного выбора или программно открытый. В открытом режиме устройство всегда включено, и действует внутренний выбор чипа независимо от состояния внешнего выбора чипа.

### Чертежи корпусов

Металлокерамический корпус типа: 210Б.24-1



Пластмассовый корпус типа: 239.24-7

