

Exe 1 : Écrire en assembleur MIPS-32 la boucle principale de gethistlength.

On suppose que R4 contient l'adresse de la liste :

```

(*
int gethistlength(struct chain *pt) {
    intR2 i = 0;
    while (pt != NULL) {
        i++;
        pt = pt->next;
    }
    return (i);
}

```

```

struct chain {
    struct chain *NEXT;
    void *Data; ?;
}

```

Cycles/iterations = 6

Inst/iterations = 4

$$\Rightarrow CPI = \frac{6}{4} = 1,5 \text{ cycles/inst.} \Rightarrow CPI_{utile} = \frac{6}{3} = 2 \text{ cycles/inst.}$$

Optimisation du code :

```

lw R4, 0(R4)
addi R2, R2, 1
bne R4, R0, while
nop

```

Cycles/iter = 5

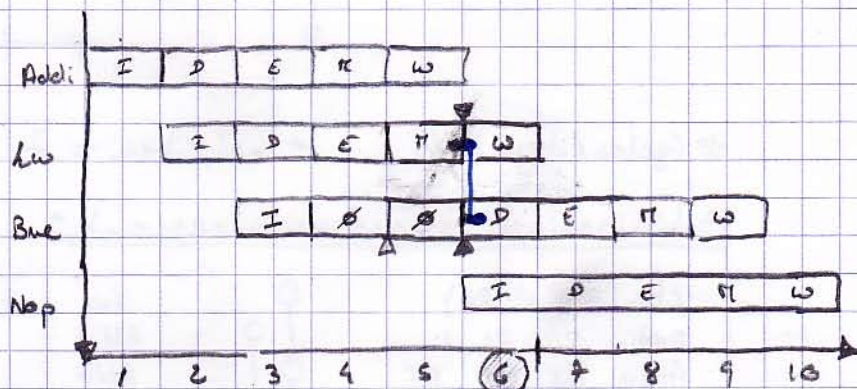
inst/iter = 3

$$\Rightarrow CPI = \frac{5}{3}$$

```

gethistlength:
    ori R2, R0, 0
    beq R4, R0, Endwhile
    nop
    while:
        addi R2, R2, 1
        lw R4, 0(R4)
        bne R4, R0, while
        nop
    Endwhile:
    jr R31
    nop

```



⚠ Pas d'optimisation par déroulage car c'est un while...

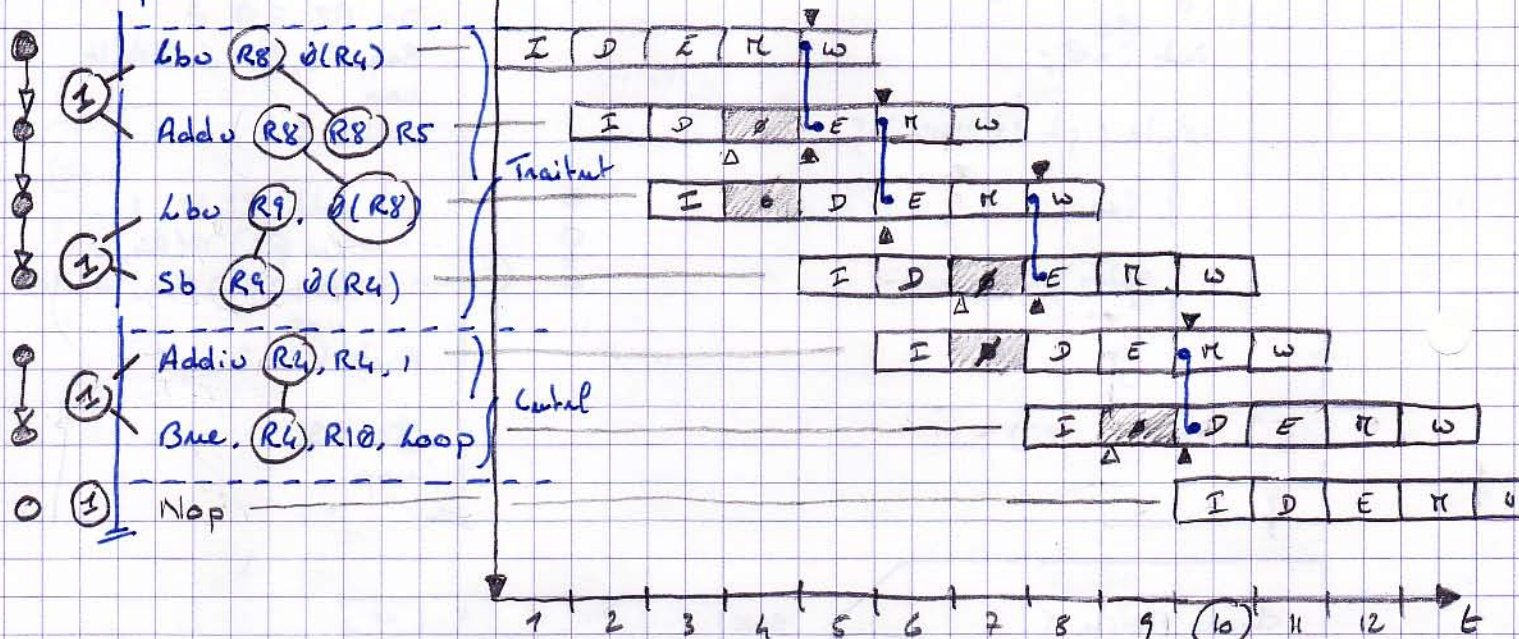
Exe 2: Modifier le code pour qu'il s'exécute sur le Mips-32.

Analysez l'exécution de ce programme dans le Mips. Calculer le CPI et le CPI utile.

Optimisez le code en changeant l'ordre des instructions, calculez les CPI.

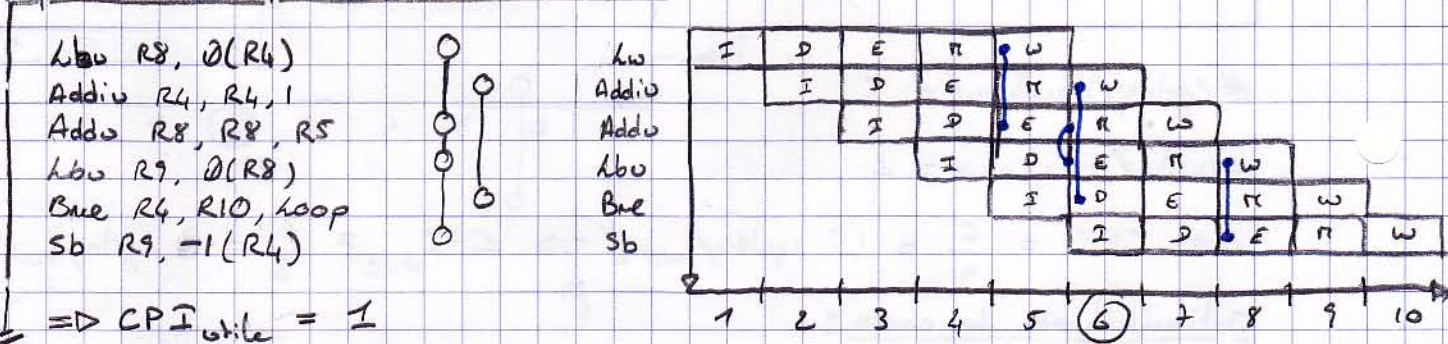
Optimisez le code en utilisant le "pipeline logiciel" puis calculez les CPI.

loop:

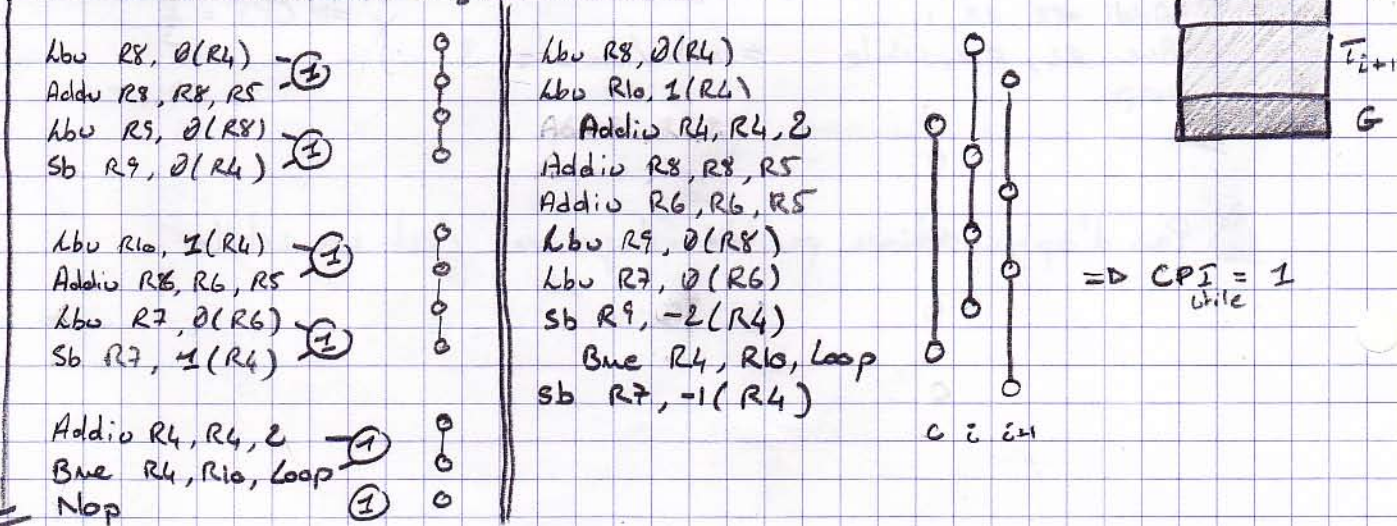


$$\# \text{Cycles/iter} = 10 \quad \# \text{inst/iter} = 7 \Rightarrow \text{CPI} = \frac{10}{7} \quad \text{CPI}_{\text{utile}} = \frac{10}{6}$$

Optimisation par ordonnancement:



Optimisation par déroulage de boucle:

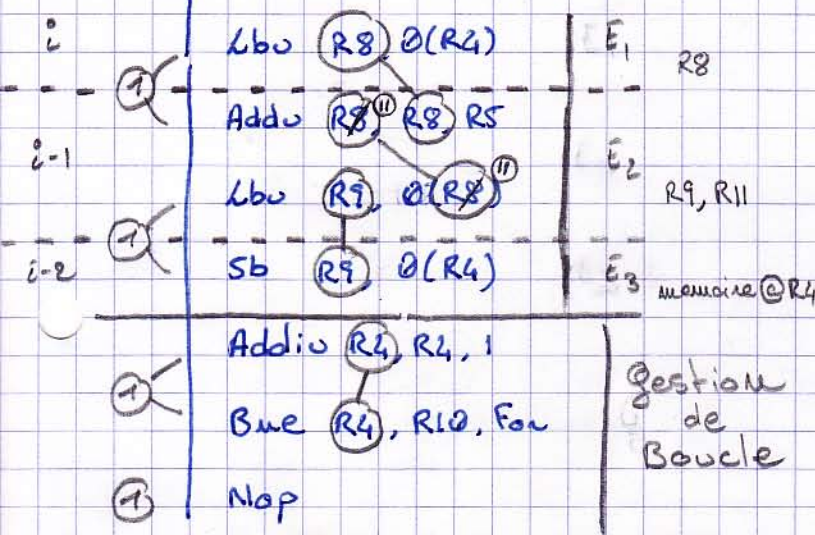


Exe 2 : Optimiser le code initial avec le pipeline logiciel.

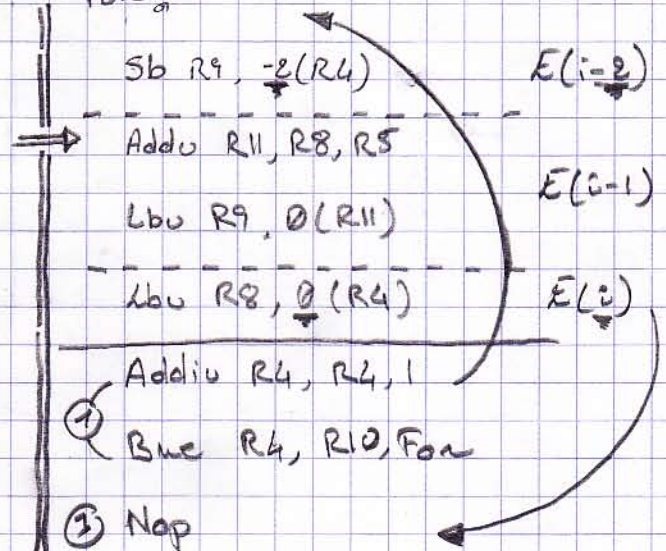
Algorithme de l'optimisation du "Software pipeline" :

- ① Séparer le Traitement et la Gestion de boucle.
- ② Déterminer les dépendances de données dans le Traitement.
- ③ Indiquer les pertes de performances (cycles de gel).
- ④ Découper le Traitement sur ces pertes.
- ⑤ Vérifier que les règles soient bien respectées :
- ⑥ Règle 1 du pipeline \Rightarrow Ajouter des instructions de transfert.
- ⑦ Règle 3 du pipeline \Rightarrow Renommer les registres.
- ⑧ Mettre le code en pipeline (réorganiser le code).
- ⑨ Effectuer le Réordonnement de la Gestion de boucle.

For :



For :

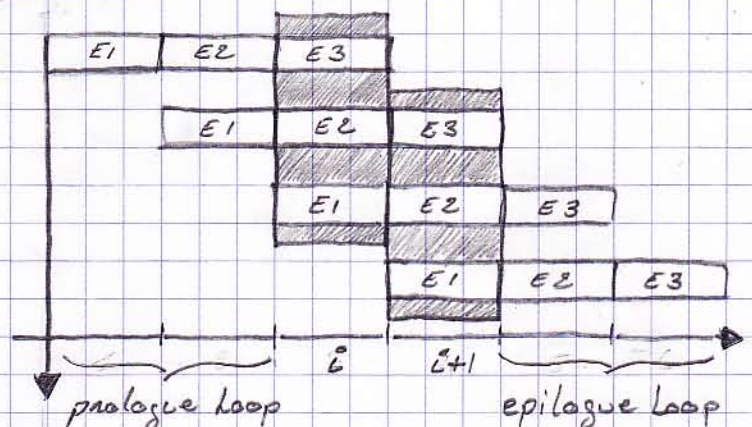


For :

Addiu R4, R4, 1
Sb R9, -1-2(R4)
Addu R11, R8, R5
Lbu R9, 0(R11)
Bne R4, R10, For
Lbu R8, -1(R4)

Réordonnement

Résultat

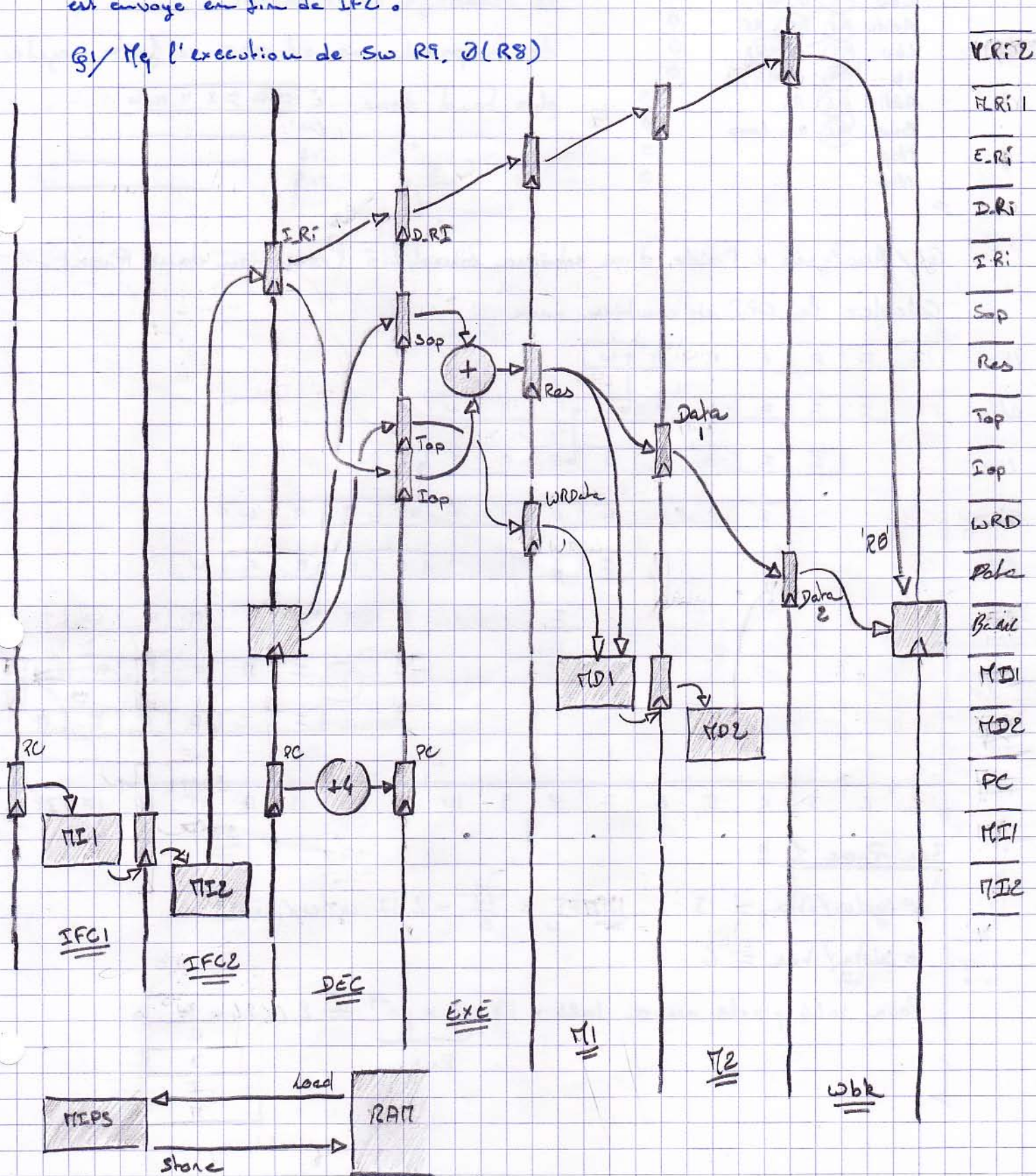


Exe 3: On considère un processeur RISC pipeline appelé PROC qui a le même jeu d'instruction que le MIPS-32.

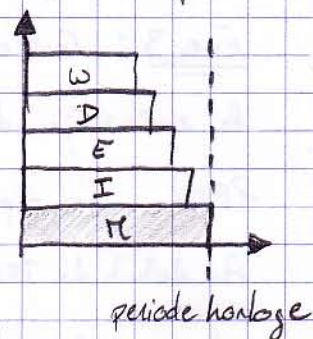
PROC a un pipeline à 7 étages: IF1, IF2, DEC, EXE, M1, M2, WB.

Àu début de IF1, l'adresse est envoyée à la mémoire et l'inst. correspondante est envoyée en fin de IF2.

g) Mq l'exécution de SW R1, 0(R2)



Q2/ Expliquez pourquoi la période d'horloge est plus longue dans Proc2.
 Il y a un bypass à l'étage MEM de Proc2, ce qui implique que l'on a un multiplexeur sur le chemin critique.



Q3/ On reprend le code de l'exercice précédent. modifier le code de ce programme pour qu'il soit executable sur Proc2.

```

loop:
    Lbu R8, 0(R4)
    Addu R8, R8, R5
    Lbu R9, 0(R8)
    Sb R9, 0(R4)
    Addiu R4, R4, 1
    Bne R4, R10, loop
    Nop
    Nop
    
```

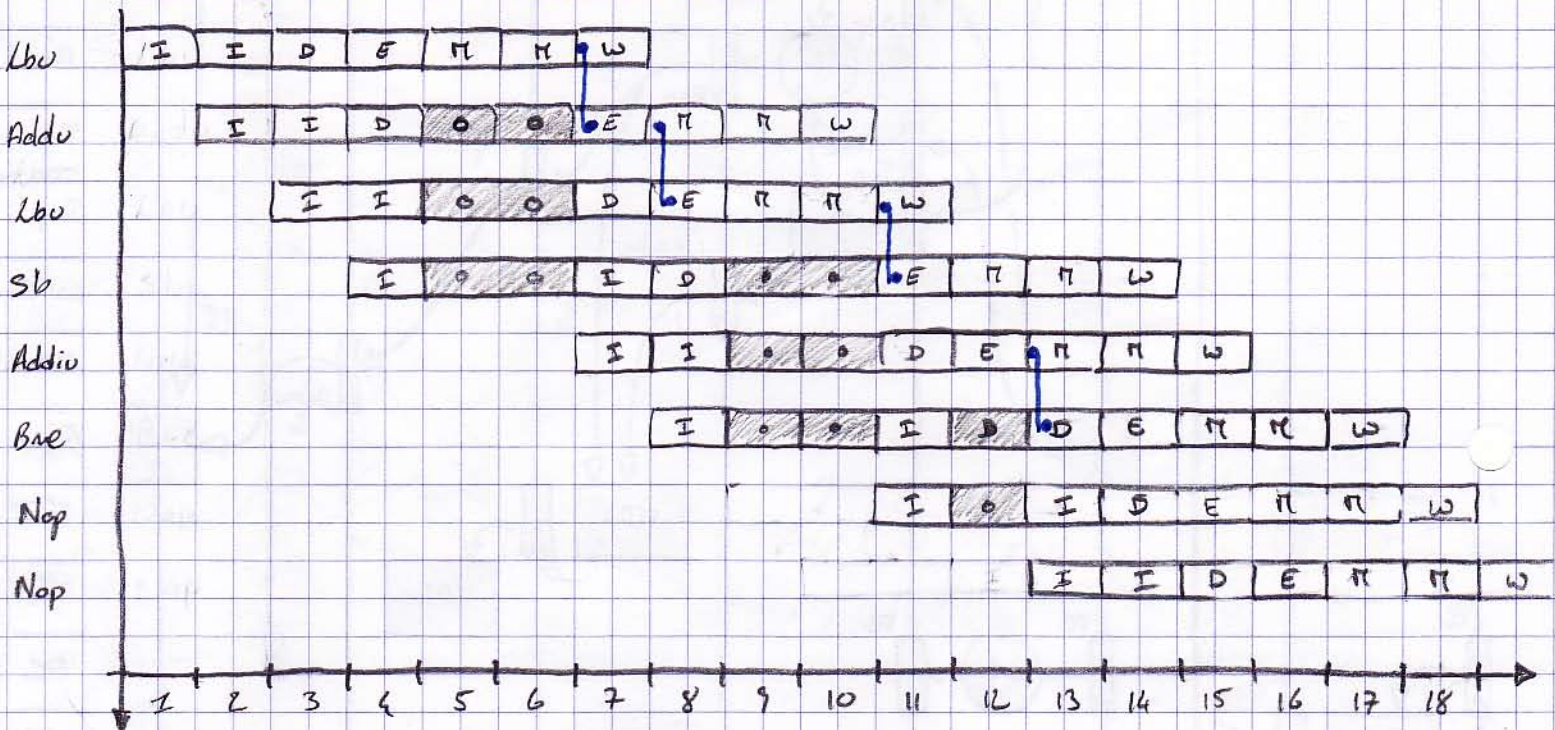
le décodage et le calcul

de la prochaine adresse se fait 1 cycle

plus tard donc



Q4/ Analysez à l'aide d'un schéma simplifié l'exécution dans Proc1. Calculez le CPI et combien donc



Sur Proc 1 :

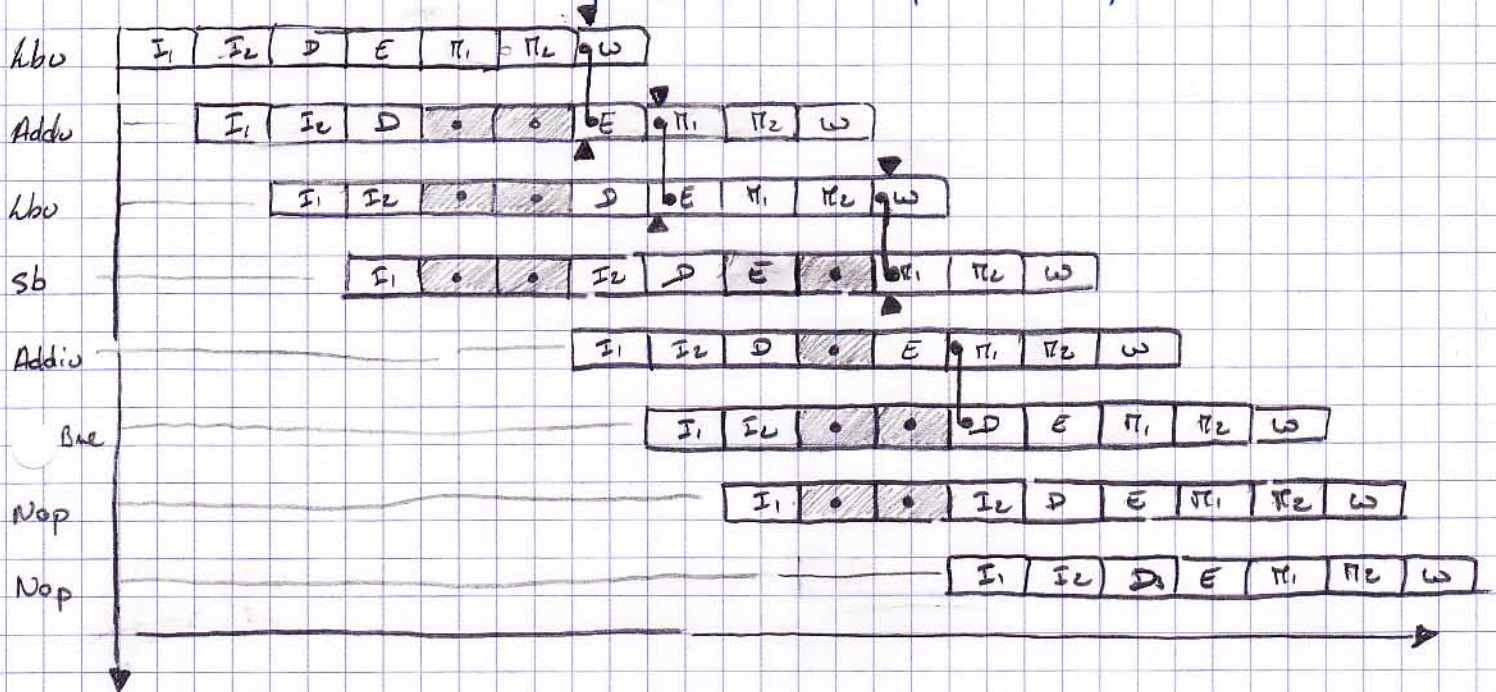
$$\#cycles/iter = 13 \quad CPI_0 = \frac{13}{6} = 2,17 \text{ cycles/instr}$$

$$\#instr/iter = 6$$

$$\text{Pour } 1024 \text{ pixels on a } 1024 \times 13 \times \underbrace{2}_{2ns} \times 10^{-9} \approx 2,6624 \times 10^{-5} s$$

Exe 3 : Suite

Q5/ Analysez, à l'aide d'un schéma simplifié, l'exécution dans Proc 2. Calculez le CPI et le temps de traitement pour 1024 pixels.



Sur Proc 2 :

$$\# \text{ cycles/iter} = 12 \quad \text{CPI}_0 = \frac{12}{6} = 2 \text{ cycles/instruction}$$

$$\# \text{ inst}_0 / \text{iter} = 6$$

$$\text{Pour 1024 pixels on a } 1024 \times 12 \times \frac{2,1 \times 10^{-9}}{2,1 \text{ ns}} \approx 2,58048 \times 10^{-5} \text{ s}$$

$$\Rightarrow P = \frac{F}{\text{CPI}} \quad \text{Donc } \frac{F_1}{\text{CPI}_1} \text{ et } \frac{F_2}{\text{CPI}_2} \text{ on a } \frac{F_1}{\text{CPI}_1} > \frac{F_2}{\text{CPI}_2}$$

\Rightarrow Proc 2 est plus performant pour l'instant.

Q6-7/ Ré-ordonnez le code pour Proc 1 et Proc 2 afin d'éviter les cycles de gel. Calculez leur CPI et le temps de traitement pour 1024 pixels.

Init :

```

② Lbu R8, 0(R4)
Addu R8, R8, R5
② Lbu R9, 0(R8)
Sb R9, 0(R4)
Addu R4, R4, 1
Bne R4, R10, loop
① Nop
① Nop
    
```

Réordonnement :

```

① Lbu R8, 0(R4)
Addu R4, R4, 1
Addu R8, R8, R5
Lbu R9, 0(R8)
Bne R4, R10, loop
① Nop
Sb R9, -1(R4)
Idem pour Proc 2
    
```

Proc 1 :

$$\begin{aligned} \#C &= 8 \text{ et } \#I_0 = 6 \\ \Rightarrow \text{CPI}_0 &= \frac{8}{6} = 1,33 \text{ c/I} \\ \Rightarrow 1024 \times 8 \times (2,1 \times 10^{-9}) &= 1,6384 \times 10^{-5} \end{aligned}$$

Proc 2 :

$$\begin{aligned} \#C &= 8 \text{ et } I_0 = 6 \\ \Rightarrow \text{CPI}_0 &= \frac{8}{6} \approx 1,33 \text{ c/I} \\ \Rightarrow 1024 \times 8 \times 2,1 \times 10^{-9} &= 1,72039 \times 10^{-5} \text{ secondes} \end{aligned}$$

Exe 4: On a un RISC pipliné à 9 étages: IF₁, IF₂, DEC₁, DEC₂, EXE₁, EXE₂, MEM₁, MEM₂, WBK. Chaque étage a été découpé en deux sauf WBK. Le calcul de l'adresse suivante dans l'étage DEC₂.

On souhaite étudier le fonctionnement de ce processeur. Le code suivant est la boucle principale d'une fonction calculant la valeur absolue des éléments d'un tab d'entier.

A l'entrée de la boucle R4 contient l'adresse du tableau, le registre R9 contient l'adresse de la fin du tableau.

G1/ le découpage du pipeline en 9 étages a-t-il un impact sur le compilateur?

Gui, on a 3 Delayed Slots par la position du calcul de l'adresse

dans ce pipeline à 9 étages:

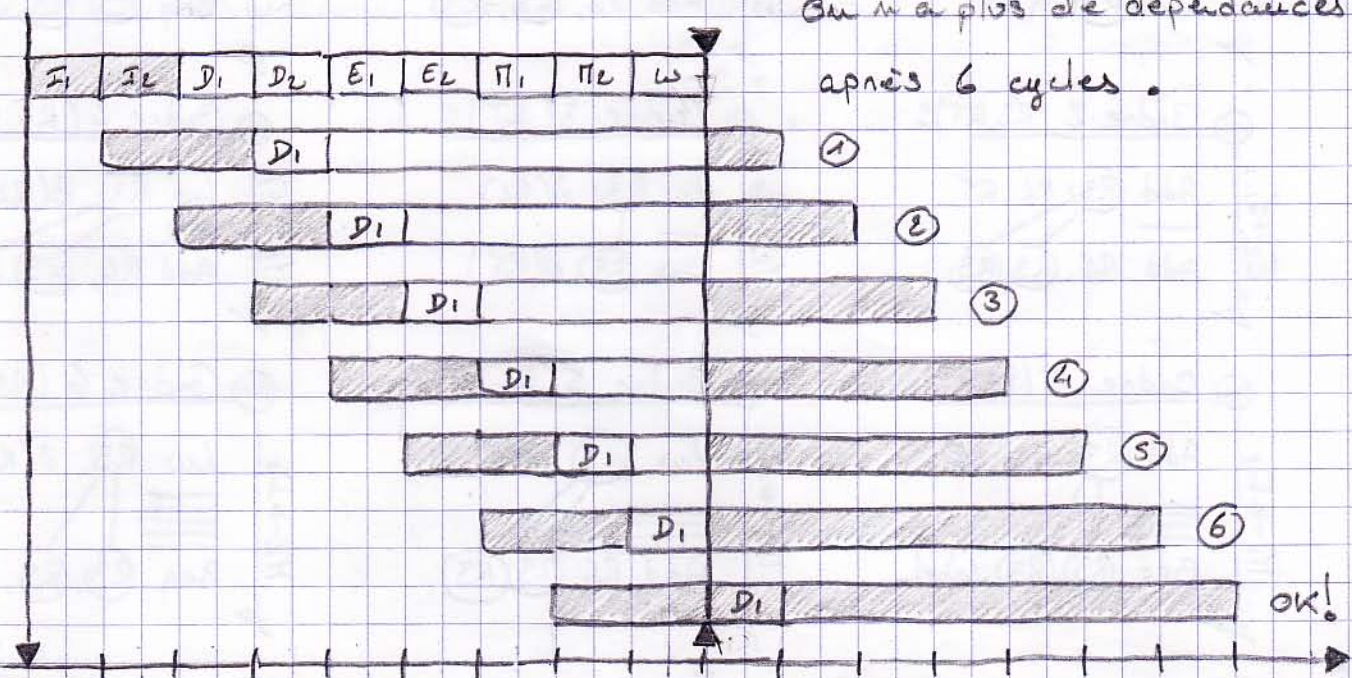


```

loop:
    lw R8, 0(R4)
    Bgez R8, Endif
    Sub R8, R0, R8
    Sw R8, 0(R4)
Endif:
    Addiu R4, R4, 4
    Bne R4, R9, loop
    
```

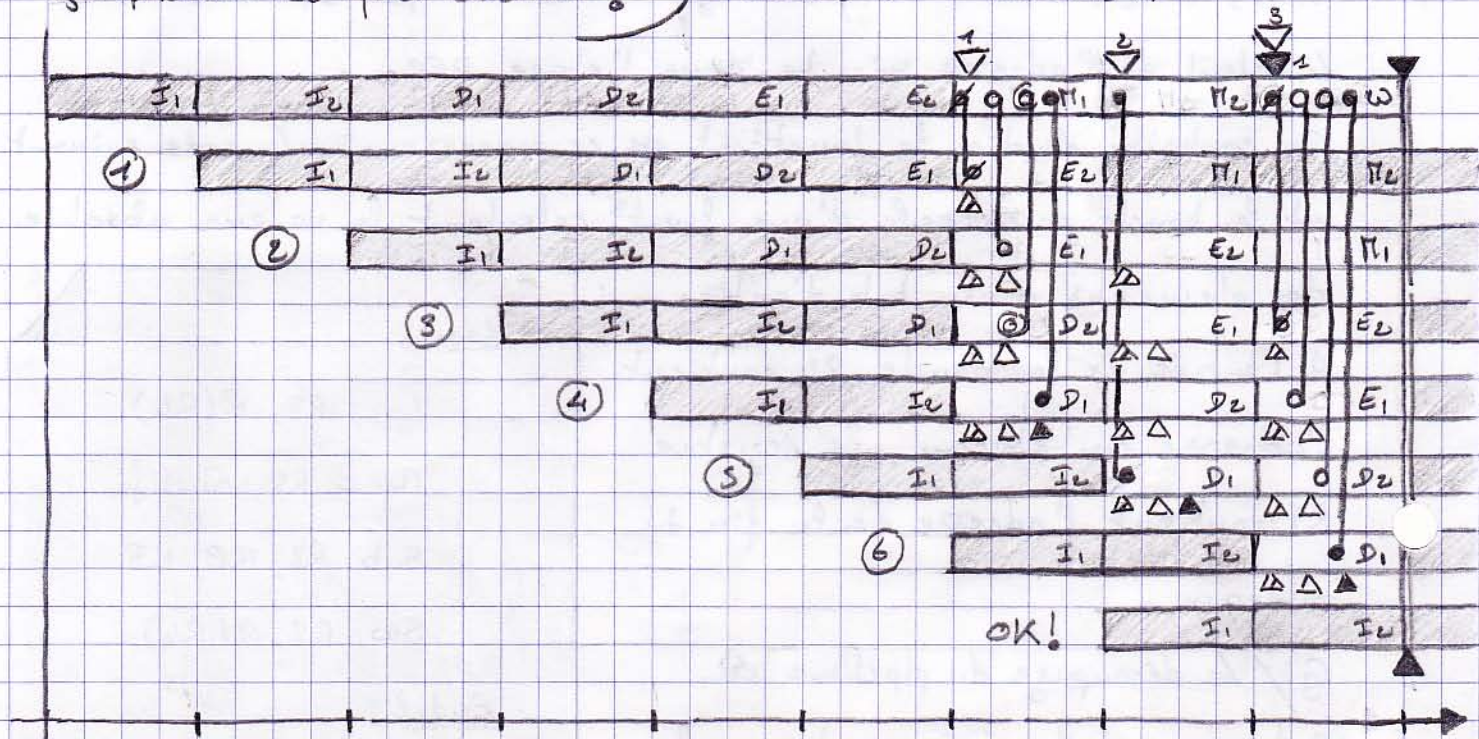
G2/ Dans le processeur Pips, il existe des dépendances d'ordre 1, 2 et 3. Dans P9, quelles sont les dépendances de données?

On n'a plus de dépendances après 6 cycles.



Q3/ Quels sont les bypass nécessaires à l'exécution des instructions dans ce PE ? Illustrer pour chaque bypass son utilisation à l'aide d'un exemple de suite d'instructions.

Qui produit à quel endroit ? → Calc : ▽ Loads : ▽



Qui consomme à quel endroit ?

Calc & Loads : ▽
Branchements : ▲
Stores (RE) : ▽

Bypass : pour Calc →
Calc & Loads →
Branchements →
Stores →

Ordre 1 (RT):
Add (R3) R4, R5
Sw (R3), 0(R5)

Ordre 2 (RS, RT):
Add (R3) R4, R5
Add R6, (R3) (R3)

Ordre 5 (RS, RT):
Add (R3) R4, R5
Beq (R3), (R3), label

Ordre 3 (RS, RT):
Add (R3) R4, R5
Add R6, (R3), (R3)

Ordre 3 (RT):
Lw (R3), 0(R4)
Sw (R3), 0(R5)

Ordre 5 (RS, RT):
Lw (R3), 0(R4)
Add R6, (R3) (R3)

Ordre 4 (RS, RF):
Add (R3) R4, R5
Beq (R3), (R3), label

Ordre 4 (RS, RT):
Lw (R3), 0(R4)
Add R6, (R3) (R3)

Ordre 6 (RS, RT):
Lw (R3), 0(R4)
Beq (R3), (R3), label

Exe 4 : Suite

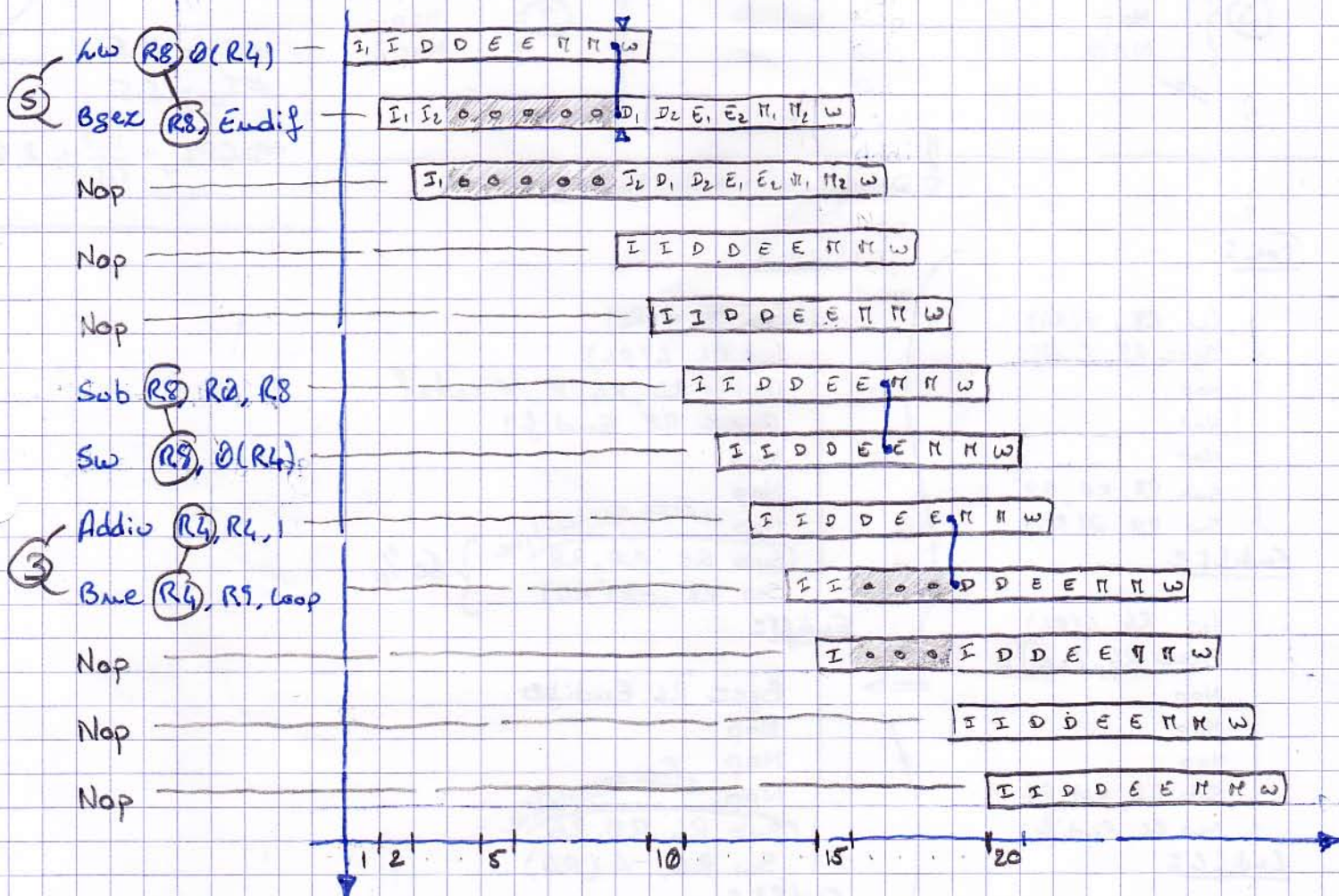
Q4/ Quelles sont les situations provoquant des cycles de gels ?

Illustrez chaque cas à l'aide d'une suite d'instruction :

Toutes les instructions qui sont pas couvertes par des bypass provoquant des cycles de gels.

Q5/ Modifiez le code de la boucle pour qu'il soit exécutable sur le processeur P9.

Q6/ Analysez l'exécution d'une itération de la boucle avec un schéma simplifié.



Q7/ Calculez le CPI et le CPI₀ sachant que 50% des ubr sont négatif :

B⁺ échoue :

#C = 20
#I = 12
#I₀ = 6

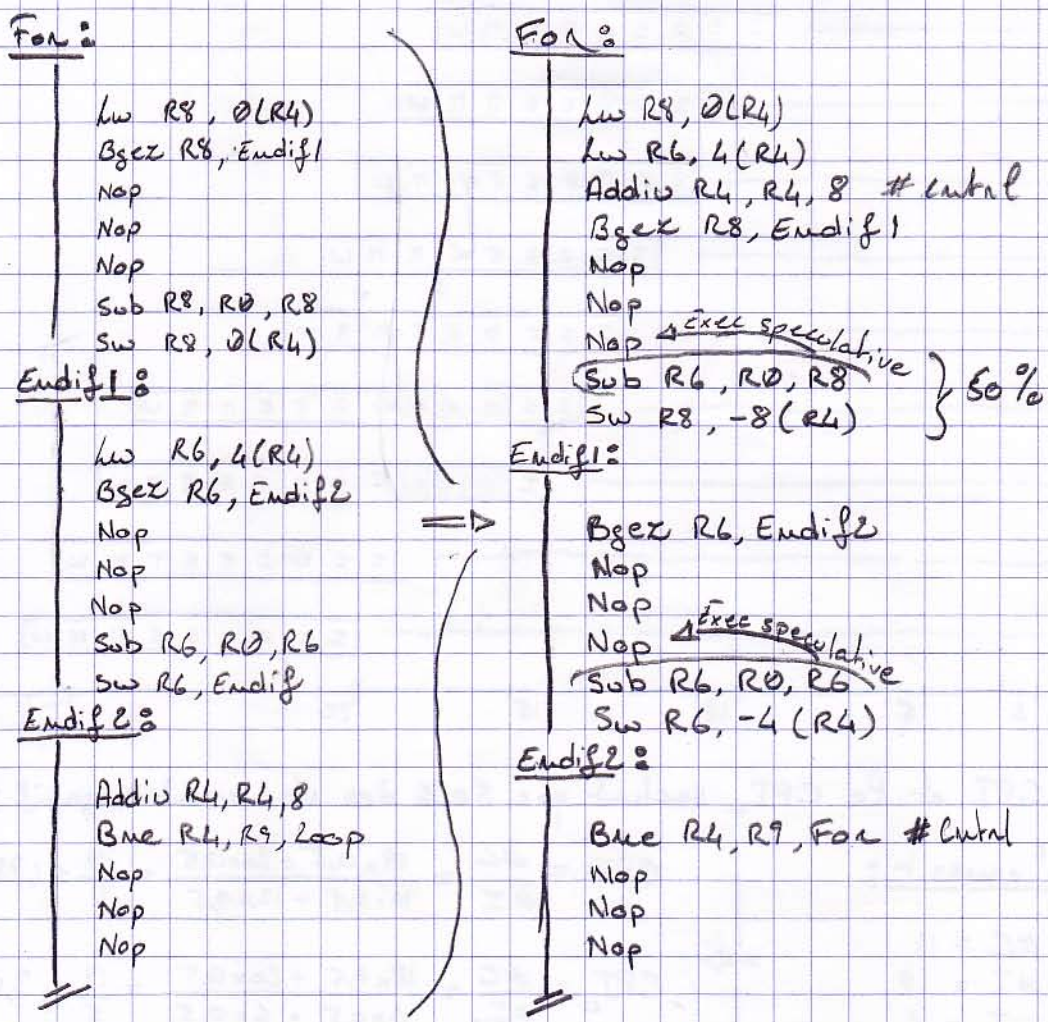
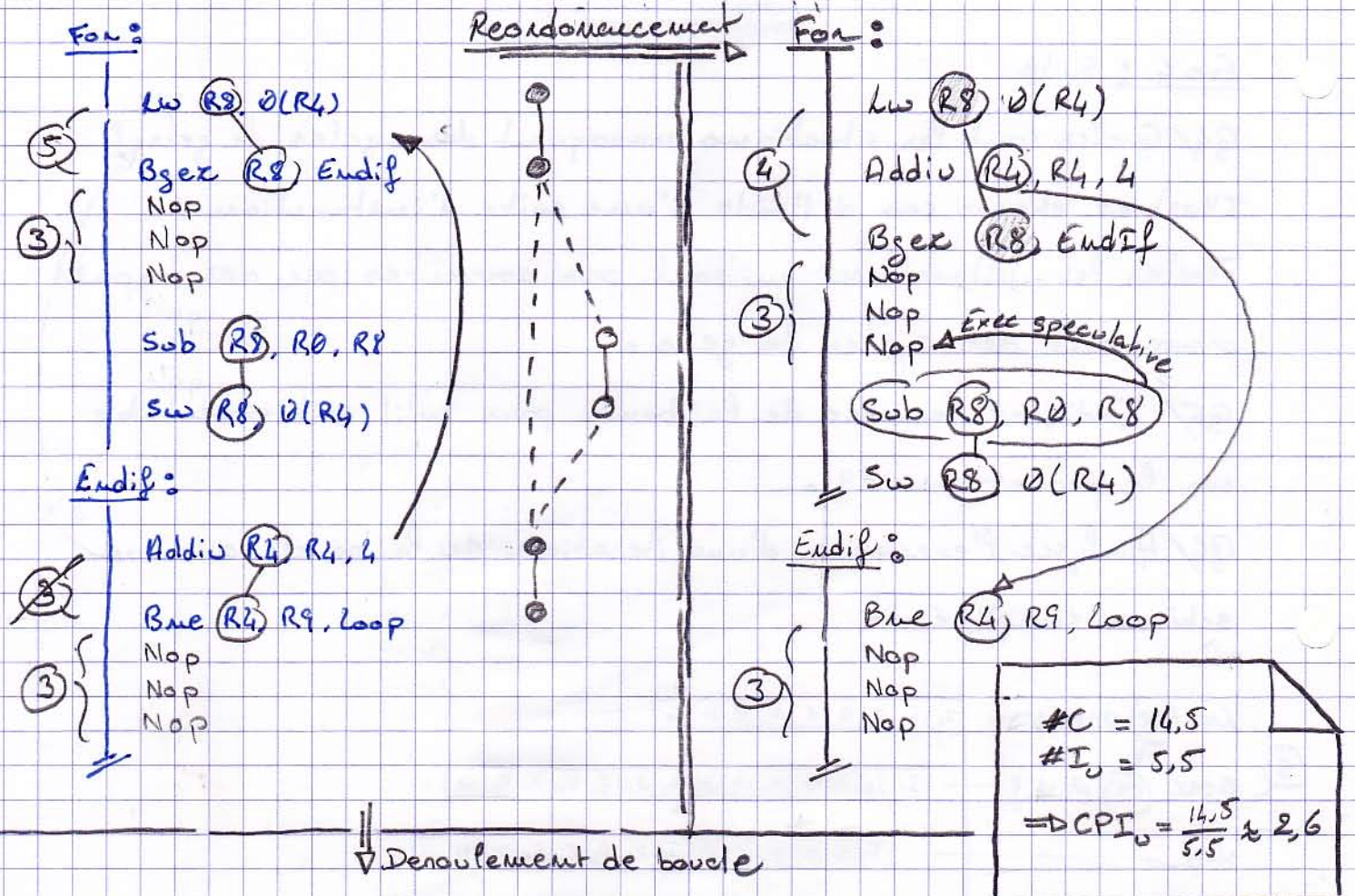
B⁺ réussit :

#C = 18
#I = 10
#I₀ = 4

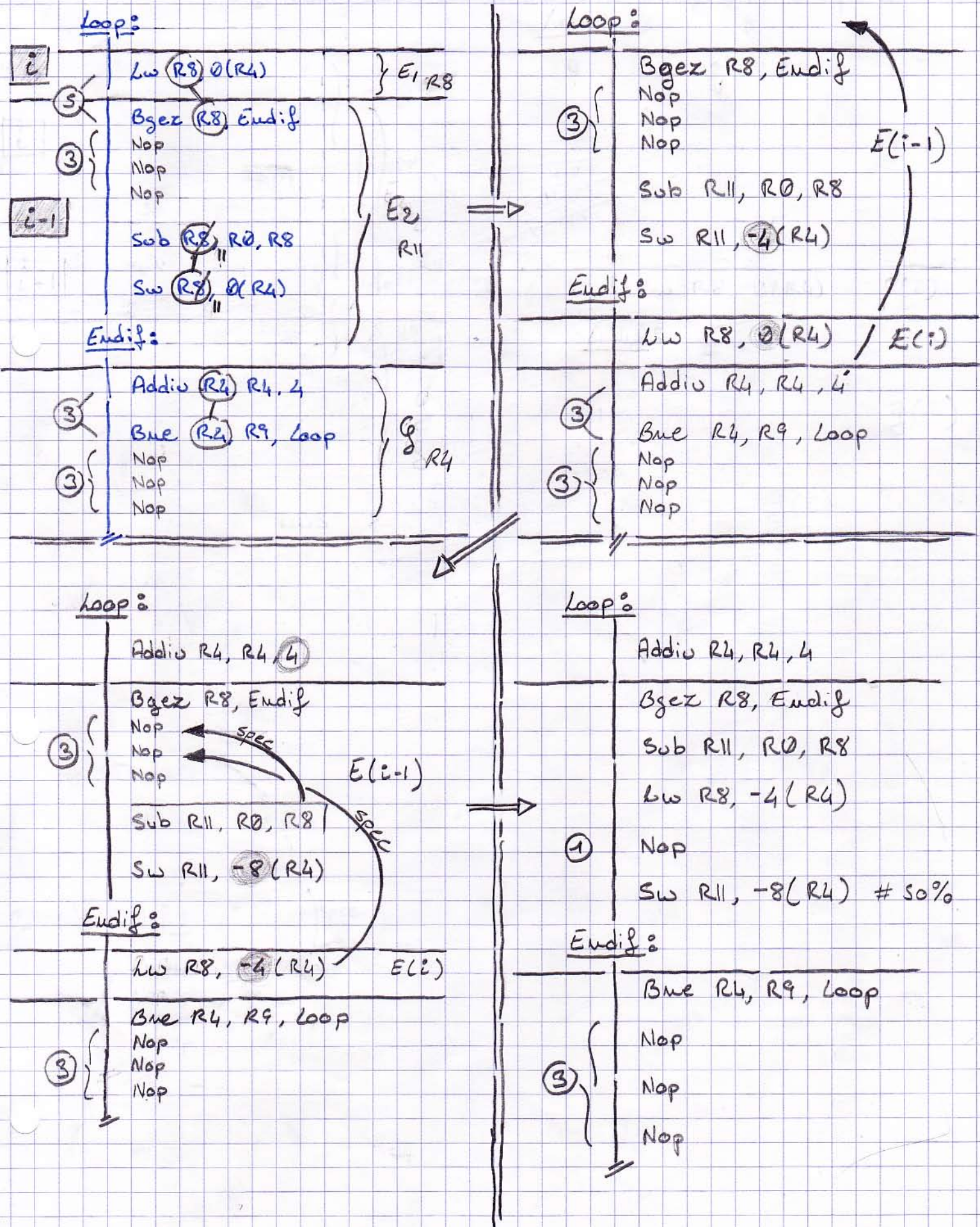
$$CPI = \frac{\#C}{\#I} = \frac{18 \times 0,5 + 20 \times 0,5}{10 \times 0,5 + 12 \times 0,5} = \frac{19}{11} \approx 1,73$$

$$CPI_0 = \frac{\#C}{\#I_0} = \frac{18 \times 0,5 + 20 \times 0,5}{4 \times 0,5 + 6 \times 0,5} = \frac{19}{5} \approx 3,8$$

g8/ Réordonnez le code de manière à éviter au max les cycles perdus :



Exe 4 : 69/ Optimiser le code par "software pipeline" puis par spéculations :



Q10/ Le temps de cycle du processeur P9 est égal à 0,6 fois le temps de cycle du processeur Mips-32 pipeliné. Comparez le temps nécessaire à l'exécution d'une itération de la boucle entre le Mips et P9. Quelle conclusion en tirez-vous ?