《电子电路与系统基础Ⅱ》期中考试试题

2012.11.24 学号:

满分 108 分: 第一题填空题,请直接填写在试题纸上。第二题开始,请在答题纸上回答。

- 一、填空题(52分,请直接填写在试题纸上):
 - 1、线性时不变电容 C=1μF,其上有初始电压 $V_0=1V$,表明它具有初始电能,它最多可以向外部电路提供 () μ 的电能。
 - 2、如图 1 所示,这是一个信号通过滤波器后加载到负载电阻的电路,这个滤波器是 ()类型的滤波器,其 3dB 频点为 () kHz。
 - 3、对于图 1 电路,如果电容初始电压为 1V,而激励信号为阶跃信号 $v_s(t)$ =4U(t) (V),输出电压波形表达式为 $v_o(t)$ =() V,其中,零输入响应为() V,零状态响应为() V,稳态响应为() V,瞬态响应为()

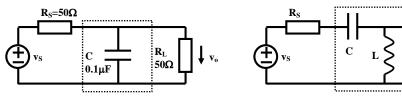


图 1 简单滤波器 1

图 2 简单滤波器 2

)

姓名:

- 4、直观定性分析图 2 滤波器类型:频率很低时,电容 (),电感 (),信号 ()到达到输出端;频率很高时,电容 (),电感 (),信号 ()到达输出端,因而这是一个 ()类型的滤波器。
- 5、图 2 虚框内的二端口网络,请给出其向量域(频域)的 y 参量矩阵,为 (

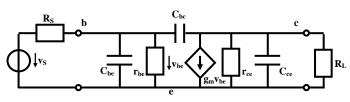


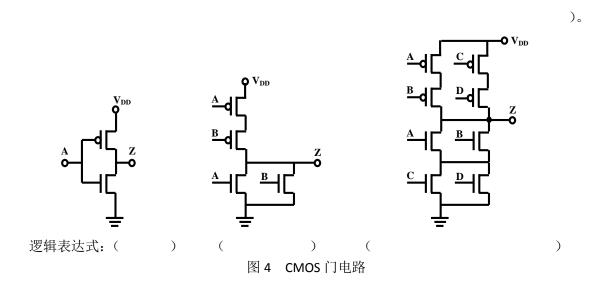
图 3 晶体管放大器小信号分析等效电路

6、对于图 3,已知输入信号为正弦波信号 $v_s(t)=V_{sm}cos(\omega_0t)$,请用向量域结点电压法列 写电路方程,用矩阵形式表述,为:

- 7、某一阶低通系统的阶跃响应上升沿时间为 1μs, 该系统的 3dB 带宽是() kHz。
- 8、某个直流电压源 V_{s0} 通过电阻 R 为电容 C 充电, 电容上的初始电压为 V_0 , 终值电压

为 (),电容电压变化到 $0.3V_0+0.7V_{s0}$ 时,需要的时间为 (

9、线性时不变电路的响应可以分解为零输入响应和零状态响应,这是由于(



10、图 4 给出的三个 CMOS 门电路,请将其输出逻辑表达式分别列写在图下空格中。 11、如图 5 所示, V_{SO} 为直流电压源,t=0 时刻开关闭合,此时刻电容有初始电压 V_{O} ,电感有初始电流 I_{O} ,我们打算在复频域进行电路分析,请在图右侧空地画出该电路的复频域分析用电路图。

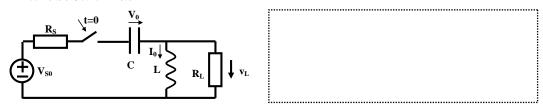
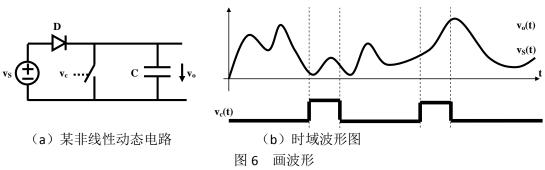


图 5 RLC 电路复频域分析

12、如图 6a 所示电路,电压源 v_s 的时域波形如图 6b 所示,控制信号 $v_c(t)$ 控制开关的通断, v_c 高电平开关闭合, v_c 低电平开关断开。这里假设二极管具有理想整流特性。电路中的开关或等效开关的导通电阻都很小,时间常数很小,电容充放电近似认为可瞬间完成。请在图 6b 上直接画出电容电压的时域波形,这个电路完成(
)的功能。



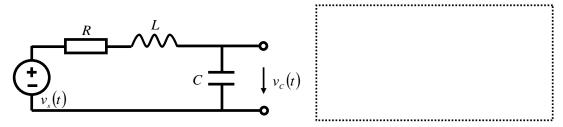
13、电路问题是电磁场问题的一类特殊应用,电路定律可以适用的范围是(

)。

)。

14、如图 7a 所示,我们需要研究电容上的分压和激励电压源的关系,其对偶量研究的 是图 7b 的 ()。

请在空中填入对偶描述,在图 7b 位置画上相应的对偶电路。



- (a) 串联 RLC 谐振电路电容分压研究
- (b) 对偶电路及对偶量研究

图 7 对偶量置换

二、对于图 8,已知输入信号为正弦波信号 $v_s(t)$ =3 $sin(2\pi f_0t)$,其中 f_0 =100kHz。该电路经长时间后趋于稳定,请给出稳态输出电压表达式。+8

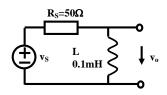


图 8 简单 RL 电路

- 三、对图 9 电路,假设 R_s =50 Ω , R_L =50 Ω ,L=0.1 μ H,C=100pF。+10
 - (1)请在复频域内,获得该系统的传递函数 $H(s)=2V_o(s)/V_s(s)$,用阻尼系数 ξ 、自由振荡频率 ω_0 表示。
 - (2) 给出阻尼系数 と、自由振荡频率 fo 的具体数值。
 - (3) 画出该传递函数幅频特性的伯特图,标明幅频特性转折的特征频点和-40dB 频点。

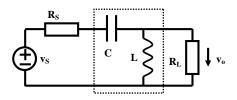


图 9 二阶滤波器电路

- 四、如图 10 所示,这是一个张弛振荡器电路。+10
 - (1) 请分析其张弛振荡原理。
 - (2) 画出输出电压 v_o和电容电压 v_c波形图。
 - (3) 给出振荡频率表达式。

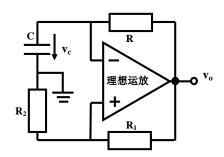


图 10 张弛振荡器

五、这是一个三输入、三输出组合逻辑的真值表。+13

- a) 用卡诺图给出简化的三个输出的逻辑表达式
- b) 用 CMOS 标准形式(上 PMOS 下 NMOS)给出该组合逻辑电路的晶体管级电路实现。

输入逻辑			输出逻辑		
S ₂	S ₁	S ₀	D ₂	D ₁	D_0
0	0	0	×	×	×
0	0	1	×	×	×
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	×	×	×
1	0	1	1	1	1
1	1	0	1	0	1
1	1	1	0	1	1

六、如图 11 所示,电路早已稳定,在 t=10ms 时刻,开关闭合,在 t=20ms 时刻,开关又打开,请画出电容两端电压 $v_c(t)$ 波形和输出电压 $v_o(t)$ 波形(t≥0),在图上标注关键点对应时间和电压。+15

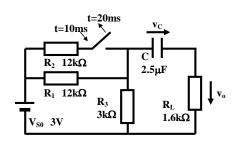


图 11 某阻容电路