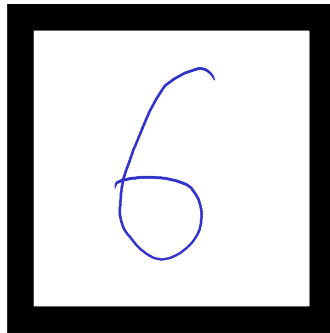


- Übungsblatt 4 -

Tutoriumsnummer



Name, Vorname: Slavov, Velislav

Matrikelnummer: 2385786

Studiengang: Informatik BSc

Name des Tutors: Jonas Heinle

/25 Punkte

A1

1. Weil ein Speicher der sowohl kurze Zugriffszeiten anbietet als auch große Kapazität nicht kosteneffizient ist.

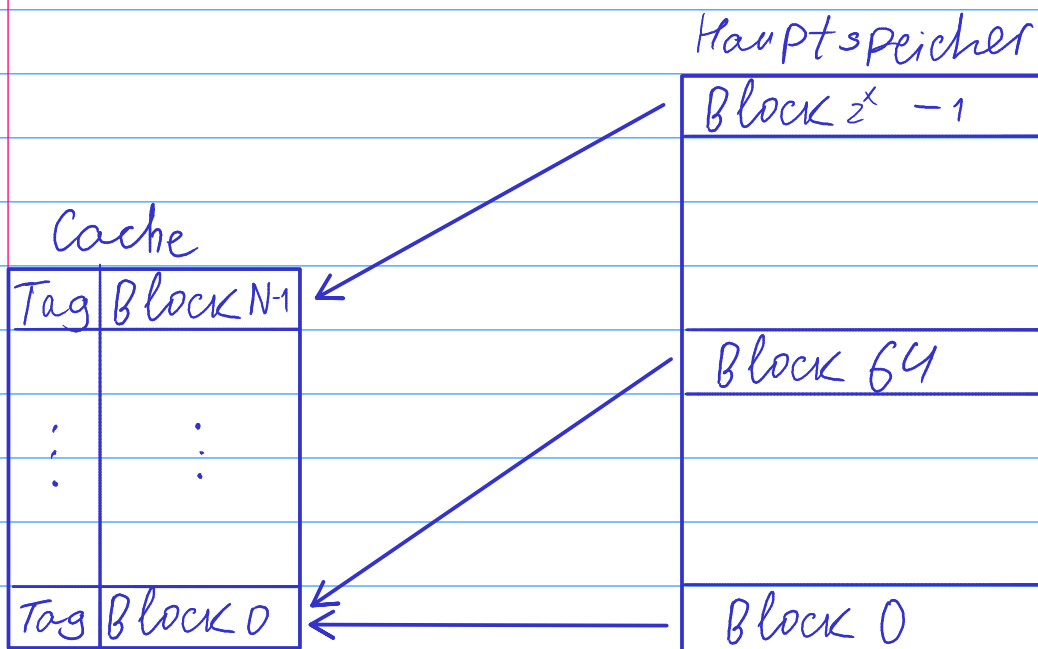


3. Look-through: Der Mikroprozessor versucht die Daten erst aus dem Cache auszulesen und erst wenn die da nicht zu finden sind spricht er den Hauptspeicher an.

Look-aside: Der Mikroprozessor spricht den Cache und Hauptspeicher gleichzeitig an. Falls das Datum im Cache gefunden wurde wird der Signal an dem Hauptspeicher gestoppt.

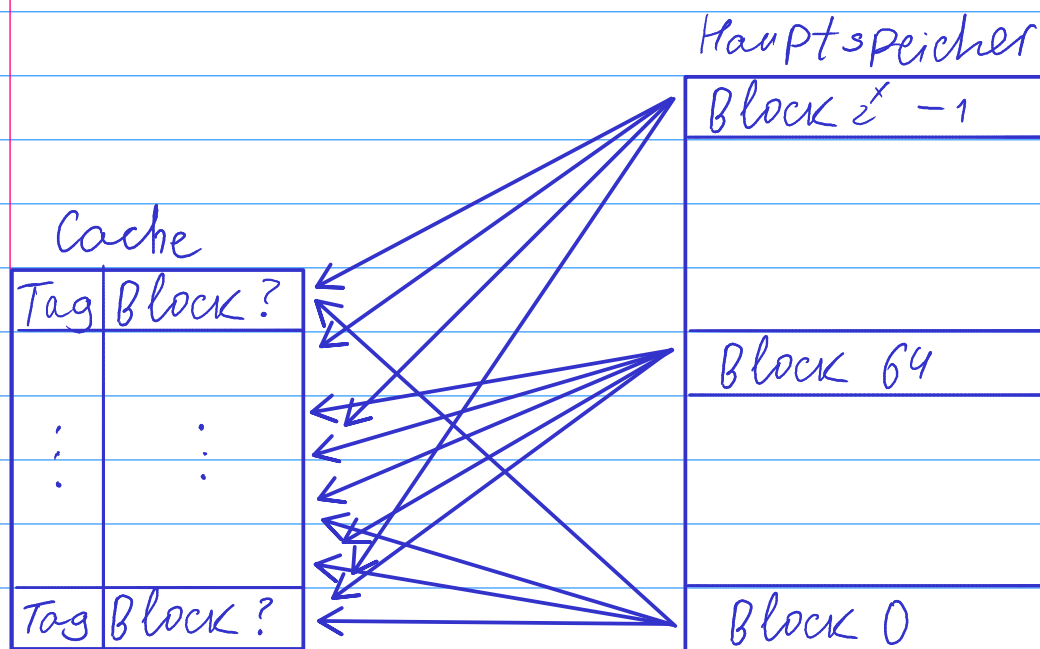
## A 2 1. DM = Direct - Mapped:

Hier ist für jedes Datenblock aus dem Hauptspeicher eine eindeutige Position im Cache vorgesehen. Beim Zugriff auf Daten aus dem Cache ist der Index dieser Position aus der Datenadresse ausgelesen. Beim Lesen aus dem Cache wird der gewünschte Tag nur mit dem Tag an der exakten Position verglichen. Falls das Datum nicht in dem Cache zu finden ist wird der Cache-Eintrag an dieser Position durch das richtige Datum ersetzt.



VA = Voll assoziativ

Hier kann jedes Datenblock aus dem Hauptspeicher auf eine beliebige Position im Cache abgebildet werden. Bei der Adressierung wird kein Index mehr benötigt, weil jede das gewünschte Datum potenziell auf jeder Zeile des Caches sich befinden kann. Das heißt beim Zugriff auf dem Cache wird der gewünschte Tag mit jeder einzelnen Zeile verglichen.



NA = N-Weg - Satzassoziativ

Hier werden mehrere Zeilen aus dem Cache zu einem Satz zusammengefasst. Mehrere Datenblöcke aus dem Hauptspeicher werden auf dem gleichen Satz abgebildet. Bei der Adressierung wird wieder ein Index benötigt, dieses Mal zeigt er aber auf einen Satz, statt einer bestimmten Zeile. Beim Zugriff wird der gewünschte Tag mit alle Zeilen des jeweiligen Satzes verglichen.

