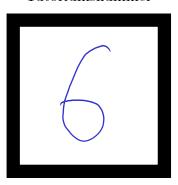
${\bf Vorlesung\ Rechnerorganisation\ Wintersemester\ 2020/21}$

- Übungsblatt 4 -

Tutoriumsnummer



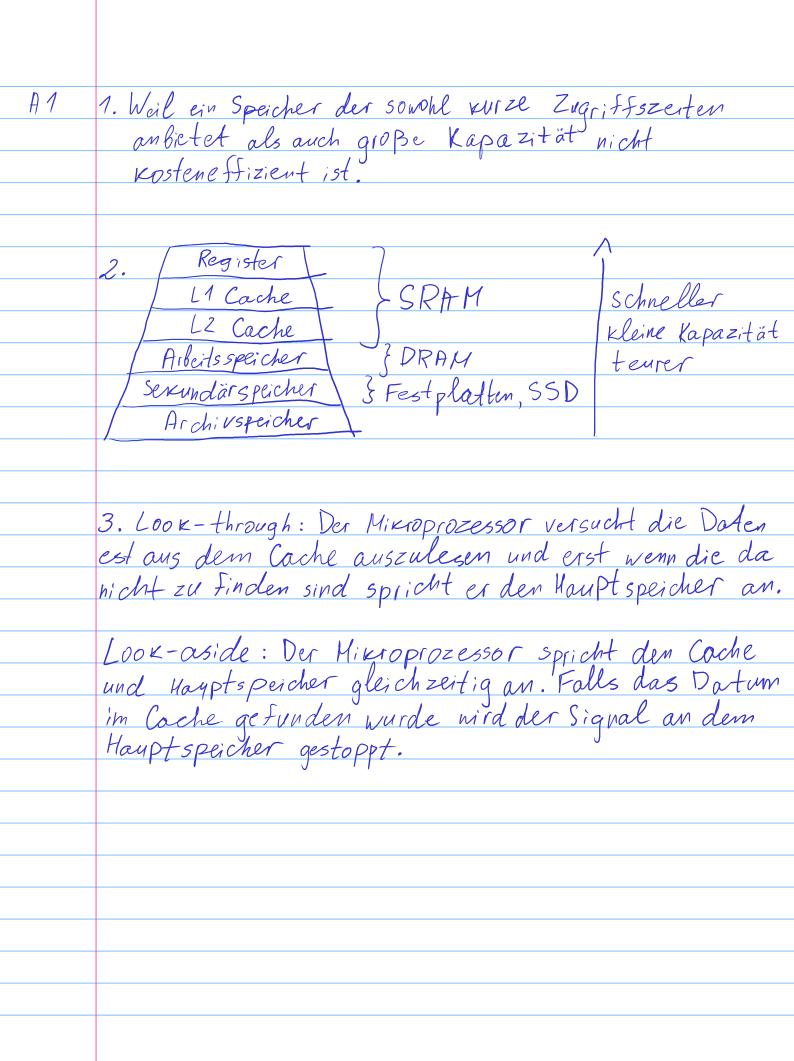
Name, Vorname: Slavov, Velislav

Matrikelnummer: 2385786

Matrikelnummer: 2385786

Studiengang: Informatik BsC

Name des Tutors: Jonas Heinle



AZ 1. DM = Direct - Mapped:

Hier ist für jedes Datenblock aus dem Hauptspeicher eine eindeutige Position im Cache vorgesehen. Beim Zugriff auf Daten aus dem Cache ist der Index dieser Position aus der Datenadresse ausgelesen. Beim lesen aus dem Cache wird der gewünschte Tag nur mit dem Tag an der exakte Position verglicher. Falls das Datum nicht in dem Cache zu finden ist wird der Cache - Eintrag an dieser Position durch das richtige Datum ersetzt.

			Hauptspeicher	
			Block zx -1	
Co	che			
Tag	Block N-1			
			Block 64	
,	•			
•	•			
		./		
Tog	Blocko	\	Block O	

VA = Vellassoziativ

Hier Kann jedes Datenblock aus dem Hauptspeicher auf eine beliebige Position im Cache abgebildet nerden. Bei der Adressierung wird kein Index mehr benötigt, weil jede das gewünschte Datum potenziell auf jeder Zeile des Caches sich befinden kann. Das heipt beim Zugriff auf dem Cache wird der gewinschte Tag mit jeder einzelne Zeile verglichen.

			Hauptspeicher	
			Block 2× -1	
Co	che	.//		
Tag	Block?			
			Block 64	
	•	7		
•	•	5//		
Tag	Block?	-	Block O	
			,	

NA = N-Weg-Satzassoziativ

Hier werden mehrere Zeilen aus dem Cache zu einem Satz zusammenge fasst. Mehrere Datenblöcke aus dem Hauptspeicher werden auf dem gleichen Satz abgebildet. Bei der Adressic Tung wird wieder ein Index benötigt, dieses Mal zeigt er aber auf einem Satz, statt einer bestimmter Teiler. Beim Zugriff wird der gewünschte Tag mit alle Zeilen des jeweiligen Satzes verglichen.

					Hauptspeicher	^
					Block 2× -1	
	Co	che				
Satzs	Tag	Block			Block X+1	
2	_	Block			Block X	
«	,	•		//		
		•				
Satz	Tag	Block	1		Block 1	
0 1	Tag	Block			Block O	

A2 2. Cache-Hit: Das gesuchte Datum ist in dem Cache Vorhanden (der Taß der Daten adresse ist an der ernartete Position im Cache zu Finden) und ist als gültig genennzeichnet.

> Cache - Miss: Eine der beide Bedingungen von Oben ist verletzt.

P3 DM Cache Speicherkapazität = 128 Byte

> Blockgröße = 16 Byte Blockauswahl = 4 Bit

Cache Zeilen = 8 Index = 3 Bit

	7	
2 = 0010 6 = 0110	6	X O
3 = 0011 8 = 1000	5	
y = 0.100 A = 10.10	4	0
E = 1110	3	0
	2	Ø 1
	1	
	0	1

Adresse (hex)	85	EC	24	E9	3A	E8	4A	6A	A6
read/write	r	r	w	w	w	w	r	r	r
Index	0	6	2	6	3	6	4	6	2
Tag	1	1	0	1	0	1	Ó	0	1
${ m Hit/Miss}$	Miss	Miss	M:55	Hit	Miss	Hit	Miss	Miss	Miss
write back?	nein	hein	nein	hein	nein	nlin	nein	ja	ja