#### SED1520. Контроллер графических ЖК дисплеев

## Содержание

- Общее описание
- Описание выводов
- Описание схемных блоков
- Команды управления
- Электрические характеристики
- Интерфейс с микропроцессором
- Схемы подключения драйвера ЖКИ
- Типовые соединения с панелью ЖКИ
- Размеры корпуса

## 1.0 Общее описание

#### 1.1 Описание

БИС SED1520 управления растровыми ЖКИ предназначена для отображения символов и графики. Она генерирует сигналы управления ЖКИ, основываясь на битовом представлении данных изображения, полученных с 8- или 16-разрядного микроконтроллера и хранящихся во внутрикристальном ОЗУ данных изображения.

SED1520 содержит передовые схемные решения, гарантирующие низкие потери тока в широком диапазоне питающих напряжений. При таких характеристиках, SED1520 позволяет пользователю реализовывать высокопроизводительные портативные системы работающие от миниатюрных батарей.

Для того, чтобы пользователь мог гибко конфигурировать систему, семейство SED1520 предлагает два возможных типа приложений. Первый тип реализует ЖКИ с изображением 12 символов х 2 строки с единственной микросхемой. Другой предназначен для управления до 80 сегментов, формируя изображение среднего размера с помощью минимального количества управляющих микросхем.

#### 1.2 Особенности

• Прямое отображение данных, читаемых из ОЗУ данных изображения.

Бит данных ОЗУ:	'0' - выкл. ЖКИ;
	'1' - вкл. ЖКИ.

- Быстрый 8-битовый интерфейс с микропроцессором (МПУ); прямой интерфейс с 80- или 68-семействами микрокомпьютеров.
- Внутренние цепи управления ЖКИ 80 (сегмент + общий) линий управления. Коэффициенты рабочего цикла (скважность) выбираются посредством

(скважноств) выопраются посредством:	
команды настройки (SED1520F);	1/16, 1/32
входа внешней синхронизации (SED1521F)	от 1/8 до 1/32

• Множество командных функций, включающих:

Прочитать/Записать данные изображения, Изображение ВКЛ./ВЫКЛ., Задать Адрес, Задать Начальную Строку Изображения, Задать Адрес Столбца, Прочитать Состояние, Статическое Управление ВКЛ./ВЫКЛ., Выбрать Рабочий Цикл, Прочитать Изменить Записать, Выбрать Управление Сегментом, Хранить Энергию и т.д.

• Очень низкое рассеяние мощности - 30 мкВт максимум (Внешний генератор работает на 2 кГц).

• Широкий спектр питающих напряжений:

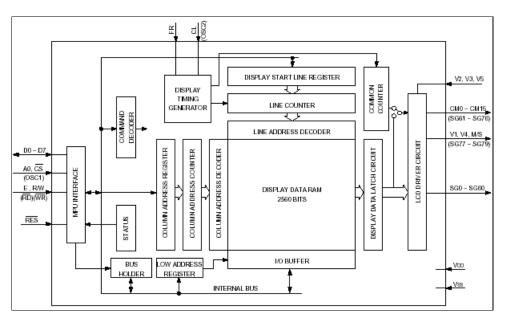
$V_{DD}$ - $V_{SS}$	от -2.4В до -7.0В
V <sub>DD</sub> - V5	от -3.5В до -13.0В

КМОП

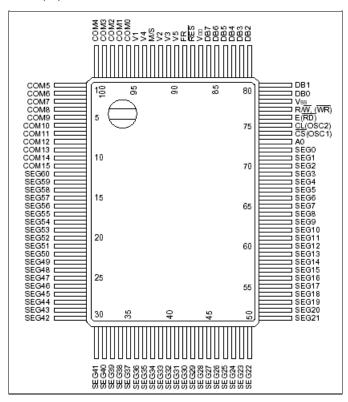
1.2.1 Характеристики устройств семейства SED1520

Название устройства	Частота тактовог генератора	-	Используемый драйвер		Число линий управления	
устроиства	Внутрисхемного	Внешнего		SEG	COM	
SED1520F0A	18 кГц	18 кГц	SED1520F0A,	61	16	
SED1521F0A	_	18 кГц	SED1521F0A	80	0	
SED1520FAA	_	2 кГц	SED1520FAA,	61	16	
SED1521FAA	_	2 кГц	SED1521FAA, HD44103CH	80	0	

1.3 Блок схема



#### 1.4 Корпус



1.4.1 Таблица назначения выводов

Название устройства	Номер вывода									
пазвание устроиства	74	75	96 ~ 100, 1 - 1j	93	94	95				
SED1520F0A	OSC1	OSC2	COMO ~ COM15	M/S	V4	V1				
SED1521F0A	CS	CL	SEG76 ~ SEG61	SEG79	SEG78	SEG77				
SED1520FAA	CS	CL	COMO ~ COM15*	M/S	V4	V1				
SED1521FAA	CS	CL	SEG76 ~ SEG61	SEG79	SEG78	SEG77				

<sup>\*</sup> Общие выходы СОМО - СОМ15 ведущей БИС соответствуют выходам СОМ16 - СОМ31 ведомой БИС.

# 2.0 Описание выводов

## 2.1 Линии питания

- $V_{DD}$  Подключается к питанию +5B. Общее подключение с выводом питания  $V_{CC}$  микроконтроллера.
- V<sub>SS</sub>
   0В, подключается к системной "земле" (GND).

• V1 - V5

Многоуровневое питание используется для управления ЖКИ. Напряжение, определённое для каждой ячейки ЖКИ, перед подачей делится резисторами или преобразователем полного сопротивления на операционном усилителе. Каждое подаваемое напряжение должно быть основано на VDD, при этом выполняются следующие условия:  $V_{DD} > V1 > V2 > V3 > V4 > V5$ 

## 2.2 Интерфейсные сигналы системной шины

D7 - D0

8-разрядная, с третьим состоянием, двунаправленная шина ввода/вывода. Обычно подключена к шине данных 8-/16-разрядного стандартного микрокомпьютера.

AC

Входная линия. Обычно самый младший бит шины адреса микропроцессора подключается к этой входной линии, чтобы обеспечить выбор данных/команды.

0 : Данные управления изображением на D0 - D7.

1 : Данные изображения на D0 - D7.

#### RES

Входная линия. БИС SED1520 может быть сброшена или инициализирована установкой на линии RES низкого уровня (если она взаимодействует с микропроцессором семейства 68) или высокого уровня (если с микропроцессором семейства 80). Эта операция сброса происходит, когда обнаружен переход на линии RES. Входной уровень выбирается в зависимости от типа интерфейса с микропроцессором семейства 68 или 80:

Высокий уровень: Интерфейс с микропроцессором семейства 68.

Низкий уровень: Интерфейс с микропроцессором семейства 80.

CS

Входной сигнал выбора корпуса, который обычно формируется декодированием сигналов шины адреса. Действителен при активном "L" (низкий уровень) и микросхемой, работающей с внешним тактированием. Для микросхемы, содержащей генератор, CS работает как вход усилителя генерации к которому подсоединён резистор генерации (Rf). В этом случае сигналы RS, WR и E должны быть логически умножены (AND) на CS.

• E (RD)

Микросхема, взаимодействующая с микропроцессором семейства 68.

Разрешить вход сигнала тактирования для микропроцессора семейства 68.

Микросхема, взаимодействующая с микропроцессором семейства 80.

Вход с действующим уровнем "L", к которому подключён сигнал RD микропроцессора семейства 80. Когда этот сигнал в "L", шина данных SED1520 работает как выход.

• R/W (WR)

Микросхема, взаимодействующая с микропроцессором семейства 68.

Вход управляющего сигнала чтения/записи.

R/W = "H" : Чтение<math>R/W = "L" : Запись

Микросхема, взаимодействующая с микропроцессором семейства 80.

Вход с действующим уровнем "L", к которому подключён сигнал WR микропроцессора семейства 80. Сигналы на шине данных выбираются по переднему срезу WR.

#### 2.3 Сигналы схемы управления ЖКИ

CL

Входной сигнал, использующийся с микросхемой с внешним тактированием. Этот сигнал защёлки данных изображения увеличивает на единицу счётчик строки (по заднему срезу) или общий счётчик (по переднему срезу). СL подключается к CL2 общего драйвера. Для микросхемы, содержащей генератор, этот вывод работает как выход усилителя генерации, к которому подключён резистор генерации (Rf).

FR

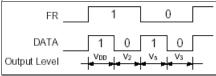
Вход/выход импульсного сигнала ЖКИ. Подключается к выводу М общего драйвера.

## Выбор входа/выхода:

Микросхема, содержащая общие сегменты	M/S = 1	: Выход
	M/S = 1	: Вход
Микросхема, содержащая отдельные сегменты		: Вход

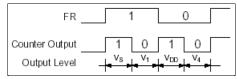
#### SEG0 - SEG79

Выход управления столбцом (сегмента) ЖКИ. Один из уровней  $V_{DD}$ , V2, V3 и V5 выбирается комбинацией содержимого ОЗУ изображения и сигнала FR.



COMO - COM15 (COM31 - COM16)

Выход управления ЖКИ общей строкой. Один из уровней V<sub>DD</sub>, V1, V4 и V5 выбирается выхода общего счётчика и сигнала FR. Порядок сканирования общей строки для ведомой БИС обратный по отношению к ведущей БИС.



#### • M/S (SEG79)

Входной сигнал, который выбирает ведущую или ведомую БИС. Подключается к  $V_{\mathrm{DD}}$  или  $V_{\mathrm{SS}}$ 

 $M/S = V_{DD}$ : Ведущая  $M/S = V_{SS}$ : Ведущая

Выбор M/S изменяет функции выводов FR, COMO - COM15, OSC1 (CS) и OSC2 (CL):

M/S	FR	Выход COM	OSC1	OSC2
$V_{DD}$	Выход	COMO - COM15	Вход	Выход
$V_{SS}$	Вход	COM31 - COM16	не исп.	Вход

<sup>\*</sup> Порядок сканирования общей строки для ведомой БИС обратный по отношению к ведущей БИС.

## 3.0 Описание схемных блоков

#### 3.1 Интерфейс с микропроцессором

## 3.1.1 Выбор типа интерфейса

Серия SED1520 использует 8 бит двунаправленной шины данных (D0 - D7) для передачи данных. Вывод сброса используется для выбора интерфейса с микропроцессором; выставка полярности RES или в "H" или в "L" может обеспечить прямой интерфейс SED1520 с семействами микропроцессоров 6800 или 8080 (см. таблицу 3.1 ниже).

При высоком уровне на CS, SED1520 не зависит от шины микропроцессора и остаётся в дежурном режиме. В этом режиме, однако, сигнал сброса не зависит от внутреннего состояния входа.

Таблица 3.1

Полярность RES	Тип микропроцессора	AO	R	R/W	CS	D0
Действующий "L"	6800	1	1	oxed	1	ightharpoons
Действующий "Н"	8080	1	RD	WR	$\uparrow$	ightharpoons

#### 3.1.2 Распознавание сигналов шины данных

SED1520 использует комбинацию AO, E, R/W, (RD, WR), чтобы распознать сигналы шины данных.

Таблица 3.2.

Общая	Микропроцессор 6800	•	роцессор 080	Функция				
AO	R/W	RD	WR	,				
1	1	0	1	Прочитать данные изображения				
1	0	1	0	Записать данные изображения				
0	1	0	1	Прочитать состояние				
0	0	1	0	Записать во внутренний регистр (команду)				

## 3.1.3 Доступ к ОЗУ данных изображения и внутреннему регистру

Для того, чтобы обеспечить совпадение рабочих частот между микропроцессором и ОЗУ данных изображения или внутренним регистром, SED1520 производит разновидность межмикросхемной конвейерной обработки посредством буфера шины, подключённого к внутренней шине данных. Рассмотрим случай, когда микропроцессор читает содержимое ОЗУ данных изображения. В первом цикле чтения данных (пустом), данные сохраняются в буфере шины. В следующем цикле чтения данных, данные прочитаны из буфера шины на системную шину. Также рассмотрим случай, когда микропроцессор записывает данные в ОЗУ данных изображения. В первом цикле записи данных, данные заносятся в буфер шины. Данные записаны в ОЗУ данных изображения перед началом следующего цикла записи данных. Поэтому, на время доступа микропроцессора к SED1520 влияет не время доступа к ОЗУ данных изображения ( $t_{\rm CYC}$ ). Это приводит к более быстрой передаче данных в или из микропроцессора. Если требования по длительность цикла не выполнены, то микропроцессор должен только выполнить инструкцию NOP и это, очевидно, эквивалентно выполнению операции ожидания. Однако, имеется ограничение на последовательность чтения ОЗУ данных изображения; после выставки адреса, его данные выводятся не для первой инструкции чтения (немедленно следующей за операцией выставки адреса), а для второй инструкции чтения. Таким образом, один пустой цикл чтения или цикл записи необходим после выставки адреса. Эта зависимость показана на Рис. 3.1.

### 3.2 Флаг занятости

Если флаг занятости установлен в "1", то SED1520 выполняет свою внутреннюю операцию и любые инструкции, кроме инструкции Прочитать Состояние, запрещены. Если требования к длительности цикла  $(t_{CYC})$  удовлетворяются, то нет необходимости проверять этот флаг перед выполнением каждой команды, что значительно увеличивает производительность микропроцессора.

#### 3.3 Регистр начальной строки изображения

Этот регистр является указателем, который определяет начальную строку, соответствующую СОМО (обычно самая верхняя строка изображения) для отображения данных в ОЗУ данных изображения. Он используется для прокрутки (скроллинга) изображения или изменения страницы с одной на другую.

Команда Установить Начальную Строку Изображения выставляет 5 бит начального адреса изображения в этом регистре. Его содержимое задаётся в счётчике строки каждый раз когда сигнал FR изменяется. Счётчик строки увеличивается на единицу синхронно с входом CL, таким образом, генерируя адрес строки для последовательного чтения 80 бит данных из ОЗУ данных изображения в схему управления ЖКИ.

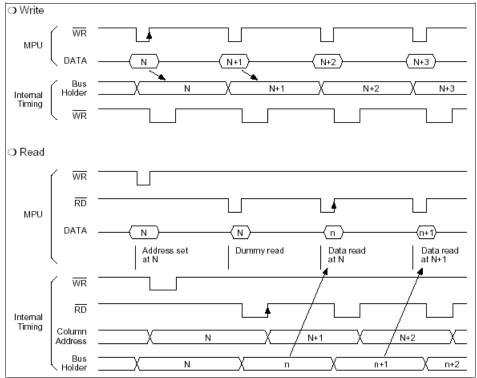


Рисунок 3.1

## 3.4 Счётчик адреса столбца

Счётчик адреса столбца это предустанавливаемый счётчик, который задаёт адрес столбца ОЗУ данных изображения как показано на <u>Рисунок 3.3</u>. Когда команда Чтения/Записи Данных Изображения поступает, счётчик увеличивается на 1. Для несуществующих адресов свыше 50h, счётчик блокируется и не увеличивается.

Счётчик адреса столбца не зависит от регистра страницы.

#### 3.5 Регистр страницы

Этот регистр задаёт адрес страницы ОЗУ данных изображения как показано на <u>Рисунок 3.3</u>. Команда Установки Адреса Страницы позволяет микропроцессору доступ к новой странице ОЗУ данных изображения.

## 3.6 ОЗУ данных изображения

В этом ОЗУ содержится матрица данных точек изображения. Так как микропроцессор и схема драйвера ЖКИ работают независимо друг от друга, данные могут изменяться асинхронно без нежелательных эффектов изображения.

Каждый бит ОЗУ данных изображения соответствует одному биту ЖКИ:

Вкл. ЖКИ = "1"

Выкл. ЖКИ = "0"

Команда АЦП инвертирует назначенное соотношение между адресом столбца ОЗУ данных изображения и выходом сегмента (см. Рисунок 3.3).

#### 3.7 Общий тактовый генератор

Эта схема генерирует общие сигналы синхронизации и кадра (FR) из базового тактового генератора (CL). Команда Выбрать Рабочий Цикл выбирает рабочий цикл 1/16 или 1/32. Рабочий цикл 1/32 получается при двухмикросхемной (ведущий-ведомый) конфигурации (единая многомикросхемная система).

## 3.8 Схема защёлки данных изображения

Схема защёлки данных изображения временно хранит данные, которые будут выводиться из ОЗУ данных изображения в схему управления ЖКИ в единые интервалы. Команды ВКЛ/ВЫКЛ Изображение и ВКЛ/ВЫКЛ Статическое Управление управляют защёлкнутыми данными так, что данные в ОЗУ данных изображения остаются неизменными.

## 3.9 Схема управления ЖКИ

Эта схема генерирует 80 наборов сигналов для мультиплексора, который генерирует четырёхуровневые сигналы для управления ЖКИ. Данные изображения в защёлке данных изображения, выход единого синхрогенератора и сигнал FR объединяются для формирования временной диаграммы управления ЖКИ.

#### 3.10 Синхрогенератор изображения

Эта схема генерирует внутренний синхросигнал изображения из основного тактового генератора (CL) и сигнала кадра (FR).

Сигнал кадра FR побуждает схему управления ЖКИ генерировать импульсную временную диаграмму управления двойного кадра (тип В) для управления ЖКИ, причём счётчик строк и общий синхрогенератор синхронизированы с выходным сигналом FR БИС (специального общего драйвера или ведущей БИС SED1520). Это достигается тем, что сигнал FR должен иметь скважность 50% и быть синхронизованным с периодом кадра. Сигнал CL используется для тактирования счётчика строк. Для систем, в которых присутствуют и SED1520 и SED1521F, эти БИС должны иметь одинаковые тактовые частоты, подаваемые на вывод CL.

## 3.11 Схема генератора

Эта схема представляет собой RC-генератор, который использует единственный резистор Rf для подстройки частоты генерации. Она генерирует сигналы синхронизации изображения. SED1520 доступен в двух вариантах исполнения в зависимости от способа тактирования: первый вариант содержит внутренний генератор, а другой использует внешний. Резистор генератора Rf подключается как показано ниже. При работе БИС с генератором с внешним тактированием, необходимо подавать входной тактовый сигнал на OSC2 ведомой БИС с той же фазой как и на OSC2 ведущей БИС.

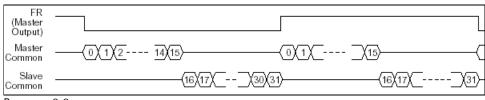


Рисунок 3.2

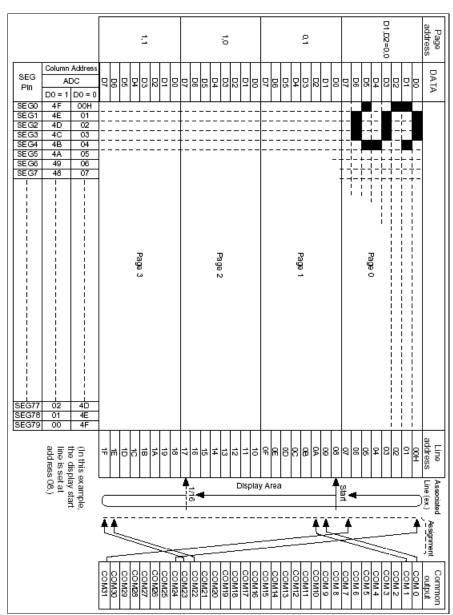


Рисунок 3.3 Соотношение между ячейками ОЗУ данных изображения и адресами (начальная строка изображения: 08).

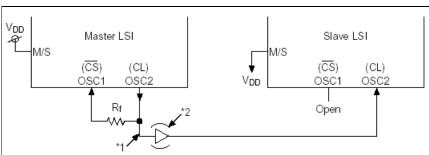


Рисунок 3.4 БИС, содержащая генератор.

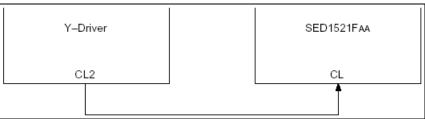


Рисунок 3.5 БИС, работающая с внешним тактированием.

## 3.12 Цепь сброса

Цепь обнаруживает передний или задний срез сигнала RES и инициализирует систему при включении питания.

## Инициализация:

- а. Изображение выкл.
- b. Регистр начальной строки изображения: Первая строка.

- с. Статическое управление выкл.
- d. Счётчик адреса столбца: Адрес 0.
- е. Регистр адреса страницы: Страница 0.
- f. Выбрать скважность: 1/32.
- g. Выбрать АЦП: Вперёд (Команда АЦП D0 = "0", флаг состояния АЦП = "1").
- h. Чтение модификация запись выкл.

Входной вывод RES чувствителен к уровню для выбора режима интерфейса с микропроцессором как показано в Таблице 3.1. Для интерфейса с микропроцессорами семейства 8080 рабочим уровнем сигнала сброса на выводе RES является "Н" (высокий уровень). Для интерфейса с микропроцессорами семейства 6800 рабочим уровнем сигнала сброса является "L" (низкий уровень) (См. рисунок 6.1).

Как показано в примере в главе 6.0, "Интерфейс с микропроцессором", вывод RES подключается к выводу сброса микропроцессора. Таким образом SED1520 и микропроцессор инициализируются одновременно. Если система инициализируются посредством входа RES при подаче питания, то далее она не может быть больше сброшена.

По команде Сброс выполняется инициализация (b), (d) и (e).

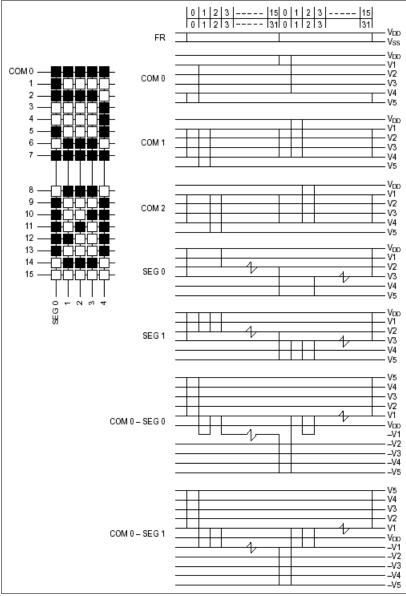


Рисунок 3.6 Примеры временных диаграмм управления ЖКИ.

# 4.0 **Команды**

В Таблице 4.1 приводятся команды, использующиеся с SED1520. Эта БИС использует комбинацию AO, R/W, (RD,WR), чтобы идентифицировать сигнал на шине данных. Интерпретация и выполнение команды не зависит от внешнего генератора, а зависит только от внутреннего тактирования. К тому же, команда может быть выполнена настолько быстро, что не будет необходимости в контроле занятости.

Таблица 4.1. Команды

Комациа				Код					Функция
Команда	A0 RD WR	D7	D6	D5	D4	D3 D2	D1	D0	Функция

(1)	Изображени е ВКЛ./ ВЫКЛ. Начальная Строка	0	1	0	1	0	1				1 адр		Вкл./выкл. всё изображение, независимо от данных в ОЗУ изображения или внутреннего состояния 1: ВКЛ О: ВЫКЛ (Режим сохранения энергии с включённым статическим управлением) Задаёт строку ОЗУ, соответствующую самой
(3)	Изображени я Задать Адрес Страницы	0	1	0	1	0	1	изобр 1	аже 1	О	`Стра	- 31) аница - 3)	верхней строке (СОМО) изображения Задаёт страницу ОЗУ изображения в регистре адреса страницы.
(4)	Задать Адрес Столбца (Сегмента)	0	1	0	0		Адрес	с Столб	ца	(0 -	79)		Задаёт адрес столбца ОЗУ изображения в регистре адреса столбца.
(5)	Прочитать Состояние	0	0	1	ЗАНЯТ	ΑЦП	вкл/ выкл	СБРОС	0	0	0	0	Читает следующие состояния:  ЗАНЯТО 1: Внутренняя операция АЦП 0: Готов 1: Выход СW ВКЛ/ (прямой) ВЫКЛ 0: Выход ССW (обратный) СБРОС 1: Изображение вкл. 0: Изображение выкл. 1: Состояние сброса 0: Нормальное состояние
(6)	Записать Данные Изображени я	1	1	0		Д	<b>,</b> Іанные	для за	пис	СИ			Записывает данные из шины данных в ОЗУ изображения адресам ОЗУ
(7)	Прочитать Данные Изображени я	1	0	1	Данные	для ч	чтения						Читает После Обращения. ОЗУ адрес столбца увеличиваетс данных.
(8)	Выбрать АЦП	0	1	0	1	0	1	0	0	0	0	0/1	Используется для инверсии заданного соответствия между адресами столбца и выходами драйвера сегмента.  О: Выход СW (прямой)  1: Выход ССW (обратный).
(9)	Статическое Управление ВКЛ/ВЫКЛ	0	1	0	1	0	1	0	0	1	0	0/1	Выбирает нормальное отображение или работу со статическим управлением. 1: Статическое управление (режим энергосбережения). 0: Нормальное управление.
(10	Выбрать Скважность	0	1	0	1	0	1	0	1	0	0	0/1	Выбирает скважность управления ячейкой ЖКИ. 1: 1/32 0: 1/16

(11	Прочитать Изменить Записать	0	1	0	1	1	1	0	0	0	0	0	Увеличивает на 1 счётчик адреса столбца при записи данных изображения. (Это не делается при чтении данных.)
(12	Завершить	0	1	0	1	1	1	0	1	1	1	0	Прекращает режим Прочитать Изменить Записать.
(13	Сброс	0	1	0	1	1	1	0	0	0	1	0	Настраивает регистр начальной строки изображения на первую строку. Также заносит 0 в счётчик адреса столбца и счётчик адреса страницы.

<sup>\*</sup> При выключенном изображении (команда (1)), включение статического управления (9) активизирует режим энергосбережения.

Детальное описание всех команд приводится далее.

#### 4.1 Вкл./выкл. Изображения

Эта команда вызывает включение или выключение всего изображения.

AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	0	1	0	1	1	1	D

#### Примечание:

D = 0 Изображение ВЫКЛ

D = 1 Изображение ВКЛ

#### 4.2 Начальная Строка Изображения

Эта команда задаёт адрес строки (показанной на Рисунке 3.3), таким образом обозначая строку изображения, которая соответствует COMO. Отображение начинается с заданного адреса строки и покрывает столько строк, сколько возможно для отображения в порядке возрастания адресов. Динамическое изменение адреса строки командой Начальная Строка Изображения позволяет скроллинг столбца или изменение страницы.

AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	1	0	A4	А3	A2	A1	AO

A4	А3	A2	A1	AO	Адрес строки
0	0	0	0	0	0
0	0	0	0	1	1
		<b>↓</b>			<b></b>
1	1	1	1	1	31

## 4.3 Задать Адрес Страницы

Эта команда используется для того, чтобы задать адрес страницы эквивалентный адресу строки при доступе микропроцессора к ОЗУ данных изображения. Доступ к заданному биту ОЗУ данных изображения может быть осуществлён указанием его адреса страницы и адреса столбца. Изменение адреса страницы не вызывает изменения изображения.

AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	0	1	1	1	0	A1	AO

A1	AO	Страница
0	0	0
0	1	1
1	0	2
1	1	3

## 4.4 Адрес Столбца

Эта команда задаёт адрес столбца ОЗУ данных изображения. Адрес столбца увеличивается на 1 каждый раз, когда микропроцессор производит обращение к заданному адресу из ОЗУ данных изображения. Таким образом микропроцессор может производить непрерывный доступ только к данным. Это увеличение прекращается на адресе 80, адрес страницы не изменяется.

l	AO I	l RD I	WR	I D7 I	I D6	I D5	I D4	I D3	l D2	l D1	I DO

0	1	0	0	A6	<b>A</b> 5	A4	А3	A2	A1	AO	
---	---	---	---	----	------------	----	----	----	----	----	--

A6	<b>A</b> 5	A4	А3	A2	A1	A0	Адрес столбца
0	0	0	0	0	0	0	0
0	0	0	0	0	0	1	1
			1				<b></b>
1	0	0	1	1	1	1	79

4.5 Прочитать Состояние

AC	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
0	0	1	ОТРНАЕ	ADC	вкл/выкл	СБРОС	0	0	0	0

#### Примечание:

ЗАНЯТО Значение "1" означает, что система производит внутреннюю операцию или находится в состоянии сброса.

ADC Показывает назначение адресов столбцов драйверам сегментов.

0 : Инвертированные (адрес столбца 79 - n - драйвер сегмента n)

1: Прямые (адрес столбца n - драйвер сегмента n).

ВКЛ/ВЫКЛ Показывает включено или выключено изображение.

0: Изображение включено

1: Изображение выключено

Этот бит имеет полярность обратную команде Изображение ВКЛ/ВЫКЛ.

**СБРОС** Показывает, что система была инициализирована сигналом RES или командой Сброс.

#### 4.6 Запись Данных Изображения

Эта команда позволяет микропроцессору записывать 8 битовые данные в ОЗУ данных изображения. Как только данные записаны, адрес столбца автоматически увеличивается на 1; это позволяет микропроцессору записывать многословные данные непрерывно.

AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
1	1	0			Д	анные д	ля запис	СИ		

#### 4.7 Прочитать Данные Изображения

Эта команда позволяет микропроцессору читать 8 битовые данные из ОЗУ данных изображения из места, заданного адресом столбца и адресом страницы. Как только данные прочитаны, адрес столбца автоматически увеличивается на 1; это позволяет микропроцессору читать многословные данные непрерывно.

Пустое чтение необходимо сразу после выставки адреса столбца. Подробнее, см. 3. (1) - (с).

AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
1	0	1			Д	анные д	пя чтени	Я		

## 4.8 Выбрать АЦП

Эта команда инвертирует назначенное соответствие между адресами ОЗУ данных изображения и выходами драйвера сегмента. Другими словами, команда Выбрать АЦП может программно инвертировать порядок выходных выводов драйвера сегмента, снижая ограничения на конфигурацию подключений микросхем в модуле ЖКИ. Подробнее см. Рисунок 3.3.

Увеличение адреса столбца на 1, которое имеет место после чтения или записи микропроцессором данных изображения, происходит в последовательности адресов столбца, заданной на <u>Рисунке 3.3</u>.

AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	0	1	0	0	0	0	D

#### Примечание:

- D = 0 Выход по часовой стрелке (прямой).
- D = 1 Выход против часовой стрелки (обратный).

## 4.9 Статическое управление ВКЛ/ВЫКЛ

Эта команда включает всё изображение и, в то же самое время, выбирает весь общий выход.

Ī	AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
	0	1	0	1	0	1	0	0	1	0	D

#### Примечание:

- D = 0 Статическое управление включено.
- D = 1 Статическое управление выключено.

## 4.10 Выбрать скважность.

Эта команда используется для выбора скважности (степени мультиплексирования) при управлении ЖКИ. Это справедливо только для SED1520F (активно работающей БИС), и не верно для SED1521F (пассивно работающей БИС). SED1521F работает с любой скважностью, заданной сигналом FR.

AO	Ī	AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
----	---	----	----	----	----	----	----	----	----	----	----	----

0	1	0	1	0	1	0	0	1	0	D
---	---	---	---	---	---	---	---	---	---	---

#### Примечание:

D = 0 Скважность 1/16.

D = 1 Скважность 1/32.

Если система содержит одновременно БИС SED1520F0A и SED1521F0A, они должны работать с одинаковой скважностью.

## 4.11 Прочитать Изменить Записать

Эта команда используется в паре с командой Завершить. Как только она введена, адрес столбца будет увеличиваться ни по команде Прочитать Данные Изображения, а только по команде Записать Данные Изображения. Этот режим будет действовать пока не будет введена команда Завершить.

Вызов команды Завершить возвращает адрес столбца к адресу, который действовал, когда команда Прочитать Изменить Записать была введена. Эта функция уменьшает нагрузку на микропроцессор, когда данные в определённой области изображения постоянно обновляются (как в случае мигающего курсора).

A0	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	1	1	0	0	0	0	0

<sup>\*</sup> Даже в режиме Прочитать Изменить Записать, любая команда, отличная от Читать/Записать Данные и Задать Адрес Столбца, может быть использована.



Рисунок 4.1 Алгоритм мигания курсора.

#### 4.12 Завершить

Эта команда прекращает действие команды Прочитать Изменить Записать, возвращая адрес столбца к адресу первоначального режима. См. Рисунок 4.2.

AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	1	1	0	1	1	1	0

## 4.13 Сброс

Эта команда инициализирует регистр начальной строки изображения, счётчик адреса столбца, и счётчик адреса страницы без какого-либо влияния на ОЗУ данных изображения. Подробнее см. 6-(12).

Операция сброса следует за вводом команды Сброс.

AO	RD	WR	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	1	1	0	0	0	1	0

Инициализация при включении питания производится не по команде Сброс, а по сигналу на выводе RES.

#### 4.14. Энергосохранение (Комбинированная команда)

Статическое управление при выключенном изображении активизирует режим энергосохранения, снижая потребление тока к почти статическому уровню. В этом режиме SED1520 работает в следующих условиях:

- Прекращается управление ЖКИ; сегментный и общий выходы драйвера имеют уровень  $V_{\mathrm{DD}}$
- Генератор и вход внешнего тактирования заблокированы; OSC2 в плавающем состоянии.
- Данные изображения и режим функционирования сохраняются.

Выход из режима энергосохранения происходит при включении изображения или при выключении статического управления.

Если внешняя схема резисторного делителя используется для выставки уровня напряжения управления ЖКИ, ток, потребляемый резисторами, должен отключаться сигналом перехода в режим энергосбережения.

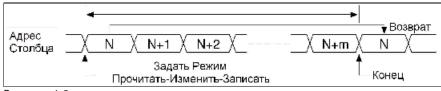


Рисунок 4.2

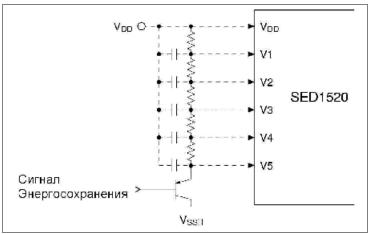


Рисунок 4.3

# 5.0 Электрические характеристики.

5.1 Максимальные рабочие диапазоны.

Параметр	Обозначение	Диапазон	Единица измерения
Напряжение питания (1)	$V_{SS}$	-8.0 ~ +0.3	В
Напряжение питания (2)	V5	-16.5 ~ +0.3	В
Напряжение питания (3)	V1,V4,V2,V3	V5 ~ +0.3	В
Входное напряжение	V <sub>IN</sub>	$V_{SS}$ -0.3 ~ +0.3	В
Выходное напряжение	V <sub>O</sub>	$V_{SS}$ -0.3 ~ +0.3	В
Допустимые потери	$P_{D}$	250	мВт
Рабочая температура	T <sub>OPR</sub>	-30 ~ +85	°C
Температура хранения	T <sub>STG</sub>	-65 ~ +150	°C
Температура пайки/время	T <sub>SOLDER</sub>	260 / 10 (на выводе)	°С/сек

## Примечания:

- 1. Все напряжения базируются на  $V_{DD} = 0B$ .
- 2. Следующие условия должны всегда выполняться в отношении напряжений V1, V2, V3, V4 и V5:  $V_{\rm DD} > V1 > V2 > V3 > V4 > V5$
- 3. БИС может быть окончательно выведена из строя при использовании с каким-либо параметром выходящим за пределы максимального рабочего диапазона. В нормальном режиме предпочтительно, чтобы БИС использовалась с рекомендованными электрическими характеристиками. Отход от них может вызвать неисправность БИС или снижение её надёжности.

4. Вообще, плоский корпус БИС может снизить влагоустойчивость при погружении в припой. При монтаже БИС на плату, рекомендуется использовать метод, при котором наименее вероятен тепловой удар по смоле корпуса.

## 5.2 Статические характеристики

 $V_{DD} = 0B$ , Ta = от -20 до 75°C

Пар	раметр	Обозначен ие	Усло	вие	Мин.	Тип	Макс.	Единица измерен ия	Примени мо к выводам
Рабочее напряжен		V <sub>SS</sub>	*	1	-5.5	-5. 0	-4.5	В	V <sub>SS</sub>
ие	Допустимое				-7.0	-	-2.4		
Рабочее	Рекомендуем ое	V5			-13.0	1	-3.5		V5 *10
напряжен	Допустимое				-13.0	-	-	В	
ие	Допустимое	V1, V2			0.6 x V5	-	$V_{DD}$		V1, V2
	Допустимое	V3, V4			V5	-	0.4 x V5		V3, V4
		V <sub>IHT</sub>			V <sub>SS</sub> + 2.	-	V <sub>DD</sub>	_	*2
		V <sub>IHC</sub>			0.2 x V <sub>S</sub>	-	V <sub>DD</sub>	В	*3
		V <sub>ILT</sub>			V <sub>SS</sub>	-	V <sub>SS</sub> + 0. 8	В	*2
		V <sub>ILC</sub>			V <sub>SS</sub>	-	0.8 x VSS	В	*3
		V <sub>OHT</sub>	I <sub>OH</sub> = -	3.0 мА	V <sub>SS</sub> + 2.	ı	-		
		V <sub>VOHC1</sub>	IOH = -	-2.0 мА	V <sub>SS</sub> + 2.	-	_	В	*4 *5 OSC2
		V <sub>VOHC2</sub>	I <sub>OH</sub> = -1	20 мкА	0.2 x V <sub>S</sub>	-	_		0302
		V <sub>OLT</sub>	I <sub>OH</sub> = 3	3.0 мА	-	ı	V <sub>SS</sub> + 2.		
		V <sub>OLC1</sub>	IOH =	3.0 мА	-	-	V <sub>SS</sub> + 0.	В	*4 *5 OSC2
		V <sub>OLC2</sub>	I <sub>OH</sub> = 1	20 мкА	-	_	0.8 x V <sub>S</sub>		0302
Ток утеч	ки на входе	I <sub>LI</sub>			-1.0	-	1.0	мкА	*6
Ток утечк	и на выходе	I <sub>LO</sub>			-3.0	-	3.0	мкА	*7
-				V5 = -5.0 B	-	5.0	7.5		SEG0 ~ 7
		RON	Ta = 25°C	V5 = -3.5 B	-	10. 0	50.0	кОм	COM0 ~ 15 *11
	постоянному гоку	I <sub>DDQ</sub>	CS = CL		-	0.0 5	1.0	мкА	V <sub>DD</sub>
			В процессе	f <sub>CL</sub> = 2 кГ ц	-	2.0	5.0		V <sub>DD</sub>
		I <sub>DD</sub> (1)	отображен	$R_F = 1 MO$		9.5	15.0	мкА	*12 *13
			$V5 = -5.0B \int_{f}$	f <sub>CL</sub> = 18 к Гц	-	5.0	10.0	)	*13
		I <sub>DD</sub> (2)	Во время t <sub>CYC</sub> = 2		-	300	500	мкА	*8

Ёмкость входного вывода	C <sub>IN</sub>	Ta = 25°C, f = 1 МГц	-	5.0	8.0	пФ	Все входные выводы
Hacrora rougharona	f	$R_f = 1.0 \text{ MOM} + 2\%$ $V_{SS} = -5.0 \text{ B}$	15	18	21	is Eur	*9
Частота генератора	f <sub>osc</sub>	$R_f = 1.0 \text{ MOM} + 2\%$ $V_{SS} = -3.0 \text{ B}$	11	16	21	кГц	^9
Время сброса	t <sub>R</sub>		1.0	-	1000	мкс	RES

#### Примечания:

- 1. Гарантируется работа в широком диапазоне напряжений, за исключением скачков напряжения во время доступа.
- 2. Выводы AO, DO D7, E (RD), R/W (WR) и CS.
- 3. Выводы CL, FR, M/S и RES.
- 4. Выводы D0 D7.
- 5. Вывод FR.
- 6. Выводы AO, E (RD), R/W (WR), CS, CL и RES.
- 7. Применимо, когда выводы D0 D7 и FR в высокоимпедансном состоянии.
- 8. Эта величина является потреблением тока при записи изображения вертикальных полос в течение  $t_{CYC}$ . Потребление тока во время доступа почти пропорционально частоте доступа  $(t_{CYC})$ . Когда доступ не производится, потребляется только  $I_{DD}$  (1).
- 9. Соотношение между тактовой частотой, частотой кадров и Rf (см. Рисунки 5.1 5.3).
- 10. Диапазоны рабочих напряжений  $V_{SS}$  и V5 (см. Рисунок 5.4).
- 11. Сопротивление при напряжении 0.1B, приложенным между выходным выводом (SEG, COM) и каждым выводом питания (V1,V2, V3, V4). Оно определено для рабочего диапазона напряжения.
- 12. 13, 14. Ток, потребляемый каждой отдельной микросхемой, исключая панель ЖКИ и емкость монтажа.
- 13. Применимо к SED1520FAA и SED1521FAA.
- 14. Применимо к SED1520F0A.
- 15. Применимо к SED1521F0A.

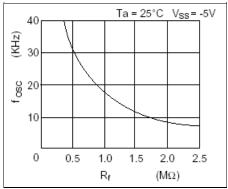


Рисунок 5.1 Соотношение между тактовой частотой и Rf

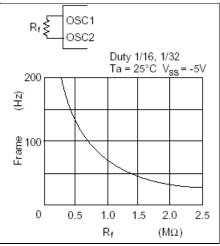


Рисунок 5.2 Соотношение между частотой кадров и Rf

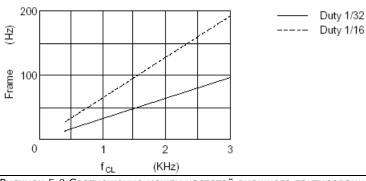


Рисунок 5.3 Соотношение между частотой внешнего тактирования ( $f_{CL}$ ) и частотой кадров (SED1520FAA).

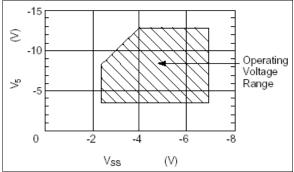


Рисунок 5.4 Диапазоны рабочих напряжений  $V_{SS}$  и V5.

## 5.3 Временные характеристики

5.3.1 Чтение/Запись системной шины I (семейство микропроцессоров 80)

Ta =от -20 до 75  $^{\circ}$ C,  $V_{SS} = -5.0B + 10\%$ 

Параметр	Обозначение	Сигнал	Условие	Мин.	Тип.	Макс.	Единица измерения
Длительность удержания адреса	t <sub>AH8</sub>	AO, CS		10	ı	ı	нс
Длительность выставки адреса	t <sub>AW8</sub>	A0, 03		20	1	ı	нс
Длительность системного цикла	t <sub>CYC8</sub>	WD DD		1000	-	-	нс
Ширина импульса управления	t <sub>CC</sub>	WR, RD		200	-	-	нс
Длительность выставки данных	t <sub>DS8</sub>			80	1	ı	нс
Длительность удержания данных	t <sub>DH8</sub>	D0 - D7		10	-	-	нс
Длительность доступа RD	t <sub>ACC8</sub>			-	-	90	нс
Длительность запрета выхода	t <sub>OH8</sub>		CL = 100 пФ	10	-	60	нс

<sup>1.</sup> Каждое из значений при  $V_{SS} = -3.0B$  составляет около 200% от этих значений при  $V_{SS} = -5.0B$  (т.е. приведённых выше).

2. Длительность фронта или спада входных сигналов должна быть менее 15 нс.

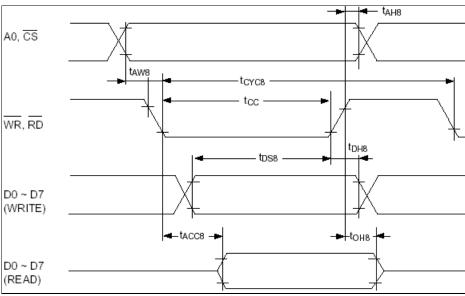


Рисунок 5.5 Чтение/Запись системной шины I (семейство микропроцессоров 80).

### 5.3.2 Чтение/Запись системной шины II (семейство микропроцессоров 68)

 $Ta = or -20 дo 75°C, V_{SS} = -5.0B + 10\%$ 

Параметр	Обозначение	Сигнал	Условие	Мин.	Тип.	Макс.	Единица измерения
Длительность системного цикла	t <sub>CYC6*1</sub>	AO, CS		1000	-	-	нс
Длительность выставки адреса	t <sub>AW6</sub>	R/W		20	-	-	нс
Длительность удержания адреса	t <sub>AH6</sub>	R/ VV		10	-	-	нс
Длительность выставки данных	t <sub>DS6</sub>			80	-	-	нс
Длительность удержания данных	t <sub>DH6</sub>	D0 -		10	-	-	нс
Длительность запрета выхода	t <sub>OH6</sub>	D7	CL = 100 пФ	10	-	90	нс
Длительность доступа	t <sub>ACC6</sub>			-	-	60	нс
Ширина импульса разрешения: Чтение	+	Г		100	-	-	нс
Ширина импульса разрешения: Запись	EW	E		80	-	-	нс

<sup>1.</sup>  $t_{CYC6}$  обозначает длительность цикла в течение которого  $CS \cdot E = "H"$ . Он не обозначает длительность цикла сигнала E.

<sup>2.</sup> Каждое из значений при  $V_{SS} = -3.0B$  составляет около 200% от этих значений при  $V_{SS} = -5.0B$  (т.е. приведённых выше).

<sup>3.</sup> Длительность фронта или спада входных сигналов должна быть менее 15 нс.

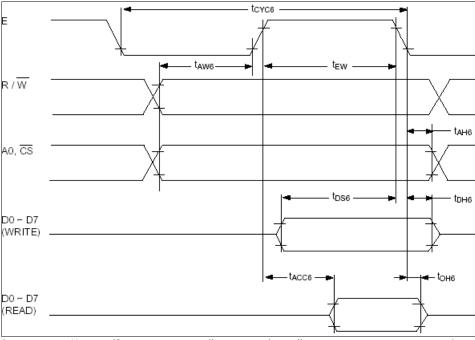


Рисунок 5.6 Чтение/Запись системной шины II (семейство микропроцессоров 68).

## 5.3.3 Временные характеристики управления изображением

Входные временные характеристики

$$Ta = o T - 20 дo 75 ° C, V_{SS} = -5.0 B + 10\%$$

Параметр	Обозначение	Сигнал	Условие	Мин.	Тип.	Макс.	Единица измерения
Ширина импульса низкого уровня	t <sub>WLCL</sub>			35	-	-	мкс
Ширина импульса высокого уровня	t <sub>WHCL</sub>	CL		35	-	-	мкс
Длительность фронта	tr			_	30	150	нс
Длительность спада	tf			-	30	150	нс
Длительность задержки FR	t <sub>DFR</sub>	FR		-2.0	0.2	2.0	мкс

Выходные временные характеристики

$$Ta = or -20 дo 75 °C, V_{SS} = -5.0B + 10\%$$

Параметр	Обозначение	Сигнал	Условие	Мин.	Тип.	II™ak(	Единица измерения
Длительность задержки FR	t <sub>DFR</sub>	FR	CL = 100 pF	-	0.2	0.4	мкс

- 1. Приведённая длительность задержки входного сигнала FR применима к SED1521 или 1520 (ведомое устройство).
- 2. Приведённая длительность задержки выходного сигнала FR применима к SED1520 (ведущее устройство).
- 3. Каждое из значений при  $V_{SS} = -3.0B$  составляет около 200% от этих значений при  $V_{SS} = -5.0B$  (т.е. приведённых выше).

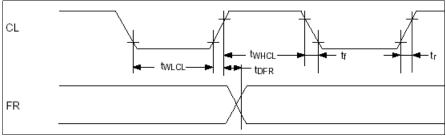


Рисунок 5.7 Временная диаграмма управления отображением.

# 6.0 Интерфейс с микропроцессором (базовый)

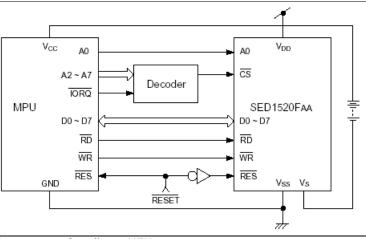


Рисунок 6.1 Семейство МПУ 80.

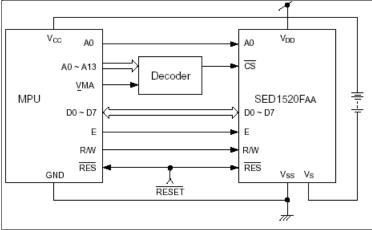


Рисунок 6.2 Семейство МПУ 68.

- Эти примеры также применимы к SED1521F0A/SED1521FAA.
- SED1521F0A (содержащий генератор) не имеет вывода CS. Выход, объединённый по ИЛИ, должен быть подан на выводы AO, RD(E) и WR(R/W).

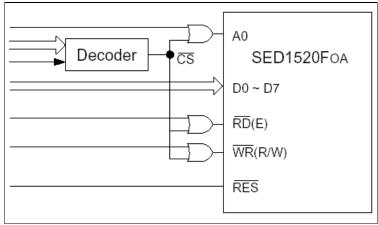


Рисунок 6.3.

# 7.0 Схемы подключения драйвера ЖКИ.

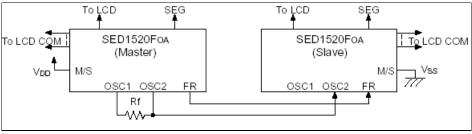


Рисунок 7.1 SED1520F0A - SED1520F0A.

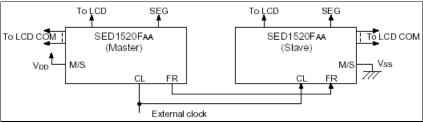


Рисунок 7.2 SED1520FAA - SED1520FAA.

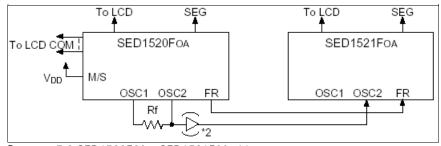


Рисунок 7.3 SED1520F0A - SED1521F0A. \*1

- 1. При таком подключении, скважность SED1521F0A должна быть такой же как и SED1520F0A.
- 2. Буфер КМОП необходим для систем с двумя или более ведомыми БИС.

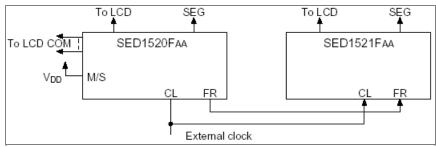


Рисунок 7.4 SED1520FAA - SED1521FAA.

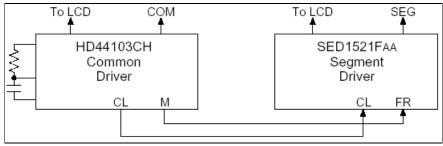


Рисунок 7.5 HD44103CH - SED1521FAA.

- 1. При таком подключении, скважность SED1521F0A должна быть такой же как и SED1520F0A.
- 2. Буфер КМОП необходим для систем с двумя или более ведомыми БИС.

## 8.0 Типовые соединения с панелью ЖКИ.

(Полностью матричная панель ЖКИ: 1 символ = 6 х 8 точек)

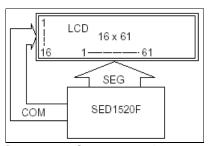


Рисунок 8.1 Скважность 1/16, 10 символов на 2 строки.

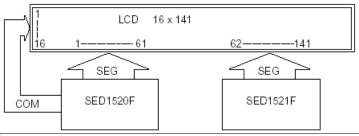


Рисунок 8.2 Скважность 1/16, 23 символа на 2 строки.

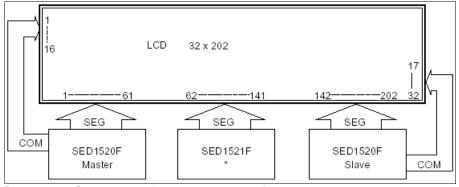


Рисунок 8.3 Скважность 1/32, 33 символа на 4 строки.

Примечание: Тип АА (использующий внешнее тактирование) и тип ОА (содержащий генератор), не могут сосуществовать с одной панелью.

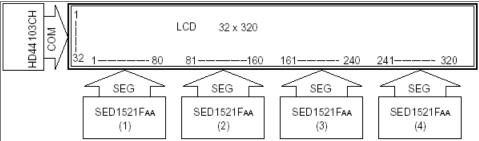


Рисунок 8.4 Скважность 1/32, 20 символов кана (японских иероглифов) на 2 строки (символ кана 16 на 16 точек).

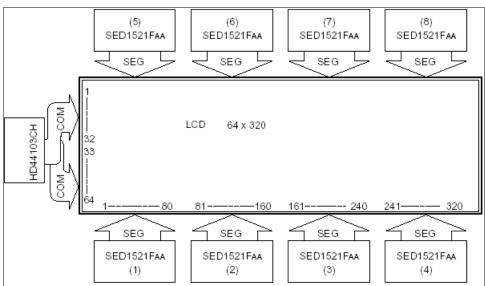


Рисунок 8.5 Скважность 1/32, 2-экранное изображение, 20 символов кана а 4 строки.

# 9.0 Размеры корпуса (базовые).

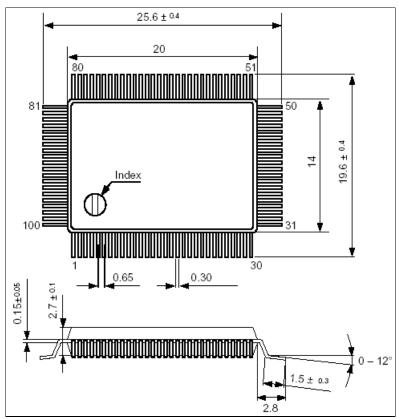


Рисунок 9.1 Размеры корпуса.