

## Taller de Sistemas Embebidos – 2024 2C – Parcial

Apellidos: Cosme Nombres: Fulanito

Aciertos (suman): 14 7/2 + 7 Yerros (restan): 14 2/2 + 0 Nota: 5 (Cinco)

Favor de indicar en cada punto una única respuesta, la que considere verdadera.

Item	1	2	3	4	5	6	7	8	9	10
10										
20										
30										
40										
50										
60										

1. Durante el Diseño/Desarrollo/Depuración del SE, en la toma de decisiones influyen:
  - a. Sólo el tipo y campo de aplicación, requerimiento del cliente y del medio (regulaciones)
  - b. Sólo la idiosincrasia, conocimiento, experiencia y habilidad del profesional
  - c. Sólo el contexto: la provisión de herramientas/insumos/manufactura/...
  - ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

---

2. Un lenguaje de programación es un lenguaje formal, que:
  - a. Especifica un conjunto de instrucciones para que una computadora realice tareas específicas
  - b. Se usa p/escribir programas y aplicaciones de software y p/controlar sistemas informáticos
  - c. Cuenta con su propia sintaxis, estructura y conjunto de comandos
  - ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

---

3. El código fuente debe pasar por uno/varios pasos antes de convertirse en ejecutable, a saber:
  - a. Preprocessor
  - b. Preprocessor, Compiler/Assembler
  - ☒ c. Preprocessor, Compiler/Assembler, Linker
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

---

4. Como solución a Sistemas Embebidos orientados a Control, tenemos:
  - a. Sólo Sistemas Disparados/Activados por Tiempo (Time-Triggered Systems)
  - ☒ b. Sistemas Disparados/Activados por Tiempo o por Evento (Time- and Event-Triggered Systems)
  - c. Sólo Sistemas Disparados/Activados por Evento (Event-Triggered Systems)
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

---

5. Para el Diseño/Desarrollo/Depuración de Software, se recurre a herramientas:
  - a. Con prestaciones de control y análisis, en evolución permanente
  - b. Para sistematizar o mejoran la velocidad y precisión de los procesos/subprocesos requeridos
  - c. Herramientas informáticas: CASE (Diagraming/Modeling/Analysis Tools, Central Repository, ...)
  - ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

---

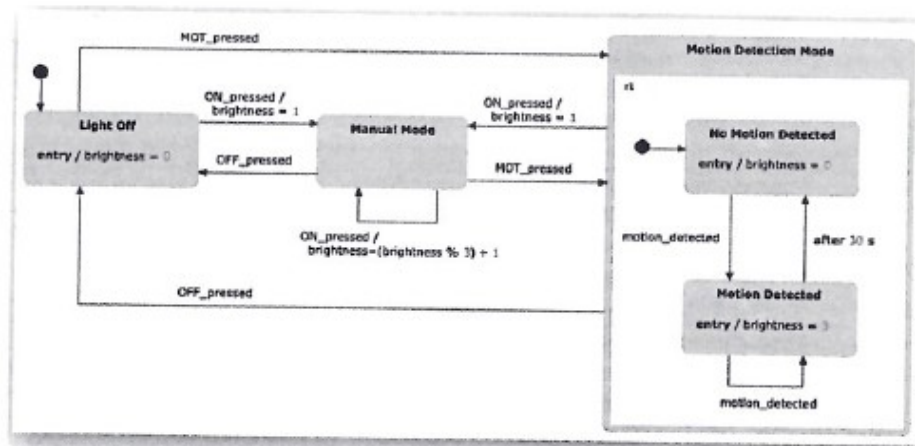
6. Para el Diseño/Desarrollo/Depuración de Software de SE, la Aplicación (escutar, procesar, actuar):
  - a. Startup (Inicio) => Inicializaciones básicas del MCU
  - b. Main (Programa Principal) => Iteración perpetua de Tareas (algoritmos)
  - c. Drivers (Manejadores) de Entrada / Salida => Interacción con el exterior (eventos/sincronismos)
  - ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

---

7. ¿Qué es GitHub?
  - a. Es un sistema de gestión de código fuente y control de versiones distribuido
  - ☒ b. Es un servicio de alojamiento (hosting) para repositorios
  - c. Es un sistema de desarrollo, que usaremos para desarrollar/depurar Diagramas de Estado
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

8. En una arquitectura de computadora, el bus de datos sirve para:
- ☒ a. Derivar de la unidad solicitante (procesador), especificar a qué unidad/elemento acceder
  - ☒ b. Transferir información entre la unidad solicitante y otra unidad
  - c. Especificar qué hacer: dirección de las transferencias (lectura o escritura) y cuándo hacerlo
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
9. Los fabricantes de silicio que usan micro\_\_\_\_dores ARM, pueden aprovechar la disponibilidad de:
- a. Amplia gama de recursos compartidos
  - b. Herramientas de desarrollo, lenguajes de programación y sus compiladores
  - ☒ c. Sistemas operativos, Depuradores, etc.
  - ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
10. Cuando un ingeniero tiene que diseñar una nueva solución SoC, primero genera un prototipo:
- a. Que no permite la verificación de la cantidad de memoria necesaria para el proyecto
  - b. Que no permite la verificación del tiempo de respuesta del sistema
  - ☒ c. El producto final no dependerá de un SDK, pero un SDK ayudará en su diseño
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
11. Para guardar y ejecutar las operaciones, se utilizan registros como fuentes y destinos de datos:
- a. Un registro particular como registro de flags o registro de estado
  - b. En los procesadores modernos puede haber uno solo
  - c. Para escribir o leer registros, el acceso se realiza a través de uno o más buses de datos externos
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
12. El pipelining, pero trae problemas al ejecutar una instrucción de bifurcación (Branch o Jump):
- a. La dirección de la siguiente instrucción se conocerá al completar la ejecución de la siguiente
  - ☒ b. Es necesario retrasar la siguiente recuperación e interrumpir el pipeline
  - c. Es positivo porque un programa tiene muchas más bifurcaciones que instrucciones
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
13. Para transferir instrucciones/datos dentro y fuera del procesador, se requiere de dos más buses:
- a. von Newman, instrucciones y datos no comparten el mismo par de bus de direcciones y datos
  - b. Harvard, instrucciones y datos comparten el mismo par de bus de direcciones y datos
  - ☒ c. von Newman es menos potente en términos de eficiencia informática que Harvard
  - ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
14. En un procesador ARM Cortex M, la palabra de datos es de:
- a. 8 bits
  - b. 8 bits o 16 bits
  - c. 16 bits o 32 bits
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
15. Los tipos de memorias disponibles según su capacidad de retener o no datos son:
- a. ROM/PROM/EPROM/OTP EPROM volátiles
  - b. EEPROM/FLASH/FRAM/MRAM no volátiles
  - c. SRAM/SSRAM no volátiles
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
16. Cortex-M0 y -M0+ ofrecen:
- a. Un conjunto de instrucciones mínimo
  - b. El consumo de energía más alto de la familia Cortex-M
  - c. Un rendimiento mayor
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
17. Los diagramas de estado de Harel, introducen un enfoque:
- a. Modular, jerárquico y no estructurado
  - b. Sin estados compuestos, ortogonalidad (paralelismo)
  - c. Con comunicación (c/sincronización)
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
-





Extended light switch example as a Harel statechart with composite states

18. Para el diagrama de estado de Harel de la figura, al recibir la siguiente secuencia de entradas:

Indicar por qué estados evolucionará el diagrama luego de ser reiniciada:

- Reset => LIGHT OFF.
- ON\_pressed => MANUAL MODE
- ON\_pressed => MANUAL MODE
- ON\_pressed => MANUAL MODE
- MOT\_pressed => NO MOTION DETECTED
- motion\_detected => MOTION DETECTED.
- ON\_pressed => ~~MOTION DETECTED~~ MANUAL MODE
- OF\_pressed => LIGHT OFF
- fin

19. Para el diagrama de estado de Harel de la figura, al recibir la siguiente secuencia de entradas:

Indicar por qué valores evolucionará la variable **briggthness** (estado a estado) luego de ser reiniciada:

- Reset => 0
- ON\_pressed => 1
- ON\_pressed => 2
- ON\_pressed => 3
- MOT\_pressed => 0
- motion\_detected => 3
- ON\_pressed => 4
- OF\_pressed => 0
- fin

20. Conceptos básicos de los puertos de entrada/salida digital del microcontrolador:

- No se deberá configurar la dirección deseada al inicializar el sistema (encendido o reinicio)
- No se podrá configurar el valor inicial o el valor de reposo
- ☒ Se podrá configurar la topología de salida (push-pull, open drain, ..., C/R<sub>PULL-UP</sub>, C/R<sub>PULL-DOWN</sub>, ...)
- Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

21. Conceptos básicos de los puertos de salida digital del microcontrolador, conectado a una carga:

- El uC (fuente) suministra la corriente para accionar el dispositivo (carga), sólo push-pull
- La corriente fluye de la alimentación del uC al pin de salida y a través de la carga a tierra
- El límite de corriente ( $I_{OH}$ ) dependerá del tipo de uC y del pin específico (validar c/hoja de datos)
- ☒ Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

22. Conceptos básicos de los puertos de salida digital del microcontrolador, conectado a un LED:
- Vea que la corriente que circula por el LED no exceda el límite de corriente del pin de salida
  - Vea que la suma de corriente que circula por c/LED no exceda el límite de corriente del uC
  - Vea que la suma de corriente que circula por c/carga no exceda el límite de corriente del uC
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
23. Conceptos básicos de los puertos de salida digital del microcontrolador, conectado a un FET canal N:
- Para componentes que requieren más corriente o tensión que los que pueden manejar el uC
  - El pin de salida digital del uC se conecta al pin gate del FET canal N
  - El pin drain del FET canal N se conecta a alimentación (vía carga) y el pin source a tierra
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
24. Conceptos básicos de los puertos de entrada/salida digital del microcontrolador, contacto seco:
- (libre de tensión) es un interruptor en que la tensión la suministra una fuente externa
  - Se conocen como contactos activos o calientes
  - No proporciona aislamiento y seguridad esenciales en los sistemas eléctricos
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
25. El diagrama de bloque de un STM32FXXXYY, Peripheral Memory Addresses:
- Cada bus de la memoria (AHB1, AHB2, AHB3, ...) no tiene una velocidad máxima asignada
  - Bloques de 50 KB están asignados a los puertos GPIO A, B, C, D, F, ... respectivamente
  - Hay bloques no utilizados, que no tiene un impacto significativo en las asignaciones de puertos
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
26. El diagrama de bloque de un STM32FXXXYY, HAL\_GPIO Module, controlador de salida (opciones):
- El pin de GPIO tiene resistencias conectadas al pin: Pull-up (no válida)
  - El pin de GPIO tiene resistencias conectadas al pin: Pull-down (no válida)
  - El pin de GPIO tiene resistencias conectadas al pin: Neither (válida)
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
27. El diagrama de bloque de un STM32FXXXYY, HAL\_GPIO Module, controlador de entrada/salida:
- La HAL no se basa en la estructura C GPIO\_InitStruct para configurar cualquier pin de GPIO
  - El método de la HAL HAL\_GPIO\_TogglePin() invierte el nivel de un pin de GPIO
  - El método de la HAL HAL\_GPIO\_EXTI\_Callback() conectado al IRQ EYTI de un pin de GPIO
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
28. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), Interrupciones:
- El evento que la causa se denomina evento asincrónico
  - No las utilizan los canales de comunicación de datos
  - No las utilizan los procesos de acceso directo a la memoria (DMA)
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
29. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), NVIC:
- Conectado dentro del núcleo Cortex-M
  - Incompatible con CMCIS (diferente tipo de registros de control/configuración que GPIO)
  - Integrado al software HAL y usa sus propias estructuras C para configurar sus registros
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
30. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), NVIC:
- A las interrupciones también se les puede asignar un nivel de prioridad
  - Una interrupción de menor prioridad puede interrumpir a una interrupción de mayor prioridad
  - Un registro de 12 bits tiene niveles de prioridad de interrupción (hasta 256 niveles de prioridad)
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
31. El diagrama de bloque de un STM32FXXXYY, NVIC, 5 eventos posteriores al reconocimiento de una IRQ:
- No se completará la instrucción que se está ejecutando actualmente
  - Se suspenderá el hilo actualmente en ejecución
  - El contenido de 18 registros se almacenará en la pila
  - Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

5/12  
2/12



32. El diagrama de bloque de un STM32FXXXYY, NVIC, la ISR:
- a. La ISR es un módulo de software compacto, para una tarea que respalda el dispositivo de IRQ
  - b. De haber una implementación con una ISR grande que da servicio a muchas fuentes de IRQ
  - c. Se emplea una técnica de encuesta (polling) para determinar la fuente exacta de la IRQ
  - ✓ ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
33. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), Timers:
- a. Tienen muchos usos, generar una base de tiempo precisa
  - b. Tienen muchos usos, medir la frecuencia de un tren de pulsos digitales entrante
  - ✓ ☒ c. Tienen muchos usos, medir el tiempo transcurrido en una señal de salida
  - ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
34. El diagrama de bloque de un STM32FXXXYY, Timers, existen 5 categorías de timers STM:
- a. Avanzado: Todas las características del timer GP
  - b. Funciones adicionales relacionadas con el control del motor y la conversión de energía digital
  - c. Hay tres salidas complementarias disponibles con una entrada de apagado de emergencia
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
35. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), ADC SAR:
- a. El ADC real de microcontroladores STM utiliza 12 bits
  - b. Un COMPARATOR entre V-IN y V-DAC, genera un 1 si V-IN > V-DAC; de lo contrario, genera un 0
  - c. El módulo SAR LOGIC se desplazará 1 bit hacia la derecha y repetirá el proceso de comparación
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
36. El diagrama de bloque de un STM32FXXXYY, ADC SAR, modos de conversión:
- a. Multi-channel Scan/Single Conversion, es el modo más simple
  - b. Se muestrean múltiples líneas analógicas de entrada y luego se convierte en números digitales
  - c. Luego, el número se lee del ADC y se utiliza en cualquier aplicación que lo requiera
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
37. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), ADC SAR:
- a. La HAL no se basa en la estructura C ADC\_HandleTypeDef para configurar cualquier ADC
  - b. El método de la HAL HAL\_ADC\_Start() inicia la conversión
  - c. El método de la HAL HAL\_ADC\_GetValue() borra la conversión
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
38. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), Timer PWM:
- a. Cada registro CCRx tiene una entrada del registro del contador de temporizador común (CNT)
  - b. Cada registro CCRx tiene su propia entrada de frecuencia de reloj preescalada
  - c. Esta disposición permite implementar una salida de tren de pulsos PWM muy flexible
  - ✓ ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
39. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), SPI:
- ✓ ☒ a. Es de las interfaces de comunicación del tipo "Inter System Protocol"
  - ☒ b. Es de las interfaces de comunicación del tipo "full duplex", "bidireccional"
  - c. Es de las interfaces de comunicación que puede tener muchos nodos principales
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
40. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), SPI:
- a. El dispositivo que genera la señal de reloj se denomina nodo principal
  - b. La conexión de líneas entre el nodo principal y el subnodo es: MISO <= SDI
  - c. La señal de /CS (chip select), salida del subnodo se utiliza para seleccionar al principal
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 
41. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), I2C:
- a. Es de las interfaces de comunicación para conectar sólo dos dispositivos diferentes
  - ✓ ☒ b. Es de las interfaces que no ayudan a reducir la cantidad de GPIO digitales del microcontrolador
  - ☒ c. Es de las interfaces de comunicación del tipo "half duplex", "bidireccional"
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)

42. El diagrama de bloque de un STM32FXXXYY, usado en la placa NUCLEO-FXXXZZ (SDK), I2C:

- ☐ a. El protocolo sólo permite conectar dispositivos de igual velocidad al microcontrolador
  - ☒ b. La línea SDA es para que el nodo principal y el subnodo envíen/reciban datos
  - ☐ c. La señal de reloj siempre está controlada por el subnodo
  - ☐ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 

43. TP0-05 - 3er Proyecto p/placa NUCLEO-F103RB (Event Driven System (EDS) -...), en la práctica se pide:

Se implementa un ejecutor cíclico de tareas

Cuyas tareas tienen los tipos estructuras de configuración (cfg) y datos (dta)

Se observó la evolución del campo WCET, Worst-case execution time (microseconds)

- a. task\_a, Blocking Code, se ejecuta por ocurrencia de ticks
  - b. task\_b, Non-Blocking Code, se ejecuta de forma asincrónica (no se ejecuta línea por línea)
  - c. task\_c, Update by Time Code, se ejecuta de forma sincrónica (se ejecuta línea por línea)
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 

44. TP1-01 - My First Statechart, en la práctica se pide:

Al ingresar por primera vez al sitio de Itemis Create Cloud Editor => se genera automáticamente el modelo My First Statechart

El editor le propone un recorrido, que le sugiere realizar un fin de familiarizarse con el mismo

- a. Un statechart puede tener variables y modificarlas
  - b. Un evento puede tener una guarda que opera como una proposición "AND"
  - ☒ c. La sincronización entre statecharts es mediante el riase de un evento
  - ☒ d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
- 

45. TP2-01 - 4to Proyecto p/placa NUCLEO-F103RB (Sensor Statechart) (1 sensor), en la práctica se pide:

Codificar la tarea modelo del sensor: Sensor Statechart para 1 sensor (BTN\_A => B1 Blue

PushButton), generación periódica (tal como la tarea task\_c del proyecto tdse-tp0\_05-

hw\_sw\_test) de estímulos leyendo 1 sensor, compilar, depurar y actualizar el repositorio

- a. Cada sensor produce un evento de la máquina de estado
  - b. Cada estado produce dos "case" en el "switch" de la máquina de estado
  - c. Cada evento produce un "if" en el "case" del estado al que afecta/excita
  - d. Ninguna de las anteriores o Todas las anteriores (lo que aplique al caso)
-