## Лабораторная работа 13

Задание для самостоятельного выполнения

Акопян Сатеник

01 января 1970

Российский университет дружбы народов, Москва, Россия

Объединённый институт ядерных исследований, Дубна, Россия

Цель работы

Выполнить самостоятельное задание

- 1. Используя теоретические методы анализа сетей Петри, проведите анализ сети, (с помощью построения дерева достижимости). Опре- делите, является ли сеть безопасной, ограниченной, сохраняющей, имеются ли тупики.
- 2. Промоделируйте сеть Петри с помощью CPNTools.
- 3. Вычислите пространство состояний. Сформируйте отчёт о пространстве состоя- ний и проанализируйте его. Постройте граф пространства состояний.

#### Теоретическое введение

Заявка (команды программы, операнды) поступает в оперативную память (ОП), затем передается на прибор (центральный процессор, ЦП) для обработки. После этого заявка может равновероятно обратиться к оперативной памяти или к одному из двух внешних запоминающих устройств (В1 и В2). Прежде чем записать информацию на внешний накопитель, необходимо вторично обратиться к центральному процессору, определяющему состояние накопителя и выдающему необходимую управляющую информацию. Накопители (В1 и В2) могут работать в 3-х режимах:

- 1) B1 занят, B2 свободен;
- 2) B2 свободен, B1 занят;
- 3) B1 занят, B2 занят.

### Теоретическое введение

Схема модели представлена на (рис. (fig:001?))

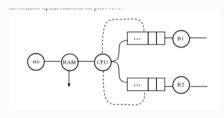


Рис. 1: alt text

Граф сети Петри моделируемой системы представлена на (рис. (fig:001?)).

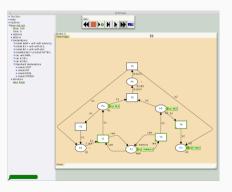


Рис. 2: Граф моделируемой сети

```
Множество позиций:
Р1 — состояние оперативной памяти (свободна / занята):
P2 — состояние внешнего запоминающего устройства B1 (свободно / занято):
РЗ — состояние внешнего запоминающего устройства В2 (свободно / занято);
P4 — работа на ОП и В1 закончена:
P5 — работа на ОП и В2 закончена;
P6 — работа на ОП, В1 и В2 закончена;
```

Множество переходов:

Т1 — ЦП работает только с RAM и В1;

T2 — обрабатываются данные из RAM и с B1 переходят на устройство вывода;

Т3 — CPU работает только с RAM и B2;

T4 — обрабатываются данные из RAM и с B2 переходят на устройство вывода;

T5 — CPU работает только с RAM и с B1, B2;

T6 — обрабатываются данные из RAM, B1, B2 и переходят на устройство вывода.

```
Declarations
 colset RAM = unit with memory;
 ▼colset B1 = unit with st1;
 ▼colset B2 = unit with st2:
 ▼colsetB1xB2 = product B1*B2:
 ▼var ram:RAM:
 var b1:B1;
 ▼var b2:B2:
 Standard declarations
   colset UNIT
   colset INT
   ▶ colset BOOL
   colset STRING
```

Рис. 3: Декларации сети

Функционирование сети Петри можно расматривать как срабатывание переходов, в ходе которого происходит перемещение маркеров по позициям:

- работа CPU с RAM, B1 и B2 отображается запуском перехода T5 (удаление маркеров из P4 и P5 и появление в P6), далее срабатывание перехода T6, и данные из RAM, B1 и B2 передаются на устройство вывода;
- состояние устройств восстанавливается при срабатывании: RAM переходов T1 или T2; B1 переходов T2 или T6; B2 переходов T4 или T6.

Полученный в результате моделирования отчет о пространстве состояний на (рис. (fig:004?), (fig:005?)).

```
Файл Правка Поиск Выд Доюмент Справка
Bennyt penerated: Sat May 3 13:87:28 2825
   Nodes: 93939
   Arcs: 310729
   Secs: 360
   Status: Partial
 See Graph
   Modes: 62746
   Arcs: 248343
   Secs: 19
Boundedness Properties
 Best Integer Bounds
                                 Lower
    New Page P2 1
    New Page P2 1
    New Page P4 1
    New Page P5 1
    New Page 'P6 1
 Best Upper Multi-set Bounds
                     1'monory
    New Page 12 1
```

Рис. 4: Отчет 1/2

```
thomatonanomedalicatlaht3 - Messanad
Фойл Правка Поиск Вид Документ Справка
    New Page P3 1
   New Page 'P4 1
New Page 'P5 1
New Page 'P6 1
                         empty
                          empty
Home Properties
Home Markings
  None Mari
Liveness Properties
  531 [93939,93938,93937,93936,93935,...]
Dead Transition Instances
  None
Fairness Properties
      New Page 'T1 1
      New_Page T2 1
New Page T3 1
                               Impartial
                              No Fairness
      New Page T5 1
New Page T5 1
New Page T5 1
                              No Fairness
                              Fair
```

Рис. 5: Отчет 2/2



В результате была смоделирована сеть петри с помощью cpntools