

# 串行乘法器设计

## 运算步骤

采用移位相加算法的  $N$  位串行乘法器原理框图如图 1 所示，运算步骤如下，

1.  $n$  位被乘数从输入加载到寄存器 A 中， $n$  位乘数从输入加载到移位寄存器 Q 中，减法计数器 C 初始化为  $n-1$ ，部分积寄存器 P 初始化为 0；
2. 判断寄存器 Q 最低位  $Q_0$  的值，如果值为“1”则部分积与被乘数 A 相加，加法器输出右移一位，如果值为“0”则加法器输出直接右移一位。其中移出的最低位移入寄存器 Q 的最高位，其余保存在寄存器 P 中。同时计数器 C 减 1。
3. 对乘数的每一位都执行 2 中的操作，直到计数器  $C=0$ ，结束全部操作，输出运算结果。

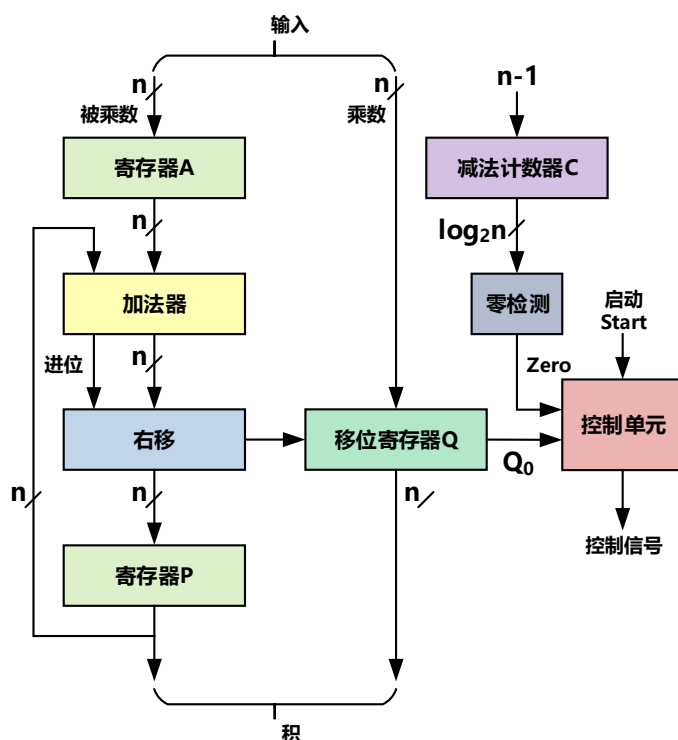


图 1 二进制串行乘法器原理框图

## 数据操作模块

以 4 位串行乘法器为例，根据算法原理框图可知，我们需要以下数据操作模块：

1. **寄存器 A**：具有置数功能 4 位寄存器， 可选 4 位锁存器、具有使能端的 4 位 D 触发器、计数器 74161 或移位寄存器 74194 实现
2. **加法器**：可选择前面课程设计的 4 位串行全加器，也可以用中规模加法器 74283
3. **寄存器 P**：具有置数功能 4 位寄存器， 可选 4 位锁存器、具有使能端的 4 位 D 触发器、计数器 74161 或移位寄存器 74194 实现
4. **移位寄存器 Q**：具有置数功能的 4 位移位寄存器，可以选择 4 位双向移位寄存器 74194 实现
5. **减法计数器 C**：可选择 4 位二进制加减计数器 74191，计数长度 4

# 状态控制模块

根据串行乘法算法原理，可画出对应算法流程图如图 2 所示。

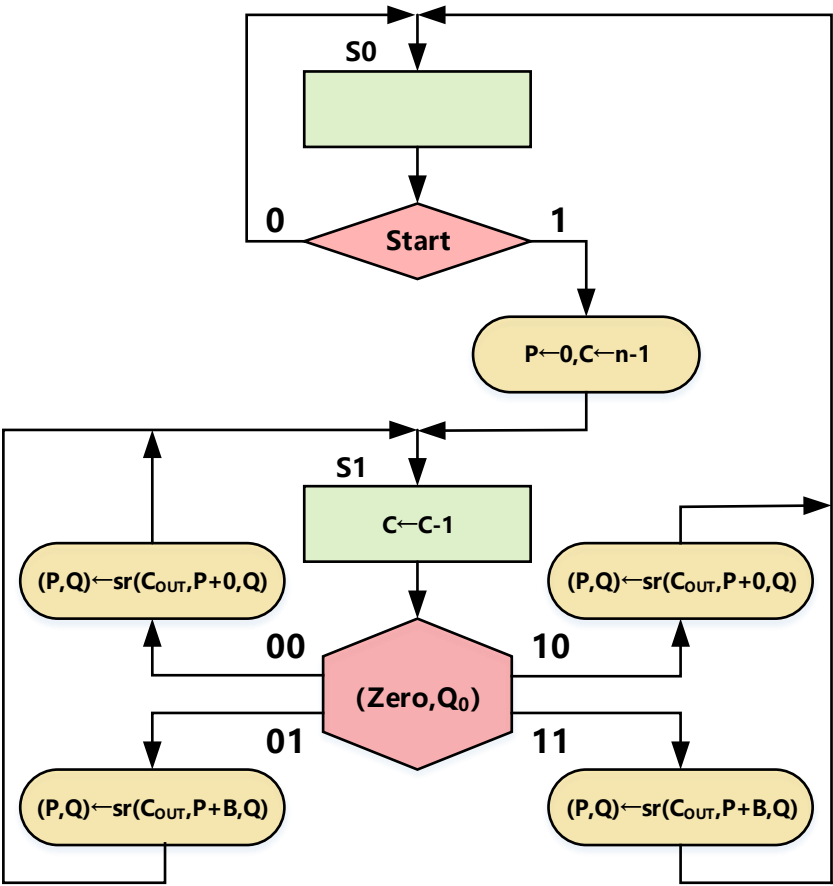
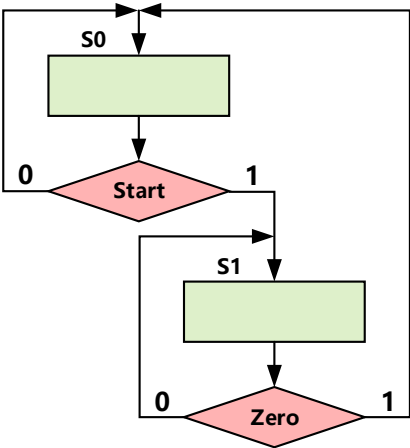
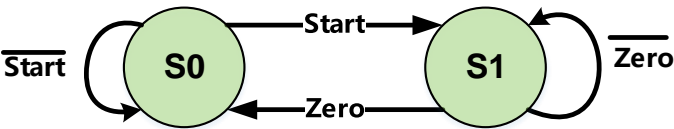


图 2 二进制串行乘法器 ASM 图

将系统中的数据通路去除，即去掉所有条件输出，只保留控制通路，可得控制通路的 ASM 图如图 3(a) 所示，注意因为去掉条件输出框后，Q0 的两个出口路径指向了同一状态，所以多路判断框变成了单路判断框。也可以直接画出状态机的状态转移图如图 3(b)所示。



(a) 算法流程图



(b) 状态转移图

图 3 二进制串行乘法器控制通路

根据状态图和数据操作的要求，我们归纳出 3 个控制信号：初始化信号 “Initialize”、计数和移位信号 “Shift\_En”、被加数选择信号 “Adder\_En”，同时选定具体的执行元件，控制信号和元件输入信号的关系如错误!书签自引用无效。所示。

表 1 二进制串行乘法器数据操作模块和控制信号

模块名	操作	控制信号	控制表达式	元件	元件输入信号
寄存器 A	$A \leftarrow IN\_A$	Initialize	$S0 \bullet Start$	74161	$Load = \overline{Initialize}$
寄存器 P	$P \leftarrow 0$	Initialize	-	74161	$Clear = \overline{Initialize}$
	$P \leftarrow (Cout, sum(3..1))$	Shift_En	S1		$load = Shift\_En$
寄存器 Q	$B \leftarrow IN\_B$	Initialize	-	74194	$S_1 = Initialize \oplus Shift\_En$
	$B \leftarrow sr B$	Shift_En	-		$S_0 = Initialize \bullet \overline{Shift\_En}$
计数器 C	$C \leftarrow "11"$	Initialize	-	74191	$Load = \overline{Initialize}$
	$C \leftarrow C + 1$	Shift_En	-		$G = Shift\_En$
全加器	$S \leftarrow A + B$	Adder_En	$S1 \bullet Q_0$	74283	$A = Adder\_En \bullet A_{in}$

## 二进制编码实现

根据状态转移图，可得到状态转移表如下

现态	次态	输入	
		Start	Zero
S0	S0	0	x
	S1	1	x
S1	S0	x	1
	S1	x	0

因为只有 2 个状态，只需一个 D 触发器就能实现，其状态方程为：

$$D = Start \bullet \overline{Q} + Zero \bullet Q$$

控制机电路原理图如图 4 所示，其中包含了输出控制信号。

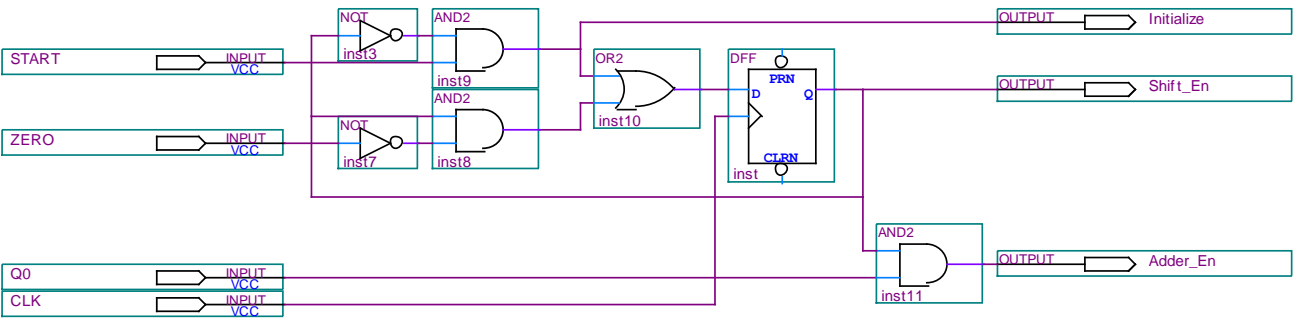


图 4 二进制串行乘法器控制通路原理图（二进制状态编码）

## One hot 编码状态机实现

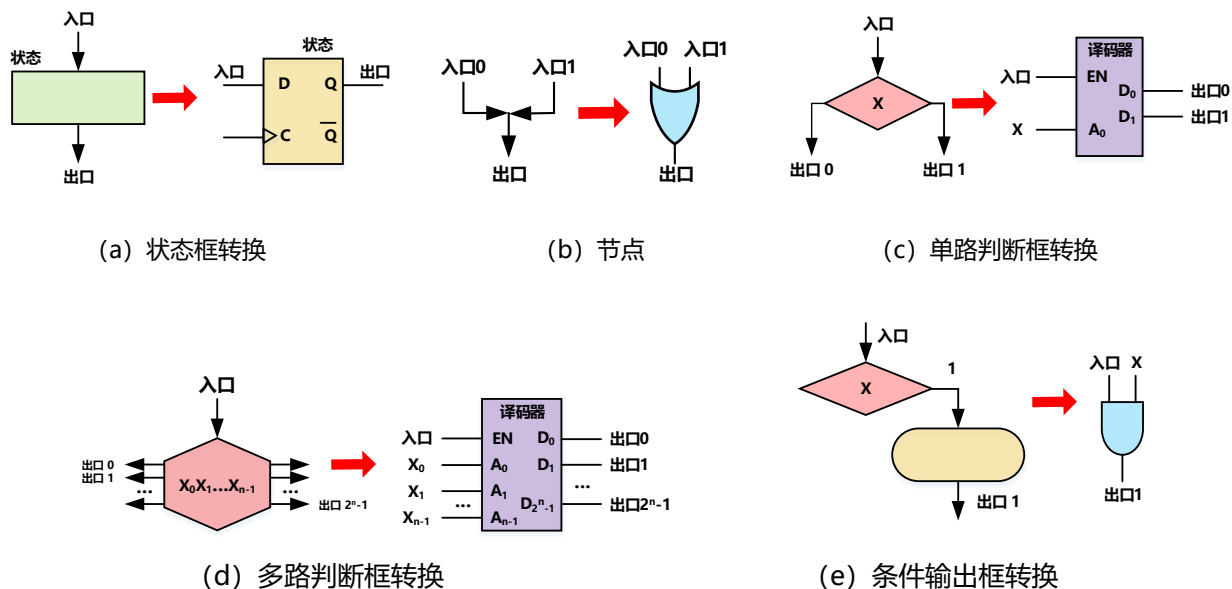


图 5 采用 one hot 编码的控制单元转换规则

按照图 5 所示转换规则，可以设计出采用 one hot 编码的控制单元电路框图如图 6 所示，电路原理图如图 7 所示。因为采用 one hot 编码，必须有自启动电路保证开机后 S1S0 为“01”。“Initialize”输出信号用初始化各寄存器，包括寄存器 A 和寄存器 Q 加载被乘数和乘数，寄存器 P 清零，计数器 C 加载初始值“11”。

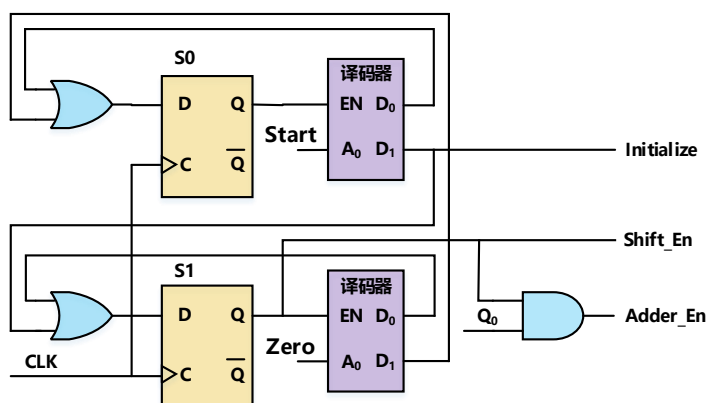


图 6 采用 one hot 编码的控制单元电路

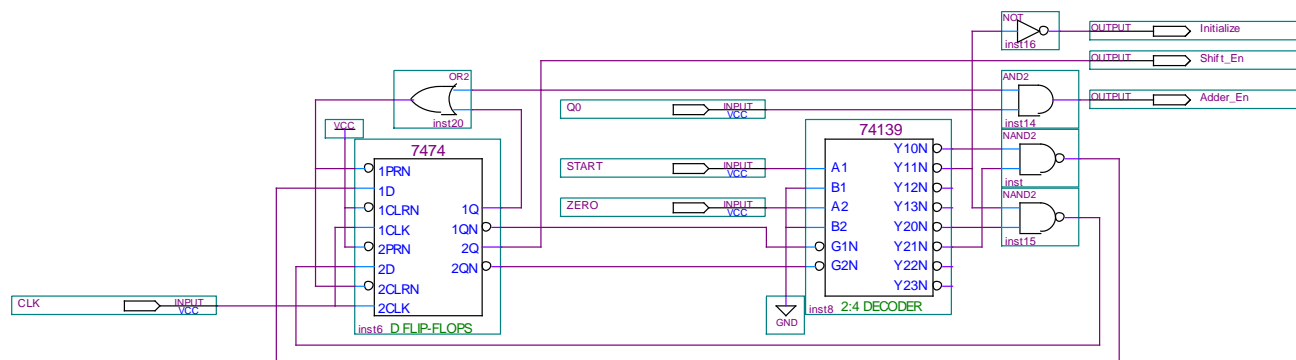


图 7 控制单元电路图

## 连接控制模块和数据模块

根据图 1 串行加法器的原理框图，将设计好的控制模块和其他数据操作模块连接起来，即可实现 4 位串行乘法器，具体电路原理图如图 8 所示

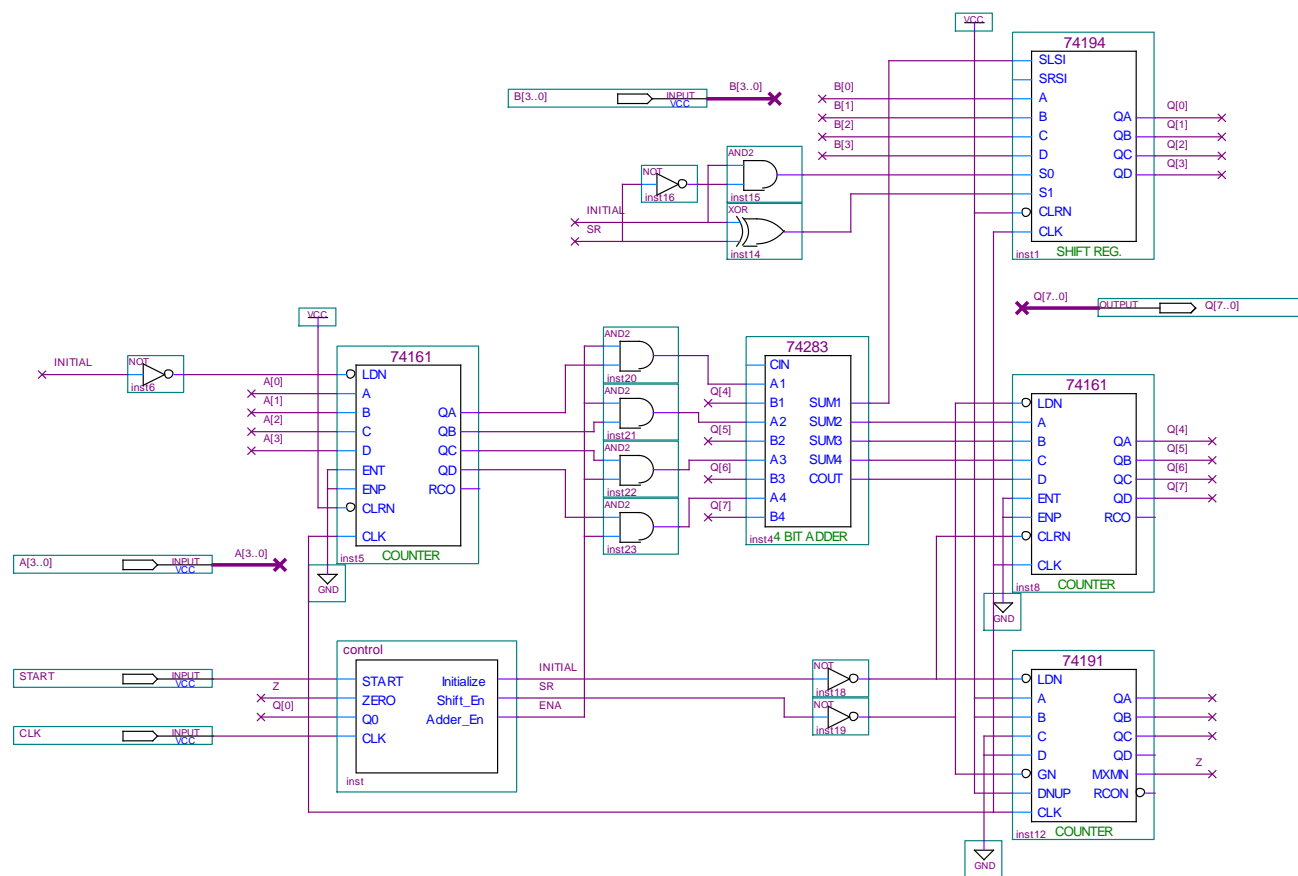


图 8 4 位二进制串行乘法器电路原理图