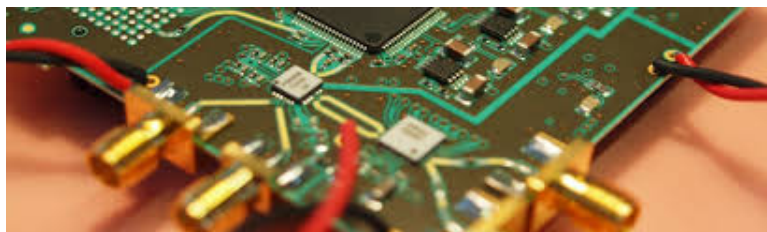


# A Terabit sampling system with a photonics time-stretch analog-to-digital converter

Master Thesis  
of

Olena Manzhura

at the Institute for Data Processing and Electronics (IPE)



Reviewer: Prof. Dr. Anke-Susanne Müller (LAS)  
Second Reviewer: Dr. Michele Caselle (IPE)

15.11.2020 – 14.05.2021



# Erklärung zur Selbstständigkeit

Ich versichere, dass ich diese Arbeit selbstständig verfasst habe und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt habe, die wörtlich oder inhaltlich übernommenen Stellen als solche kenntlich gemacht und die Satzung des KIT zur Sicherung guter wissenschaftlicher Praxis in der gültigen Fassung vom 24.05.2018 beachtet habe.

Karlsruhe, den 14.05.2021, \_\_\_\_\_  
Olena Manzhura

Als Prüfungsexemplar genehmigt von

Karlsruhe, den 14.05.2021, \_\_\_\_\_  
Prof. Dr. Anke-Susanne Müller (LAS)



# Abstract



# **Zusammenfassung**





## Résumé



# Contents

<b>1. Introduction</b>	<b>1</b>
1.1. State of the art . . . . .	1
1.2. New Board . . . . .	1
<b>2. Theoretical Background</b>	<b>3</b>
2.1. Something about synchrotron/Terahertz radiation..? . . . . .	3
2.2. Time-Stretch Analog-to-Digital-Converter . . . . .	3
<b>3. Work</b>	<b>5</b>
<b>4. Conclusions</b>	<b>7</b>
<b>Appendix</b>	<b>9</b>
A. First Appendix Section . . . . .	9



## List of Figures



# List of Tables

3.1. Power consumption of KAPTURE components . . . . .	5
--	---





# List of abbreviations

**LVC MOS** Low voltage complementary metal oxide semiconductor

**LVDS** Low-voltage differential signaling

**LVPECL** Low-voltage positive emitter-coupled logic

# 1. Introduction

1.1. State of the art

1.2. New Board



## 2. Theoretical Background

2.1. Something about synchrotron/Terahertz radiation..?

2.2. Time-Stretch Analog-to-Digital-Converter



### 3. Work

**Table 3.1.:** Power consumption of KAPTURE components

Component	$V_{cc}$ (V)	$I_{max}$ (A)	$P_{max}$ (W)	#	$I_{tot}^1$ (A)
HMC5649 (T/H-Amplifier)	2 (ADP1741)	0.221	0.442	8	3.536
	-5 (ext.)	0.242	1.21		3.872
LMC0480 (PLL)	3.3 (FMC)	0.590 <sup>2</sup>	1.947	2	1.18
HMC987LP5E (Fan-Out)	3.3 (FMC)	0.234 <sup>3</sup>	0.772	2	0.468
HMC856 (Delay)	-3.3 (ext.)	0.185	-0.611	16	2.96
VCXO	3.3	0.03	0.198	2	0.120

<sup>1</sup>for 16 ADCs

<sup>2</sup>all CLKs

<sup>3</sup>Outputs and RF-Buffer



## 4. Conclusions





# Appendix

## A. First Appendix Section