

# Taller 2 - Manejo de un display de siete segmentos

Elementos de Computadores (Grupo 5)  
Universidad Nacional de Colombia

Emiliano Guerra Gallego  
eguerrag@unal.edu.co  
CC 1000033260

Daniel Libardo Diaz González  
dandiazgo@unal.edu.co  
CC 1013102968

Abril 2024

## Abstract

Para el presente taller, a partir de un número binario de 4 bits, se construirá un circuito que haga uso de funciones lógicas y que, haciendo uso de un display de siete segmentos, permita visualizar la representación hexadecimal de ésta cifra.

## Contents

1	Introducción al display de siete segmentos	1
2	Desglose de funcionalidad	2
3	Desglose individual de las funciones	2
3.1	Mapa Segmento A	3
3.2	Mapa B	3
3.3	Mapa C	4
3.4	Mapa D	4
3.5	Mapa E	5
3.6	Mapa F	5
3.7	Mapa G	6
4	Desarrollo del circuito	6
5	Conclusiones	7

## 1 Introducción al display de siete segmentos

El display de siete segmentos es una colección de 7 diodos en configuración común de la siguiente manera:

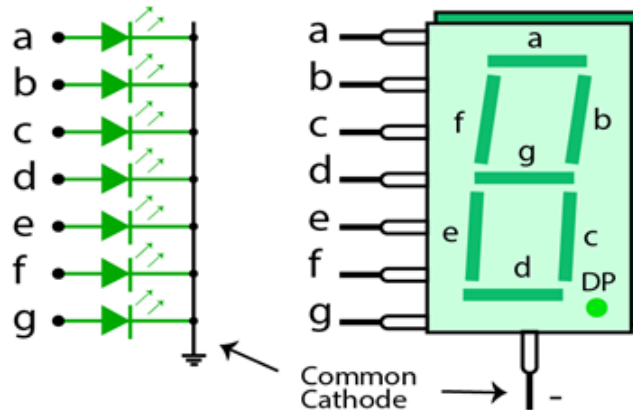


Figure 1: Imagen de Kashif en linuxhint.com

Donde  $a, \dots, g$  representan las entradas al mecanismo y cada una se corresponde a un segmento electroluminiscente. La configuración de cátodo común (CK) va a ser la misma con la cual se desarrollará el trabajo del presente taller.

## 2 Desglose de funcionalidad

Primeramente, se definen las figuras para cada número hexadecimal en el *display* siete segmentos como se muestra en las siguientes imágenes. Se diseñaron las figuras minimizando el número de segmentos sin utilizar (en blanco), esto con el fin de facilitar el proceso de creación de funciones a través de mapas de Karnaugh.



Figure 2: Números 0-5



Figure 3: Números 6-9



Figure 4: Números A-F

Luego, se desarrolla un sistema de codificación binario que transforme una fuente de corriente continua en 4 señales (con el fin de que cada una represente una cifra del número, representada en la figura 2), a partir de éste, se desarrolla un cuadro que relacione cada número posible con una configuración específica de las 7 entradas del display como se muestra en la tabla 1:

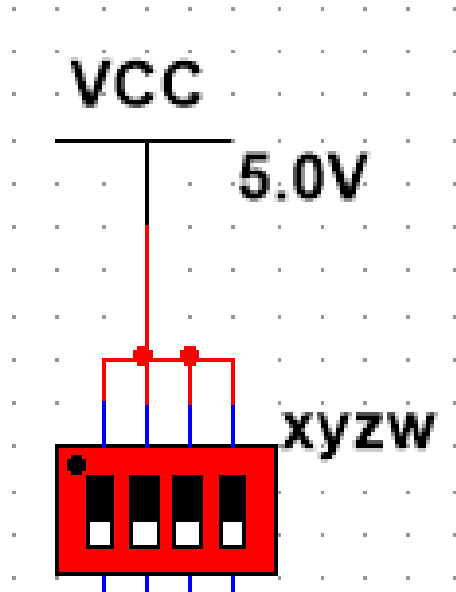


Figure 5: Switch

x	y	z	w	A	B	C	D	E	F	G
0	0	0	0	1	1	1	1	1	1	0
0	0	0	1	0	1	1	0	0	0	0
0	0	1	0	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	0	0	1
0	1	0	0	0	1	1	0	0	1	1
0	1	0	1	1	0	1	1	0	1	1
0	1	1	0	1	0	1	1	1	1	1
0	1	1	1	1	1	1	0	0	0	1
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1
1	0	1	0	1	1	1	0	1	1	1
1	0	1	1	0	0	1	1	1	1	1
1	1	0	0	1	0	0	1	1	1	0
1	1	0	1	0	1	1	1	1	0	1
1	1	1	0	1	0	0	1	1	1	1
1	1	1	1	1	0	0	0	1	1	1

Table 1: Tabla de valores

## 3 Desglose individual de las funciones

Para elaborar cada una de las funciones lógicas necesarias para que se cumplan éstos requerimientos, utilizaremos el método de mapas de Karnaugh y, a partir de las funciones obtenidas, se buscará simplificarlas algebraicamente con el fin de encontrar la ecuación más sencilla de modelar.

$\begin{smallmatrix} \bar{z}w \\ x\bar{y} \end{smallmatrix}$	00	01	11	10
00	0	1	3	2
01	4	5	7	6
11	12	13	15	14
10	8	9	11	10

Figure 6: Mapa de Karnaugh Segmento A

### 3.1 Mapa Segmento A

$\begin{smallmatrix} \bar{z}w \\ x\bar{y} \end{smallmatrix}$	00	01	11	10
00	1	0	1	1
01	0	1	1	1
11	1	0	1	1
10	1	1	0	1

Figure 7: Mapa de Karnaugh Segmento A

A partir del mapa anterior logramos obtener la siguiente función para el segmento A:

$$F_A = \bar{w}(\bar{y} + x) + \bar{x}(wy + z) + yz + \bar{z}x\bar{y} \quad (1)$$

### 3.2 Mapa B

$\begin{smallmatrix} \bar{z}w \\ x\bar{y} \end{smallmatrix}$	00	01	11	10
00	1	1	1	1
01	1	0	1	0
11	0	1	0	0
10	1	1	0	1

Figure 8: Mapa de Karnaugh Segmento B

A partir del mapa anterior logramos obtener la siguiente función para el segmento B:

$$F_B = \bar{z}(\bar{w} \oplus x) + \bar{x}(\bar{y} + wz) + \overline{y + w} \quad (2)$$

### 3.3 Mapa C

$\begin{smallmatrix} \bar{z} \\ x \end{smallmatrix} \backslash \begin{smallmatrix} w \\ y \end{smallmatrix}$	00	01	11	10
00	1	1	1	0
01	1	1	1	1
11	0	1	0	0
10	1	1	1	1

Figure 9: Mapa de Karnaugh Segmento C

A partir del mapa anterior logramos obtener la siguiente función para el segmento C:

$$F_C = \bar{z}(\bar{y} + w) + \bar{x}(y + w) + x\bar{y}z \quad (3)$$

### 3.4 Mapa D

$\begin{smallmatrix} \bar{z} \\ x \end{smallmatrix} \backslash \begin{smallmatrix} w \\ y \end{smallmatrix}$	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	1	1	0	1
10	1	1	1	0

Figure 10: Mapa de Karnaugh Segmento D

A partir del mapa anterior logramos obtener la siguiente función para el segmento D:

$$F_D = \bar{z}(x + \overline{w \oplus y}) + \bar{y}(xw + \bar{x}z) + z\bar{w}y \quad (4)$$

### 3.5 Mapa E

$\begin{smallmatrix} \bar{z} \\ x \end{smallmatrix} \backslash y$	00	01	11	10
00	1	0	0	1
01	0	0	0	1
11	1	1	1	1
10	1	0	1	1

Figure 11: Mapa de Karnaugh Segmento E

A partir del mapa anterior logramos obtener la siguiente función para el segmento E:

$$F_E = \bar{w}(\bar{y} + z) + x(y + z) \quad (5)$$

### 3.6 Mapa F

$\begin{smallmatrix} \bar{z} \\ x \end{smallmatrix} \backslash y$	00	01	11	10
00	1	0	0	0
01	1	1	0	1
11	1	0	1	1
10	1	1	1	1

Figure 12: Mapa de Karnaugh Segmento F

A partir del mapa anterior logramos obtener la siguiente función para el segmento F:

$$F_F = \bar{w}(\bar{z} + y) + x(\bar{y} + z) + \bar{x}y\bar{z} \quad (6)$$

### 3.7 Mapa G

$\begin{matrix} Z \\ W \\ X \\ Y \end{matrix}$	00	01	11	10
00	0	0	1	1
01	1	1	1	1
11	0	1	1	1
10	1	1	1	1

Figure 13: Mapa de Karnaugh Segmento G

A partir del mapa anterior logramos obtener la siguiente función para el segmento G:

$$F_G = z + (x \oplus y) + yw \quad (7)$$

## 4 Desarrollo del circuito

Se desarrolló el circuito a partir de las ecuaciones anteriores por medio del software Multisim, como podemos ver a continuación. Este fue testeado repetidamente con los números de  $[0, F]$ , y funciona correctamente.

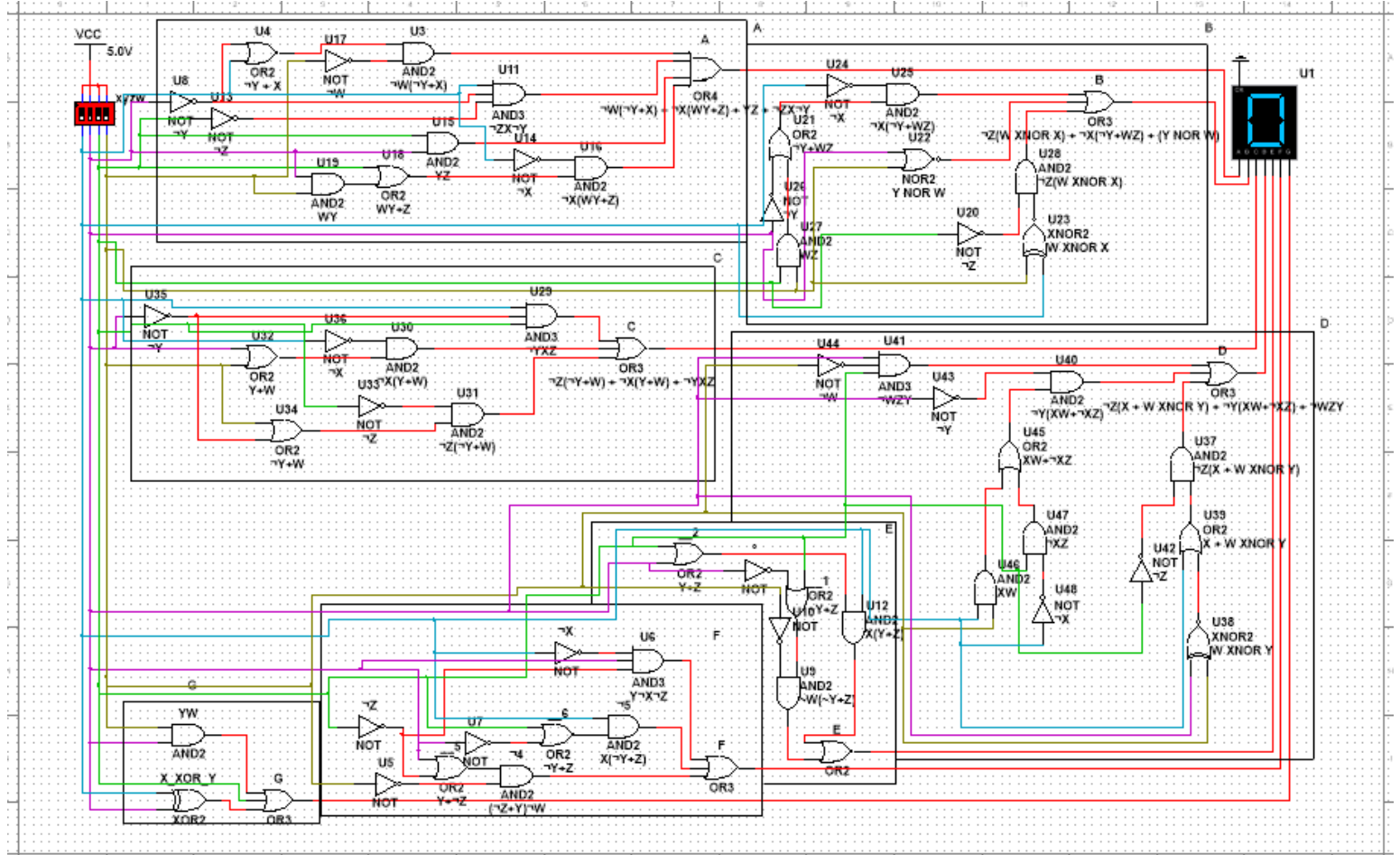


Figure 14: Circuito Display Siete Segmentos

Se puede acceder al circuito realizado en multisim por medio del siguiente enlace a GitHub: [https://github.com/soetgdeznsgr/ElementosDeComputadores/blob/main/proyecto\\_elementos-d-a.ms14](https://github.com/soetgdeznsgr/ElementosDeComputadores/blob/main/proyecto_elementos-d-a.ms14).

## 5 Conclusiones

Por medio del uso de mapas de Karnaugh es posible simplificar funciones lógicas booleanas. Esto a su vez facilita el desarrollo circuitos combicionales complejos, ya que al simplificar la función lógica del circuito, es posible reducir el número de componentes necesarios para su realización.