



Министерство науки и высшего образования Российской  
Федерации

Федеральное государственное бюджетное образовательное  
учреждение высшего образования  
«Московский государственный технический  
университет имени Н.Э. Баумана  
(национальный исследовательский  
университет)» (МГТУ им. Н.Э. Баумана)

Факультет «Информатика и системы управления»  
Кафедра «Программное обеспечение ЭВМ и информационные  
технологии»

## ОТЧЁТ ПО ЛАБОРАТОРНОЙ РАБОТЕ №7 «Полевые транзисторы»

по курсу «Основы электроники»

Студент: Беляк Софья Сергеевна

Группа: ИУ7-32Б

Вариант: 52

Студент

Беляк С.С.

Преподаватель

Оглоблин Д.И.

Оценка \_\_\_\_\_

2023 г.

# Цель работы

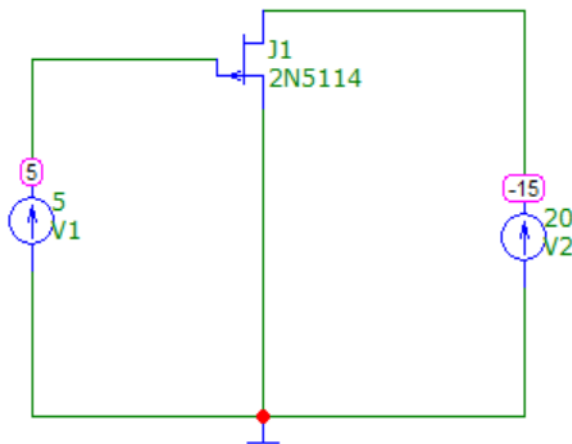
Получить навыки в использовании базовых возможностей программы Microcap и знания при исследовании и настройке усилительных, ключевых и логических устройств на биполярных и полевых транзисторах. Приобретение навыков расчета моделей полупроводниковых приборов в программах Multisim и Mathcad по данным, полученным в экспериментальных исследованиях.

## Параметры транзисторов

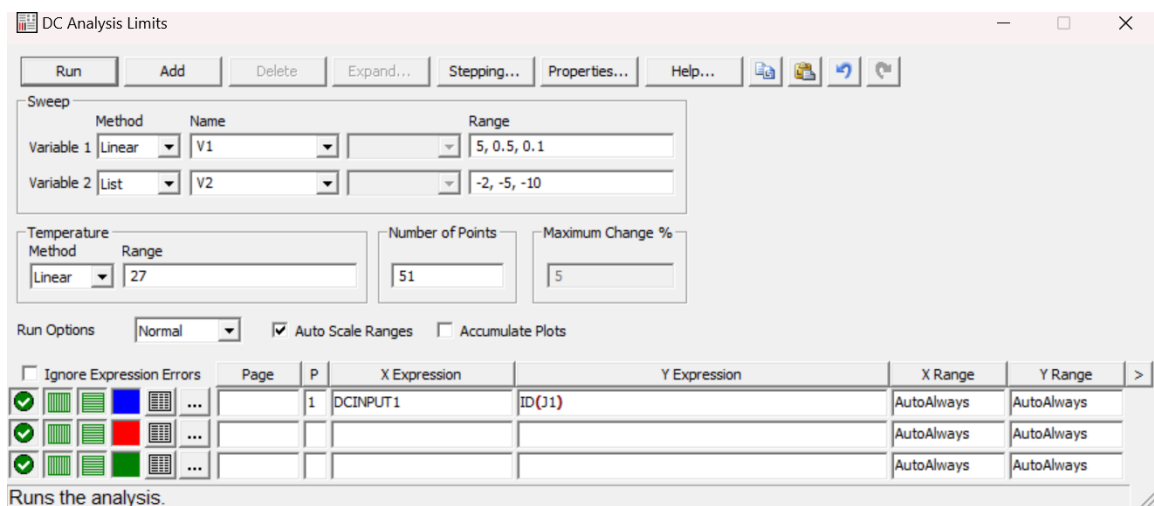
В работе используется вариант транзисторов №52 – модель PJFET 2SJ103GR, модель NMOS IRFD110, модель PMOS IRFD9110 из стандартной библиотеки Microcap.

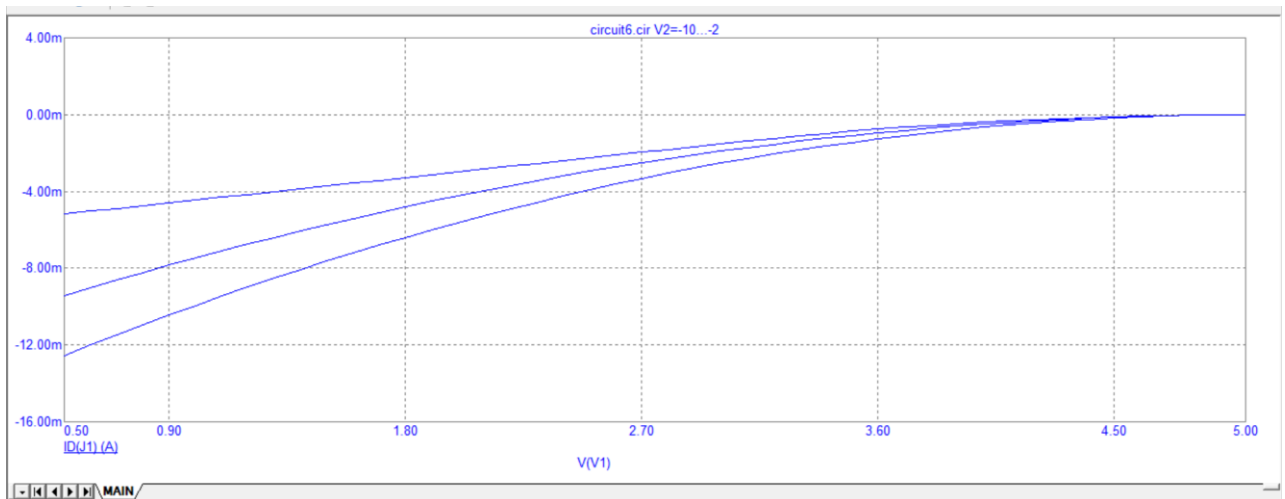
## Эксперимент 7

Рассмотрим n-тип PJFET транзистор с обозначением 2N5114:



Получим передаточную характеристику:





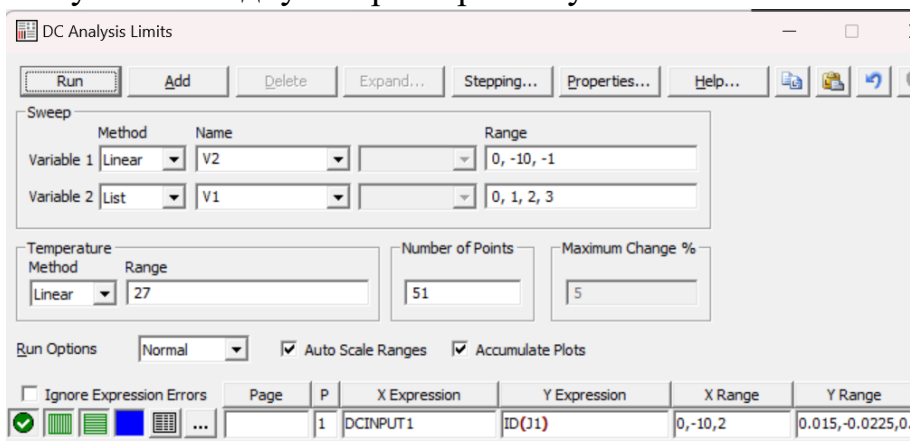
На графике видно, что  $U_{отс} = 4.5V$ .

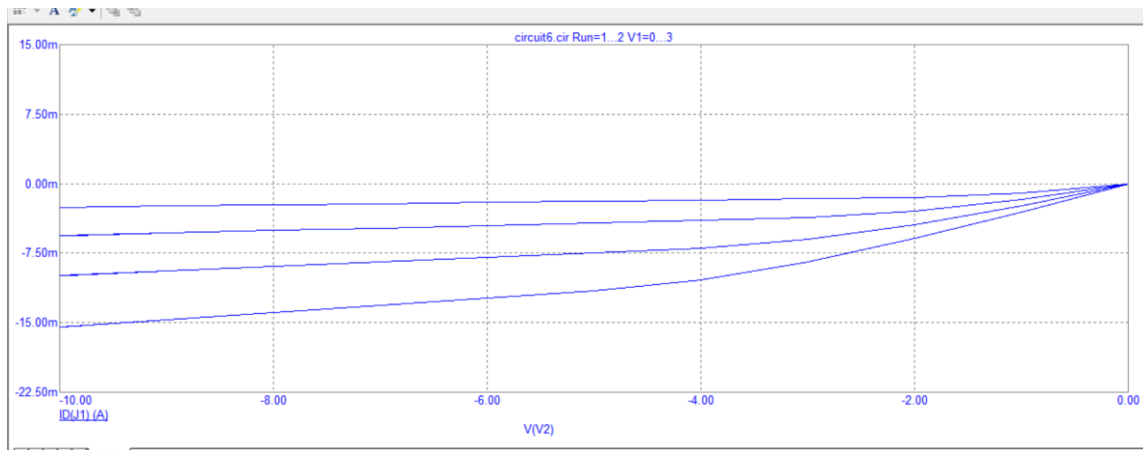
Расчет крутизны транзистора:

$$U := \begin{pmatrix} 2 \\ 5 \\ 10 \end{pmatrix} \quad I := \begin{pmatrix} 121 \cdot 10^{-6} \\ 135 \cdot 10^{-6} \\ 165 \cdot 10^{-6} \end{pmatrix} \quad U_{от} := 4.5$$

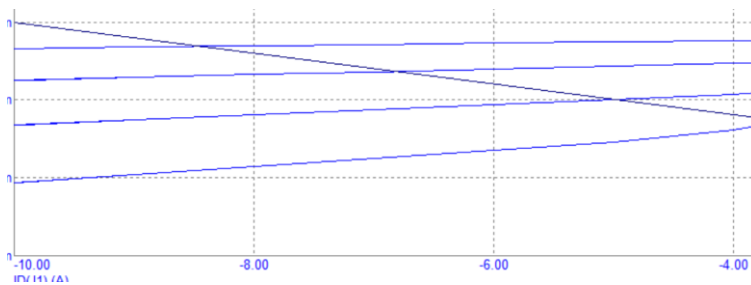
$$S_{max} := 2 \cdot \frac{I}{U_{от}} \quad S_{max} = \begin{pmatrix} 5.378 \times 10^{-5} \\ 6 \times 10^{-5} \\ 7.333 \times 10^{-5} \end{pmatrix}$$

Получим выходную характеристику:





Из графика видно, что крутая область идет на промежутке от 0В до -4В, дальше идет область насыщения.



Рабочие параметры: напряжение (V) 5 В, ток (I) 75 мА, напряжение затвор-исток ( $V_{gs}$ ) 1 В.

$$E_k := 10 \quad I_r := 75 \cdot 10^{-6}$$

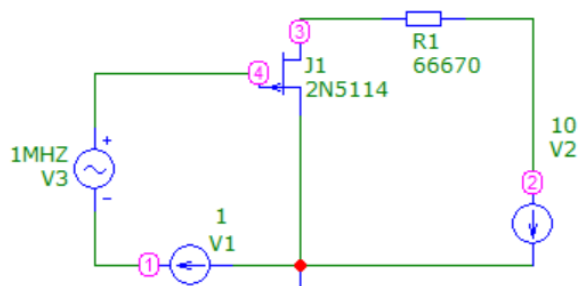
$$U := 5$$

$$R_d := \frac{(E_k - U)}{I_r} \quad R_d = 6.667 \times 10^4$$

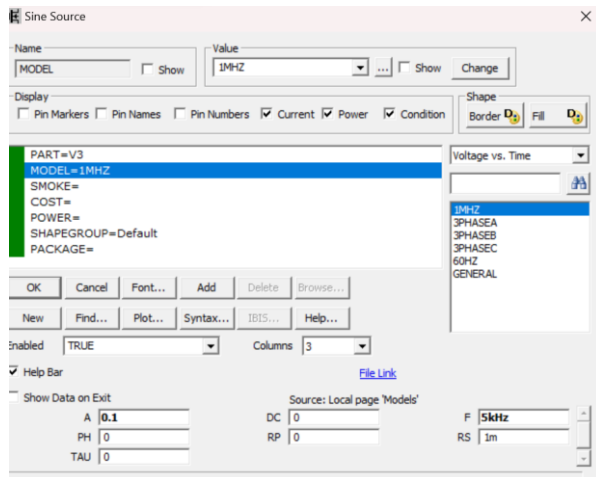
.

+

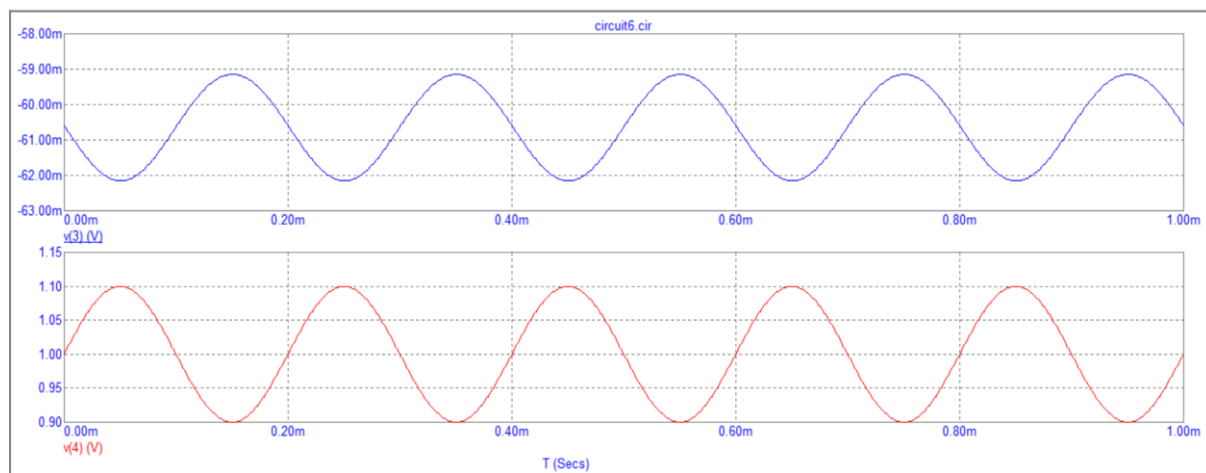
Построим схему усилителя:



Настроим Sine Source – параметры временного анализа:

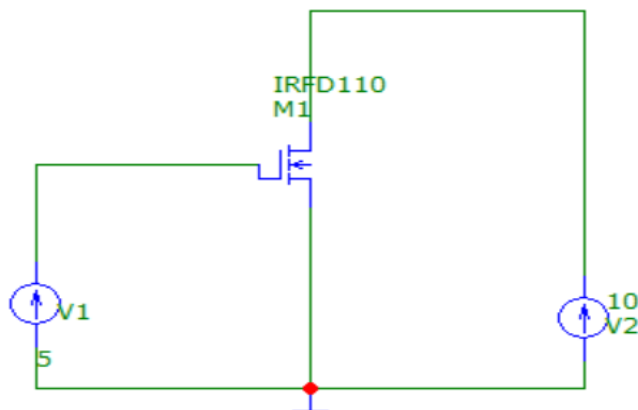


Получим результат временного анализа:

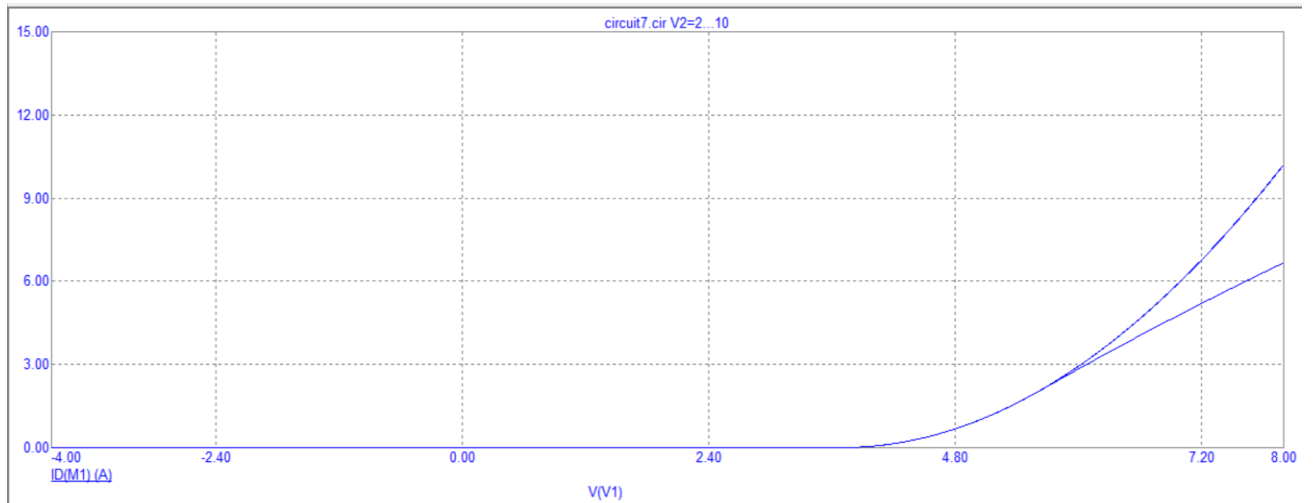


$K=0.004/0.2=0.02$  – Коэффициент усиления

Рассмотрим pmos транзистор IRFD110:

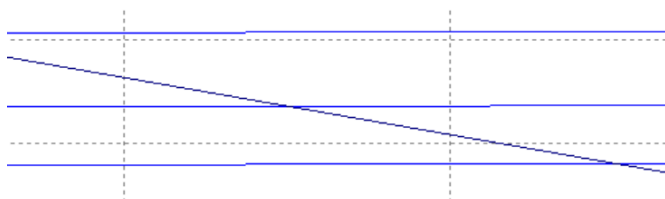
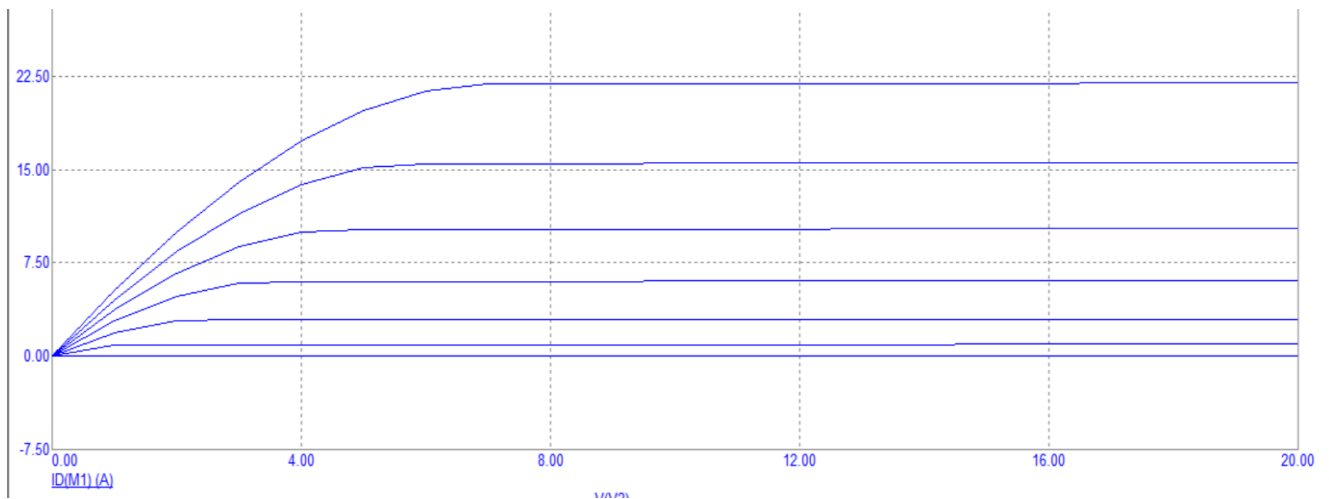


Получим переходную характеристику:



Из графика выше видно, что напряжение, при котором NMOS транзистор открывается равно  $\sim 3.8V$ .

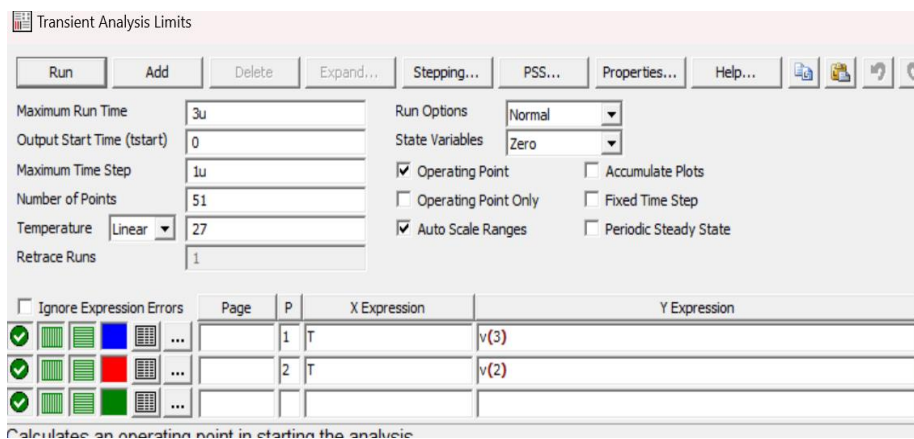
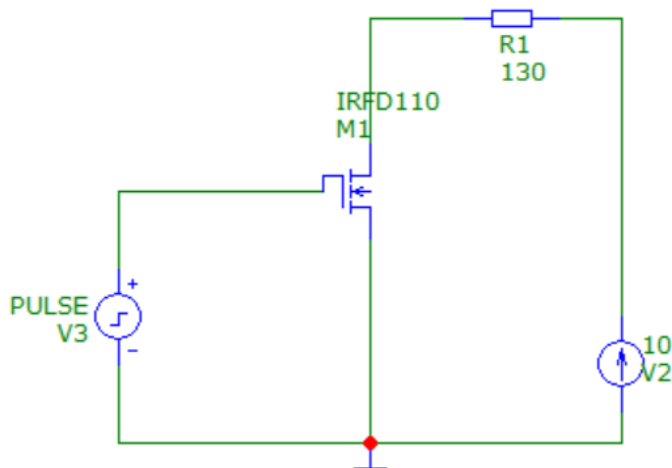
Построим выходную характеристику:



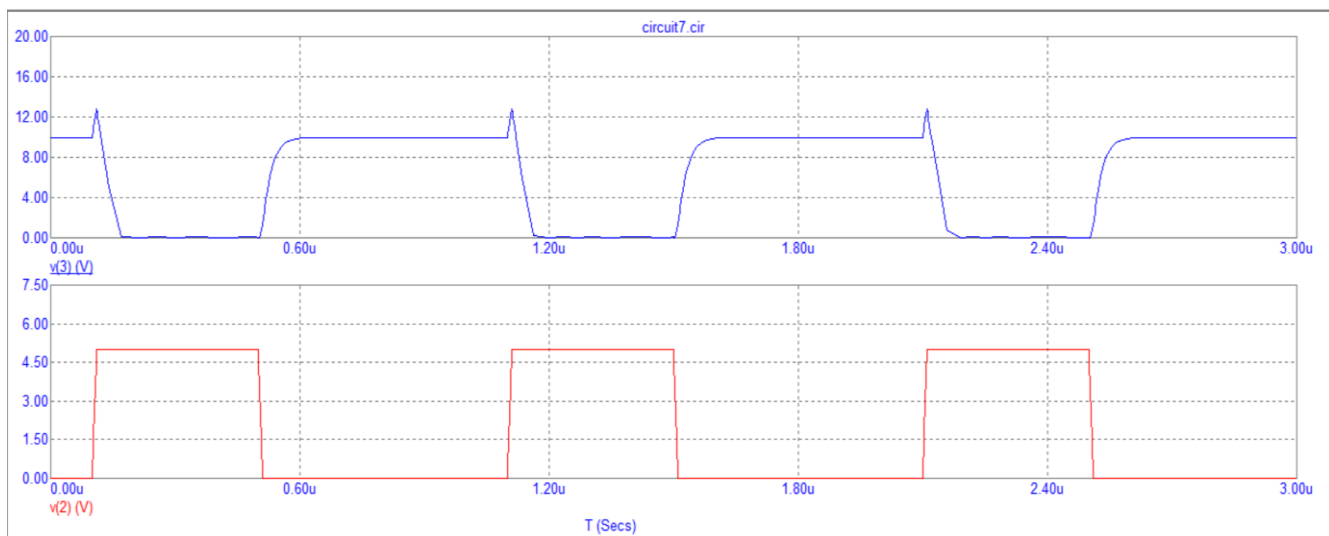
$$I := 15.5 \quad E_k := 20$$

$$R_d := \frac{E_k}{I} \quad R_d = 1.29$$

## Ключ на транзисторе nMOS:



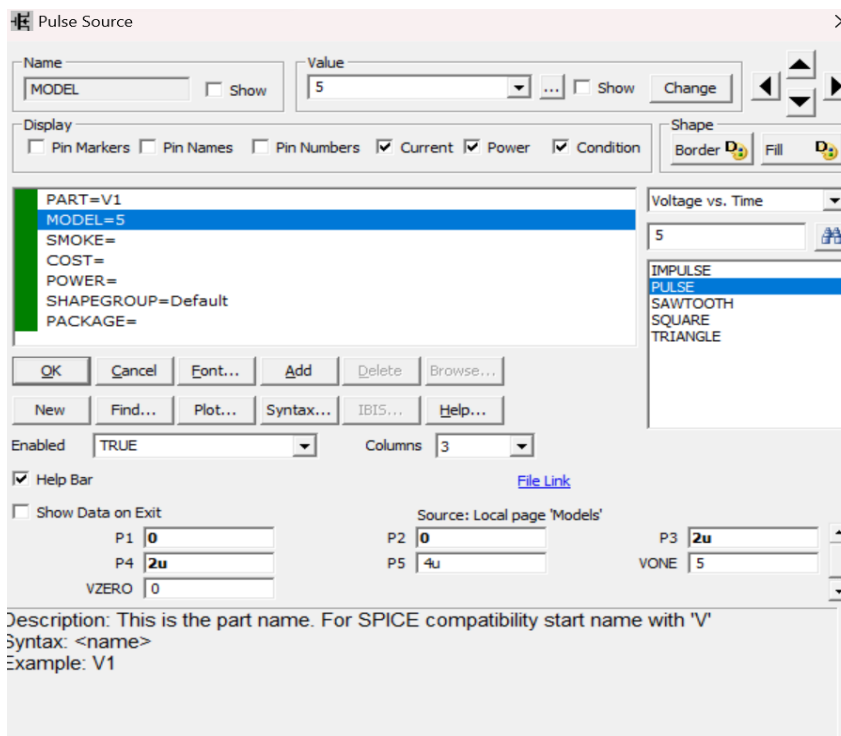
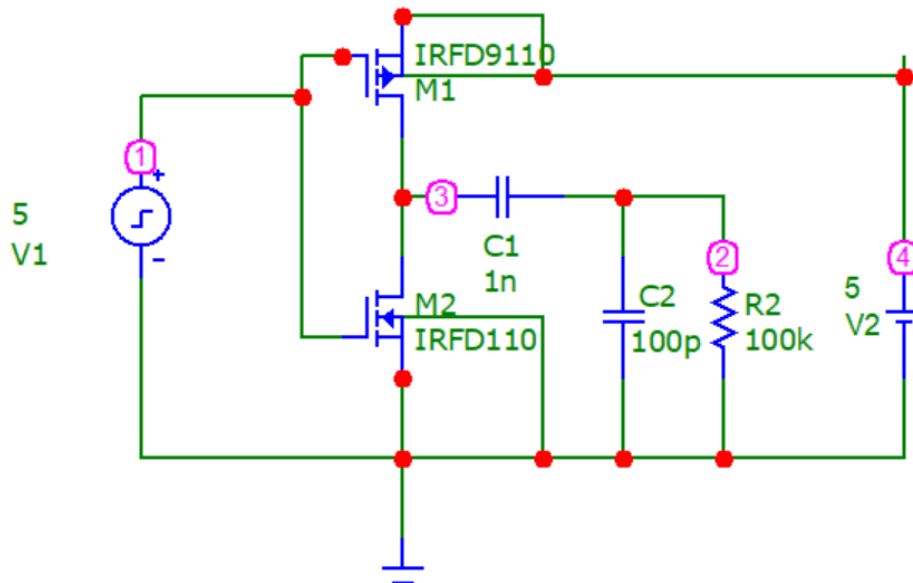
Calculate an operating point in starting the analysis



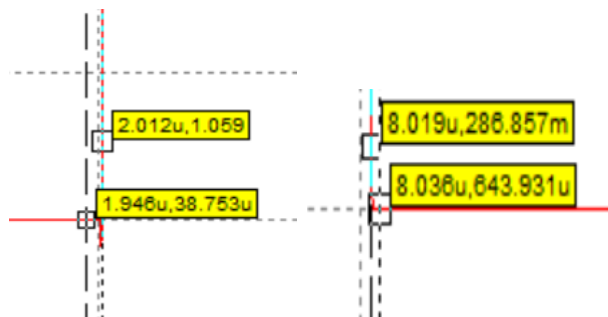
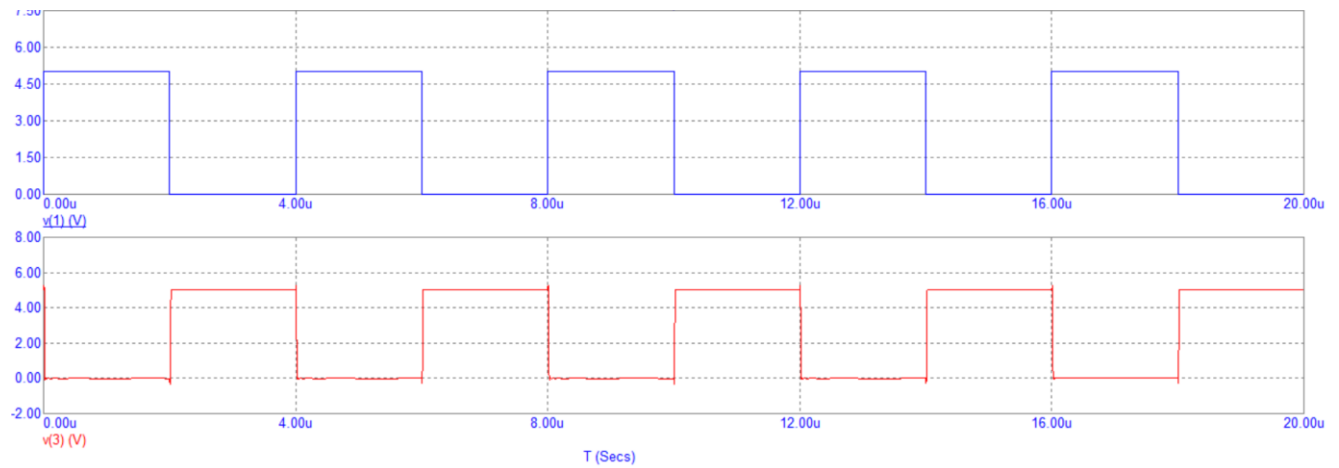


## Эксперимент 8

Рассмотрим схему Кмоп цифрового ключа:

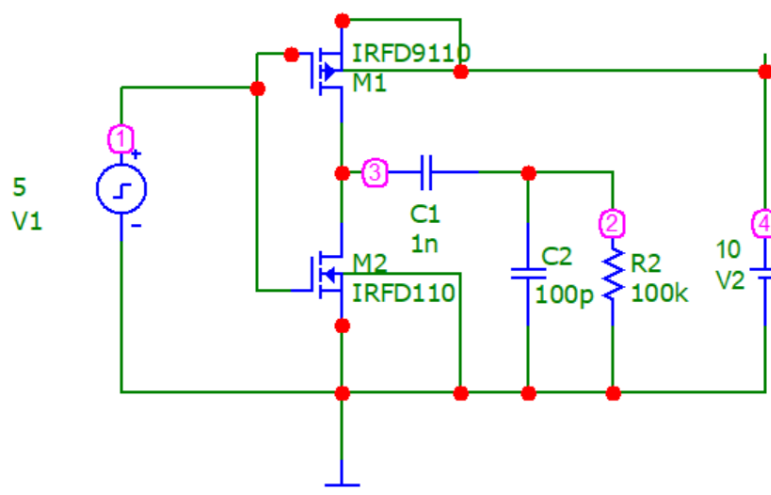


Найдем задержки:



$T_{01}=0.66$  мкс  $T_{10} = 0.17$  мкс  $T_{зад} = 0.415$ мкс. По уровню 0.5.

Построим схему для передаточной характеристики:



Получим передаточные характеристики:

DC Analysis Limits

Run Add Delete Expand... Stepping... Properties... Help...

Sweep

Variable	Method	Name	Range
Variable 1	Linear	V1	15,0,5
Variable 2	Linear	V2	10,6,2

Temperature

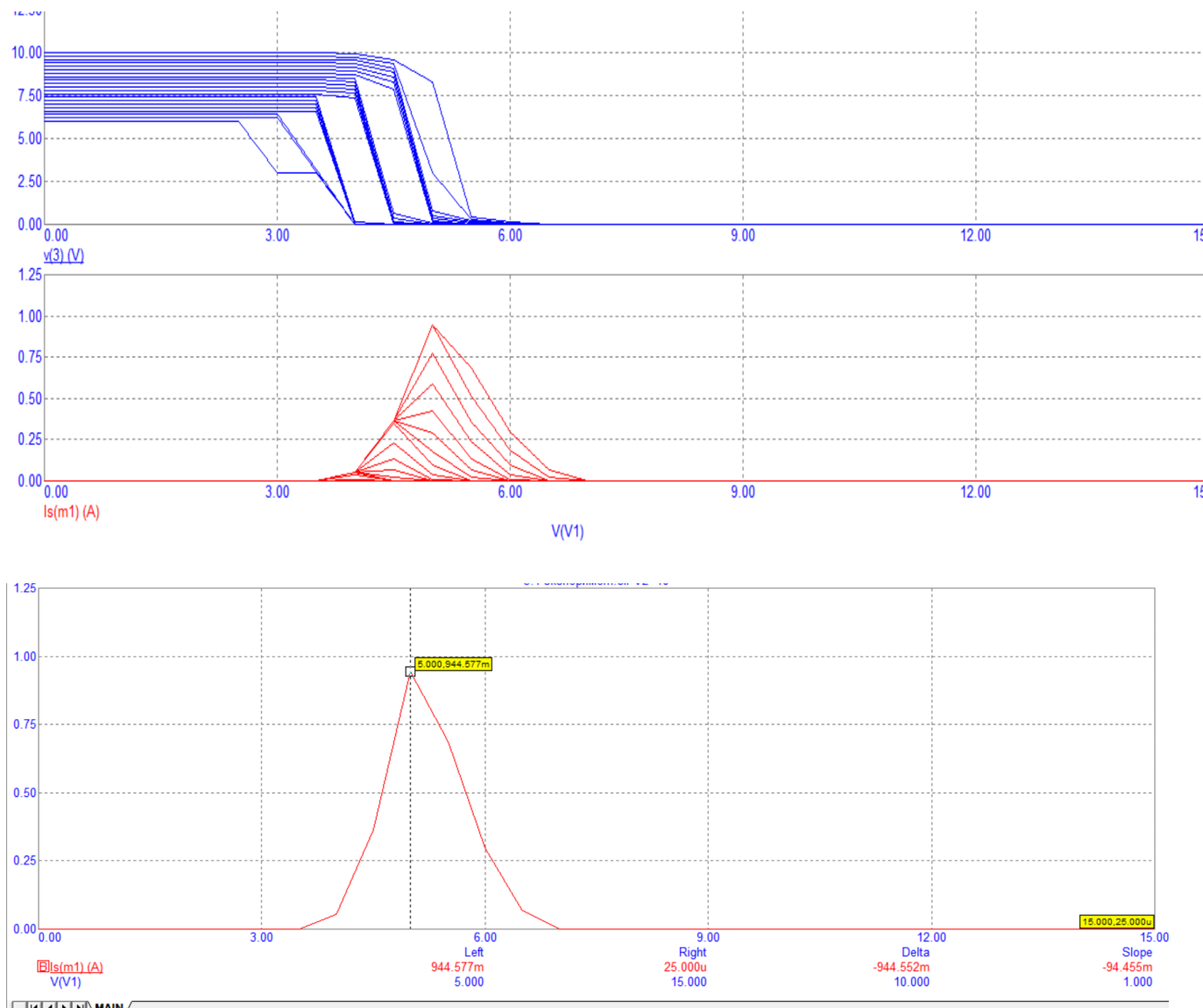
Method	Range
Linear	27

Number of Points: 51 Maximum Change %: 5

Run Options: Normal ☒ Auto Scale Ranges ☐ Accumulate Plots

☐ Ignore Expression Errors

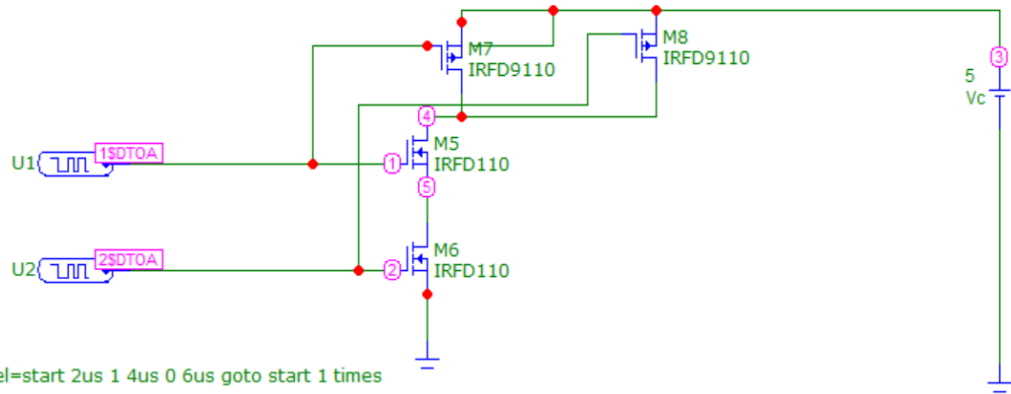
Page	P	X Expression	Y Expression	X Range	Y Range
1	1	DCINPUT1	v(3)	15,0,3	12.5,0,2.5
2	2	DCINPUT1	Is(m1)	15,0,3	1.25,0,0.25
				Auto	Auto



По графику видно, что максимальный ток при  $u=10V$  - 0,944A.

Для исследования логического элемента 2И-НЕ используем схему, показанную ниже.

0 0 label=start 1us 1 2us 0 3us 1 4us 0 5us goto start 1 times



0 0 label=start 2us 1 4us 0 6us goto start 1 times

Запускаем временной анализ:

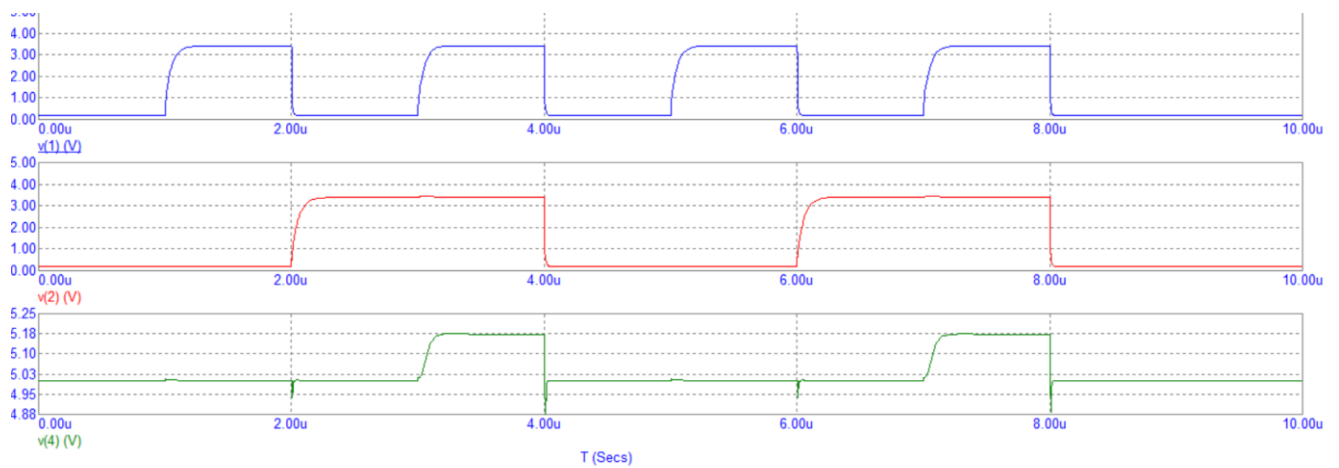
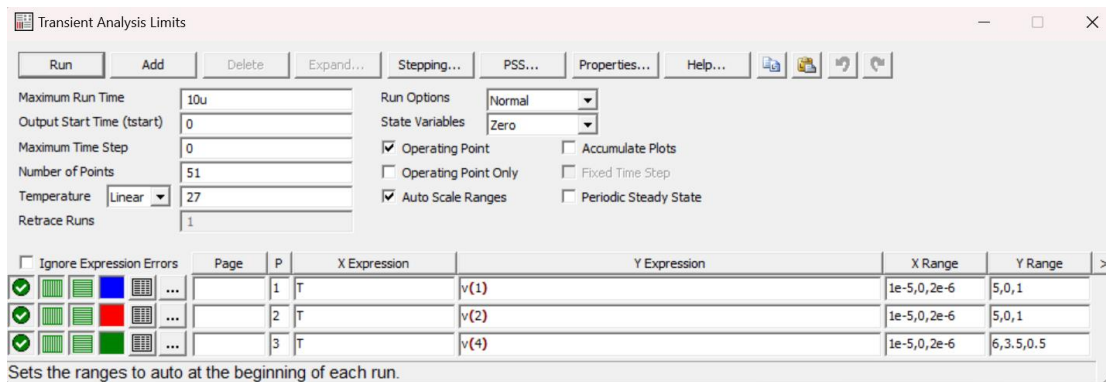
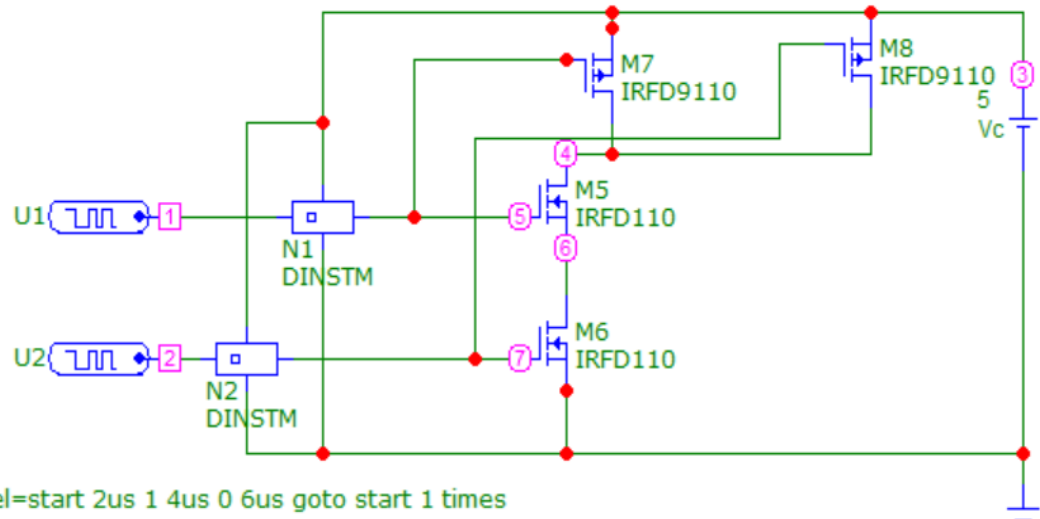
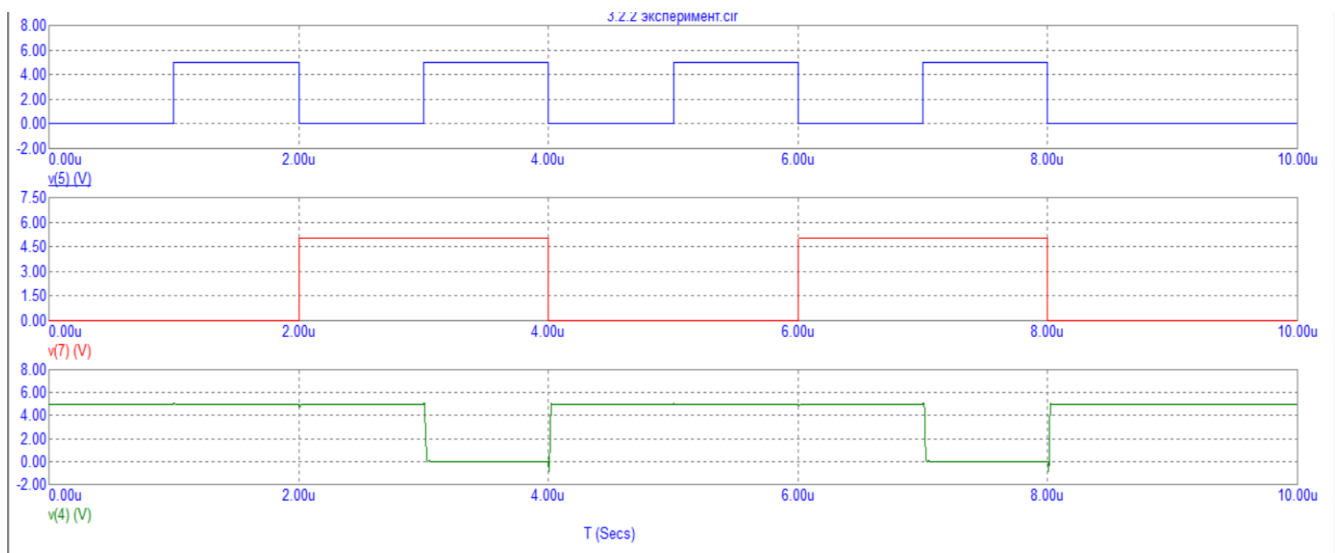


Схема работает неудовлетворительно. Чтобы добиться желаемого результата, пересоберём схему с DtoA преобразователями:

0 0 label=start 1us 1 2us 0 3us 1 4us 0 5us goto start 1 times



0 0 label=start 2us 1 4us 0 6us goto start 1 times



Видим, что схема стала работать более корректно.

Стандартное обозначение логического элемента И-НЕ в схемотехнике.

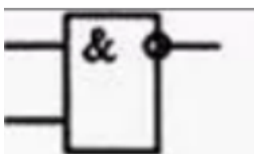
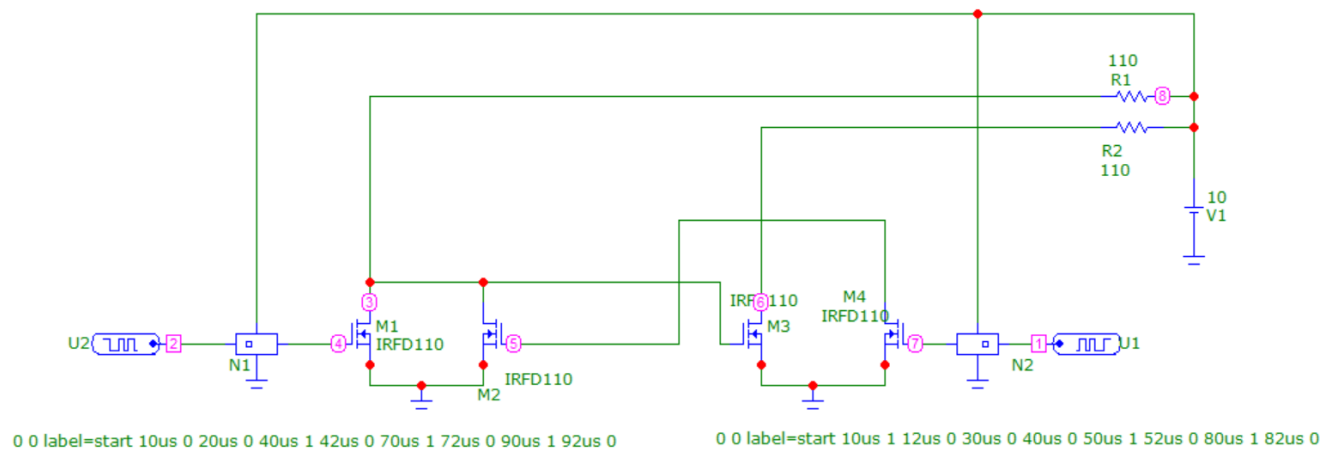


Таблица истинности:

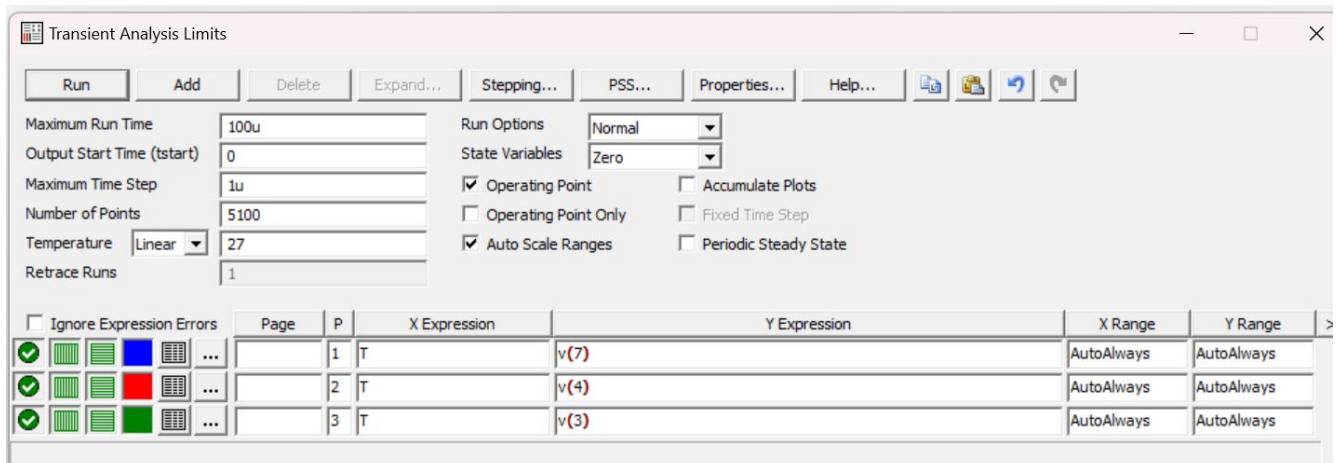
X	Y	HE X&Y
0	0	1
0	1	1
1	0	1
1	1	0

## Эксперимент 9

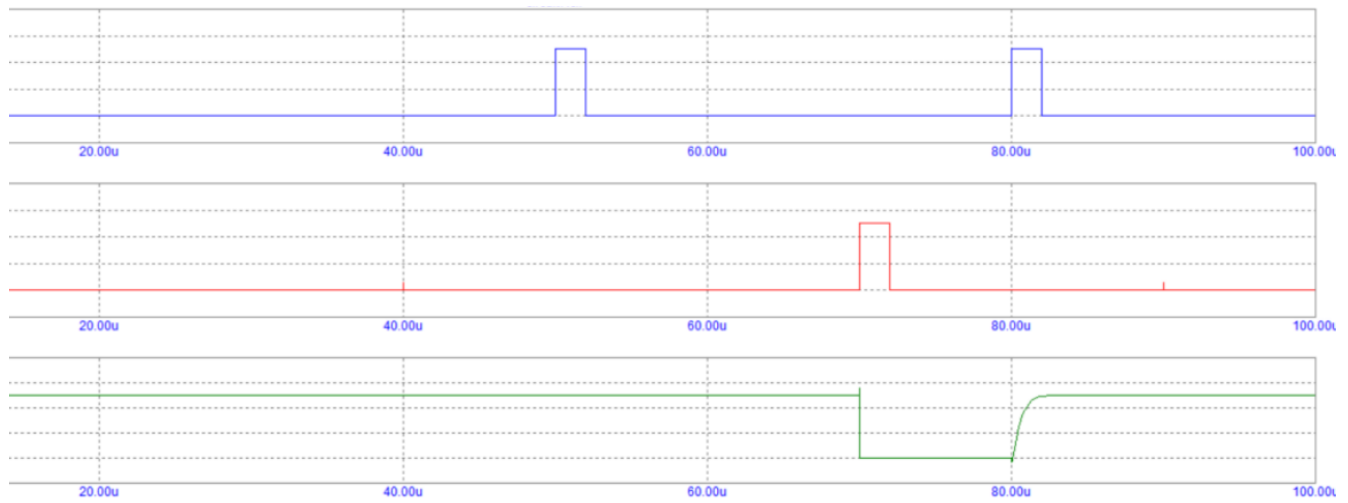
Соберем базовый триггер на транзисторах NMOS.



Настроим параметры временного анализа:



Получим результат временного анализа:



## Вывод

В ходе исследования я ознакомилась с функционированием транзистора в качестве ключа, а также изучила устройство триггера и схемы инверторов (НЕ-И).