

Control digital de planta, modelado con circuito rc-rc

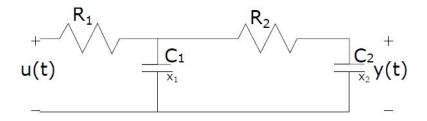
Sofía Bertinat

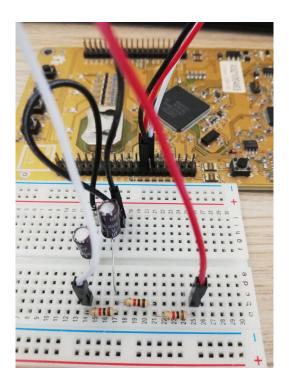
Trabajo final, Diseño digital

Maestría en Sistemas embebidos

Armado

Se procede a armar el circuito propuesto como sistema a estudiar, con: R1 = 2k,R2 = 1k,y C =C1 =C2 = 1F

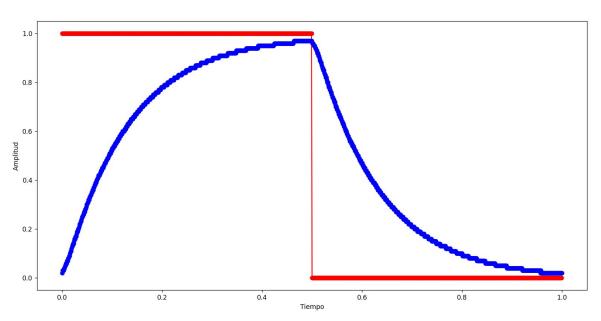




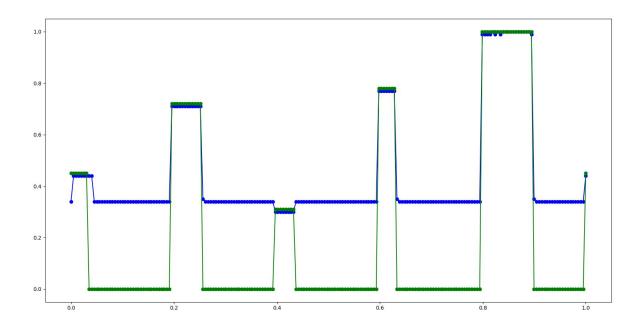
Análisis

Gráfico generado en python, donde se ve la entrada y la salida de la planta superpuestas. Se utiliza una señal cuadrada de 1 Hz como señal de referencia.

El tiempo de subida obtenido fue de: tr = 0.2852852852852852853

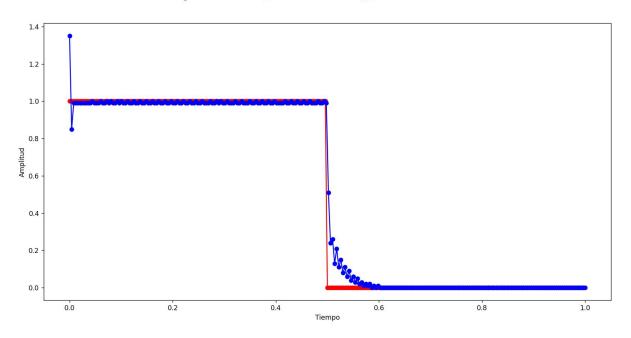


Identificación



Controlador PID

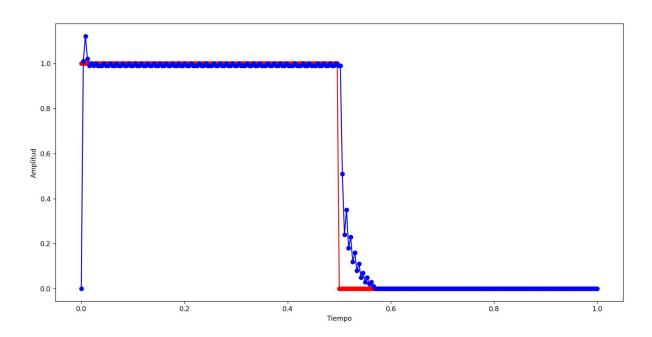
$$h = 4ms$$
, $k_p = 2, 8$, $k_i = \frac{1,2}{h}$, $k_d = \frac{1}{h}$, $N = 20$, $\beta = 1$



Controlador PID

Se tiene que cuanto mayor es la ganancia proporcional, acelera el tiempo de subida del sistema, pero incrementa inestabilidad, por lo que para la próxima prueba se tomó un valor más bajo .

$$k_p = 2, 1.$$



Período de muestreo

El tiempo de subida en lazo cerrado obtenido fue de:

$$t_{_{x}} = 0.005005005005005003$$

Dado la siguiente regla general:

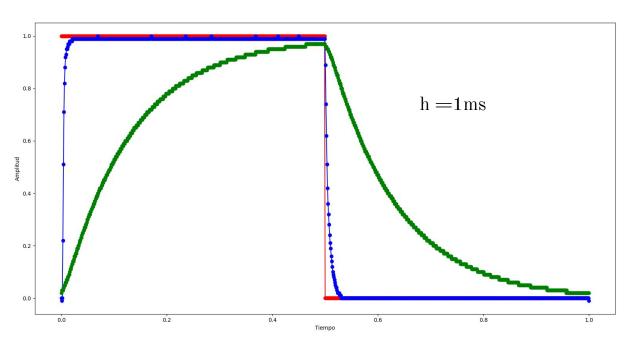
$$f_{LC} \, h \, \approx \, 0.1 \, a \, 0,6 \, \, \mathrm{y} \, f_{LC} = \, BW \, = \, \frac{0.35}{t_{rLC}}$$

Se determina el período de muestreo máximo como:

$$h_{max} = \frac{0.6 t_{rLC}}{0.35} \Rightarrow h_{max} = 8.6 ms$$

$$h_{min} = 20 * (T_{ADC} + T_{PROC.ALGORITMO} + T_{DAC})$$

$$\tau_{_C} = 10 \, us$$
 $\Rightarrow h_{min} = 20 \, us$



¿Preguntas?