

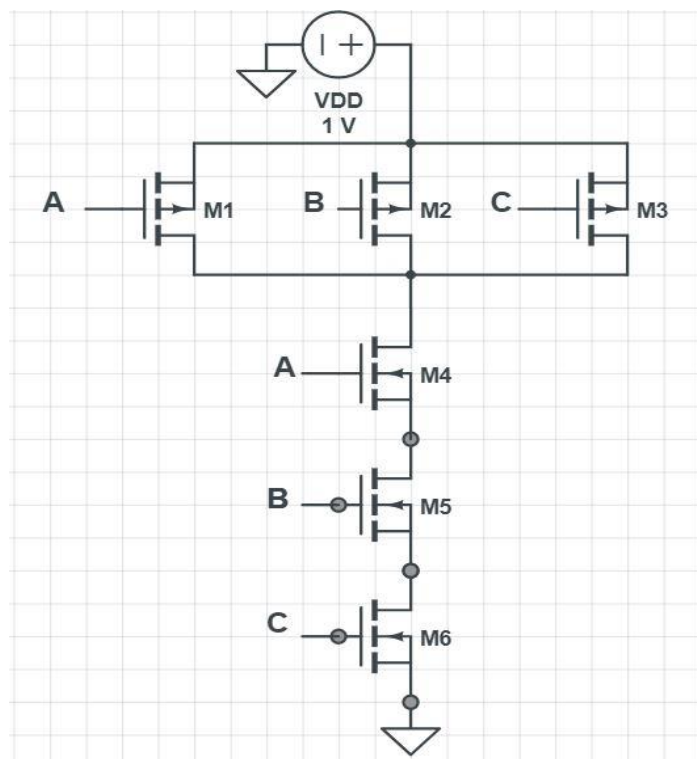


دانشکده برق و کامپیوتر دانشگاه تهران

تمرین کامپیوتری دوم

تاریخ تحویل : 1398.08.12

در این تمرین هدف اصلی بررسی تاخیر و توان مصرفی می باشد.  
گیت مورد بررسی ، NAND سه ورودی با منطق Static CMOS می باشد و شبیه سازی با تکنولوژی 45nm و  $V_{DD} = 1V$  صورت میگیرد.



شکل 1 : ساختار یک NAND سه ورودی

الف) سائز ترانزیستورها را به گونه ای انتخاب کنید که مقاومت بخش pull-up و pull-down در بیشترین مقدار خود (worst case delay) معادل مقاومت  $R_p$  و  $R_n$  اینورتر پایه باشد.

ب) مقادیر  $t_{rise}$  و  $t_{fall}$  را به صورت تئوری محاسبه کنید.

ج) با استفاده از افزار تمامی حالات  $t_{rise}$  و  $t_{fall}$  را بررسی کرده و بدترین حالت را پیدا کنید و سعی کنید آن را توضیح دهید.

\* برای دادن ورودی از سه پالس مجزا برای A,B,C استفاده کنید که مشخصه های TR و TF آن ها برابر 1ps باشد و از مقادیر مناسبی برای PW و PER استفاده کنید که همه ی حالت های مختلف را به شما نشان دهد.

د) حال  $t_{pd}$  را بر اساس بدترین حالت به دست آمده به دست آورید.

ه) ماکزیمم فرکانس کاری مدار چقدر است؟

و) یکی از تعاریف انرژی به صورت روبرو است :  $\text{PowerDelayProduct(PDP)} = \text{AvgPower} * t_{pd}$

به کمک این تعریف مقدار انرژی را محاسبه و گزارش کنید.

پی نوشت : برای محاسبه توان متوسط باید ورودی های متعددی به مدار داده شود و با توجه به آن ها توان متوسط منبع محاسبه شود؛ بدین منظور به کمک دستور .vec فایل 'VectorTest.txt' را فراخوانی کنید.

.vec '.....\VectorTest.txt'

ساختار این فایل دارای سه بخش است:

### 1)Vector Pattern Definition section

### 2)Waveform Characteristics section

### 3)Tabular Data section

#### 1)Vector Patterns

RADIX 1 1 1 1

VNAME a b c out

IO i i i o

TUNIT ps

- RADIX defines 4 single-bit vectors
- VNAME gives each vector a name.
- IO determines which vectors are inputs, outputs
- TUNIT indicates that the time unit for the tabular data to follow is in units of picoseconds

## 2)Waveform Characteristics

### \*SLOPE

Specifies the rise/fall time for the input signal

### \*VIL

Specifies the logic-low voltage for each input signal to which the mask applies.

### \*VIH

Specifies the logic-high voltage for each input signal to which the mask applies.

### \*VOH

Specifies the logic-high voltage for each output signal to which the mask applies.

### \*VOL

Specifies the logic-low voltage for each output signal to which the mask applies.

### \*TDELAY

Defines the delay time for both input and output signals in the Tabular Data section.

### \*PERIOD

Defines the time interval for the Tabular Data section.

## 3)Tabular Data section

در این بخش نیز داده های لازم برای تست را وارد میکنیم.

نمونه ای از ساختار این فایل در زیر آورده شده است:

```
RADIX 1 1 1 1
IO i i i o
VNAME A B C out
TDELAY Out_T_DLY 0 0 0 1
```

```
TUNIT ns
SLOPE slp
VIH 1
VIL 0
VOH .7
VOL .3
PERIOD PRD
```

```
0 1 0 1
1 0 0 1
0 0 1 1
1 0 1 1
0 0 1 1
0 0 0 1
0 0 0 1
1 1 1 0
1 1 1 0
1 1 1 0
0 0 0 1
0 1 0 1
0 1 0 1
0 1 0 1
0 0 1 1
1 1 1 0
1 1 1 0
1 1 1 0
1 1 1 0
0 0 0 1
0 1 1 1
1 0 0 1
1 1 1 0
1 1 0 1
1 1 1 0
1 1 1 0
1 1 1 0
1 1 1 0
1 0 1 1
1 0 1 1
```

در نت لیست مقادیر Out\_T\_DLY و slp و PRD را برای مثال مقادیر زیر تعریف میکنیم:

.param Out\_T\_DLY = 12.95 ns

.param slp = 0.1 ns

.param PRD = 13 ns

\*برای محاسبه توان نیز از دستور زیر استفاده کنید:

.meas tran average\_power avg SRC\_power

توضیحات:

- 1- همانطور که در شکل مشخص است ، بدنه ترانزیستور ها به سورس آنها متصل است.
- 2- فایل تکنولوژی 45 نانومتر به همراه فایل VectorTest همراه صورت تمرین ضمیمه شده است.
- 3- گزارش و عکس های و توضیحات خود را به صورت فایل PDF به همراه فایل کد ها و فایل های شبیه سازی در یک فایل ZIP در سایت آپلود کنید .فرمت نامگذاری فایل زیپ به صورت زیر باشد:

StudentNumber\_CA2

در صورت نیاز می توانید سوالات خود را از طریق ایمیل زیر بپرسید.

[mohammadreza.hajipour98@gmail.com](mailto:mohammadreza.hajipour98@gmail.com)

موفق باشید.