

数据手册

三相电机控制 MCU **FU6522_32_62_72**

峰昭科技(深圳)股份有限公司

目 录

目录.....	2
符号意义说明.....	24
英文缩写及说明	25
1 系统介绍.....	27
1.1 特性	27
1.2 应用场景	29
1.3 概述	30
1.4 系统框图	31
1.4.1 FU6572L 功能框图	31
1.4.2 FU6572N 功能框图	32
1.4.3 FU6572T 功能框图.....	33
1.4.4 FU6562L 功能框图.....	34
1.4.5 FU6562Q 功能框图	35
1.4.6 FU6562T 功能框图.....	36
1.4.7 FU6532T 功能框图.....	37
1.4.8 FU6522L 功能框图.....	38
1.4.9 FU6522N 功能框图	39
1.4.10 FU6522T 功能框图.....	40
1.5 Memory 空间.....	41
1.5.1 Program Memory	41
1.5.2 Data Memory.....	41
1.5.3 SFR	42
1.5.4 XSFR	43
2 引脚定义.....	45
2.1 FU6572L LQFP48 引脚列表	45
2.2 FU6572L LQFP48 引脚图	49
2.3 FU6572N QFN40 引脚列表	50
2.4 FU6572N QFN40 引脚图	53
2.5 FU6572T TSSOP28LD 引脚列表.....	54
2.6 FU6572T TSSOP28LD 引脚图.....	56
2.7 FU6562L LQFP48 引脚列表	57
2.8 FU6562L LQFP48 引脚图	60

2.9 FU6562Q QFN48_38 引脚列表	61
2.10 FU6562Q QFN48_38 引脚图	64
2.11 FU6562T TSSOP28LD 引脚列表	65
2.12 FU6562T TSSOP28LD 引脚图	67
2.13 FU6532T TSSOP28LD 引脚列表	68
2.14 FU6532T TSSOP28LD 引脚图	70
2.15 FU6522L LQFP48 引脚列表	71
2.16 FU6522L LQFP48 引脚图	74
2.17 FU6522N QFN32 引脚列表	75
2.18 FU6522N QFN32 引脚图	78
2.19 FU6522T TSSOP28LD 引脚列表	79
2.20 FU6522T TSSOP28LD 引脚图	81
3 封装尺寸信息	82
3.1 LQFP48_7X7(适用于 FU6572L、FU6562L、FU6522L)	82
3.2 QFN40_5X5(适用于 FU6572N)	83
3.3 QFN48-38_7X7(适用于 FU6562Q)	84
3.4 QFN32_4X4(适用于 FU6522N)	85
3.5 TSSOP28_9.7x4.4(适用于 FU6572T、FU6562T、FU6532T、FU6522T)	86
4 订购信息	87
5 电气特性	89
5.1 绝对最大额定值	89
5.1.1 FU6572L 绝对最大额定值	89
5.1.2 FU6572N 绝对最大额定值	89
5.1.3 FU6572T 绝对最大额定值	89
5.1.4 FU6562L 绝对最大额定值	90
5.1.5 FU6562Q 绝对最大额定值	90
5.1.6 FU6562T 绝对最大额定值	90
5.1.7 FU6532T 绝对最大额定值	90
5.1.8 FU6522L 绝对最大额定值	91
5.1.9 FU6522N 绝对最大额定值	91
5.1.10 FU6522T 绝对最大额定值	91
5.2 全局电气特性	91
5.2.1 FU6572L 全局电气特性	91
5.2.2 FU6572N 全局电气特性	92

5.2.3 FU6572T 全局电气特性.....	92
5.2.4 FU6562L 全局电气特性.....	93
5.2.5 FU6562Q 全局电气特性.....	93
5.2.6 FU6562T 全局电气特性.....	93
5.2.7 FU6532T 全局电气特性.....	94
5.2.8 FU6522L 全局电气特性.....	94
5.2.9 FU6522N 全局电气特性.....	95
5.2.10 FU6522T 全局电气特性.....	95
5.3 GPIO 电气特性	96
5.3.1 FU6572L GPIO 电气特性.....	96
5.3.2 FU6572N GPIO 电气特性.....	96
5.3.3 FU6572T GPIO 电气特性.....	97
5.3.4 FU6562L GPIO 电气特性.....	97
5.3.5 FU6562Q GPIO 电气特性.....	98
5.3.6 FU6562T GPIO 电气特性.....	99
5.3.7 FU6532T GPIO 电气特性.....	99
5.3.8 FU6522L GPIO 电气特性.....	100
5.3.9 FU6522N GPIO 电气特性.....	100
5.3.10 FU6522T GPIO 电气特性.....	101
5.4 6N Pre-driver IO 电气特性(适用于 FU6572L、FU6572N、FU6572T、FU6562L、FU6562Q、FU6562T)	102
5.4.1 FU6572L 6N Pre-driver IO 电气特性.....	102
5.4.2 FU6572N 6N Pre-driver IO 电气特性.....	102
5.4.3 FU6572T 6N Pre-driver IO 电气特性.....	103
5.4.4 FU6562L 6N Pre-driver IO 电气特性.....	103
5.4.5 FU6562Q 6N Pre-driver IO 电气特性.....	104
5.4.6 FU6562T 6N Pre-driver IO 电气特性.....	104
5.5 PWM IO 电气特性(适用于 FU6532T、FU6522L、FU6522N、FU6522T).....	105
5.5.1 FU6532T PWM IO 电气特性	105
5.5.2 FU6522L PWM IO 电气特性	105
5.5.3 FU6522N PWM IO 电气特性	105
5.5.4 FU6522T PWM IO 电气特性	105
5.6 ADC 电气特性.....	106
5.7 参考电压电气特性.....	106

5.7.1 FU6572L 参考电压电气特性	106
5.7.2 FU6572N 参考电压电气特性	107
5.7.3 FU6572T 参考电压电气特性	107
5.7.4 FU6562L 参考电压电气特性	107
5.7.5 FU6562Q 参考电压电气特性	108
5.7.6 FU6562T 参考电压电气特性	108
5.7.7 FU6532T 参考电压电气特性	108
5.7.8 FU6522L 参考电压电气特性	109
5.7.9 FU6522N 参考电压电气特性	109
5.7.10 FU6522T 参考电压电气特性	109
5.8 运算放大器电气特性	109
5.9 BEMF 电气特性	110
5.10 OSC 电气特性	110
5.11 复位电气特性	110
5.12 LDO 电气特性(适用于 FU6572L、FU6572N、FU6572T、FU6532T)	111
5.12.1 FU6572L LDO 电气特性	111
5.12.2 FU6572N LDO 电气特性	111
5.12.3 FU6572T LDO 电气特性	111
5.12.4 FU6532T LDO 电气特性	111
5.13 封装热阻	111
5.13.1 FU6572L 封装热阻	111
5.13.2 FU6572N 封装热阻	112
5.13.3 FU6572T 封装热阻	112
5.13.4 FU6562L 封装热阻	112
5.13.5 FU6562Q 封装热阻	112
5.13.6 FU6562T 封装热阻	112
5.13.7 FU6532T 封装热阻	113
5.13.8 FU6522L 封装热阻	113
5.13.9 FU6522N 封装热阻	113
5.13.10 FU6522T 封装热阻	113
6 复位控制	114
6.1 复位源(RST_SR)	114
6.2 复位使能	114
6.3 外部引脚复位、上电复位	114

6.4 低电压保护复位.....	114
6.5 看门狗溢出复位.....	114
6.6 RSTFED 复位	115
6.7 RSTDBG 复位	115
6.8 软复位	115
6.9 复位寄存器	115
6.9.1 RST_SR (0xC9).....	115
7 中断.....	117
7.1 中断简介	117
7.2 中断源使能	117
7.3 外部中断	117
7.4 中断说明	118
7.5 中断寄存器	119
7.5.1 IE (0xA8).....	119
7.5.2 IP0 (0x8A).....	119
7.5.3 IP1 (0x8B).....	120
7.5.4 IP2 (0x8C).....	120
7.5.5 IP3 (0x8D)	120
7.5.6 TCON (0x88).....	121
7.5.7 P1_IE (0xD1)	121
7.5.8 P1_IF (0xD2).....	122
7.5.9 P4_IE (0xD3)	123
7.5.10 P4_IF (0xD4).....	123
8 I²C (适用于 FU6572L、FU6572N、FU6532T、FU6522L、FU6522N、FU6522T).....	125
8.1 I ² C 简介	125
8.2 I ² C 操作说明	126
8.2.1 主机模式	126
8.2.2 从机模式	127
8.2.3 I ² C 中断源.....	127
8.3 I ² C 寄存器	127
8.3.1 I2C_CR (0x4028)	127
8.3.2 I2C_ID (0x4029)	128
8.3.3 I2C_DR (0x402A).....	128
8.3.4 I2C_SR (0x402B).....	128

9 SPI (适用于 FU6572L、FU6572N、FU6562L、FU6562Q、FU6522L、FU6522N).....	131
9.1 SPI 简介	131
9.2 SPI 操作说明.....	131
9.2.1 信号说明.....	131
9.2.1.1 主输出、从输入(MOSI)	131
9.2.1.2 主输入、从输出(MISO)	131
9.2.1.3 串行时钟(SCLK).....	132
9.2.1.4 片选信号(NSS).....	132
9.2.2 SPI 主机模式	133
9.2.2.1 主机模式配置.....	134
9.2.3 SPI 从机模式	134
9.2.3.1 从机模式配置.....	134
9.2.4 SPI 中断源	134
9.2.5 串行时钟时序	135
9.3 SPI 寄存器.....	136
9.3.1 SPI_CRO (0x4030).....	136
9.3.2 SPI_CR1 (0x4031).....	137
9.3.3 SPI_CLK (0x4032)	138
9.3.4 SPI_DR (0x4033)	138
10 UART	139
10.1 UART 简介	139
10.2 UART 操作说明	139
10.2.1 UART1 操作说明	139
10.2.1.1 UART1 模式 0.....	139
10.2.1.2 UART1 模式 1.....	140
10.2.1.3 UART1 模式 2.....	140
10.2.1.4 UART1 模式 3.....	140
10.2.1.5 UART1 中断源.....	140
10.2.2 UART2 操作说明	140
10.2.2.1 UART2 模式 0.....	140
10.2.2.2 UART2 模式 1.....	141
10.2.2.3 UART2 模式 2.....	141
10.2.2.4 UART2 模式 3.....	141
10.2.2.5 UART2 中断源.....	141

10.3 UART1 寄存器	142
10.3.1 UT_CR (0x98)	142
10.3.2 UT_DR (0x99)	142
10.3.3 UT_BAUD (0x9A, 0x9B)	143
10.4 UART2 寄存器	144
10.4.1 UT2_CR (0xD8)	144
10.4.2 UT2_DR (0x89)	144
10.4.3 UT2_BAUD (0x4042, 0x4043)	145
11 MDU.....	146
11.1 MDU 简介	146
11.2 MDU 特性	146
11.3 MDU 功能说明	146
11.3.1 操作方法	146
11.3.2 运算结果左移 1 位的 16 位有符号乘法	147
11.3.3 16 位有符号乘法	147
11.3.4 16 位无符号乘法	147
11.3.5 32 位/16 位的无符号除法	147
11.3.6 低通滤波器	148
11.3.7 坐标转换(sin/cos 计算)	148
11.3.8 反正切函数	149
11.3.9 PI/PID	150
11.3.9.1 PI/PID 简介	150
11.3.9.2 PI/PID 特性	150
11.3.9.3 PI/PID 操作说明	151
11.4 MDU 寄存器	152
11.4.1 MDU_CR (0xC1)	152
11.4.2 MUL0_MA (0x0FA0, 0x0FA1)	152
11.4.3 MUL0_MB (0x0FA2, 0x0FA3)	153
11.4.4 MUL0_MC (0x0FA4, 0x0FA5, 0x0FA6, 0x0FA7)	153
11.4.5 MUL1_MA (0x0F98, 0x0F99)	153
11.4.6 MUL1_MB (0x0F9A, 0x0F9B)	154
11.4.7 MUL1_MC (0x0F9C, 0x0F9D, 0x0F9E, 0x0F9F)	154
11.4.8 MUL2_MA (0x0F40, 0x0F41)	155
11.4.9 MUL2_MB (0x0F42, 0x0F43)	155

11.4.10 MUL2_MC (0x0F44, 0x0F45, 0x0F46, 0x0F47)	155
11.4.11 MUL3_MA (0x0F38, 0x0F39)	156
11.4.12 MUL3_MB (0x0F3A, 0x0F3B)	156
11.4.13 MUL3_MC (0x0F3C, 0x0F3D, 0x0F3E, 0x0F3F)	156
11.4.14 DIV0_DA (0x0F8C, 0x0F8D, 0x0F8E, 0x0F8F).....	157
11.4.15 DIV0_DB (0x0F90, 0x0F91)	157
11.4.16 DIV0_DQ (0x0F92, 0x0F93, 0x0F94, 0x0F95).....	158
11.4.17 DIV0_DR (0x0F96, 0x0F97)	158
11.4.18 DIV1_DA (0x0F80, 0x0F81, 0x0F82, 0x0F83)	159
11.4.19 DIV1_DB (0x0F84, 0x0F85)	159
11.4.20 DIV1_DQ (0x0F86, 0x0F87, 0x0F88, 0x0F89).....	159
11.4.21 DIV1_DR (0x0F8A, 0x0F8B).....	160
11.4.22 DIV2_DA (0x0F2C, 0x0F2D, 0x0F2E, 0x0F2F).....	160
11.4.23 DIV2_DB (0x0F30, 0x0F31)	161
11.4.24 DIV2_DQ (0x0F32, 0x0F33, 0x0F34, 0x0F35).....	161
11.4.25 DIV2_DR (0x0F36, 0x0F37)	162
11.4.26 DIV3_DA (0x0F20, 0x0F21, 0x0F22, 0x0F23)	162
11.4.27 DIV3_DB (0x0F24, 0x0F25)	162
11.4.28 DIV3_DQ (0x0F26, 0x0F27, 0x0F28, 0x0F29).....	163
11.4.29 DIV3_DR (0x0F2A, 0x0F2B).....	163
11.4.30 SCAT0_COS (0x0F16, 0x0F17).....	164
11.4.31 SCAT0_SIN (0x0F18, 0x0F19)	164
11.4.32 SCAT0_THE (0x0F1A, 0x0F1B).....	164
11.4.33 SCAT0_RES1 (0x0F1C, 0x0F1D)	165
11.4.34 SCAT0_RES2 (0x0F1E, 0x0F1F)	165
11.4.35 SCAT1_COS (0x0F0C, 0x0F0D)	165
11.4.36 SCAT1_SIN (0x0F0E, 0x0F0F)	166
11.4.37 SCAT1_THE (0x0F10, 0x0F11)	166
11.4.38 SCAT1_RES1 (0x0F12, 0x0F13)	166
11.4.39 SCAT1_RES2 (0x0F14, 0x0F15)	167
11.4.40 SCAT2_COS (0x0F02, 0x0F03).....	167
11.4.41 SCAT2_SIN (0x0F04, 0x0F05)	167
11.4.42 SCAT2_THE (0x0F06, 0x0F07)	168
11.4.43 SCAT2_RES1 (0x0F08, 0x0F09)	168

11.4.44 SCAT2_RES2 (0x0FOA, 0x0FOB)	168
11.4.45 SCAT3_COS (0x0EF8, 0x0EF9)	169
11.4.46 SCAT3_SIN (0x0EFA, 0x0EFB)	169
11.4.47 SCAT3_THE (0x0EFC, 0x0EFD)	169
11.4.48 SCAT3_RES1 (0x0EFE, 0x0EFF)	170
11.4.49 SCAT3_RES2 (0x0F00, 0x0F01)	170
11.4.50 LPFO_K (0x0FD0, 0x0FD1)	170
11.4.51 LPFO_X (0x0FD2, 0x0FD3)	171
11.4.52 LPFO_Y (0x0FD4, 0x0FD5, 0x0FD6, 0x0FD7)	171
11.4.53 LPF1_K (0x0FC8, 0x0FC9)	171
11.4.54 LPF1_X (0x0FCA, 0x0FCB)	172
11.4.55 LPF1_Y (0x0FCC, 0x0FCD, 0x0FCE, 0x0FCF)	172
11.4.56 LPF2_K (0x0F78, 0x0F79)	173
11.4.57 LPF2_X (0x0F7A, 0x0F7B)	173
11.4.58 LPF2_Y (0x0F7C, 0x0F7D, 0x0F7E, 0x0F7F)	173
11.4.59 LPF3_K (0x0F70, 0x0F71)	174
11.4.60 LPF3_X (0x0F72, 0x0F73)	174
11.4.61 LPF3_Y (0x0F74, 0x0F75, 0x0F76, 0x0F77)	174
11.4.62 PIO_KP (0x0FB8, 0x0FB9)	175
11.4.63 PIO_EK1 (0x0FBA, 0x0FBB)	175
11.4.64 PIO_EK (0x0FBC, 0x0FBD)	176
11.4.65 PIO_KI (0x0FBE, 0x0FBF)	176
11.4.66 PIO_UKH (0x0FC0, 0x0FC1)	176
11.4.67 PIO_UKL (0x0FC2, 0x0FC3)	177
11.4.68 PIO_UKMAX (0x0FC4, 0x0FC5)	177
11.4.69 PIO_UKMIN (0x0FC6, 0x0FC7)	177
11.4.70 PI1_KP (0x0FA8, 0x0FA9)	178
11.4.71 PI1_EK1 (0x0FAA, 0x0FAB)	178
11.4.72 PI1_EK (0x0FAC, 0x0FAD)	178
11.4.73 PI1_KI (0x0FAE, 0x0FAF)	179
11.4.74 PI1_UKH (0x0FB0, 0x0FB1)	179
11.4.75 PI1_UKL (0x0FB2, 0x0FB3)	179
11.4.76 PI1_UKMAX (0x0FB4, 0x0FB5)	180
11.4.77 PI1_UKMIN (0x0FB6, 0x0FB7)	180

11.4.78 PI2_KP (0x0F5C, 0x0F5D).....	180
11.4.79 PI2_EK1 (0x0F5E, 0x0F5F).....	181
11.4.80 PI2_EK (0x0F60, 0x0F61)	181
11.4.81 PI2_KI (0x0F62, 0x0F63)	181
11.4.82 PI2_UKH (0x0F64, 0x0F65)	182
11.4.83 PI2_UKL (0x0F66, 0x0F67)	182
11.4.84 PI2_UKMAX (0x0F68, 0x0F69)	182
11.4.85 PI2_UKMIN (0x0F6A, 0x0F6B)	183
11.4.86 PI2_KD (0x0F6C, 0x0F6D)	183
11.4.87 PI2_EK2 (0x0F6E, 0x0F6F).....	183
11.4.88 PI3_KP (0x0F48, 0x0F49)	184
11.4.89 PI3_EK1 (0x0F4A, 0x0F4B).....	184
11.4.90 PI3_EK (0x0F4C, 0x0F4D)	184
11.4.91 PI3_KI (0x0F4E, 0x0F4F).....	185
11.4.92 PI3_UKH (0x0F50, 0x0F51)	185
11.4.93 PI3_UKL (0x0F52, 0x0F53)	185
11.4.94 PI3_UKMAX (0x0F54, 0x0F55)	186
11.4.95 PI3_UKMIN (0x0F56, 0x0F57).....	186
11.4.96 PI3_KD (0x0F58, 0x0F59)	186
11.4.97 PI3_EK2 (0x0F5A, 0x0F5B)	187
12 FOC	188
12.1 FOC 说明	188
12.1.1 FOC 简介	188
12.1.2 参考输入	188
12.1.3 PI 控制器	189
12.1.4 坐标转换	189
12.1.4.1 Park 逆变换	189
12.1.4.2 Clarke 变换	190
12.1.4.3 Park 变换	190
12.1.5 SVPWM	190
12.1.5.1 七段式 SVPWM.....	192
12.1.5.2 五段式 SVPWM.....	192
12.1.6 过调制	192
12.1.7 死区补偿	193

12.1.8 电流电压采样	193
12.1.8.1 单电阻采样模式.....	193
12.1.8.2 双三电阻采样模式.....	196
12.1.8.3 电流采样偏置.....	197
12.1.9 角度模式	197
12.1.9.1 爬坡强制角度.....	197
12.1.9.2 强拉角度.....	198
12.1.9.3 估算器角度.....	199
12.1.9.3.1 估算器估算角度	199
12.1.9.3.2 估算器强制角度	199
12.1.9.3.3 角度平滑切换	200
12.1.9.3.4 角度补偿	200
12.1.10 电机实时参数	201
12.1.10.1 顺风逆风检测.....	201
12.1.10.2 反电动势检测.....	201
12.1.10.3 电机功率.....	201
12.1.11 FG 输出产生.....	202
12.2 FOC 寄存器.....	202
12.2.1 FOC_CR0 (0x409F)	202
12.2.2 FOC_CR1 (0x40A0).....	203
12.2.3 FOC_CR2 (0x40A1).....	203
12.2.4 FOC_CR3 (0x409E)	204
12.2.5 FOC_TSMIN (0x40A2)	205
12.2.6 FOC_TGLI (0x40A3).....	205
12.2.7 FOC_TBLO (0x40A4).....	206
12.2.8 FOC_TRGDLY (0x40A5)	206
12.2.9 FOC_CSO (0x40A6, 0x40A7)	206
12.2.10 FOC_RTSTEP (0x40A8, 0x40A9).....	207
12.2.11 FOC_RTHEACC (0x40AA, 0x40AB)	207
12.2.12 FOC_EOMELPF (0x40AA, 0x40AB)	207
12.2.13 FOC_RTHECKNT (0x40AC).....	208
12.2.14 FOC_THECOR (0x40AD)	208
12.2.15 FOC_EMF (0x40AE, 0x40AF)	208
12.2.16 FOC_THECOMP (0x40AE, 0x40AF).....	209

12.2.17 FOC_DMAX (0x40B0, 0x40B1)	209
12.2.18 FOC__OMEEST (0x40B0, 0x40B1).....	209
12.2.19 FOC_DMIN (0x40B2, 0x40B3).....	210
12.2.20 FOC_ATAN_THETA (0x40B2, 0x40B3).....	210
12.2.21 FOC_QMAX (0x40B4, 0x40B5).....	210
12.2.22 FOC_QMIN (0x40B6, 0x40B7).....	211
12.2.23 FOC__UD (0x40B8, 0x40B9)	211
12.2.24 FOC__UQ (0x40BA, 0x40BB).....	211
12.2.25 FOC__ID (0x40BC, 0x40BD)	212
12.2.26 FOC__IQ (0x40BE, 0x40BF).....	212
12.2.27 FOC__IBET (0x40C0, 0x40C1)	212
12.2.28 FOC_IQ_LPK (0x40C0)	213
12.2.29 FOC_ID_LPK (0x40C1)	213
12.2.30 FOC__VBET (0x40C2, 0x40C3)	213
12.2.31 FOC_UDCPS (0x40C2, 0x40C3)	213
12.2.32 FOC_UQCPS (0x40C4, 0x40C5)	214
12.2.33 FOC__VALP (0x40C4, 0x40C5)	214
12.2.34 FOC_FLUX (0x40C6, 0x40C7)	214
12.2.35 FOC__IC (0x40C6, 0x40C7)	215
12.2.36 FOC_LQ (0x40C8, 0x40C9)	215
12.2.37 FOC__IB (0x40C8, 0x40C9)	215
12.2.38 FOC_LD (0x40CA, 0x40CB).....	216
12.2.39 FOC__IA (0x40CA, 0x40CB).....	216
12.2.40 FOC__THETA (0x40CC, 0x40CD)	216
12.2.41 FOC__ETHETA (0x40CE, 0x40CF)	217
12.2.42 FOC__EALP (0x40D0, 0x40D1).....	217
12.2.43 FOC__EBET (0x40D2, 0x40D3).....	217
12.2.44 FOC__EOME (0x40D4, 0x40D5).....	218
12.2.45 FOC__UQEX (0x40D6, 0x40D7)	218
12.2.46 FOC_KFG (0x40D6, 0x40D7)	218
12.2.47 FOC__POW (0x40D8, 0x40D9).....	219
12.2.48 FOC_EOMEKLPF (0x40D8)	219
12.2.49 FOC__IAMAX (0x40DA, 0x40DB)	219
12.2.50 FOC__IBMAX (0x40DC, 0x40DD)	220

12.2.51 FOC_ICMAX (0x40DE, 0x40DF)	220
12.2.52 FOC_EFREQMAX (0x406F)	221
12.2.53 FOC_DKP (0x4070, 0x4071)	221
12.2.54 FOC_EKP (0x4074, 0x4075)	221
12.2.55 FOC_EKI (0x4076, 0x4077)	222
12.2.56 FOC_KSLIDE (0x4078, 0x4079)	222
12.2.57 FOC_EKLPMIN (0x407A, 0x407B)	222
12.2.58 FOC_DKI (0x407C, 0x407D)	223
12.2.59 FOC_OMEKLPF (0x407E, 0x407F)	223
12.2.60 FOC_FBASE (0x4080, 0x4081)	223
12.2.61 FOC_EFREQACC (0x4082, 0x4083)	224
12.2.62 FOC_EFREQMIN (0x4084, 0x4085)	224
12.2.63 FOC_EFREQHOLD (0x4086, 0x4087)	225
12.2.64 FOC_EK3 (0x4088, 0x4089)	225
12.2.65 FOC_EK4 (0x408A, 0x408B)	225
12.2.66 FOC_EK1 (0x408C, 0x408D)	226
12.2.67 FOC_EK2 (0x408E, 0x408F)	226
12.2.68 FOC_IDREF (0x4090, 0x4091)	226
12.2.69 FOC_IQREF (0x4092, 0x4093)	227
12.2.70 FOC_QKP (0x4094, 0x4095)	227
12.2.71 FOC_QKI (0x4096, 0x4097)	227
12.2.72 FOC_UDCFILT (0x4098, 0x4099)	228
13 Timer1.....	229
13.1 Timer1 操作说明	229
13.1.1 Timer1 计数单元	230
13.1.1.1 分频器	230
13.1.1.2 基本计数器	231
13.1.1.3 重载计数器	232
13.1.2 位置检测	232
13.1.2.1 位置检测信号	232
13.1.2.2 CMP/GPIO 位置检测事件	233
13.1.2.3 ADC 位置检测事件	233
13.1.2.4 采样	234
13.1.2.5 滤波	235

13.1.3 写入时序中断	235
13.1.4 Timer1 中断	235
13.2 BLDC 电机方波驱动	236
13.2.1 方波驱动的六步换相	237
13.2.2 方波驱动的工作原理	238
13.2.2.1 60 度基准时间	238
13.2.2.2 60 度强制换相	239
13.2.2.3 续流屏蔽	239
13.2.2.4 位置检测成功到换相的角度	239
13.2.2.5 逐波限流	239
13.3 Timer1 寄存器	240
13.3.1 TIM1_CR0 (0x4068)	240
13.3.2 TIM1_CR1 (0x4069)	240
13.3.3 TIM1_CR2 (0x406A)	241
13.3.4 TIM1_CR3 (0x406B)	241
13.3.5 TIM1_CR4 (0x406C)	242
13.3.6 TIM1_IER (0x406D)	242
13.3.7 TIM1_SR (0x406E)	243
13.3.8 TIM1_BC0R (0x4070, 0x4071)	244
13.3.9 TIM1_CR5 (0x4072)	245
13.3.10 TIM1_DB0R1 (0x4074, 0x4075)	245
13.3.11 TIM1_DB0R2 (0x4076, 0x4077)	246
13.3.12 TIM1_DB0R3 (0x4078, 0x4079)	248
13.3.13 TIM1_DB0R4 (0x407A, 0x407B)	249
13.3.14 TIM1_DB0R5 (0x407C, 0x407D)	250
13.3.15 TIM1_DB0R6 (0x407E, 0x407F)	251
13.3.16 TIM1_DB0R7 (0x4080, 0x4081)	252
13.3.17 TIM1_BCNTR (0x4082, 0x4083)	253
13.3.18 TIM1_BCCR (0x4084, 0x4085)	254
13.3.19 TIM1_BARR (0x4086, 0x4087)	254
13.3.20 TIM1_RARR (0x4088, 0x4089)	254
13.3.21 TIM1_RCNTR (0x408A, 0x408B)	255
13.3.22 TIM1_UCOP (0x408C, 0x408D)	255
13.3.23 TIM1_UFLP (0x408E, 0x408F)	255

13.3.24 TIM1__URES (0x4090, 0x4091)	256
13.3.25 TIM1_KRMAX (0x4092).....	256
13.3.26 TIM1_KFMIN (0x4093).....	256
13.3.27 TIM1_KF (0x4094, 0x4095).....	256
13.3.28 TIM1_KR (0x4096, 0x4097).....	257
13.3.29 TIM1__ITRIP (0x4098, 0x4099).....	257
14 Timer2(适用于 FU6572L、FU6562L、FU6562Q、FU6532T、FU6522L、FU6522N)	258
14.1 Timer2 操作说明	258
14.1.1 分频器	258
14.1.2 TIM2__CNTR 的读写和计数	259
14.1.3 输出模式	259
14.1.3.1 TIM2__ARR/TIM2__DR 的读写	259
14.1.3.2 高/低电平输出模式	259
14.1.3.3 PWM 输出.....	260
14.1.3.4 中断事件	260
14.1.4 输入信号滤波和边沿检测	260
14.1.5 输入捕获模式	261
14.1.6 输入计数模式	262
14.1.7 QEP&RSD 模式	264
14.1.7.1 RSD 的比较器采样	265
14.1.8 步进模式	265
14.2 Timer2 寄存器	266
14.2.1 TIM2_CRO (0xA1)	266
14.2.2 TIM2_CR1 (0xA9)	267
14.2.3 TIM2__CNTR (0xAA, 0xAB)	269
14.2.4 TIM2__DR (0xAC, 0xAD)	269
14.2.5 TIM2__ARR (0xAE, 0xAF)	270
15 Timer3/Timer4.....	271
15.1 Timer3/Timer4 操作说明	271
15.1.1 分频器	271
15.1.2 TIMx__CNTR 的读写和计数	271
15.1.3 输出模式	272
15.1.3.1 高/低电平输出模式	272
15.1.3.2 PWM 输出.....	272

15.1.3.3 中断事件.....	272
15.1.4 输入信号滤波和边沿检测	273
15.1.5 输入捕获模式	274
15.1.6 Timer4 的 FG 输出模式	275
15.2 Timer3/Timer4 寄存器	275
15.2.1 TIMx_CRO (0x9C/0x9E) (x = 3/4).....	275
15.2.2 TIMx_CR1 (0x9D/0x9F) (x = 3/4).....	276
15.2.3 TIMx_CNTR (0xA2, 0xA3/0x92, 0x93) (x = 3/4)	277
15.2.4 TIMx_DR (0xA4, 0xA5/0x94, 0x95) (x = 3/4).....	277
15.2.5 TIMx_ARR (0xA6, 0xA7/0x96, 0x97) (x = 3/4).....	278
16 Systick	279
16.1 Systick 操作说明	279
16.2 Systick 寄存器	279
16.2.1 DRV_SR (0x4061).....	279
16.2.2 SYST_ARR (0x4064, 0x4065).....	280
17 Driver	281
17.1 Driver 操作说明	281
17.1.1 Driver 简介	281
17.1.2 输出控制模块	282
17.1.2.1 计数比较模块.....	282
17.1.2.2 死区模块.....	283
17.1.2.3 输出使能与极性.....	284
17.1.2.4 中断.....	285
17.1.2.4.1 比较匹配中断	285
17.1.2.4.2 FG 中断.....	286
17.1.3 6N Pre-driver 模式(适用于 FU6572/FU6562).....	286
17.2 Driver 寄存器	287
17.2.1 PI_CR (0xF9).....	287
17.2.2 DRV_CR (0x4062).....	287
17.2.3 DRV_SR (0x4061).....	288
17.2.4 DRV_OUT (0xF8)	289
17.2.5 DRV_CMR (0x405C, 0x405D)	290
17.2.6 DRV_ARR (0x405E, 0x405F)	291
17.2.7 DRV_COMR (0x405A, 0x405B).....	291

17.2.8 DRV_DR (0x4058, 0x4059).....	292
17.2.9 DRV_DTR (0x4060).....	292
17.2.10 DRV_CNTR (0x4066, 0x4067).....	293
18 WDT	294
18.1 WDT 使用注意事项.....	294
18.2 WDT 操作说明	294
18.3 WDT 寄存器	294
18.3.1 WDT_CR (0x4026).....	294
18.3.2 WDT_ARR (0x4027)	295
18.3.3 CCFG1 (0x401E)	295
19 RTC.....	296
19.1 RTC 基本功能框图	296
19.2 RTC 操作说明	296
19.3 RTC 寄存器	296
19.3.1 RTC_TM (0x402C, 0x402D)	296
19.3.2 RTC_STA (0x402E).....	297
19.4 时钟校准	297
19.4.1 时钟校准简介	297
19.4.2 时钟校准寄存器	298
19.4.2.1 CAL_CRO (0x4044) CAL_CR1 (0x4045).....	298
20 IO	299
20.1 IO 简介	299
20.2 IO 配置说明	299
20.3 IO 寄存器	300
20.3.1 P0_OE (0xFC)	300
20.3.2 P1_OE (0xFD)	300
20.3.3 P2_OE (0xFE).....	300
20.3.4 P3_OE (0xFF).....	301
20.3.5 P4_OE (0xE9)	301
20.3.6 P5_OE (0xFB)	301
20.3.7 P1_AN (0x4050).....	301
20.3.8 P2_AN (0x4051).....	302
20.3.9 P3_AN (0x4052)	302
20.3.10 P4_AN(0x4047).....	303

20.3.11 P0_PU (0x4053)	303
20.3.12 P1_PU (0x4054)	303
20.3.13 P2_PU (0x4055)	304
20.3.14 P3_PU (0x4056)	304
20.3.15 P4_PU (0x4057)	304
20.3.16 P5_PU (0x4048)	304
20.3.17 PH_SEL (0x404C)	305
20.3.18 PH_SEL1 (0x404D)	305
20.3.19 PH_SEL2 (0x4049)	306
20.3.20 P0 (0x80)	306
20.3.21 P1 (0x90)	307
20.3.22 P2 (0xA0)	307
20.3.23 P3 (0xB0)	308
20.3.24 P4 (0xB8)	308
20.3.25 P5 (0xC0)	308
21 ADC	310
21.1 ADC 简介	310
21.2 ADC 框图	310
21.3 ADC 操作说明.....	311
21.3.1 顺序采样模式	311
21.3.2 触发采样模式	312
21.3.3 输出数据格式	312
21.4 ADC 寄存器.....	313
21.4.1 ADC_CR (0x4039)	313
21.4.2 ADC_MASK (0x4036, 0x4037)	313
21.4.3 PH_SEL2(0x4049)	314
21.4.4 DAC_CR(0x4035)	314
21.4.5 ADC_SCYC (0x4038)	315
21.4.6 ADC0_DR (0x0FD8, 0x0FD9)	315
21.4.7 ADC1_DR (0x0FDA, 0x0FDB)	315
21.4.8 ADC2_DR (0x0FDC, 0x0FDD)	316
21.4.9 ADC3_DR (0x0FDE, 0x0FDF)	316
21.4.10 ADC4_DR (0x0FE0, 0x0FE1)	317
21.4.11 ADC5_DR (0x0FE2, 0x0FE3)	317

21.4.12 ADC6_DR (0x0FE4, 0x0FE5)	317
21.4.13 ADC7_DR (0x0FE6, 0x0FE7)	318
21.4.14 ADC8_DR (0x0FE8, 0x0FE9)	318
21.4.15 ADC9_DR (0x0FEA, 0x0FEB)	318
21.4.16 ADC10_DR (0x0FEC, 0x0FED)	319
21.4.17 ADC11_DR (0x0FEE, 0x0FEF)	319
21.4.18 ADC12_DR (0x0FF0, 0x0FF1)	320
21.4.19 ADC13_DR (0x0FF2, 0x0FF3)	320
21.4.20 ADC14_DR (0x0FF4, 0x0FF5)	320
21.4.21 ADC15_DR (0x0FF6, 0x0FF7)	321
22 DAC	322
22.1 DAC 简介	322
22.2 DAC0 功能框图	322
22.3 DAC1 功能框图	323
22.4 DAC 寄存器	324
22.4.1 DAC_CR (0x4035)	324
22.4.2 DAC0_DR (0x404B)	324
22.4.3 DAC1_DR (0x404A)	324
23 DMA	325
23.1 DMA 功能与说明	325
23.2 DMA 寄存器	326
23.2.1 DMA0_CRO (0x403A)	326
23.2.2 DMA1_CRO (0x403B)	327
23.2.3 DMA0_LEN (0x403C)	328
23.2.4 DMA0_BA (0x403E, 0x403F)	328
23.2.5 DMA1_LEN (0x403D)	328
23.2.6 DMA1_BA (0x4040, 0x4041)	329
24 VREF	330
24.1 VREF 模块的操作说明	330
24.2 VREF 寄存器	331
24.2.1 VREF_VHALF_CR (0x404F)	331
25 VHALF	332
25.1 VHALF 模块的操作说明	332
25.2 VHALF 寄存器	332

26 运放	333
26.1 运放简介	333
26.2 运放操作说明	333
26.2.1 母线电流采样运放(AMP0).....	333
26.2.1.1 AMP0 普通模式.....	333
26.2.1.2 AMP0 PGA 差分输入模式.....	334
26.2.2 相电流运放(AMP1/AMP2)（不适用于 FU6572T）	334
26.2.2.1 AMP1 普通模式.....	334
26.2.2.2 AMP2 普通模式	335
26.2.2.3 AMP1 PGA 差分输入模式.....	335
26.2.2.4 AMP2 PGA 差分输入模式.....	336
26.2.3 运放 AMP3（不适用于 FU6572T）	336
26.2.3.1 AMP3 普通模式.....	336
26.2.3.2 AMP3 PGA 差分输入模式.....	337
26.3 运放寄存器	337
26.3.1 AMP_CRO (0x404E).....	337
26.3.2 AMP_CR1 (0x4034).....	338
26.3.3 AMP_CR2 (0x4046).....	338
27 比较器	339
27.1 比较器操作说明.....	339
27.1.1 比较器 CMP3	339
27.1.1.1 过流保护.....	341
27.1.1.2 逐波限流.....	341
27.1.2 比较器 CMP4	342
27.1.3 比较器组 CMPG	343
27.1.4 比较器采样	347
27.1.5 比较器输出	348
27.2 比较器寄存器	348
27.2.1 CMP_CRO (0xD5).....	348
27.2.2 CMP_CR1 (0xD6).....	349
27.2.3 CMP_CR2 (0xDA)	349
27.2.4 CMP_CR3 (0xDC)	351
27.2.5 CMP_CR4 (0xE1)	351
27.2.6 CMP_SAMR (0x40AD)	352

27.2.7 CMP_SR (0xD7).....	352
27.2.8 HALL_CR (0xE2).....	353
27.2.9 EVT_FILTER (0xD9).....	354
27.2.10 TSD_CR (0x402F).....	354
28 电源模块.....	356
28.1 LDO.....	356
28.1.1 LDO 模块的操作说明	356
28.2 低压检测	356
28.2.1 低压检测简介	356
28.2.2 低压检测操作说明	357
28.2.3 低压检测寄存器	358
28.2.3.1 LVSR (0xDB)	358
29 Flash.....	360
29.1 Flash 简介	360
29.2 Flash 操作说明	360
29.3 Flash 寄存器	360
29.3.1 FLA_CR (0x85).....	360
29.3.2 FLA_KEY (0x84)	361
30 CRC	362
30.1 CRC 功能框图	362
30.2 CRC16 多项式	362
30.3 CRC16 基本逻辑图	362
30.4 CRC 操作说明	363
30.4.1 计算单个字节的 CRC.....	363
30.4.2 批量计算 ROM 数据 CRC	363
30.5 CRC 寄存器	365
30.5.1 CRC_CR (0x4022)	365
30.5.2 CRC_DIN (0x4021)	365
30.5.3 CRC_DR (0x4023)	366
30.5.4 CRC_BEG (0x4024)	366
30.5.5 CRC_CNT (0x4025)	366
31 休眠模式.....	367
31.1 休眠模式简介	367
31.2 休眠模式寄存器.....	368

31.2.1 PCON(0x87)	368
32 代码保护	369
32.1 代码保护简介	369
32.2 代码保护操作说明.....	369
33 修改记录.....	371

符号意义说明

- 寄存器后的[]表示寄存器中的位。例: ABCD[XY]表示ABCD寄存器中的XY位
- 寄存器名中的x表示类似寄存器。例: TIMx_CR0表示TIM3_CR0和TIM4_CR0
- [m:n]表示位范围。例: [3:0]表示从bit3到bit0
- Pm.n表示Portm的第n个端口。例: P0.0表示Port0的0号端口
- 寄存器读写特性表示:
 - R: 只读
 - W: 只写
 - R/W: 可读可写
 - W0: 只可写0
 - W1: 只可写1
- 默认值为-时, 表示该位为不定值或无效值
- 对读出和写入代表不同意义的寄存器, 不可使用RMW指令
- Q格式是一种使用定点数存储浮点数的方式。最高位为符号位, 数据低Q值的位数为数字小数部分分配的位数, 剩余位数为数字整数部分分配的位数。例: Q12格式, 15位为符号位, 14 ~ 12位为整数位, 11 ~ 0位为分数位。Q12格式数字的真实值为-8 ~ 7.9998(对应0x8000 ~ 0x7FFF)。

英文缩写及说明

ADC: Analog to Digital Convertor 模数转换器

BEMF: Back Electromotive Force 反电动势

BLDC: Brushless Direct Current 无刷直流电机

CRC: Cyclic Redundancy Check 循环冗余校验功能

DAC: Digital to Analog Convertor 数模转换器

DMA: Direct Memory Access 不经过 CPU 直接与内存交换数据的方式

FG: Frequency Generator 频率发生器

FICE: Fortior Interactive Connectivity Establishment 峰昭专用交互式连接建立

FOC: Field Oriented Control 电机磁场定向控制法，也称矢量控制法

FOSC: Fast Oscillator 内部快时钟

GPIO: General Purpose Input Output 通用输出输入端口

I²C: Inter Integrated Circuit 一种简单的双向二线制同步串行通信总线

IC: Integrated Circuit 集成电路

IDE: Integrated Development Environment 集成开发环境

IRAM: Internal RAM 内置随机存储器

LDO: Low Dropout Regulator 低压差稳压电源

LPF: Low Pass Filter 低通滤波器

LSB: Least Significant Bit 最低有效位

LVD: Low Voltage Detection 低电压检测

MDU: Multiplication Division Unit 乘除计算协处理器

ME: Motor Engine 峰昭特有电机驱动协处理器

MSB: Most Significant Bit 最高有效位

MOSFET: Metal Oxide Semiconductor Field Effect Transistor 金属氧化物半导体场效应晶体管

NC: Not Connected 不连接

PFC: Power Factor Correction 功率因数校正

PGA: Programmable Gain Amplifier 可编程增益放大器

PI/PID: Proportional Integral/Proportional Integral Derivative 比例积分/比例积分微分控制器

PLL: Phase Locked Loop 锁相环

PWM: Pulse Width Modulation 脉冲宽度调制

QEP: Quadrature Encoder Pulse 正交编码器

RAM: Random Access Memory 随机存储器

RMW: Read Modified Write 读-修改-写指令

ROM: Read Only Memory 只读存储器

RSD: Rotating State Detection 顺逆风状态检测

RTC: Real Time Clock 实时时钟

SCL: Serial Clock Line 串行时钟线

SDA: Serial Data Line 串行数据线

SFR: Special Function Register 特殊功能寄存器

SMO: Sliding Mode Observer 滑模观测器

SOSC: Slow Oscillator 低速振荡器，此处特指内部慢时钟

SPI: Serial Peripheral Interface 串行通信接口

SVPWM: Space Vector PWM 空间矢量脉冲宽度调制

TSD: Temperature Sensor Detect 温度传感器检测

UART: Universal Asynchronous Receiver/Transmitter 异步串行通信接口

WDT: Watch Dog Timer 看门狗定时器

XRAM: External RAM 外部随机存储器

XSFR: External SFR 外部特殊功能寄存器

1 系统介绍

1.1 特性

- FU6572L、FU6572N、FU6572T电源电压:
 - VCC: 7V ~ 20V
 - VDD5: 3V ~ 5.5V
- FU6562L、FU6562Q、FU6562T电源电压:
 - 双电源供电: 外部电源从VCC输入12V ~ 20V, VDD5输入3V ~ 5.5V
- FU6532T电源电压:
 - VCC: 7V ~ 28V
 - VDD5: 3V ~ 5.5V
- FU6522L、FU6522N、FU6522T电源电压:
 - VDD5: 3V ~ 5.5V
- 双核: 8051内核和ME
- 指令周期大多为1或2个系统时钟周期
- 32kB Flash ROM、带CRC校验功能、支持程序自烧录和代码保护功能Flash
- 256 bytes IRAM、3.75k bytes XRAM
- ME: 包含PID控制模块、FOC模块、MDU辅助计算模块、LPF
- 16个中断源, 可设为4个优先级
- GPIO:
 - FU6572L: 31个GPIO
 - FU6572N: 24个GPIO
 - FU6572T: 13个GPIO
 - FU6562L: 22个GPIO
 - FU6562Q: 22个GPIO
 - FU6562T: 9个GPIO
 - FU6532T: 19个GPIO
 - FU6522L: 40个GPIO
 - FU6522N: 24个GPIO
 - FU6522T: 20个GPIO
- 定时器:
 - Timer1: 方波驱动时序控制、支持自动换相、逐波限流、支持Hall/BEMF位置检测
 - Timer2(适用于FU6572L、FU6562L、FU6562Q、FU6532T、FU6522L、FU6522N):

PWM输出、输入PWM的占空比和周期检测、输入设定PWM数的时间、正交编码器解码、顺逆风检测、步进电机的方向和速度检测。

- Timer3/Timer4: PWM输出、输入PWM的占空比和周期检测。Timer4支持FG输出模式，Timer3支持48MHz输入模式
- Systick定时器
- RTC定时器
- 通信接口：
 - 1个SPI(适用于FU6572L、FU6572N、FU6562L、FU6562Q、FU6522L、FU6522N)
 - 1个I²C(适用于FU6572L、FU6572N、FU6532T、FU6522L、FU6522N、FU6522T)
 - 2个UART，支持单线模式(适用于FU6572L、FU6572N、FU6562L、FU6562Q、FU6532T、FU6522L、FU6522N、FU6522T)
 - 1个UART，支持单线模式(适用于FU6572T、FU6562T)
 - 2通道DMA: 支持I²C/SPI/UART数据传输(适用于FU6572L、FU6572N、FU6522L、FU6522N)
 - 2通道DMA: 支持I²C/UART数据传输(适用于FU6532T、FU6522T)
 - 2通道DMA: 支持UART数据传输(适用于FU6572T、FU6562T)
 - 2通道DMA: 支持SPI/UART数据传输(适用于FU6562L、FU6562Q)
- 模拟外设：
 - 12位ADC: 1μs转换，可选择内部VREF、外部VREF作参考电压(适用于FU6572L、FU6572N、FU6572T、FU6562L、FU6562Q、FU6532T、FU6522L)
 - 12位ADC: 1μs转换，可选择VDD5(适用于FU6522N、FU6522T、FU6562T)
 - ADC通道数：
 - ◆ FU6572L: 15通道
 - ◆ FU6572N: 14通道
 - ◆ FU6572T: 10通道
 - ◆ FU6562L: 13通道(其中AD0/AD1为内置通道)
 - ◆ FU6562Q: 13通道(其中AD0/AD1为内置通道)
 - ◆ FU6562T: 8通道
 - ◆ FU6532T: 9通道 (其中AD0/AD1为内置通道)
 - ◆ FU6522L: 16通道
 - ◆ FU6522N: 11通道
 - ◆ FU6522T: 13通道
 - 内置VREF参考，FU6572L、FU6572N、FU6572T、FU6562L、FU6562Q、FU6532T、FU6522L可配置3V、4V、4.5V、VDD5，FU6522N、FU6522T、FU6562T仅支持

VDD5

- 内置VHALF(VREF/2、1/4 VREF、1/8 VREF、25/64 VREF)参考
- 独立运算放大器，可配置可编程增益放大器
 - ◆ FU6572L/FU6572N/FU6562L/FU6562Q/FU6562T/FU6532T/FU6522L/FU6522N/
FU6522T: 4个
 - ◆ FU6572T: 1个
- 3路模拟比较器
- DAC: 1路9位, 1路6位
- 驱动类型
 - 内置 MOSFET 驱动器: 6N Pre-driver 输出(适用于 FU6572L、FU6572N、FU6572T、
FU6562L、FU6562Q、FU6562T)
 - PWM 输出(适用于 FU6532T、FU6522L、FU6522N、FU6522T)
- FOC 驱动支持单电阻、双电阻、三电阻电流采样(适用于 FU6572L、FU6572N、FU6562L、
FU6522L、FU6522N、FU6522T)
- FOC 驱动支持单电阻、双电阻电流采样(适用于 FU6532T)
- FOC 驱动支持单电阻模式(适用于 FU6572T、FU6562Q、FU6562T)
- 时钟
 - 内置24MHz高速RC振荡器
 - 内置32.8kHz低速RC振荡器
- WDT
- LVD
- TSD
- 两线制FICE协议提供在线仿真功能

1.2 应用场景

可用于无感/有感的 BLDC 电机/PMSM。

- 应用领域:
 - FU6572L / FU6572N / FU6572T: 电动工具等
 - FU6562L / FU6562T: 吹风筒
 - FU6562Q: 冰箱、空调室内外机、油烟机、吹风筒等
 - FU6532T: 落地扇、低压吊扇、扫地宝、吸尘器、水泵等
 - FU6522L / FU6522T: 电动车、平衡车等
 - FU6522N: 散热风扇

1.3 概述

FU6522_32_62_72 系列是一款集成电机控制引擎(ME)和 8051 内核的高性能电机驱动专用芯片，ME 集成了 FOC、MDU、LPF、PID、SVPWM 等诸多硬件模块，可由硬件自动完成有感/无感 BLDC 电机/PMSM 的 FOC 驱动/方波驱动的运算和控制；8051 内核用于参数配置和日常事务处理，双核并行工作实现各种高性能电机控制。其中 8051 内核大部分指令周期为 1T 或 2T。芯片内部集成有高速运算放大器、比较器、高速 ADC、CRC、SPI、I²C、UART、多种 Timer 等功能，内置 LDO，适用于 BLDC/PMSM 电机的方波、FOC 驱动控制。

以上为 FU6522_32_62_72 系列芯片功能的全面描述，具体功能因型号而异，请参考 2 引脚定义及 4 订购信息。

为便于描述和区分，后续如有指明具体型号则表示该项特性为对应型号专有，FU6572 代指 FU6572 所有不同型号，FU6522 代指 FU6522 所有不同型号，以此类推，否则为 FU6522_32_62_72 系列芯片共有的特性。

FU6572 有不同型号：FU6572L(LQFP48)、FU6572N(QFN40)、FU6572T(TSSOP28LD)

FU6562 有不同型号：FU6562L(LQFP48)、FU6562Q(QFN48_38)、FU6562T(TSSOP28LD)

FU6532 型号：FU6532T(TSSOP28LD)

FU6522 有不同型号：FU6522L(LQFP48)、FU6522N(QFN32)、FU6522T(TSSOP28LD)

1.4 系统框图

1.4.1 FU6572L 功能框图

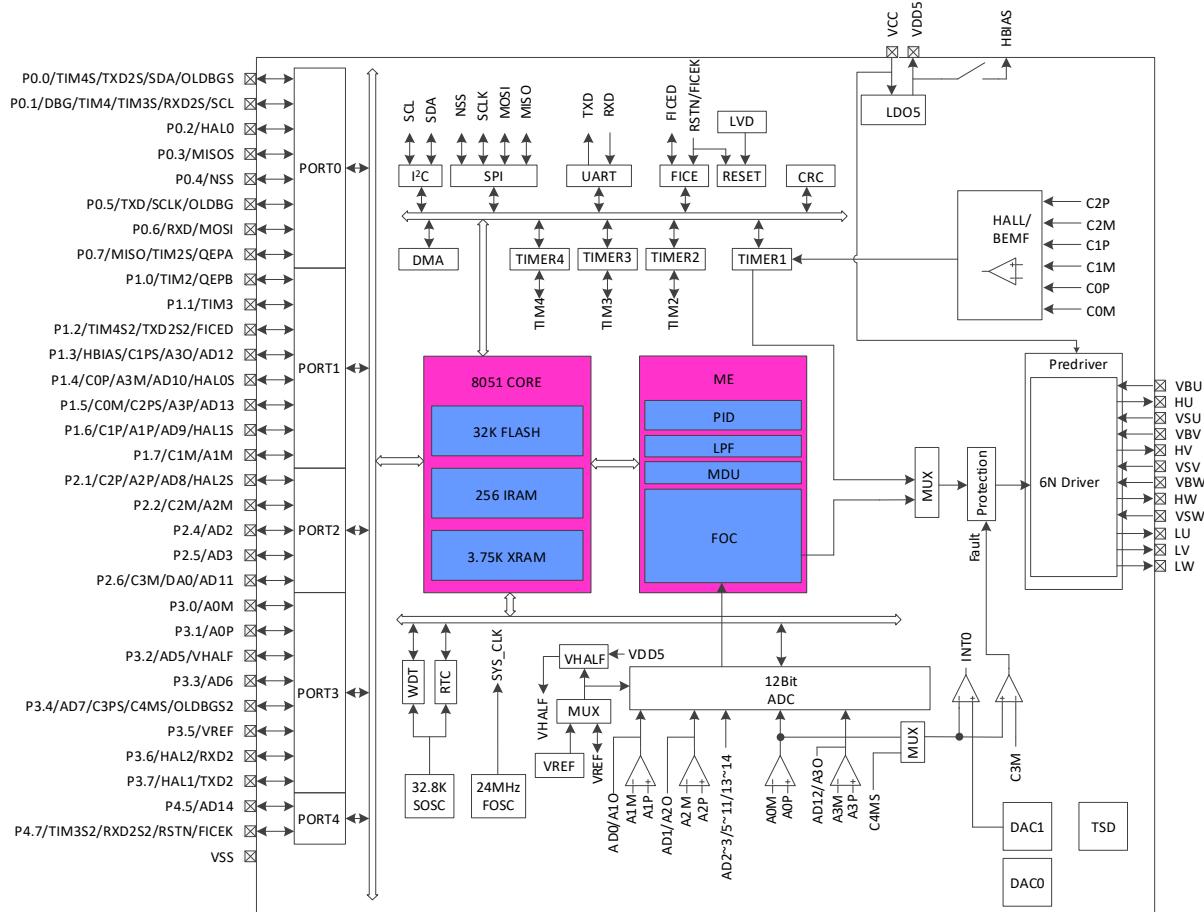


图 1-1 FU6572L 功能框图

1.4.2 FU6572N 功能框图

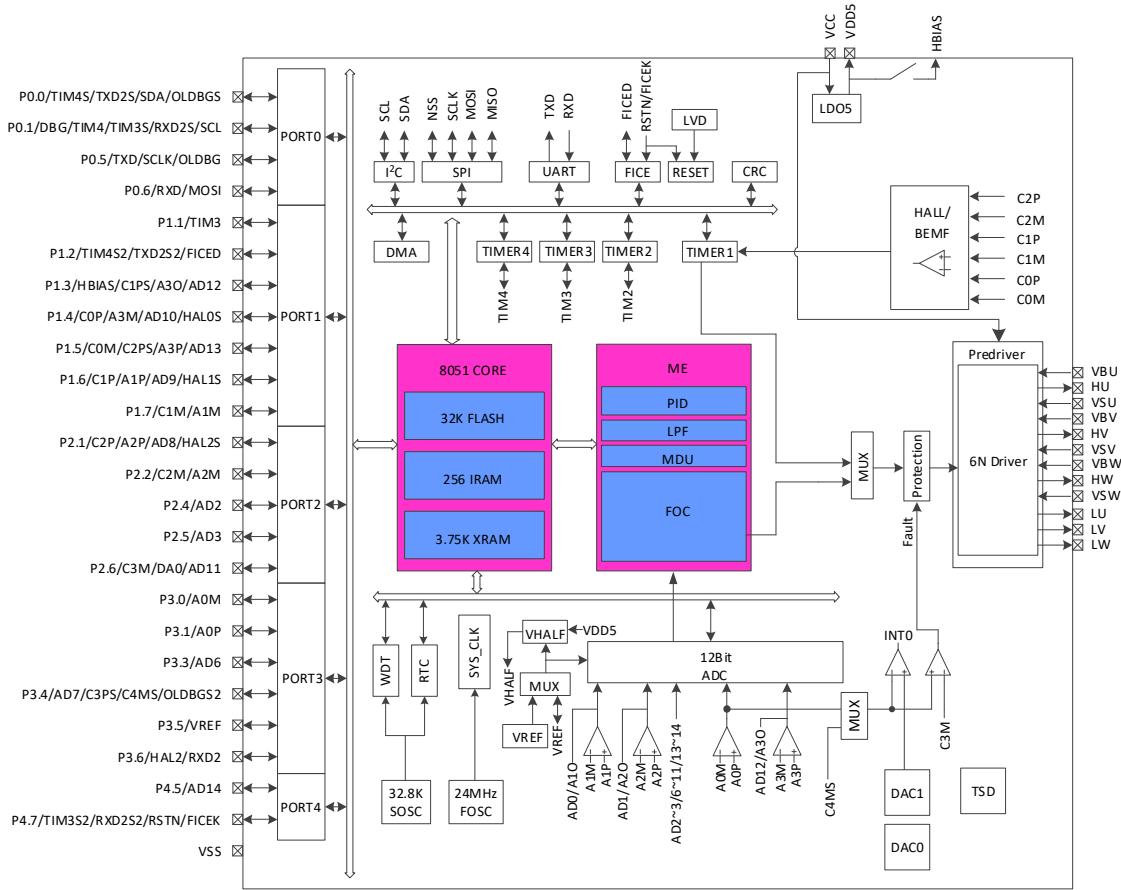


图 1-2 FU6572N 功能框图

1.4.3 FU6572T 功能框图

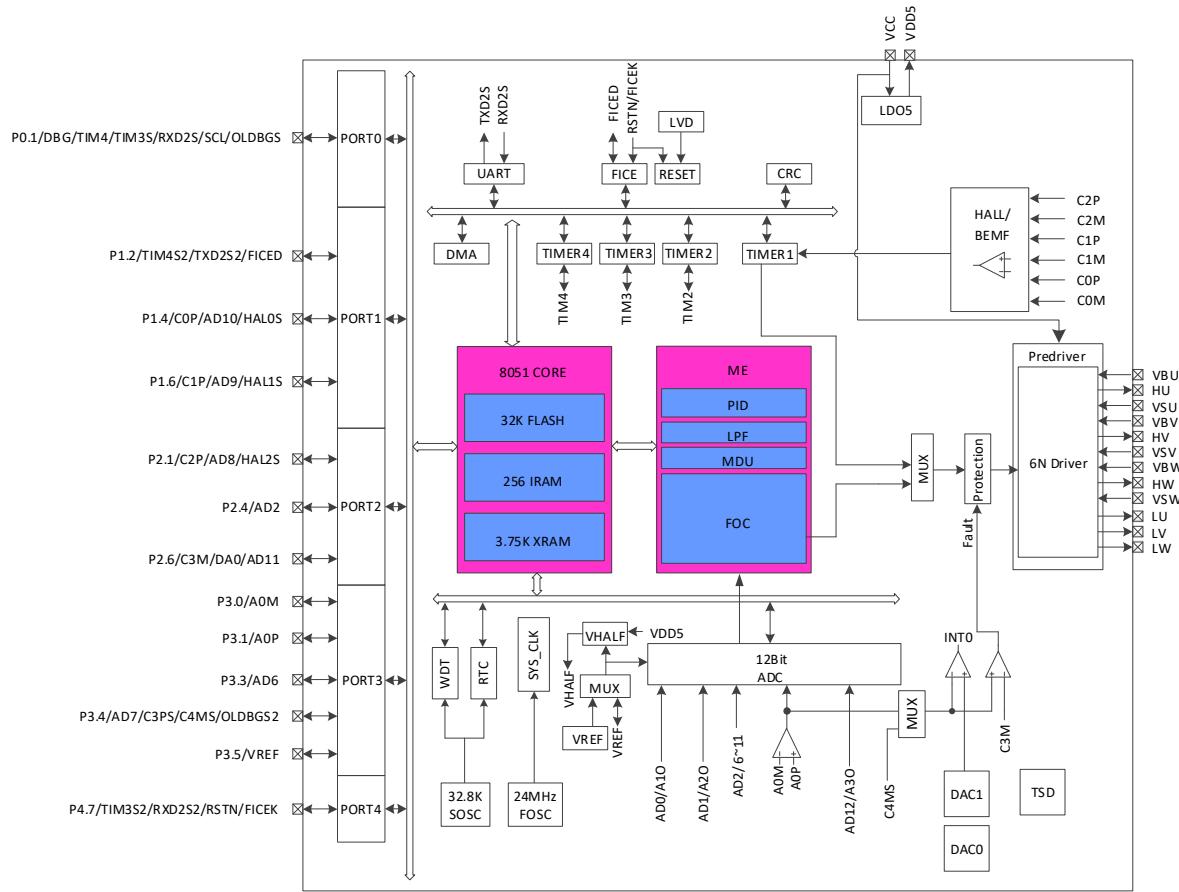


图 1-3 FU6572T 功能框图

1.4.4 FU6562L 功能框图

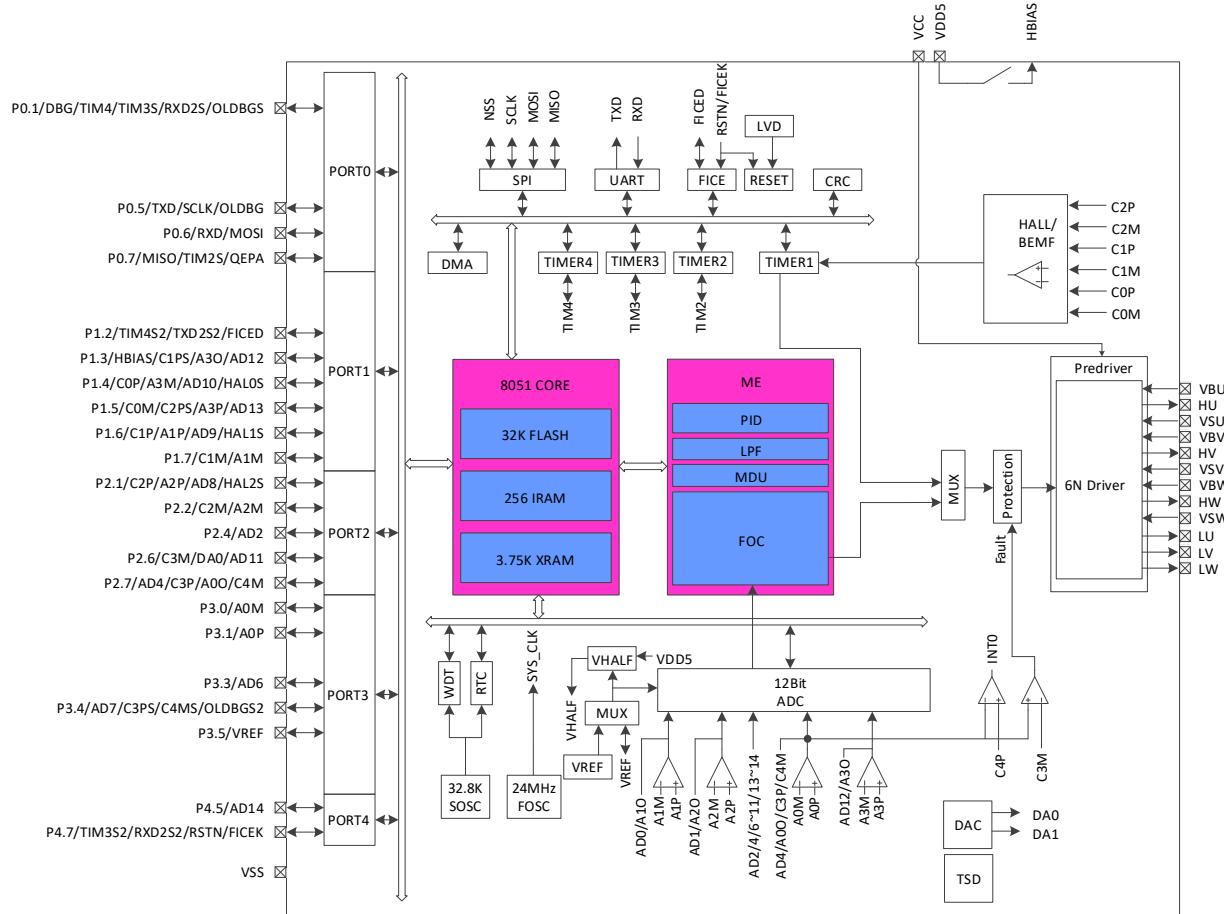


图 1-4 FU6562L 功能框图

1.4.5 FU6562Q 功能框图

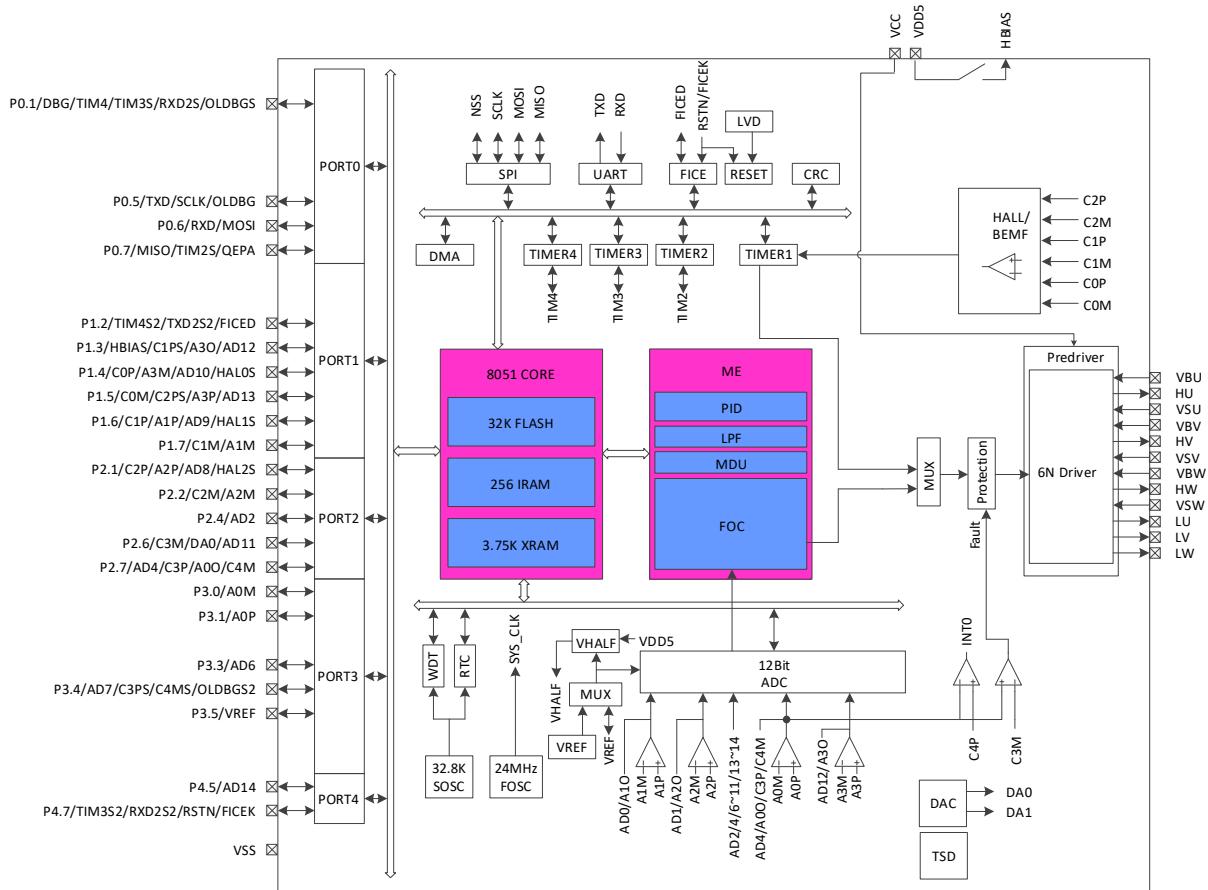


图 1-5 FU6562Q 功能框图

1.4.6 FU6562T 功能框图

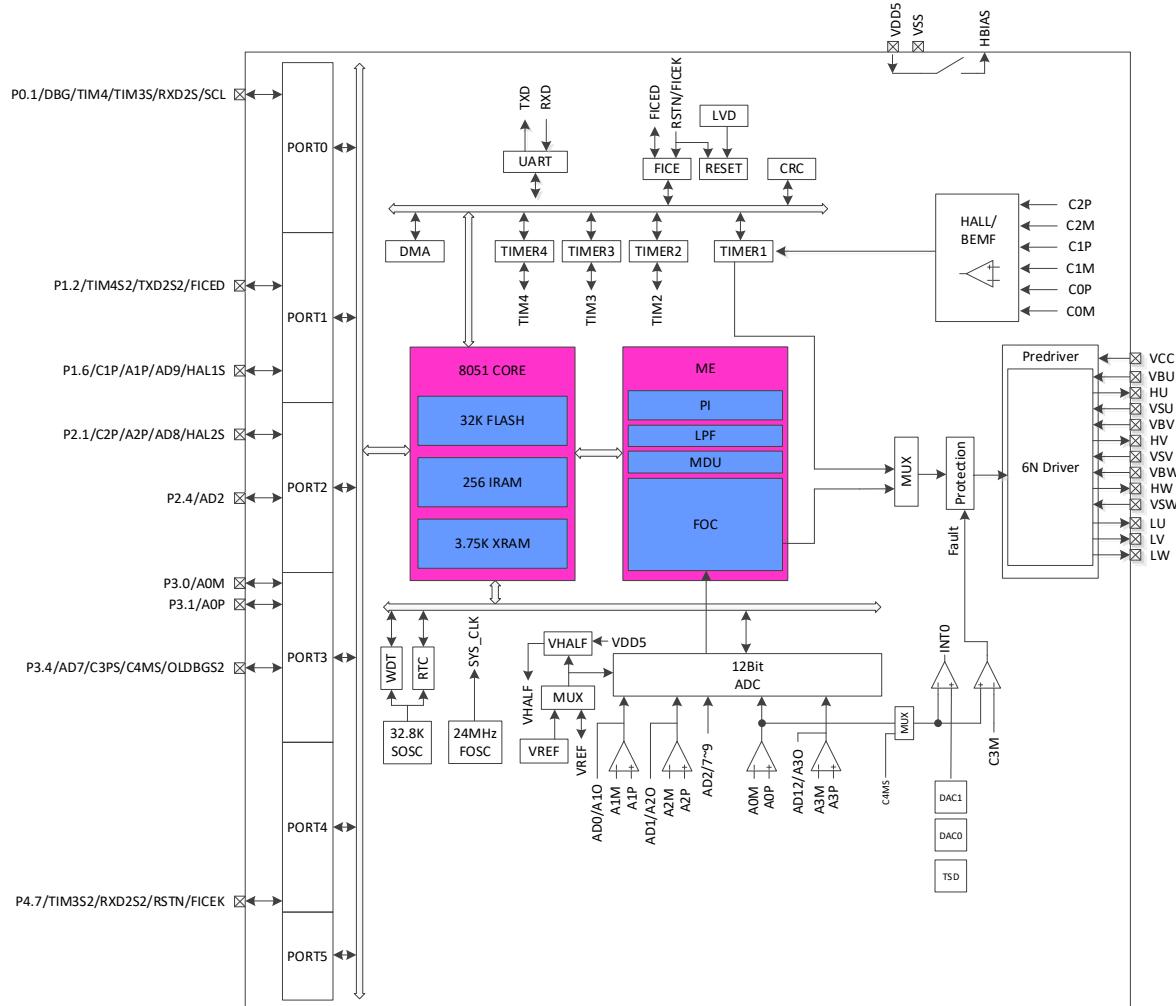


图 1-6 FU6562T 功能框图

1.4.7 FU6532T 功能框图

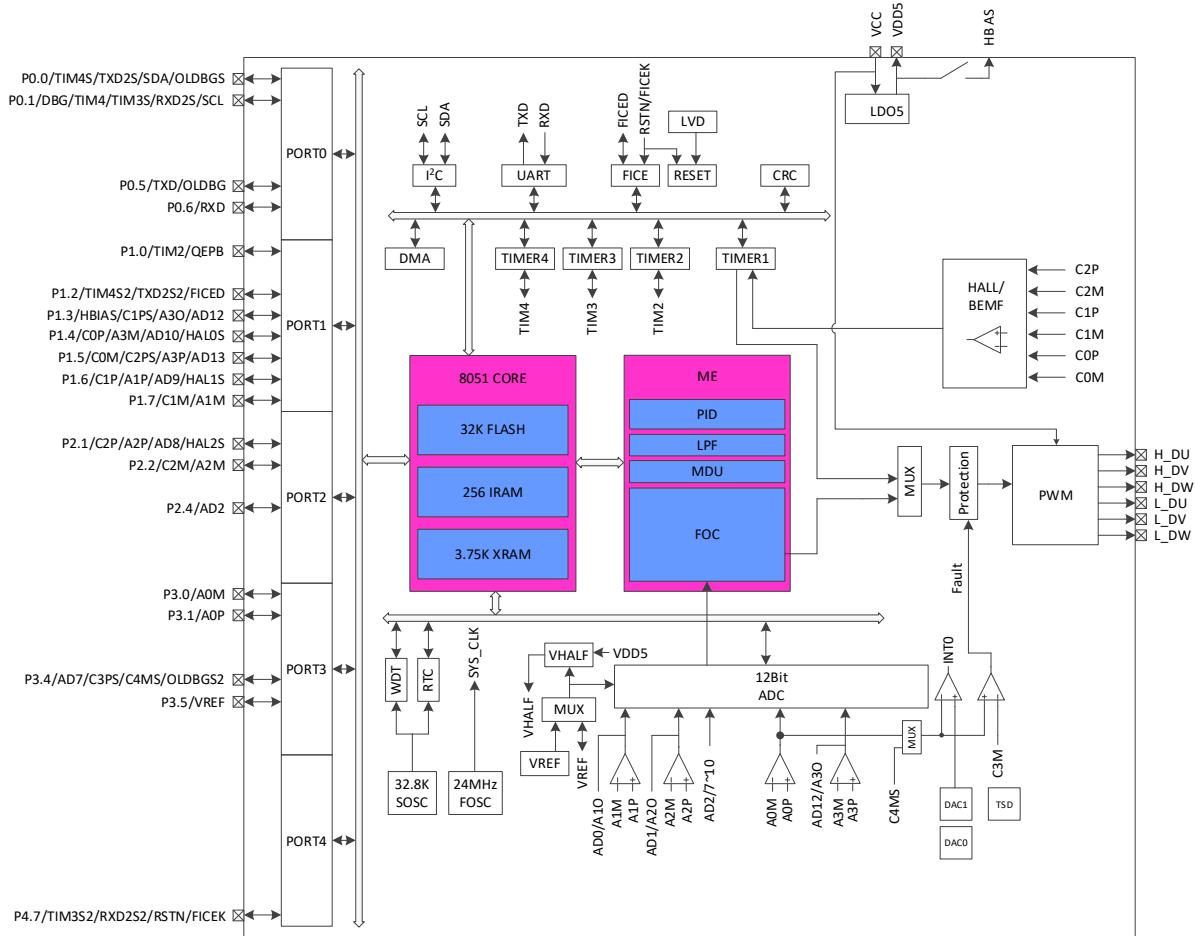


图 1-7 FU6532T 功能框图

1.4.8 FU6522L 功能框图

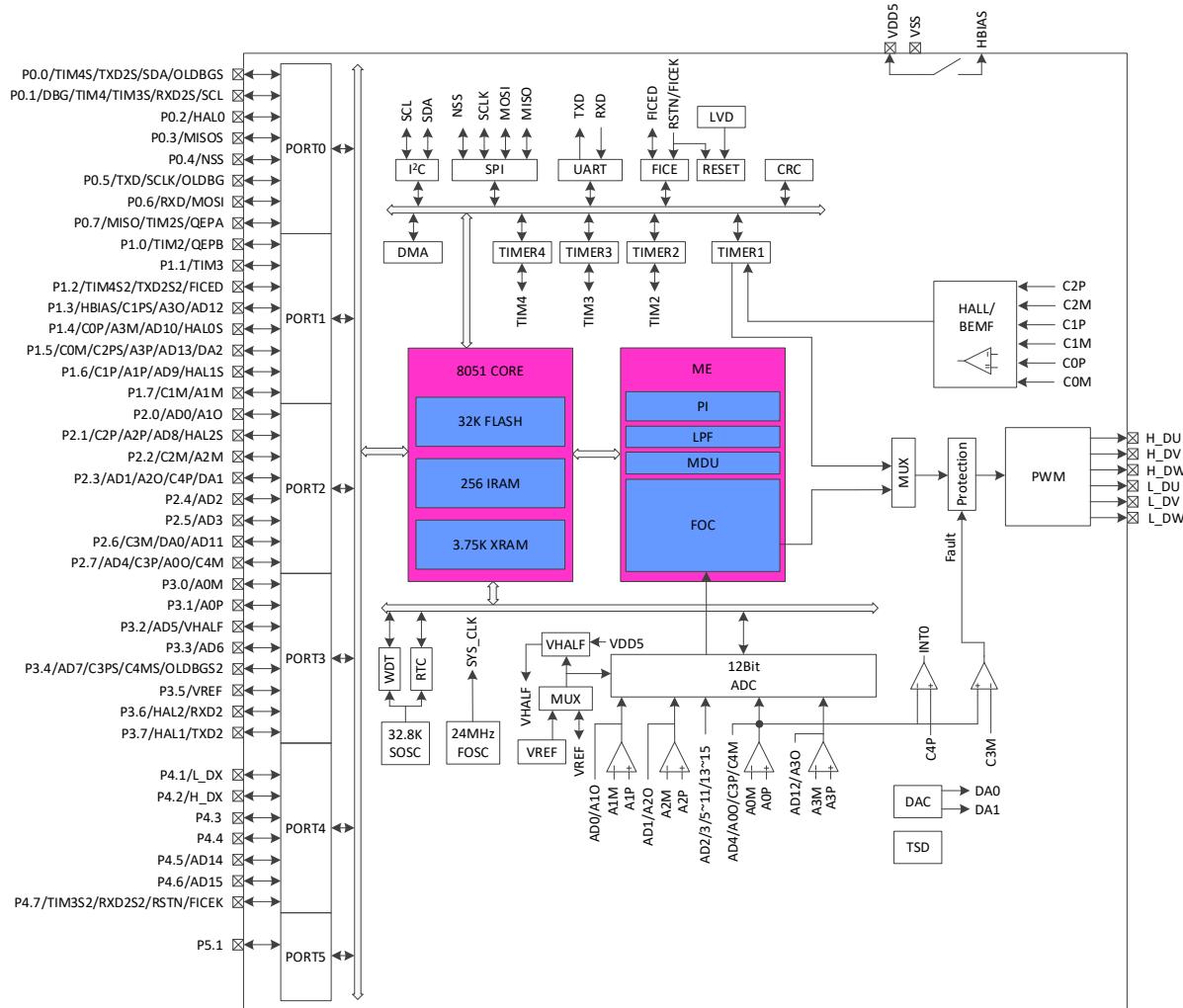


图 1-8 FU6522L 功能框图

1.4.9 FU6522N 功能框图

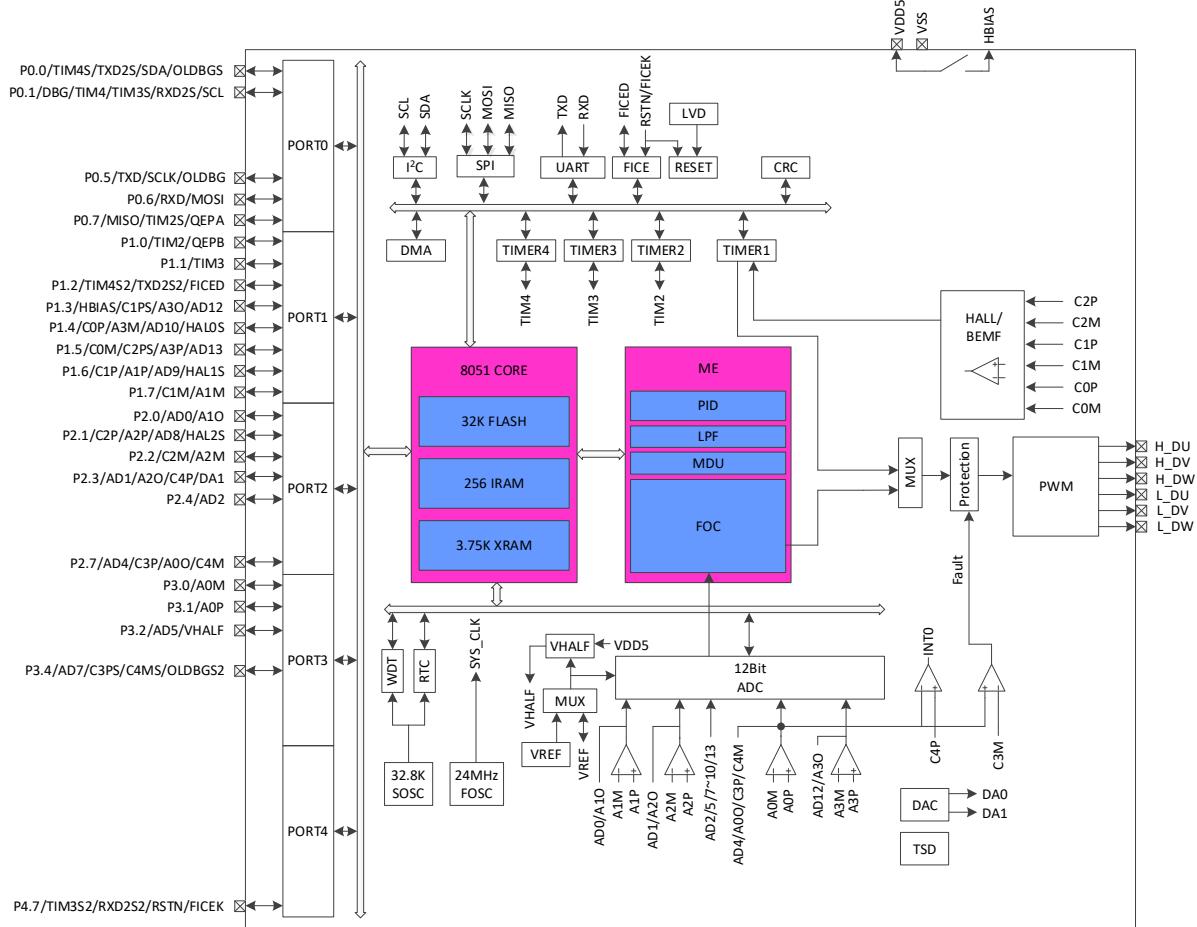


图 1-9 FU6522N 功能框图

1.4.10 FU6522T 功能框图

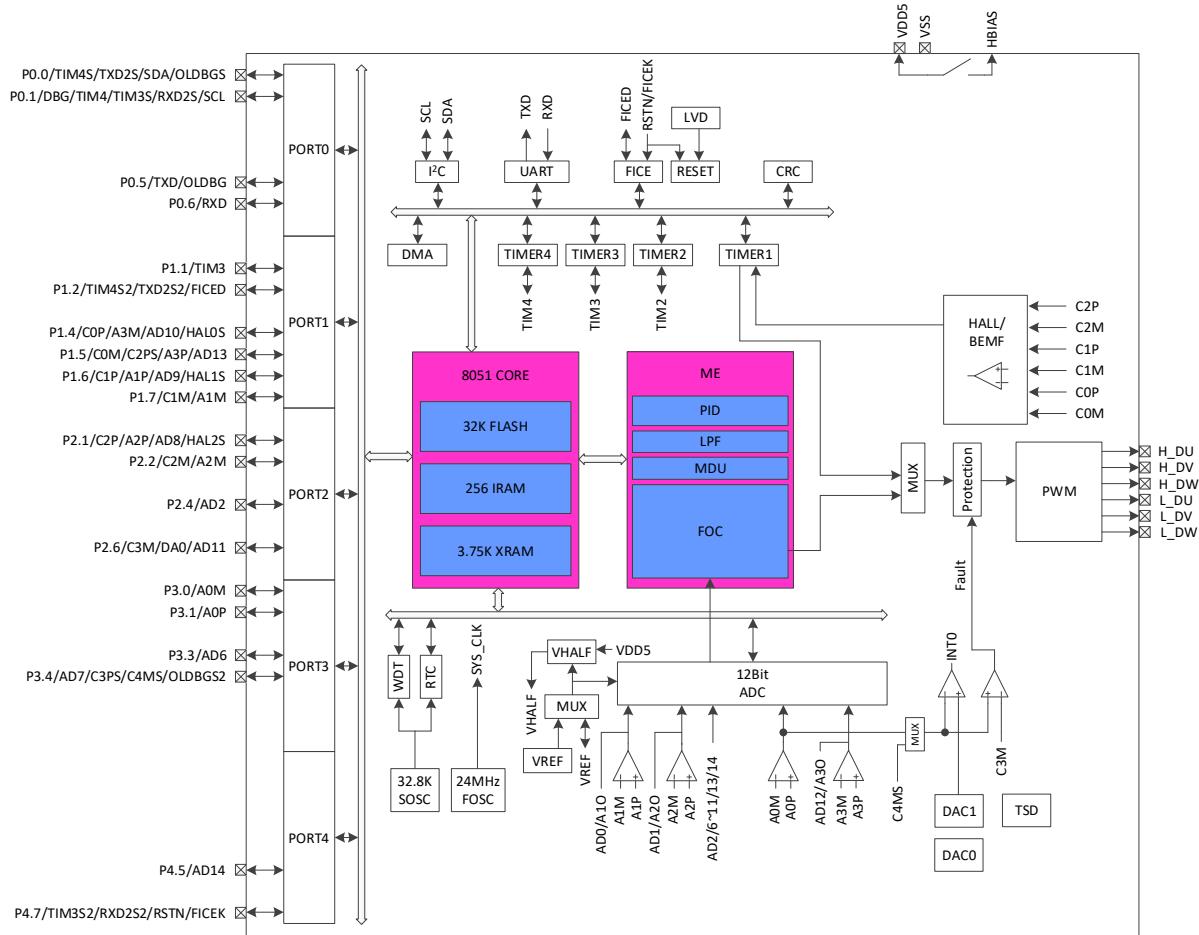


图 1-10 FU6522T 功能框图

1.5 Memory 空间

内部存储空间分为指令空间(Program Memory)和数据空间(Data Memory)，两个空间为独立编址空间。

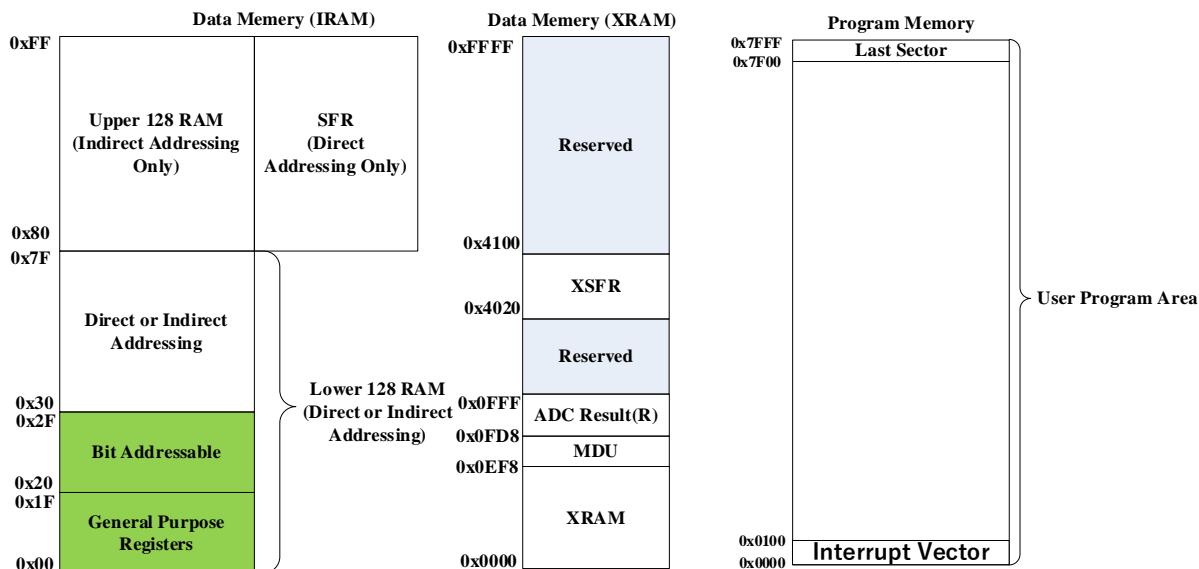


图 1-11 Memory 空间分配

1.5.1 Program Memory

指令空间可寻址范围(0x0000 ~ 0x7FFF)。指令空间存储介质为 Flash，用于存储控制程序。

第一个扇区(0x0000 ~ 0x00FF)是中断向量地址区，用于保存各个中断子程序的起始地址。最后一个扇区(0x7F00-0x7FFF)内配置有芯片内部控制位。

1.5.2 Data Memory

数据空间分为外部数据空间(External Data Memory)和内部数据空间(Internal Data Memory)，如图 1-11 所示。

外部数据空间的地址范围为(0x0000 ~ 0xFFFF)，仅可通过 MOVX 指令访问。其中包括外部数据存储空间 XRAM(0x0000 ~ 0xEF7)、扩展控制寄存器空间(0x4020 ~ 0x40FF)、MDU 寄存器存储区域(0xEF8 ~ 0xFD7)以及 ADC 转换结果存储区域(0xFD8 ~ 0xFFFF)。

内部数据空间的地址范围为(0x00 ~ 0xFF)。其中(0x00 ~ 0x1F)为通用寄存器空间，包含 4 组，每组 8 个，共 32 个通用寄存器。(0x20 ~ 0x7F)为通用 RAM 空间，支持直接寻址和间接寻址访问，其中(0x20 ~ 0x2F)的 16Bytes 支持位寻址操作。(0x80 ~ 0xFF)，在间接寻址访问时，指向 RAM 空间，直接寻址访问时，指向 SFR 空间。

1.5.3 SFR

表 1-1 SFR 地址映射

Addr	0 (8)	1 (9)	2 (A)	3 (B)	4 (C)	5 (D)	6 (E)	7 (F)
0xF8	DRV_OUT	PI_CR		P5_OE	P0_OE	P1_OE	P2_OE	P3_OE
0xF0	B							
0xE8		P4_OE						
0xE0	ACC	CMP_CR4	HALL_CR					
0xD8	UT2_CR	EVT_FILTER	CMP_CR2	LCSR	CMP_CR3			
0xD0	PSW	P1_IE	P1_IF	P4_IE	P4_IF	CMP_CRO	CMP_CR1	CMP_SR
0xC8		RST_SR						
0xC0	P5	MDU_CR						
0xB8	P4							
0xB0	P3							
0xA8	IE	TIM2_CR1	TIM2_CNTRL	TIM2_CNTRH	TIM2_DRL	TIM2_DRH	TIM2_ARRL	TIM2_ARRH
0xA0	P2	TIM2_CRO	TIM3_CNTRL	TIM3_CNTRH	TIM3_DRL	TIM3_DRH	TIM3_ARRL	TIM3_ARRH
0x98	UT_CR	UT_DR	UT_BAUDL	UT_BAUDH	TIM3_CRO	TIM3_CR1	TIM4_CRO	TIM4_CR1
0x90	P1		TIM4_CNTRL	TIM4_CNTRH	TIM4_DRL	TIM4_DRH	TIM4_ARRL	TIM4_ARRH
0x88	TCON	UT2_DR	IPO	IP1	IP2	IP3		
0x80	PO	SP	DPL	DPH	FLA_KEY	FLA_CR		PCON

注:

- 有双下划线的寄存器为16位快照寄存器，快照寄存器均为动态寄存器，需要使用变量将其值读出；直接读取寄存器将导致读出值不正确。
- 8位单片机读16位寄存器需要分两次读，有可能造成读高8位和低8位时，寄存器的值发生变化，导致读出的值不正确。所以快照寄存器在读高8位时，芯片会将低8位快照，当读低8位时，读的是快照的值，并非实时值。
- 快照寄存器必须先读高8位，再读低8位，而且必须整体读，不能只读高8位或者只读低8位。

1.5.4 XSFR

表 1-2 XSFR 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x40D8	FOC_POWH	FOC_POWL	FOC_IAMAXH	FOC_IAMAXL	FOC_IBMAXH	FOC_IBMAXL	FOC_ICMAXH	FOC_ICMAXL
	FOC_EOMEKLPF							
0x40D0	FOC_EALPH	FOC_EALPL	FOC_EBETH	FOC_EBTL	FOC_EOMEH	FOC_EOMEL	FOC_UQEXH	FOC_UQEXL
	FOC_IBH	FOC_IBL	FOC_IAH	FOC_IAL			FOC_KFGH	FOC_KFLG
0x40C8	FOC_LQH	FOC_LQL	FOC_LDH	FOC_LDL	FOC_THETAH	FOC_THETAL	FOC_ETHETAH	FOC_ETHETAL
	FOC_IBETH	FOC_IBTL	FOC_VBETH	FOC_VBTL			FOC_ICL	FOC_ICL
0x40C0	FOC_IQ_LPFF	FOC_ID_LPFF	FOC_UDCPSH	FOC_UDCPSL	FOC_UQCPSH	FOC_UQCPSL	FOC_FLUXH	FOC_FLUXL
	FOC_UDH	FOC_UDL	FOC_UQH	FOC_UQL	FOC_IDH	FOC_IDL	FOC_IQH	FOC_IQL
0x40B8	FOC_DMAXH	FOC_DMAXL	FOC_DMINH	FOC_DMINL	FOC_QMAXH	FOC_QMAXL	FOC_QMINH	FOC_QMINL
	FOC_OMEESTH	FOC_OMEESTL	FOC_ATAN_THETAH	FOC_ATAN_THETAL			FOC_CSOH	FOC_CSOL
0x40A8	FOC_RTTHESTEPH	FOC_RTTHESTEPL	FOC_RTTHEACCH	FOC_RTTHEACCL	FOC_RTHECNT	FOC_THECOR	FOC_THECOMPH	FOC_THECOMPL
	FOC_EOMELPFH		FOC_EOMELPFL	FOC_EOMELPFL		CMP_SAMR	FOC_EMFH	FOC_EMFL
0x40A0	FOC_CR1	FOC_CR2	FOC_TSMIN	FOC_TGLI	FOC_TBLO	FOC_TRGDLY	FOC_CSOL	FOC_CSOL
0x4098	FOC_UDCFLTH	FOC_UDCFLLT	TIM1_ITRIPLH	TIM1_ITRIPL	FOC_QKPH	FOC_QKPL	FOC_QKIH	FOC_QKIL
	TIM1_ITRIPLH	TIM1_ITRIPL						
0x4090	FOC_IDREFH	FOC_IDREFL	FOC_IQREFH	FOC_IQREFL	FOC_QKPH	FOC_QKPL	FOC_QKIH	FOC_QKIL
	TIM1_URESH	TIM1_URESL	TIM1_KRMAX	TIM1_KFMIN	TIM1_KFH	TIM1_KFL	TIM1_KRH	TIM1_KRL
0x4088	FOC_EK3H	FOC_EK3L	FOC_EK4H	FOC_EK4L	FOC_EK1H	FOC_EK1L	FOC_EK2H	FOC_EK2L
	TIM1_RARRH	TIM1_RARRL	TIM1_RCNRH	TIM1_RCNRBL	TIM1_UCOPH	TIM1_UCOPL	TIM1_UFLPH	TIM1_UFLPL
0x4080	FOC_FBASEH	FOC_FBASEL	FOC_EFREQACCH	FOC_EFREQACCL	FOC_EFREQMINH	FOC_EFRQMNL	FOC_EFREQHOLDH	FOC_EFREQHOLDL
	TIM1_DBR7H	TIM1_DBR7L	TIM1_BCNTRH	TIM1_BCNTRL	TIM1_BCCRH	TIM1_BCCRL	TIM1_BARRH	TIM1_BARRL
0x4078	FOC_KSLIDEH	FOC_KSLIDEL	FOC_EKLPMINH	FOC_EKLPMINL	FOC_DKIH	FOC_DKIL	FOC_OMEKLPFH	FOC_OMEKLPFL
	TIM1_DBR3H	TIM1_DBR3L	TIM1_DBR4H	TIM1_DBR4L	TIM1_DBR5H	TIM1_DBR5L	TIM1_DBR6H	TIM1_DBR6L
0x4070	TIM1_BCORH	TIM1_BCORL	TIM1_CR5		FOC_EKPH	FOC_EKPL	FOC_EKIH	FOC_EKIL
	FOC_DKPH	FOC_DKPL			TIM1_DBR1H	TIM1_DBR1L	TIM1_DBR2H	TIM1_DBR2L
0x4068	TIM1_CRO	TIM1_CR1	TIM1_CR2	TIM1_CR3	TIM1_CR4	TIM1_IER	TIM1_SR	FOC_EFREQMAX
0x4060	DRV_DTR	DRV_SR	DRV_CR		SYST_ARRH	SYST_ARRL	DRV_CNTRH	DRV_CNTRL
0x4058	DRV_DRH	DRV_DRL	DRV_COMRH	DRV_COMRL	DRV_CMRH	DRV_CMRL	DRV_ARRH	DRV_ARRL
0x4050	P1_AN	P2_AN	P3_AN	PO_PU	P1_PU	P2_PU	P3_PU	P4_PU
0x4048	P5_PU	PH_SEL2	DAC1_DR	DAC_DR	PH_SEL	PH_SEL1	AMP_CRO	VREF_VHALF_CR
0x4040	DMA1_BAH	DMA1_BAL	UT2_BAUDH	UT2_BAUDL	CAL_CRO	CAL_CR1	AMP_CR2	P4_AN
0x4038	ADC_SCYC	ADC_CR	DMA0_CRO	DMA1_CRO	DMA0_LEN	DMA1_LEN	DMA_BAH	DMA_BAL
0x4030	SPI_CRO	SPI_CR1	SPI_CLK	SPI_DR	AMP_CR1	DAC_CR	ADC_MASKH	ADC_MASKL
0x4028	I2C_CR	I2C_ID	I2C_DR	I2C_SR	RTC_TMH	RTC_TML	RTC_STA	TSD_CR
0x4020		CRC_DIN	CRC_CR	CRC_DR	CRC_BEG	CRC_CNT	WDT_CR	WDT_ARR

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x0FF0	AD12_DRH	AD12_DRL	AD13_DRH	AD13_DRL	AD14_DRH	AD14_DRL	AD15_DRH	AD15_DRL
0x0FE8	AD8_DRH	AD8_DRL	AD9_DRH	AD9_DRL	AD10_DRH	AD10_DRL	AD11_DRH	AD11_DRL
0x0FE0	AD4_DRH	AD4_DRL	AD5_DRH	AD5_DRL	AD6_DRH	AD6_DRL	AD7_DRH	AD7_DRL
0x0FD8	ADO_DRH	ADO_DRL	AD1_DRH	AD1_DRL	AD2_DRH	AD2_DRL	AD3_DRH	AD3_DRL
0x0FD0	LPFO_K		LPFO_X		LPFO_YH		LPFO_YL	
0x0FC8	LPF1_K		LPF1_X		LPF1_YH		LPF1_YL	
0x0FC0	PIO_UKH		PIO_UKL		PIO_UKMAX		PIO_UKMIN	
0x0FB8	PIO_KP		PIO_EK1		PIO_EK		PIO_KI	
0x0FB0	PI1_UKH		PI1_UKL		PI1_UKMAX		PI1_UKMIN	
0x0FA8	PI1_KP		PI1_EK1		PI1_EK		PI1_KI	
0x0FA0	MULO_MA		MULO_MB		MULO_MCH		MULO_MCL	
0x0F98	MUL1_MA		MUL1_MB		MUL1_MCH		MUL1_MCL	
0x0F90	DIVO_DB		DIVO_DQH		DIVO_DQL		DIVO_DR	
0x0F88	DIV1_DQL		DIV1_DR		DIV0_DAH		DIVO_DAL	
0x0F80	DIV1_DAH		DIV1_DAL		DIV1_DB		DIV1_DQH	
0x0F78	LPF2_K		LPF2_X		LPF2_YH		LPF2_YL	
0x0F70	LPF3_K		LPF3_X		LPF3_YH		LPF3_YL	
0x0F68	PI2_UKMAX		PI2_UKMIN		PI2_KD		PI2_EK2	
0x0F60	PI2_EK		PI2_KI		PI2_UKH		PI2_UKL	
0x0F58	PI3_KD		PI3_EK2		PI2_KP		PI2_EK1	
0x0F50	PI3_UKH		PI3_UKL		PI3_UKMAX		PI3_UKMIN	
0x0F48	PI3_KP		PI3_EK1		PI3_EK		PI3_KI	
0x0F40	MUL2_MA		MUL2_MB		MUL2_MCH		MUL2_MCL	
0x0F38	MUL3_MA		MUL3_MB		MUL3_MCH		MUL3_MCL	
0x0F30	DIV2_DB		DIV2_DQH		DIV2_DQL		DIV2_DR	
0x0F28	DIV3_DQL		DIV3_DR		DIV2_DAH		DIV2_DAL	
0x0F20	DIV3_DAH		DIV3_DAL		DIV3_DB		DIV3_DQH	
0x0F18	SCATO_SIN		SCATO_THE		SCATO_RES1		SCATO_RES2	
0x0F10	SCAT1_THE		SCAT1_RES1		SCAT1_RES2		SCATO_COS	
0x0F08	SCAT2_RES1		SCAT2_RES2		SCAT1_COS		SCAT1_SIN	
0x0F00	SCAT3_RES2		SCAT2_COS		SCAT2_SIN		SCAT2_THE	
0x0EF8	SCAT3_COS		SCAT3_SIN		SCAT3_THE		SCAT3_RES1	

注:

- 有双下划线的寄存器为16位快照寄存器，快照寄存器均为动态寄存器，需要使用变量将其值读出：直接读取寄存器将导致读出值不正确。
- 8位单片机读16位寄存器需要分两次读，有可能造成读高8位和低8位时，寄存器的值发生变化，导致读出的值不正确。所以快照寄存器在读高8位时，芯片会将低8位快照，当读低8位时，读的是快照的值，并非实时值。
- 快照寄存器必须先读高8位，再读低8位，而且必须整体读，不能只读高8位或者只读低8位。

2 引脚定义

IO 类型说明:

- DI = 数字输入
- DO = 数字输出
- DB = 数字双向
- AI = 模拟输入
- AO = 模拟输出
- AB = 模拟双向
- P = 电源

2.1 FU6572L LQFP48 引脚列表

表 2-1 FU6572L LQFP48 引脚定义

引脚	FU6572L LQFP48	IO 类型	功能描述
P2.6/ C3M/ DAO/ AD11	1	DB/ AI/ AO/ AI	GPIO CMP3 负输入端 DACO 输出, 无 Buffer 输出 ADC 通道 11 输入
P3.0/ AOM	2	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	3	DB/ AI	GPIO AMPO 正输入端
P3.2/ AD5/ VHALF	4	DB/ AI/ AO	GPIO ADC 通道 5 输入 1/2 VREF 参考电压输出, 外接 1μF 电容
P3.3/ AD6	5	DB/ AI/	GPIO ADC 通道 6 输入
P3.4/ AD7/ C3PS/ C4MS/ OLDBGS2	6	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入, AMP_CRO[CP_EN] = 1 时, AMPO 输出(P2.7)通过内部 50kΩ 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P3.5/ VREF	7	DB/ AB	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外部串联 R + C 到 VSS, R = 33Ω, C = 1μF ~ 4.7μF
P3.6/ HAL2/ RXD2	8	DB/ DI/ DB	GPIO Hall-IC2 逻辑电平输入 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入

引脚	FU6572L LQFP48	IO 类型	功能描述
P3.7/ HAL1/ TXD2	9	DB/ DI/ DO	GPIO Hall-IC1 逻辑电平输入 UART2 TXD 输出
PO.0/ TIM4S/ TXD2S/ SDA/ OLDBG5	10	DO/ DB/ DB/ DO/ DO	GPIO, 可配置外部中断 INTO 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 I ² C SDA, 可配置为集电极开漏输出 功能转移后 SPI 单线 debug 输出
PO.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	11	DB/ DO/ DB/ DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 I ² C SCL 时钟, 可配置为集电极开漏输出
PO.2/ HALO	12	DB/ DI	GPIO, 可配置外部中断 INTO 输入 Hall-IC0 逻辑电平输入
PO.3/ MISOS	13	DB/ DB	GPIO, 可配置外部中断 INTO 输入 SPI 功能转移后 MISO, 主机输入或从机输出
PO.4/ NSS	14	DB/ DB	GPIO, 可配置外部中断 INT1 输入 SPI 的选择端口
PO.5/ TXD/ SCLK/ OLDBG	15	DB/ DO/ DB/ DO	GPIO, 可配置外部中断 INTO 输入 UART1 TXD 输出 SPI 接口时钟 SCLK SPI 单线 debug 输出
PO.6/ RXD/ MOSI	16	DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 SPI MOSI, 主机输出或从机输入
PO.7/ MISO/ TIM2S/ QEPA	17	DB/ DB/ DB/ DI	GPIO SPI MISO, 主机输入或从机输出 功能转移后 Timer2 输入或输出 QEP 编码 A 输入
P1.0/ TIM2/ QEPA	18	DB/ DB/ DI	GPIO, 可配置外部中断 INT1 输入 Timer2 输入或输出 QEP 编码 B 输入
P1.1/ TIM3	19	DB/ DB	GPIO, 可配置外部中断 INTO/INT1 输入 Timer3 输入或输出
VCC	20	P	VCC, 外接 1μF ~ 4.7μF 电容
VSS	21	P	电源地
LU	22	DO	6N Pre-driver U 相下桥 PWM 输出
LV	23	DO	6N Pre-driver V 相下桥 PWM 输出
LW	24	DO	6N Pre-driver W 相下桥 PWM 输出
VSU	25	P	6N Pre-driver U 相自举参考地, 用于 U 相上桥自举的地端参考
HU	26	DO	6N Pre-driver U 相上桥 PWM 输出
VBU	27	P	6N Pre-driver U 相自举电源
VSV	28	P	6N Pre-driver V 相自举参考地, 用于 V 相上桥自举的地端参考
HV	29	DO	6N Pre-driver V 相上桥 PWM 输出
VBV	30	P	6N Pre-driver V 相自举电源

引脚	FU6572L LQFP48	IO 类型	功能描述
VSW	31	P	6N Pre-driver W 相自举参考地, 用于 W 相上桥自举的地端参考
HW	32	DO	6N Pre-driver W 相上桥 PWM 输出
VBW	33	P	6N Pre-driver W 相自举电源
NC	34	-	NC
VDD5	35	P	VDD5, 外接 1μF ~ 4.7μF 电容
VSS	36	P	数字地
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	37	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P4.5/ AD14	38	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 14 输入
P1.2/ TIM4S2/ TXD2S2/ FICED	39	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.3/ HBIAS/ C1PS/ A30/ AD12	40	DB/ DO/ AI/ DO/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ COP/ A3M/ AD10/ HALOS	41	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMPO 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Hall0 逻辑电平输入
P1.5/ COM/ C2PS/ A3P/ AD13	42	DB/ AI/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMPO 负输入端 功能转移后 CMP2 正输入端 AMP3 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	43	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入
P1.7/ C1M/ A1M	44	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.1/ C2P/ A2P/ AD8/ HAL2S	45	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入
P2.2/ C2M/ A2M	46	DB/ AI/ AI	GPIO CMP2 负输入端 AMP2 负输入端
P2.4/ AD2	47	DB/ AI	GPIO ADC 通道 2 输入, 可用于母线电压采样

引脚	FU6572L LQFP48	IO 类型	功能描述
P2.5/ AD3	48	DB/ AI	GPIO ADC 通道 3 输入

2.2 FU6572L LQFP48 引脚图

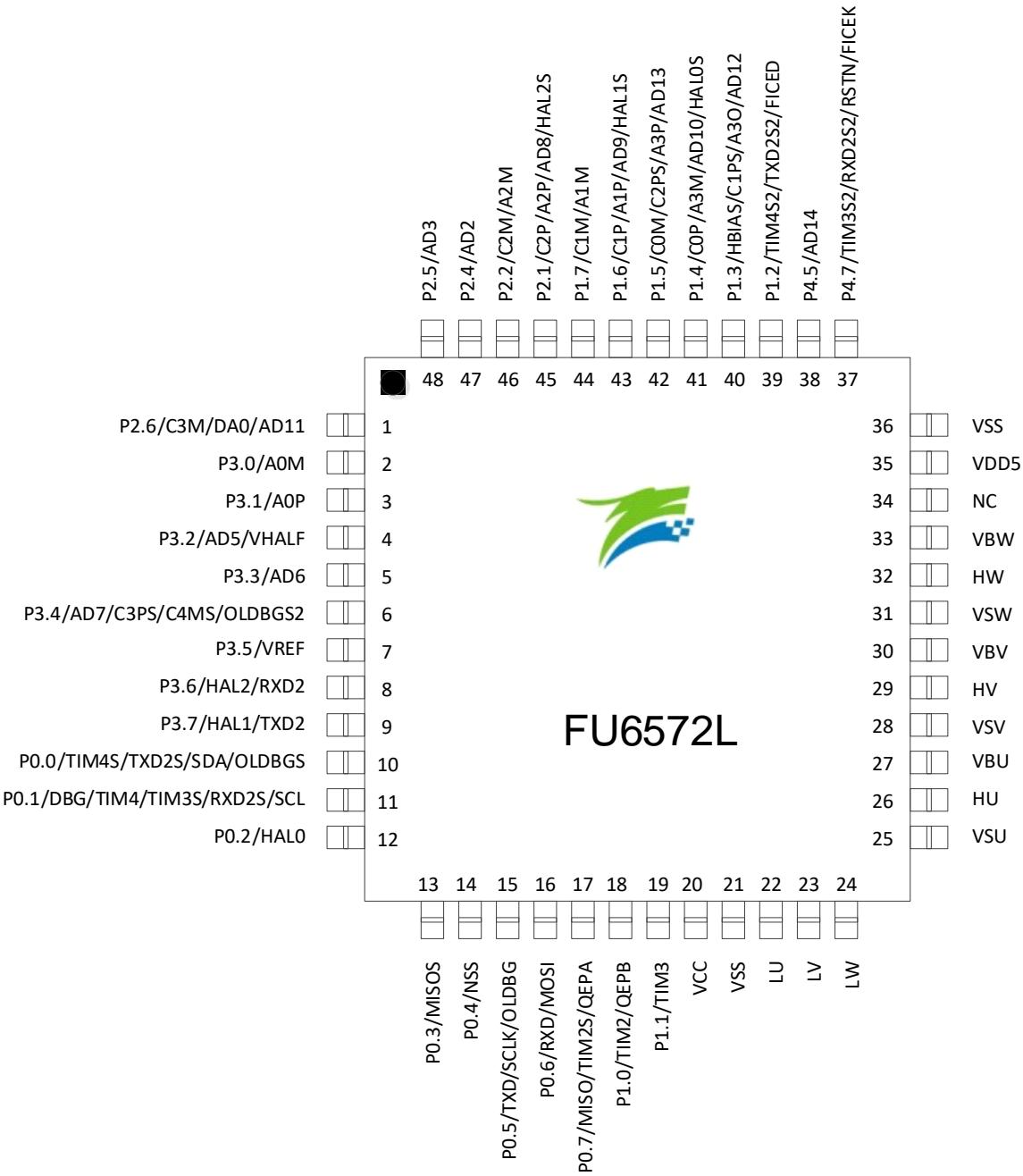


图 2-1 FU6572L LQFP48 引脚图

2.3 FU6572N QFN40 引脚列表

表 2-2 FU6572N QFN40 引脚定义

引脚	FU6572N QFN40	IO 类型	功能描述
VSU	1	P	6N Pre-driver U 相输入, 用于 U 相上桥自举的地端参考
HU	2	DO	6N Pre-driver U 相上桥 PWM 输出
VBU	3	P	6N Pre-driver U 相上桥自举电源
VSV	4	P	6N Pre-driver V 相输入, 用于 V 相上桥自举的地端参考
HV	5	DO	6N Pre-driver V 相上桥 PWM 输出
VBV	6	P	6N Pre-driver V 相上桥自举电源
VSW	7	P	6N Pre-driver W 相输入, 用于 W 相上桥自举的地端参考
HW	8	DO	6N Pre-driver W 相上桥 PWM 输出
VBW	9	P	6N Pre-driver W 相上桥自举电源
VDD5	10	P	VDD5, 外接 1μF ~ 4.7μF 电容
VSS	11	P	数字地
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	12	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P4.5/ AD14	13	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 14 输入
P1.2/ TIM4S2/ TXD2S2/ FICED	14	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.3/ HBIAS/ C1PS/ A30/ AD12	15	DB/ DO/ AI/ DO/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ COP/ A3M/ AD10/ HALOS	16	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMPO 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Hall10 逻辑电平输入
P1.5/ COM/ C2PS/ A3P/ AD13	17	DB/ AI/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMPO 负输入端 功能转移后 CMP2 正输入端 AMP3 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	18	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall1-IC1 逻辑电平输入

引脚	FU6572N QFN40	IO 类型	功能描述
P1.7/ C1M/ A1M	19	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.1/ C2P/ A2P/ AD8/ HAL2S	20	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入
P2.2/ C2M/ A2M	21	DB/ AI/ AI	GPIO CMP2 负输入端 AMP2 负输入端
P2.4/ AD2	22	DB/ AI	GPIO ADC 通道 2 输入, 可用于母线电压采样
P2.5/ AD3	23	DB/ AI	GPIO ADC 通道 3 输入
P2.6/ C3M/ DAO/ AD11	24	DB/ AI/ AO/ AI	GPIO CMP3 负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P3.0/ AOM	25	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	26	DB/ AI	GPIO AMPO 正输入端
P3.3/ AD6	27	DB/ AI/	GPIO ADC 通道 6 输入
P3.4/ AD7/ C3PS/ C4MS/ OLDBGS2	28	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入, AMP_CRO[CP_EN] = 1 时, AMPO 输出(P2.7)通过 内部 50kΩ 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P3.5/ VREF	29	DB/ AB	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外部串联 R + C 到 VSS, R = 33Ω, C = 1μF ~ 4.7μF
P3.6/ HAL2/ RXD2	30	DB/ DI/ DB	GPIO Hall-IC2 逻辑电平输入 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入
P0.0/ TIM4S/ TXD2S/ SDA/ OLDBGS	31	DO/ DB/ DB/ DO/ DO	GPIO, 可配置外部中断 INTO 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 I ² C SDA, 可配置为集电极开漏输出 功能转移后 SPI 单线 debug 输出
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	32	DB/ DO/ DB/ DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 I ² C SCL 时钟, 可配置为集电极开漏输出

引脚	FU6572N QFN40	IO 类型	功能描述
P0.5/ TXD/ SCLK/ OLDBG	33	DB/ DO/ DB/ DO	GPIO, 可配置外部中断 INT0 输入 UART1 TXD 输出 SPI 接口时钟 SCLK SPI 单线 debug 输出
P0.6/ RXD/ MOSI	34	DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 SPI MOSI, 主机输出或从机输入
P1.1/ TIM3	35	DB/ DB	GPIO, 可配置外部中断 INT0/INT1 输入 Timer3 输入或输出
VCC	36	P	VCC, 外接 $1\mu F \sim 4.7\mu F$ 电容
VSS	37	P	电源地
LU	38	DO	6N Pre-driver U 相下桥 PWM 输出
LV	39	DO	6N Pre-driver V 相下桥 PWM 输出
LW	40	DO	6N Pre-driver W 相下桥 PWM 输出

2.4 FU6572N QFN40 引脚图

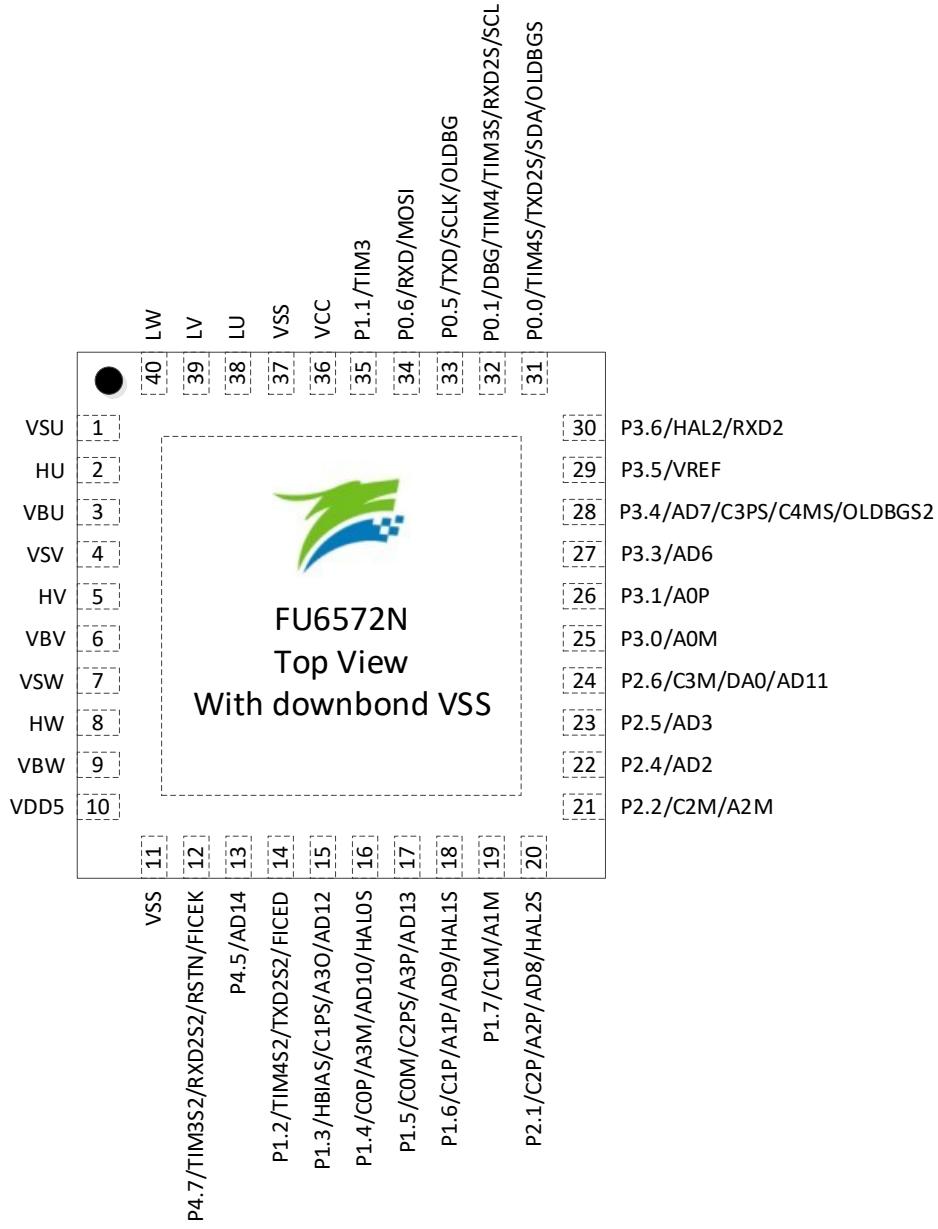


图 2-2 FU6572N QFN40 引脚图

2.5 FU6572T TSSOP28LD 引脚列表

表 2-3 FU6572T TSSOP28LD 引脚定义

引脚	FU6572T TSSOP28	IO 类型	功能描述
HV	1	DO	6N Pre-driver V 相上桥 PWM 输出
VBV	2	P	6N Pre-driver V 相上桥自举电源
VSW	3	P	6N Pre-driver W 相输入, 用于 W 相上桥自举的地端参考
HW	4	DO	6N Pre-driver W 相上桥 PWM 输出
VBW	5	P	6N Pre-driver W 相上桥自举电源
VDD5	6	P	VDD5, 外接 1μF ~ 4.7μF 电容
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	7	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P1.2/ TIM4S2/ TXD2S2/ FICED	8	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.4/ COP/ A3M/ AD10/ HALOS	9	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP0 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Hall0 逻辑电平输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	10	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall1-IC1 逻辑电平输入
P2.1/ C2P/ A2P/ AD8/ HAL2S	11	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall1-IC2 逻辑电平输入
P2.4/ AD2	12	DB/ AI	GPIO ADC 通道 2 输入, 可用于母线电压采样
P2.6/ C3M/ DAO/ AD11	13	DB/ AI/ AO/ AI	GPIO CMP3 负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P3.0/ AOM	14	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	15	DB/ AI	GPIO AMPO 正输入端
P3.3/ AD6	16	DB/ AI	GPIO ADC 通道 6 输入

引脚	FU6572T TSSOP28	IO 类型	功能描述
P3.4/ AD7/ C3PS/ C4MS/ OLDBGS2	17	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入, AMP_CRO[CP_EN] = 1 时, AMPO 输出 (P2.7) 通过内部 50kΩ 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P3.5/ VREF	18	DB/ AB	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外部串联 R + C 到 VSS, R = 33Ω, C = 1μF ~ 4.7μF
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	19	DB/ DO/ DB/ DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 I ² C SCL 时钟, 集电极开漏输出
VCC	20	P	VCC, 外接 1μF ~ 4.7μF 电容
GND	21	P	电源地
LU	22	DO	6N Pre-driver U 相下桥 PWM 输出
LV	23	DO	6N Pre-driver V 相下桥 PWM 输出
LW	24	DO	6N Pre-driver W 相下桥 PWM 输出
VSU	25	P	6N Pre-driver U 相输入, 用于 U 相上桥自举的地端参考
HU	26	DO	6N Pre-driver U 相上桥 PWM 输出
VBU	27	P	6N Pre-driver U 相上桥自举电源
VSV	28	P	6N Pre-driver V 相输入, 用于 V 相上桥自举的地端参考

2.6 FU6572T TSSOP28LD 引脚图

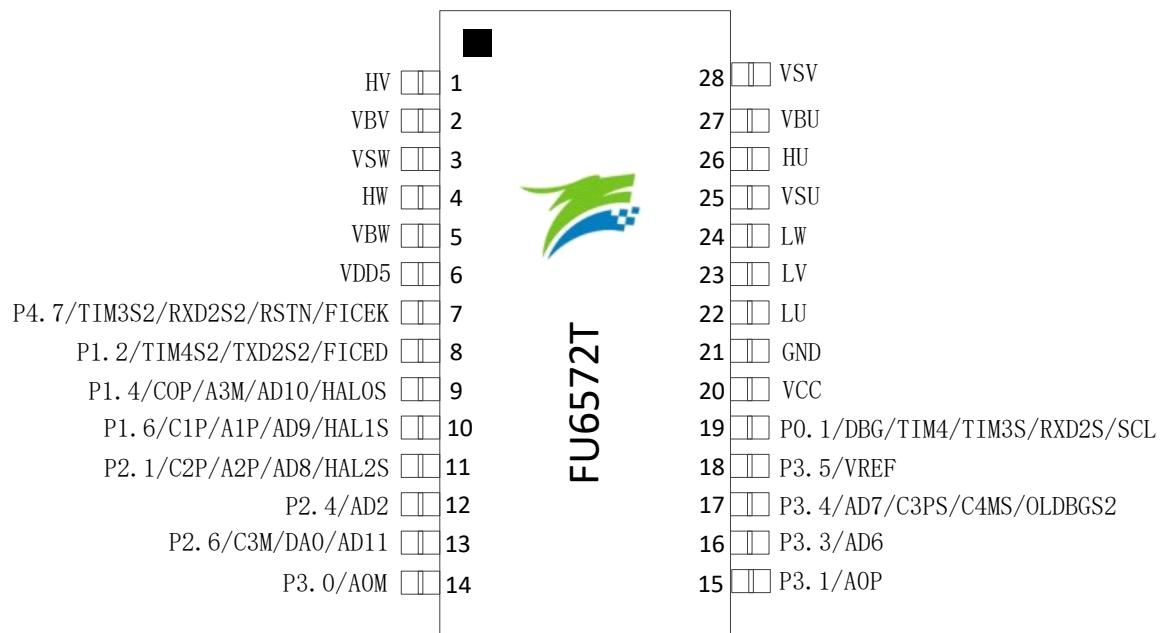


图 2-3 FU6572T TSSOP28LD 引脚图

2.7 FU6562L LQFP48 引脚列表

表 2-4 FU6562L LQFP48 引脚定义

引脚	FU6562L LQFP48	IO 类型	功能描述
P2.1/ C2P/ A2P/ AD8/ HAL2S	1	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入
P2.2/ C2M/ A2M	2	DB/ AI/ AI	GPIO CMP2 负输入端 AMP2 负输入端
P2.4/ AD2	3	DB/ AI	GPIO ADC 通道 2 输入，可用于母线电压采样
P2.6/ C3M/ DAO/ AD11	4	DB/ AI/ AO/ AI	GPIO CMP3 负输入端 DAC0 输出，无 Buffer 输出 ADC 通道 11 输入
P2.7/ AD4/ C3P/ A00/ C4M	5	DB/ AI/ AI/ AO/ AI	GPIO ADC 通道 4 输入，用于母线电流采样 CMP3 正输入端 AMPO 输出端 CMP4 负输入端
P3.0/ AOM	6	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	7	DB/ AI	GPIO AMPO 正输入端
P3.3/ AD6	8	DB/ AI/	GPIO ADC 通道 6 输入
P3.4/ AD7/ C3PS/ C4MS/ OLDBG2	9	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入，AMP_CRO[CP_EN] = 1 时，AMPO 输出(P2.7)通过 内部 50kΩ 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P3.5/ VREF	10	DB/ AB	GPIO ADC 外部参考电压输入或者内部 VREF 输出，外部串联 R + C 到 VSS, R = 33Ω, C = 1μF ~ 4.7μF
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S	11	DB/ DO/ DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入与或单线制模式下的 TXD 输出/RXD 输入
P0.5/ TXD/ SCLK/ OLDBG	12	DB/ DO/ DB/ DO	GPIO, 可配置外部中断 INTO 输入 UART1 TXD 输出 SPI 接口时钟 SCLK SPI 单线 debug 输出
P0.6/	13	DB/	GPIO, 可配置外部中断 INTO 输入

引脚	FU6562L LQFP48	IO 类型	功能描述
RXD/ MOSI		DB/ DB	UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 SPI MOSI, 主机输出或从机输入
P0.7/ MISO/ TIM2S/ QEPA	14	DB/ DB/ DB/ DI	GPIO SPI MISO, 主机输入或从机输出 功能转移后 Timer2 输入或输出 QEP 编码 A 输入
COM	15	P	DRV 地
LW	16	DO	6N Pre-driver W 相下桥 PWM 输出
LV	17	DO	6N Pre-driver V 相下桥 PWM 输出
LU	18	DO	6N Pre-driver U 相下桥 PWM 输出
NC	19	-	NC
NC	20	-	NC
VBU	21	P	6N Pre-driver U 相上桥自举电源
HU	22	DO	6N Pre-driver U 相上桥 PWM 输出
VSU	23	P	6N Pre-driver U 相输入, 用于 U 相上桥自举的地端参考
NC	24	-	NC
NC	25	-	NC
NC	26	-	NC
VSV	27	P	6N Pre-driver V 相输入, 用于 V 相上桥自举的地端参考
HV	28	DO	6N Pre-driver V 相上桥 PWM 输出
VBV	29	P	6N Pre-driver V 相上桥自举电源
NC	30	-	NC
NC	31	-	NC
NC	32	-	NC
VSW	33	P	6N Pre-driver W 相输入, 用于 W 相上桥自举的地端参考
HW	34	DO	6N Pre-driver W 相上桥 PWM 输出
VBW	35	P	6N Pre-driver W 相上桥自举电源
NC	36	-	NC
NC	37	-	NC
VCC	38	P	VCC, 外接 1μF ~ 4.7μF 电容
VSS	39	P	电源地
VDD5	40	P	电源输入 VDD 5V, 不能输出, 外接 1μF ~ 4.7μF 电容
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	41	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P4.5/ AD14	42	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 14 输入
P1.2/ TIM4S2/ TXD2S2/ FICED	43	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.3/ HBIAS/ C1PS/ A30/ AD12	44	DB/ DO/ AI/ DO/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 AMP3 输出端 ADC 通道 12 输入

引脚	FU6562L LQFP48	IO 类型	功能描述
P1.4/ COP/ A3M/ AD10/ HALOS	45	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMPO 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Hall0 逻辑电平输入
P1.5/ COM/ C2PS/ A3P/ AD13	46	DB/ AI/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMPO 负输入端 功能转移后 CMP2 正输入端 AMP3 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	47	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入
P1.7/ C1M/ A1M	48	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端

2.8 FU6562L LQFP48 引脚图

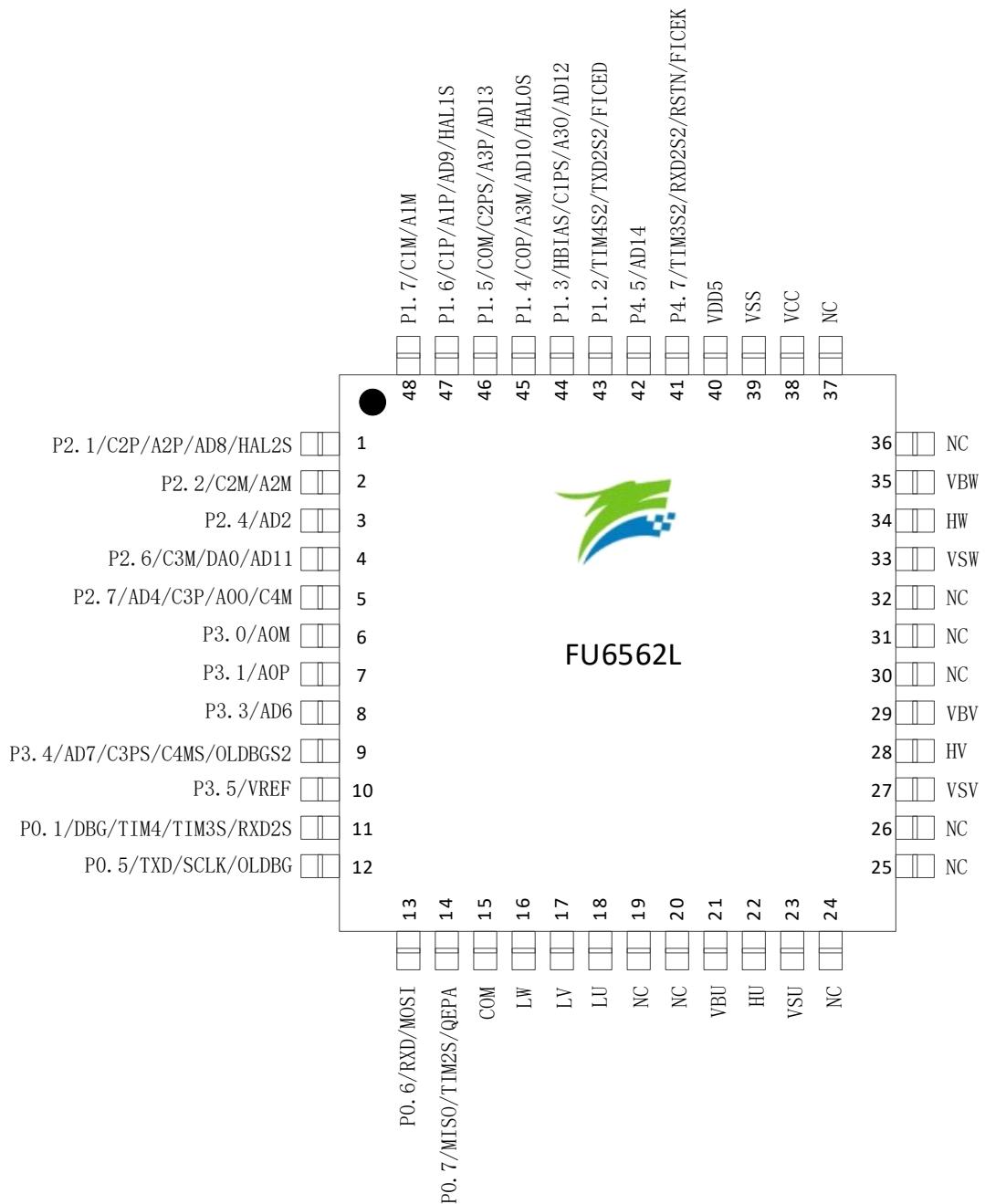


图 2-4 FU6562L LQFP48 引脚图

2.9 FU6562Q QFN48_38 引脚列表

表 2-5 FU6562Q QFN48_38 引脚定义

引脚	FU6562Q QFN48_38	IO 类型	功能描述
P2.1/ C2P/ A2P/ AD8/ HAL2S	1	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入
P2.2/ C2M/ A2M	2	DB/ AI/ AI	GPIO CMP2 负输入端 AMP2 负输入端
P2.4/ AD2	3	DB/ AI	GPIO ADC 通道 2 输入, 可用于母线电压采样
P2.6/ C3M/ DAO/ AD11	4	DB/ AI/ AO/ AI	GPIO CMP3 负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2.7/ AD4/ C3P/ A00/ C4M	5	DB/ AI/ AI/ AO/ AI	GPIO ADC 通道 4 输入, 用于母线电流采样 CMP3 正输入端 AMPO 输出端 CMP4 负输入端
P3.0/ AOM	6	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	7	DB/ AI	GPIO AMPO 正输入端
P3.3/ AD6	8	DB/ AI/	GPIO ADC 通道 6 输入
P3.4/ AD7/ C3PS/ C4MS/ OLDBGS2	9	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入, AMP_CRO[CP_EN] = 1 时, AMPO 输出 (P2.7) 通过 内部 50kΩ 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P3.5/ VREF	10	DB/ AB	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外部串联 R + C 到 VSS, R = 33Ω, C = 1μF ~ 4.7μF
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S	11	DB/ DO/ DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入与或单线制模式下的 TXD 输出/RXD 输入
P0.5/ TXD/ SCLK/ OLDBG	12	DB/ DO/ DB/ DO	GPIO, 可配置外部中断 INTO 输入 UART1 TXD 输出 SPI 接口时钟 SCLK SPI 单线 debug 输出

引脚	FU6562Q QFN48_38	IO 类型	功能描述
P0.6/ RXD/ MOSI	13	DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 SPI MOSI, 主机输出或从机输入
P0.7/ MISO/ TIM2S/ QEPA	14	DB/ DB/ DB/ DI	GPIO SPI MISO, 主机输入或从机输出 功能转移后 Timer2 输入或输出 QEP 编码 A 输入
COM	15	P	DRV 地
LW	16	DO	6N Pre-driver 下桥 W 相 PWM 输出
LV	17	DO	6N Pre-driver 下桥 V 相 PWM 输出
LU	18	DO	6N Pre-driver 下桥 U 相 PWM 输出
VBU	19	P	6N Pre-driver U 相上桥自举电源
HU	20	DO	6N Pre-driver U 相上桥 PWM 输出
VSU	21	P	6N Pre-driver U 相输入, 用于 U 相上桥自举的地端参考
VSV	22	P	6N Pre-driver V 相输入, 用于 V 相上桥自举的地端参考
HV	23	DO	6N Pre-driver V 相上桥 PWM 输出
VBV	24	P	6N Pre-driver V 相上桥自举电源
VSW	25	P	6N Pre-driver W 相输入, 用于 W 相上桥自举的地端参考
HW	26	DO	6N Pre-driver W 相上桥 PWM 输出
VBW	27	P	6N Pre-driver W 相上桥自举电源
VCC	28	P	VCC, 外接 1μF ~ 4.7μF 电容
VSS	29	P	电源地
VDD5	30	P	VDD5, 外接 1μF ~ 4.7μF 电容
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	31	DI/ DI/ DB/ DI/ DI	GPIO 功能转移后 Timer3 输入 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P4.5/ AD14	32	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 14 输入
P1.2/ TIM4S2/ TXD2S2/ FICED	33	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.3/ HBIAS/ C1PS/ A30/ AD12	34	DB/ DO/ AI/ DO/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ COP/ A3M/ AD10/ HALOS	35	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMPO 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Hall0 逻辑电平输入
P1.5/ COM/ C2PS/	36	DB/ AI/ AI/	GPIO, 可配置外部中断 INT1 输入 CMPO 负输入端 功能转移后 CMP2 正输入端

引脚	FU6562Q QFN48_38	IO 类型	功能描述
A3P/ AD13		AI/ AI	AMP3 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	37	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入
P1.7/ C1M/ A1M	38	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端

2.10 FU6562Q QFN48_38 引脚图

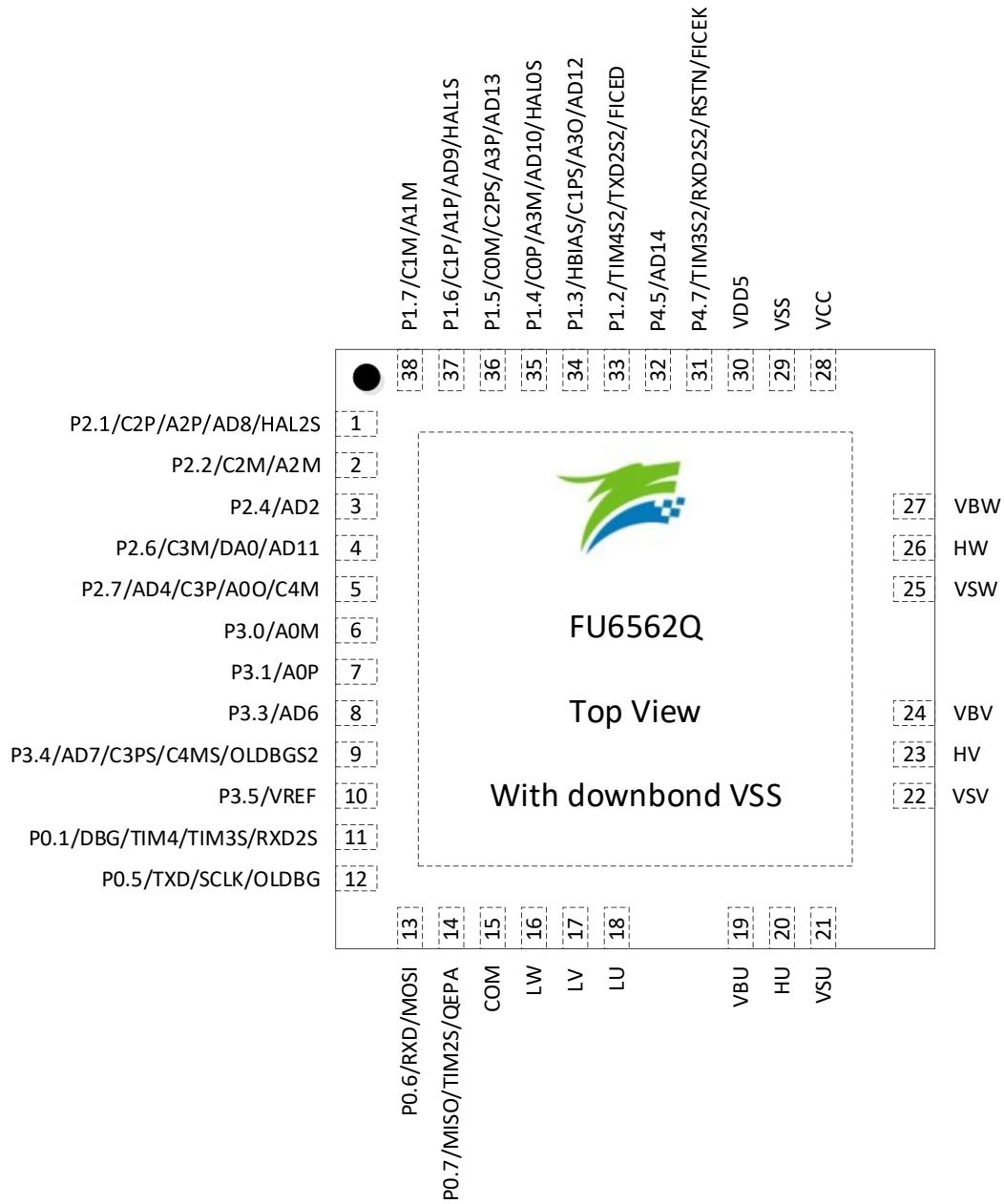


图 2-5 FU6562Q QFN48_38 引脚图

2.11 FU6562T TSSOP28LD 引脚列表

表 2-6 FU6562T TSSOP28LD 引脚定义

引脚	FU6562T TSSOP28	IO 类型	功能描述
VBV	1	P	6N Pre-driver V 相上桥自举电源
NC	2	-	NC
VSW	3	P	6N Pre-driver W 相输入，用于 W 相上桥自举的地端参考
HW	4	DO	6N Pre-driver W 相上桥 PWM 输出
VBW	5	P	6N Pre-driver W 相上桥自举电源
NC	6	-	NC
VCC	7	P	电源输入，电压范围由电源模式 VCC_MODE 决定，外接 10μF 或更大滤波电容。
VDD5	8	P	电源输入 VDD 5V, 不能输出, 外接 1μF ~ 4.7μF 电容
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	9	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入，内置上拉电阻 FICE 时钟端
P1.2/ TIM4S2/ TXD2S2/ FICED	10	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.6/ C1P/ A1P/ AD9/ HAL1S	11	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入
P2.1/ C2P/ A2P/ AD8/ HAL2S	12	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入
P2.4/ AD2/	13	DB/ AI	GPIO ADC 通道 2 输入，可用于母线电压采样
P3.0/ AOM	14	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	15	DB/ AI	GPIO AMPO 正输入端
P3.4/ AD7/ C3PS/ C4MS/ OLDBGS2	16	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入，AMP_CRO[CP_EN] = 1 时，AMPO 输出 (P2.7) 通过内部 50kΩ 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输入
P0.1/ DBG/	17	DB/ DO/	GPIO, 可配置外部中断 INT0 输入 Debug 端口

引脚	FU6562T TSSOP28	IO 类型	功能描述
TIM4/ TIM3S/ RXD2S/ SCL		DB/ DB/ DB/ DB	功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 I ² C SCL 时钟，可设置为集电极开漏输出
VSS	18	P	地
LW	19	DO	6N Pre-driver W 相下桥 PWM 输出
LV	20	DO	6N Pre-driver V 相下桥 PWM 输出
LU	21	DO	6N Pre-driver U 相下桥 PWM 输出
NC	22	-	NC
HU	23	DO	6N Pre-driver U 相上桥 PWM 输出
VSU	24	P	6N Pre-driver U 相输入，用于 U 相上桥自举的地端参考
VBU	25	P	6N Pre-driver U 相上桥自举电源
NC	26	-	NC
VSV	27	P	6N Pre-driver V 相输入，用于 V 相上桥自举的地端参考
HV	28	DO	6N Pre-driver V 相上桥 PWM 输出

2.12 FU6562T TSSOP28LD 引脚图

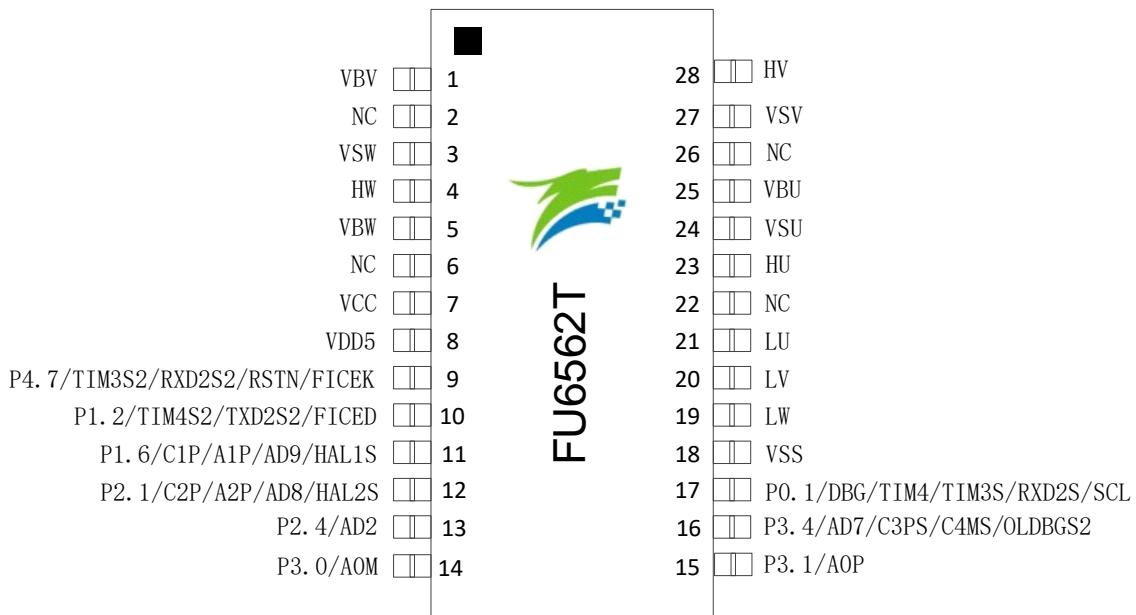


图 2-6 FU6562T TSSOP28LD 引脚图

2.13 FU6532T TSSOP28LD 引脚列表

表 2-7 FU6532T TSSOP28LD 引脚定义

引脚	FU6532T TSSOP28	IO 类型	功能描述
H_DW	1	DO	PWM 上桥 W 相输出
VCC	2	P	VCC, 外接 1μF ~ 4.7μF 电容
VSS	3	P	电源地
VDD5	4	DO	电源输入 VDD 5V, 不能输出, 外接 1μF ~ 4.7μF 电容
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	5	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P1.2/ TIM4S2/ TXD2S2/ FICED	6	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.3/ HBIAS/ C1PS/ A30/ AD12	7	DB/ DO/ AI/ DO/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ COP/ A3M/ AD10/ HALOS	8	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMPO 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Hall10 逻辑电平输入
P1.5/ COM/ C2PS/ A3P/ AD13	9	DB/ AI/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMPO 负输入端 功能转移后 CMP2 正输入端 AMP3 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	10	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall1-IC1 逻辑电平输入
P1.7/ C1M/ A1M	11	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.1/ C2P/ A2P/ AD8/ HAL2S	12	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall1-IC2 逻辑电平输入
P2.2/ C2M/ A2M	13	DB/ AI/ AI	GPIO CMP2 负输入端 AMP2 负输入端

引脚	FU6532T TSSOP28	IO 类型	功能描述
P2.4/ AD2	14	DB/ AI	GPIO ADC 通道 2 输入，可用于母线电压采样
P3.0/ AOM	15	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	16	DB/ AI	GPIO AMPO 正输入端
P3.4/ AD7/ C3PS/ C4MS/ OLDBGS2	17	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入，AMP_CRO[CP_EN] = 1 时，AMPO 输出 (P2.7) 通过内部 50kΩ 电阻送到 P3.4，P3.4 需外接 1μF，用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P3.5/ VREF	18	DB/ AB	GPIO ADC 外部参考电压输入或者内部 VREF 输出，外部串联 R + C 到 VSS，R = 33Ω，C = 1μF ~ 4.7μF
P0.0/ TIM4S/ TXD2S/ SDA/ OLDBGS	19	DO/ DB/ DB/ DO/ DO	GPIO，可配置外部中断 INT0 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 I ² C SDA，可配置为集电极开漏输出 功能转移后 SPI 单线 debug 输出
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	20	DB/ DO/ DB/ DB/ DB/ DB	GPIO，可配置外部中断 INT0 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 I ² C SCL 时钟，可配置为集电极开漏输出
P0.5/ TXD/ OLDBG	21	DB/ DO/ DO	GPIO，可配置外部中断 INT0 输入 UART1 TXD 输出 SPI 单线 debug 输出
P0.6/ RXD/	22	DB/ DB/	GPIO，可配置外部中断 INT0 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入
P1.0/ TIM2/ QEPB	23	DB/ DB/ DI	GPIO，可配置外部中断 INT1 输入 Timer2 输入或输出 QEP 编码 B 输入
L_DU	24	DO	PWM 下桥 U 相输出
L_DV	25	DO	PWM 下桥 V 相输出
L_DW	26	DO	PWM 下桥 W 相输出
H_DU	27	DO	PWM 上桥 U 相输出
H_DV	28	DO	PWM 上桥 V 相输出

2.14 FU6532T TSSOP28LD 引脚图

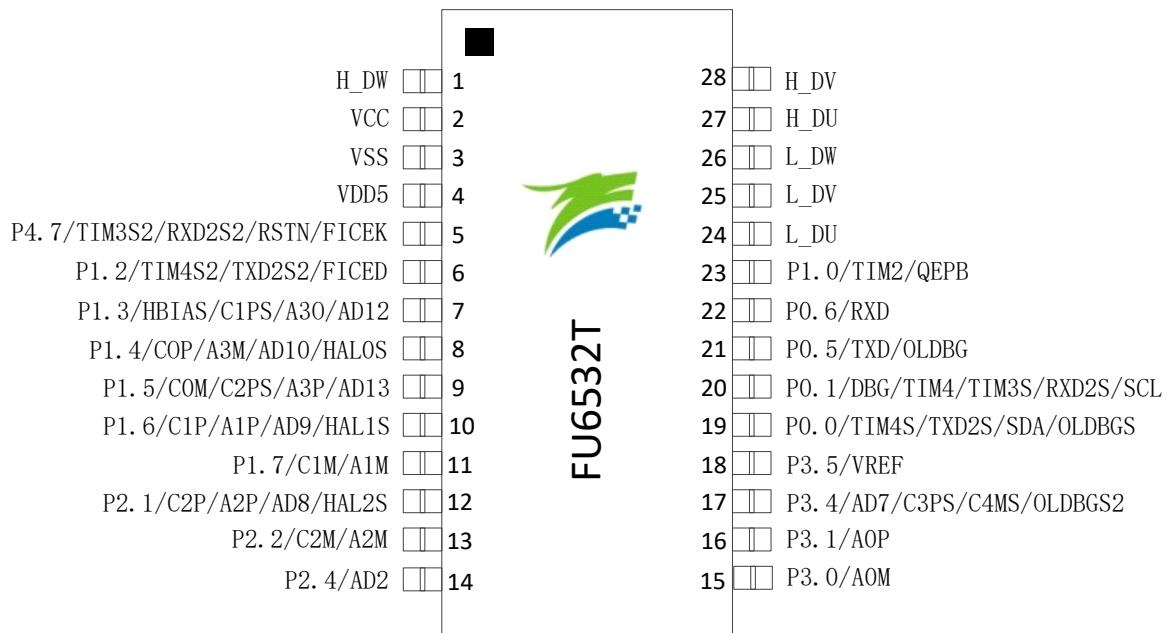


图 2-7 FU6532T TSSOP28LD 引脚图

2.15 FU6522L LQFP48 引脚列表

表 2-8 FU6522L LQFP48 引脚定义

引脚	FU6522L LQFP48	IO 类型	功能描述
P2. 2/ C2M/ A2M	1	DB/ AI/ AI	GPIO CMP2 负输入端 AMP2 负输入端
P2. 3/ AD1/ A20/ C4P/ DA1	2	DB/ AI/ AO/ AI/ DO	GPIO ADC 通道 1 输入 AMP2 输出端 CMP4 正输入端 DAC1 输出, 无 Buffer 输出
P2. 4/ AD2/	3	DB/ AI	GPIO ADC 通道 2 输入, 可用于母线电压采样
P2. 5/ AD3	4	DB/ AI	GPIO ADC 通道 3 输入
P2. 6/ C3M/ DAO/ AD11	5	DB/ AI/ AO/ AI	GPIO CMP3 负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2. 7/ AD4/ C3P/ A00/ C4M	6	DB/ AI/ AI/ AO/ AI	GPIO ADC 通道 4 输入, 用于母线电流采样 CMP3 正输入端 AMPO 输出端 CMP4 负输入端
P3. 0/ AOM	7	DB/ AI	GPIO AMPO 负输入端
P3. 1/ AOP	8	DB/ AI	GPIO AMPO 正输入端
P3. 2/ AD5/ VHALF	9	DB/ AI/ AO	GPIO ADC 通道 5 输入 1/2 VREF 参考电压输出, 外接 1μF 电容
P3. 3/ AD6	10	DB/ AI	GPIO ADC 通道 6 输入
P3. 4/ AD7/ C3PS/ C4MS/ OLDBG2	11	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入, AMP_CRO[CP_EN] = 1 时, AMPO 输出(P2.7)通过内部 50kΩ 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P3. 5/ VREF	12	DB/ AB	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外部串联 R + C 到 VSS, R = 33Ω, C = 1μF ~ 4.7μF
P4. 4	13	DB	GPIO, 可配置外部中断 INT1 输入
P5. 1	14	DB	GPIO
P3. 6/ HAL2/ RXD2	15	DB/ DI/ DB	GPIO Hall-IC2 逻辑电平输入 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入

引脚	FU6522L LQFP48	IO 类型	功能描述
P3.7/ HAL1/ TXD2	16	DB/ DI/ DO	GPIO Hall-IC1 逻辑电平输入 UART2 TXD 输出
P0.0/ TIM4S/ TXD2S/ SDA/ OLDBGS	17	DO/ DB/ DB/ DO/ DO	GPIO, 可配置外部中断 INTO 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 I ² C SDA, 可配置为集电极开漏输出 功能转移后 SPI 单线 debug 输出
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	18	DB/ DO/ DB/ DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 I ² C SCL 时钟, 可配置为集电极开漏输出
P0.2/ HALO	19	DB/ DI	GPIO, 可配置外部中断 INTO 输入 Hall-IC0 逻辑电平输入
P0.3/ MISOS	20	DB/ DB	GPIO, 可配置外部中断 INTO 输入 SPI 功能转移后 MISO, 主机输入或从机输出端口
P0.4/ NSS	21	DB/ DB	GPIO, 可配置外部中断 INT1 输入 SPI 的选择端口
P0.5/ TXD/ OLDBG	22	DB/ DO/ DO	GPIO, 可配置外部中断 INTO 输入 UART1 TXD 输出 SPI 单线 debug 输出
P0.6/ RXD/ MOSI	23	DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 SPI MOSI, 主机输出或从机输入
P0.7/ MISO/ TIM2S/ QEPA	24	DB/ DB/ DB/ DI	GPIO SPI MISO, 主机输入或从机输出端口 功能转移后 Timer2 输入或输出 QEP 编码 A 输入
P1.0/ TIM2/ QEPA	25	DB/ DB/ DI	GPIO, 可配置外部中断 INT1 输入 Timer2 输入或输出 QEP 编码 B 输入
P1.1/ TIM3	26	DB/ DB	GPIO, 可配置外部中断 INTO/INT1 输入 Timer3 输入或输出
P4.1/ L_DX	27	DB/ DO	GPIO, 可配置外部中断 INT1 输入 PWM 下桥 X 相输出
P4.2/ H_DX	28	DB/ DO	GPIO, 可配置外部中断 INT1 输入 PWM 上桥 X 相输出
L_DU	29	DO	PWM 下桥 U 相输出
L_DV	30	DO	PWM 下桥 V 相输出
L_DW	31	DO	PWM 下桥 W 相输出
H_DU	32	DO	PWM 上桥 U 相输出
H_DV	33	DO	PWM 上桥 V 相输出
H_DW	34	DO	PWM 上桥 W 相输出
P4.3	35	DB	GPIO, 可配置外部中断 INT1 输入
VSS	36	P	数字地

引脚	FU6522L LQFP48	IO 类型	功能描述
VDD5	37	P	电源输入 VDD 5V, 不能输出, 外接 $1\mu\text{F} \sim 4.7\mu\text{F}$ 电容
P4.6/ AD15	38	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 15 输入
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	39	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P4.5/ AD14	40	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 14 输入
P1.2/ TIM4S2/ TXD2S2/ FICED	41	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.3/ HBIAS/ C1PS/ A30/ AD12	42	DB/ DO/ AI/ DO/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ COP/ A3M/ AD10/ HALOS/	43	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP0 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Hall0 逻辑电平输入
P1.5/ COM/ C2PS/ A3P/ AD13	44	DB/ AI/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP0 负输入端 功能转移后 CMP2 正输入端 AMP3 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	45	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall1-IC1 逻辑电平输入
P1.7/ C1M/ A1M	46	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.0/ AD0/ A10	47	DB/ AI/ AO	GPIO ADC 通道 0 输入 AMP1 输出端
P2.1/ C2P/ A2P/ AD8/ HAL2S	48	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall2-IC2 逻辑电平输入

2.16 FU6522L LQFP48 引脚图

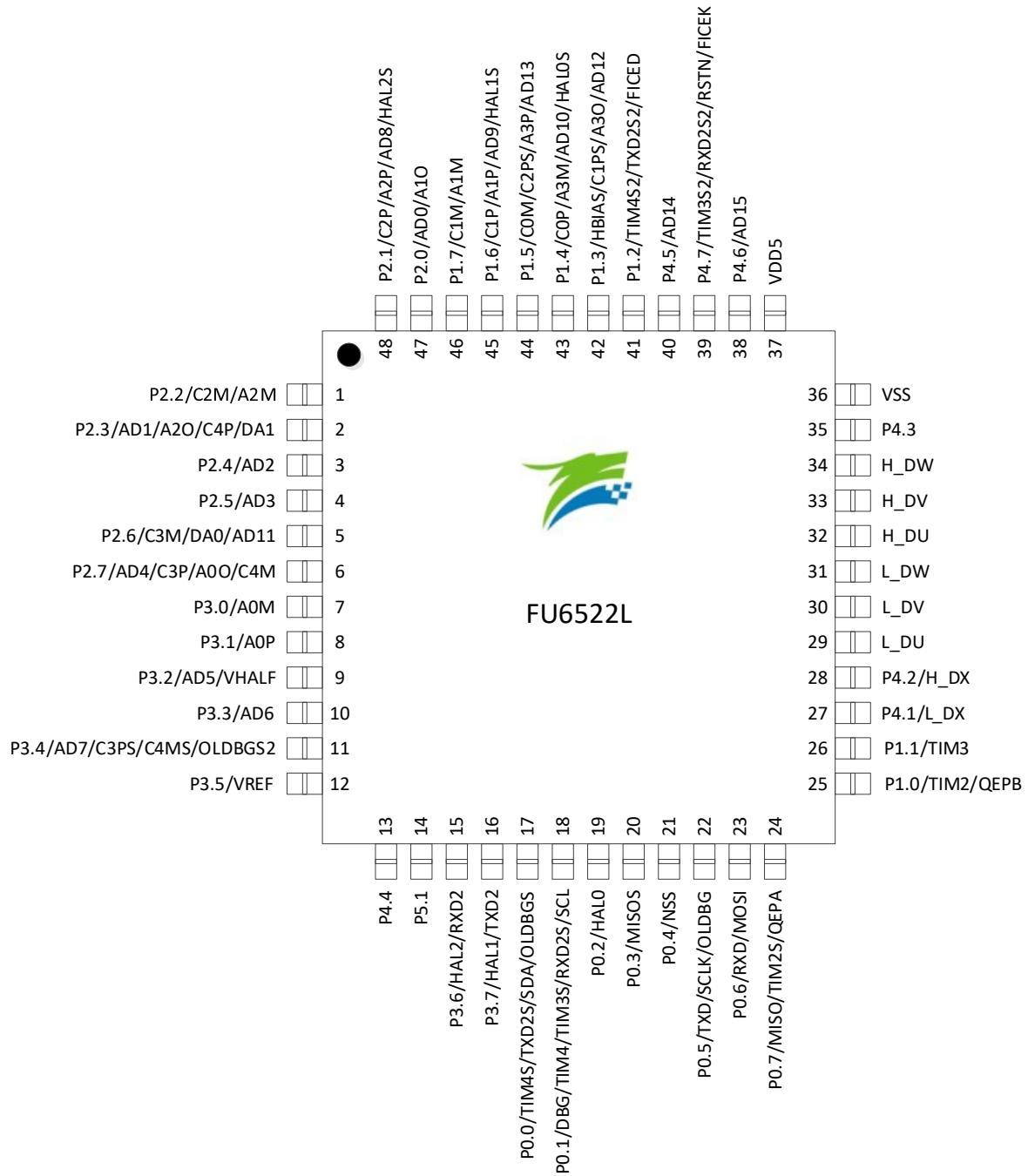


图 2-8 FU6522L LQFP48 引脚图

2.17 FU6522N QFN32 引脚列表

表 2-9 FU6522N QFN32 引脚定义

引脚	FU6522N QFN32	IO 类型	功能描述
P2.1/ C2P/ A2P/ AD8/ HAL2S	1	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入
P2.2/ C2M/ A2M	2	DB/ AI/ AI	GPIO CMP2 负输入端 AMP2 负输入端
P2.3/ AD1/ A20/ C4P/ DA1/	3	DB/ AI/ AO/ AI/ AO	GPIO, 可配置外部中断 INT1 输入 ADC 通道 1 输入 AMP2 输出端 CMP4 正输入端 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	4	DB/ AI	GPIO ADC 通道 2 输入, 可用于母线电压采样
P2.7/ AD4/ C3P/ A00/ C4M/	5	DB/ AI/ AI/ AO/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 4 输入, 可用于母线电流采样 CMP3 正输入端 AMPO 输出端 CMP4 负输入端
P3.0/ AOM	6	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	7	DB/ AI	GPIO AMPO 正输入端
P3.2/ AD5/ VHALF	8	DB/ AI/ AO	GPIO ADC 通道 5 输入 1/2 VREF 参考电压输出, 外接 1μF 电容
P3.4/ AD7/ C3PS/ C4MS/ OLDBGS2	9	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入, AMP_CRO[CP_EN] = 1 时, AMPO 输出 (P2.7) 通过内部 50kΩ 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P0.0/ TIM4S/ TXD2S/ SDA/ OLDBGS	10	DO/ DB/ DB/ DO/ DO	GPIO, 可配置外部中断 INTO 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 I ² C SDA, 可配置为集电极开漏输出 功能转移后 SPI 单线 debug 输出
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	11	DB/ DO/ DB/ DB/ DB/ DB	GPIO, 可配置外部中断 INTO 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 I ² C SCL 时钟, 可配置为集电极开漏输出

引脚	FU6522N QFN32	IO 类型	功能描述
P0.5/ TXD/ SCLK/ OLDBG	12	DB/ DO/ DB/ DO	GPIO, 可配置外部中断 INT0 输入 UART1 TXD 输出 SPI 接口时钟 SCLK SPI 单线 debug 输出
P0.6/ RXD/ MOSI	13	DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 SPI MOSI, 主机输出或从机输入
P0.7/ MISO/ TIM2S/ QEPA	14	DB/ DB/ DB/ DI	GPIO SPI MISO, 主机输入或从机输出 功能转移后 Timer2 输入或输出 QEP 编码 A 输入
P1.0/ TIM2/ QEPA	15	DB/ DB/ DI	GPIO, 可配置外部中断 INT1 输入 Timer2 输入或输出 QEP 编码 B 输入
P1.1/ TIM3	16	DB/ DB	GPIO, 可配置外部中断 INT0/INT1 输入 Timer3 输入或输出
L_DU	17	DO	PWM 下桥 U 相输出
L_DV	18	DO	PWM 下桥 V 相输出
L_DW	19	DO	PWM 下桥 W 相输出
H_DU	20	DO	PWM 上桥 U 相输出
H_DV	21	DO	PWM 上桥 V 相输出
H_DW	22	DO	PWM 上桥 W 相输出
VSS	23	P	地
VDD5	24	P	电源输入, 外接 1μF ~ 4.7μF 电容
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	25	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P1.2/ TIM4S2/ TXD2S2/ FICED	26	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口
P1.3/ HBIAS/ C1PS/ A30/ AD12	27	DB/ DO/ AI/ DO/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ COP/ A3M/ AD10/ HALOS	28	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMPO 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Hall0 逻辑电平输入
P1.5/ COM/ C2PS/ A3P/ AD13	29	DB/ AI/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMPO 负输入端 功能转移后 CMP2 正输入端 AMP3 正输入端 ADC 通道 13 输入

引脚	FU6522N QFN32	IO 类型	功能描述
P1.6/ C1P/ A1P/ AD9/ HAL1S	30	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入
P1.7/ C1M/ A1M	31	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.0/ AD0/ A10	32	DB/ AI/ AO	GPIO, 可配置外部中断 INT1 输入 ADC 通道 0 输入 AMP1 输出端

2.18 FU6522N QFN32 引脚图

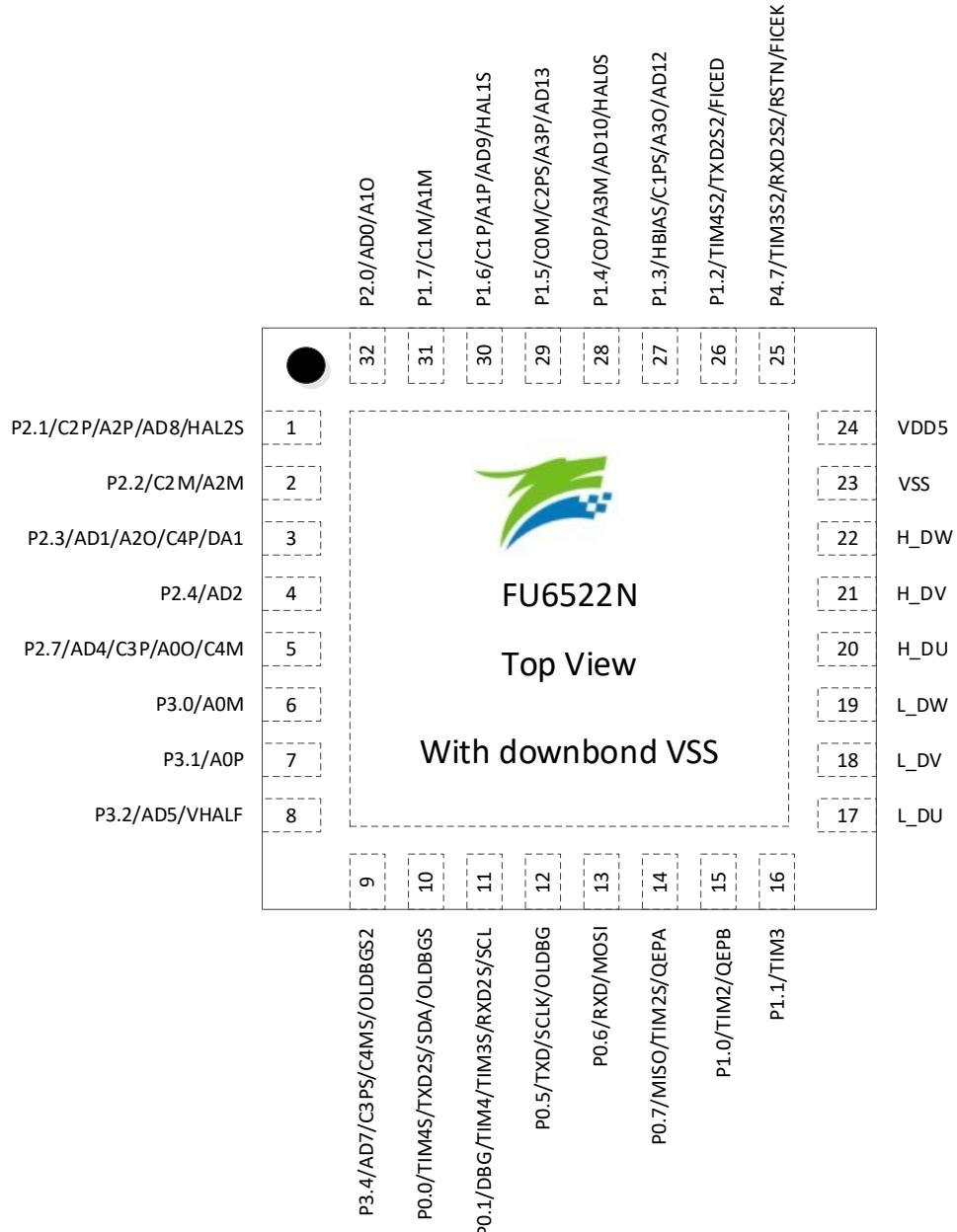


图 2-9 FU6522N QFN32 引脚图

2.19 FU6522T TSSOP28LD 引脚列表

表 2-10 FU6522T TSSOP28LD 引脚定义

引脚	FU6522T TSSOP28LD	IO 类型	功能描述
P1.4/ COP/ A3M/ AD10/ HALOS	1	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMPO 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 Ha110 逻辑电平输入
P1.5/ COM/ C2PS/ A3P/ AD13	2	DB/ AI/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMPO 负输入端 功能转移后 CMP2 正输入端 AMP3 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	3	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Ha11-IC1 逻辑电平输入
P1.7/ C1M/ A1M	4	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.1/ C2P/ A2P/ AD8/ HAL2S	5	DB/ AI/ AI/ AI/ DI	GPIO CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Ha11-IC2 逻辑电平输入
P2.2/ C2M/ A2M	6	DB/ AI/ AI	GPIO CMP2 负输入端 AMP2 负输入端
P2.4/ AD2	7	DB/ AI	GPIO ADC 通道 2 输入, 可用于母线电压采样
P2.6/ C3M/ DAO/ AD11	8	DB/ AI/ AO/ AI	GPIO CMP3 负输入端 DACO 输出, 无 Buffer 输出 ADC 通道 11 输入
P3.0/ AOM	9	DB/ AI	GPIO AMPO 负输入端
P3.1/ AOP	10	DB/ AI	GPIO AMPO 正输入端
P3.3/ AD6	11	DB/ AI	GPIO ADC 通道 6 输入
P3.4/ AD7/ C3PS/ C4MS/ OLDBGS2	12	DB/ AI/ AI/ AI/ DO	GPIO ADC 通道 7 输入, AMP_CRO[CP_EN] = 1 时, AMPO 输出(P2.7)通过内部 50kΩ; 电阻送到 P3.4, P3.4 需外接 1μF, 用于母线平均电流采集 功能转移后 CMP3 正输入端 功能转移后 CMP4 负输入端 第二次功能转移后 SPI 单线 debug 输出
P0.0/ TIM4S/	13	DO/ DB/	GPIO, 可配置外部中断 INTO 输入 功能转移后 Timer4 输入或输出

引脚	FU6522T TSSOP28LD	IO 类型	功能描述
TXD2S/ SDA/ OLDBGS		DB/ DO/ DO	功能转移后 UART2 TXD 输出 I ² C SDA, 可配置为集电极开漏输出 功能转移后 SPI 单线 debug 输出
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	14	DB/ DO/ DB/ DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 I ² C SCL 时钟, 可配置为集电极开漏输出
P0.5/ TXD/ OLDBG	15	DB/ DO/ DO	GPIO, 可配置外部中断 INT0 输入 UART1 TXD 输出 SPI 单线 debug 输出
P0.6/ RXD	16	DB/ DB	GPIO, 可配置外部中断 INT0 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入
P1.1/ TIM3	17	DB/ DB	GPIO, 可配置外部中断 INT0/INT1 输入 Timer3 输入或输出
L_DU	18	DO	PWM 下桥 U 相输出
L_DV	19	DO	PWM 下桥 V 相输出
L_DW	20	DO	PWM 下桥 W 相输出
H_DU	21	DO	PWM 上桥 U 相输出
H_DV	22	DO	PWM 上桥 V 相输出
H_DW	23	DO	PWM 上桥 W 相输出
VSS	24	P	数字地
VDD5	25	P	电源输入 VDD 5V, 不能输出, 外接 1μF ~ 4.7μF 电容
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	26	DI/ DI/ DI/ DI/ DI	GPIO, P4.7 输入 功能转移后 Timer3 输入 功能转移后 UART2 RXD 输入 外部复位输入, 内置上拉电阻 FICE 时钟端
P4.5/ AD14	27	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 14 输入
P1.2/ TIM4S2/ TXD2S2/ FICED	28	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT1 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 TXD 输出 FICE 数据端口

2.20 FU6522T TSSOP28LD 引脚图

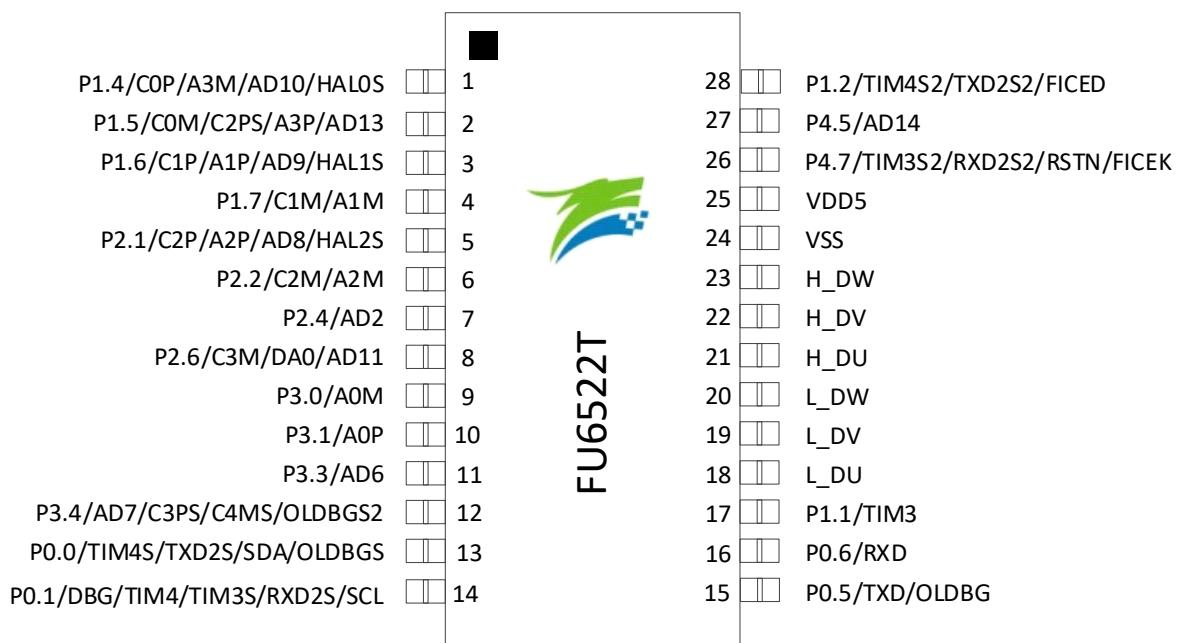


图 2-10 FU6522T TSSOP28LD 引脚图

3 封装尺寸信息

3.1 LQFP48_7X7(适用于 FU6572L、FU6562L、FU6522L)

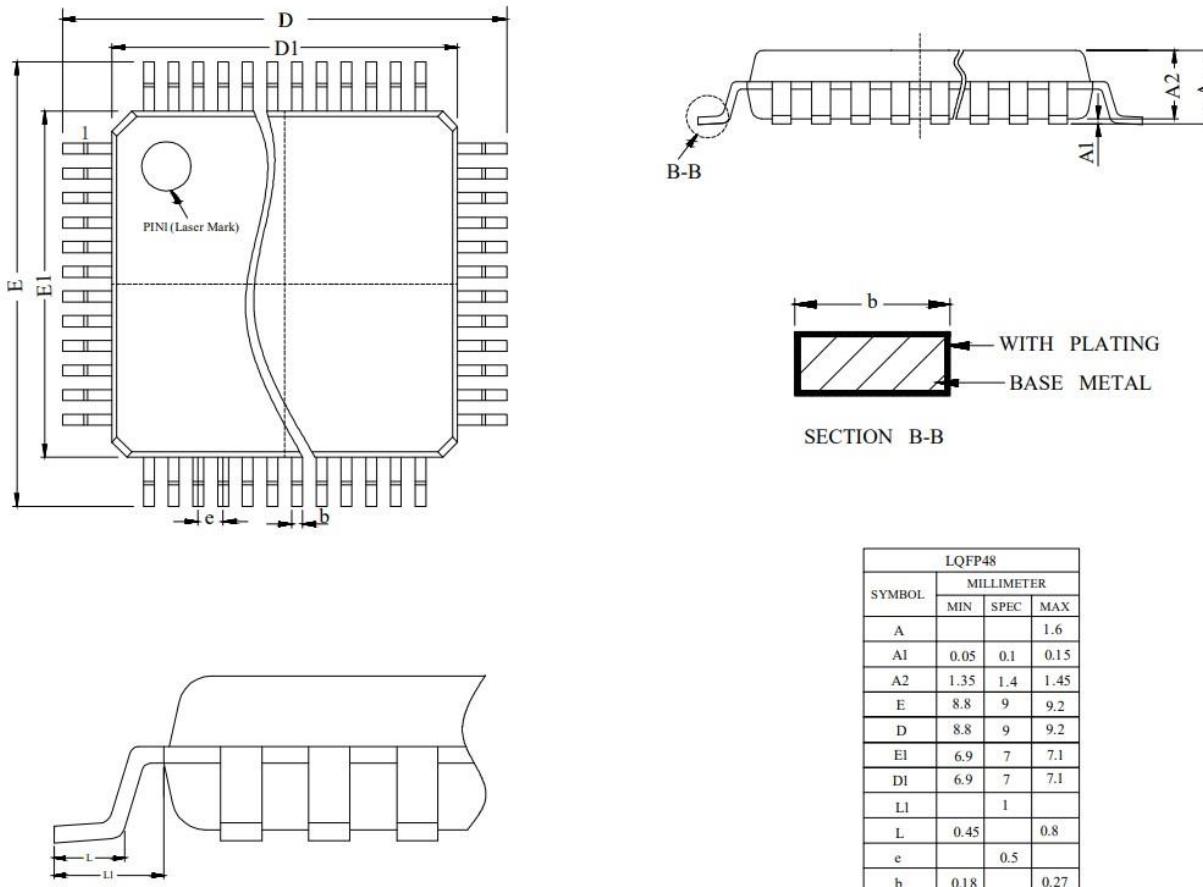


图 3-1 LQFP48_7X7 封装尺寸图

3.2 QFN40_5X5(适用于 FU6572N)

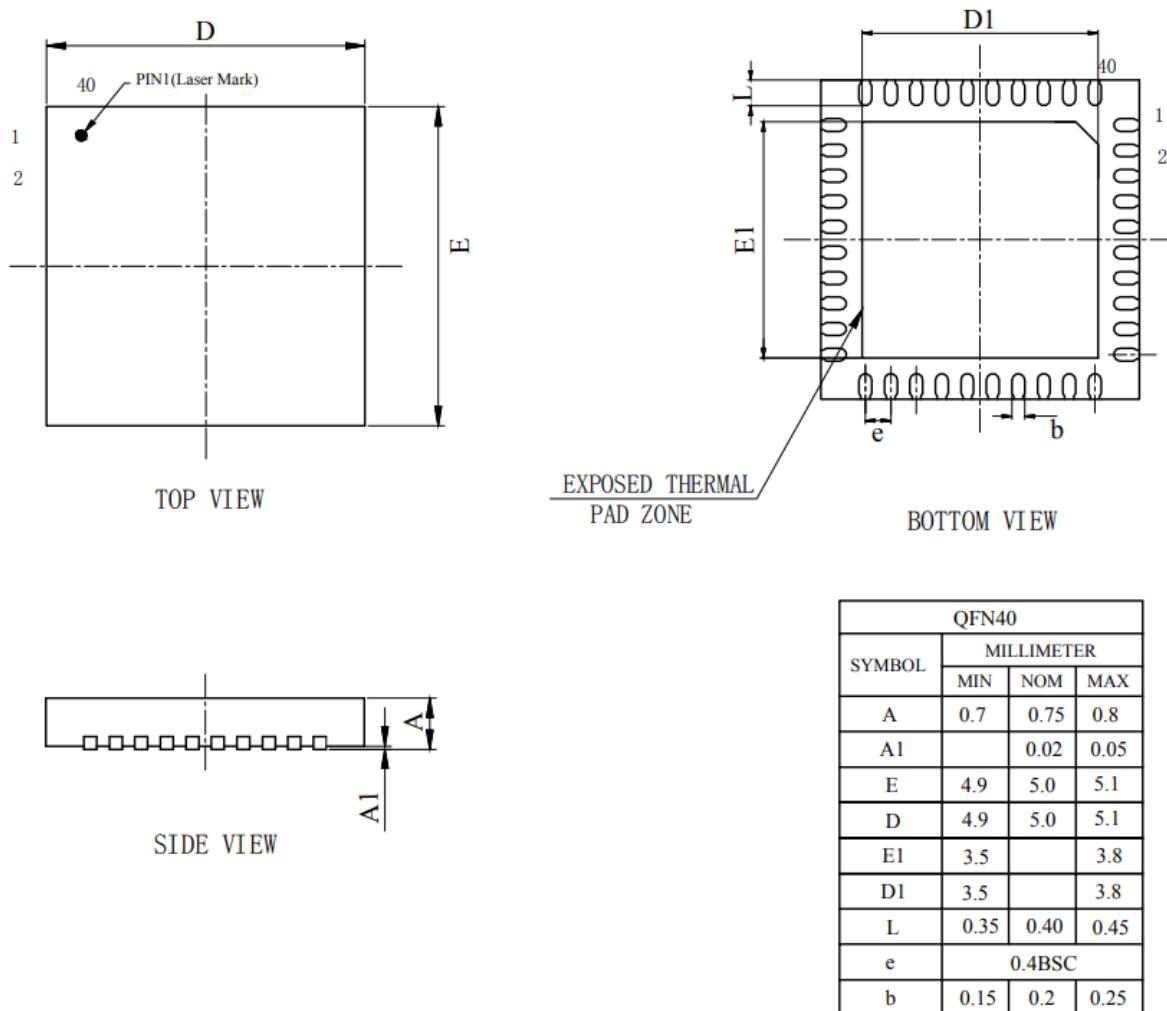


图 3-2 QFN40_5X5 封装尺寸图

3.3 QFN48-38_7X7(适用于 FU6562Q)

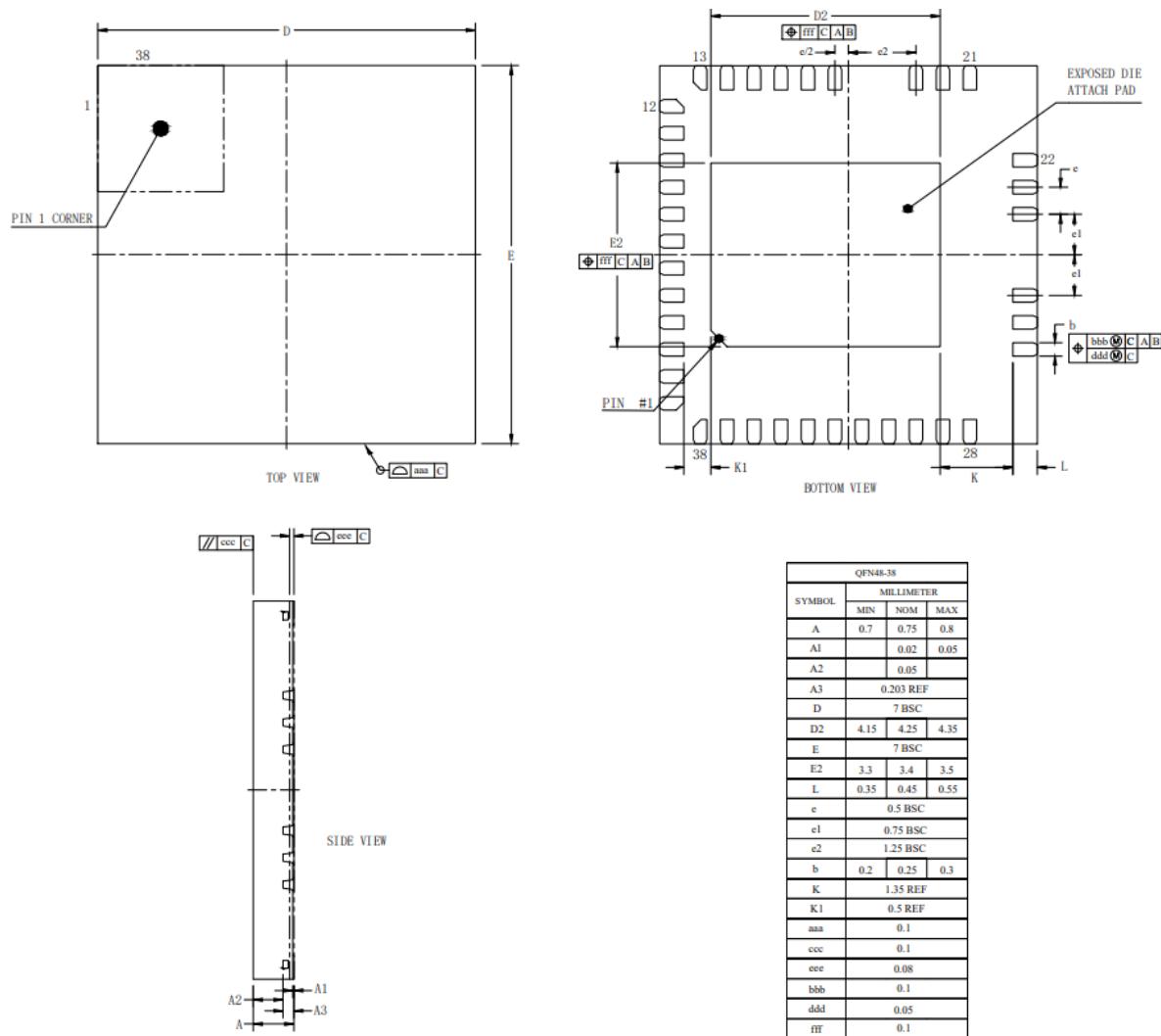


图 3-3 QFN48-38_7X7 封装尺寸图

3.4 QFN32_4X4(适用于 FU6522N)

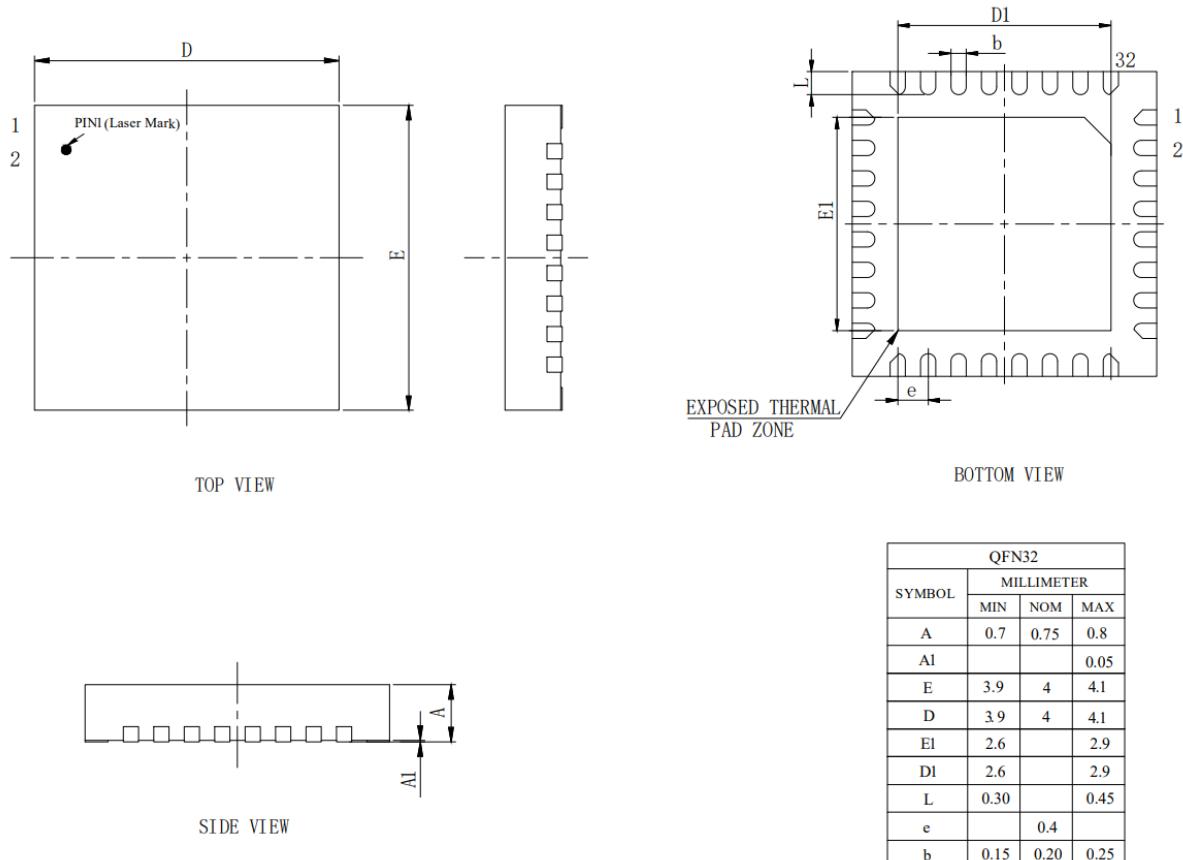
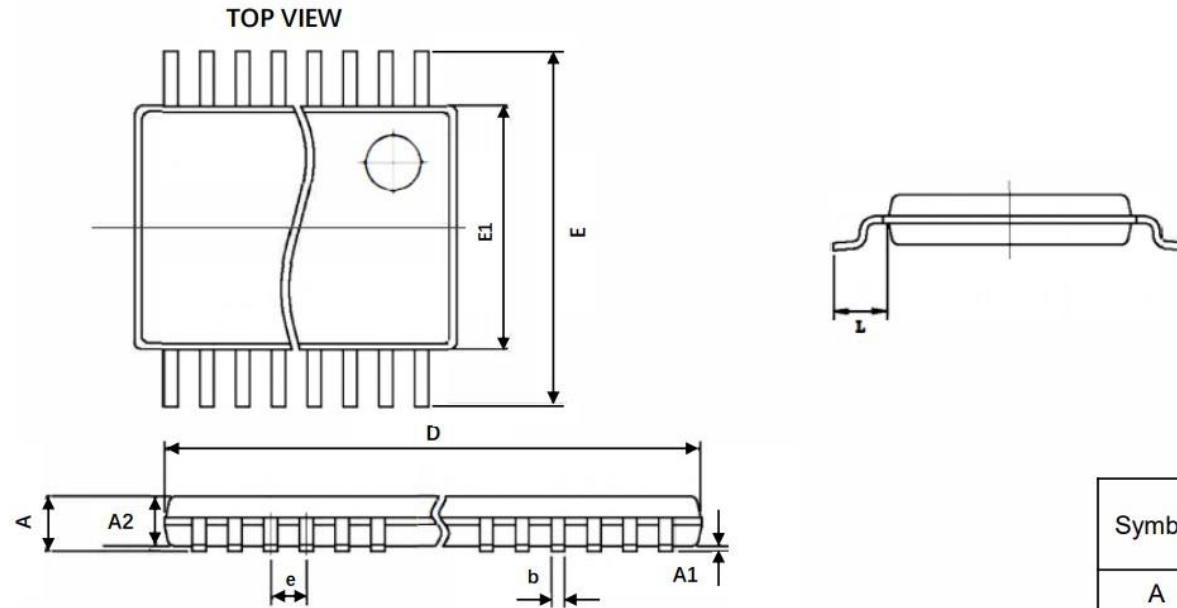


图 3-4 QFN32_4X4 封装尺寸图

3.5 TSSOP28_9.7x4.4(适用于 FU6572T、FU6562T、FU6532T、FU6522T)



Symbol	符号	TSSOP28	
		Min	Max
A	总高		1.2
A1	站高	0.1	0.15
A2	塑封体高	0.8	1.05
E	跨度	6.2	6.6
E1	塑封体宽	4.3	4.5
D	塑封体长	9.6	9.8
L	脚长		1
e	脚间距	0.65	
b	脚宽	0.2	0.3

图 3-5 TSSOP28_9.7x4.4 封装尺寸图

4 订购信息

表 4-1 产品型号选择

型号	主频(MHz)	Flash(kByte)	XRAM(kByte)	时钟电路		驱动接口		驱动类型		I ² C	UART	SPI	DMA	GPIO	定时器	模拟外设						VREF	运放	比较器组	无铅	封装			
				内部快时钟	内部慢时钟	6N Pre-driver	PWM	方波	FOC							ADC		DAC											
				个数	通道数	位数	个数	位数																					
FU6572L	24	32	3.75	√	√	√	-	√	√	√	2	√	√	31	6	1	15	12	2	9\6	√	4	3	√	LQFP48 (7x7mm)				
FU6572N	24	32	3.75	√	√	√	-	√	√	√	2	√	√	24	5	1	14	12	2	9\6	√	4	3	√	QFN40 (5x5mm)				
FU6572T	24	32	3.75	√	√	√	-	√	√	-	1	-	√	13	5	1	10	12	2	9\6	√	1	3	√	TSSOP28 (9.7x4.4mm)				
FU6562L	24	32	3.75	√	√	√	-	-	√	-	2	√	√	22	6	1	13	12	2	9\6	√	4	3	√	LQFP48 (7x7mm)				
FU6562Q	24	32	3.75	√	√	√	-	-	√	-	2	√	√	22	6	1	13	12	2	9\6	√	4	3	√	QFN48_38 (7x7mm)				
FU6562T	24	32	3.75	√	√	√	-	-	√	-	1	-	√	9	5	1	8	12	2	9\6	√	4	3	√	TSSOP28 (9.7x4.4mm)				
FU6532T	24	32	3.75	√	√	-	√	√	√	√	2	-	√	19	6	1	9	12	2	9\6	√	4	3	√	TSSOP28 (9.7x4.4mm)				
FU6522L	24	32	3.75	√	√	-	√	√	√	√	2	√	√	40	6	1	16	12	2	9\6	√	4	3	√	LQFP48 (7x7mm)				
FU6522N	24	32	3.75	√	√	-	√	√	√	√	2	√	√	24	6	1	11	12	2	9\6	√	4	3	√	QFN32 (4x4mm)				

型号	主频 (MHz)	Flash(kByte)	XRAM(kByte)	时钟电路		驱动接口		驱动类型		I ² C	UART	SPI	DMA	GPIO	定时器	模拟外设						VREF	运放	比较器组	无铅	封装
				内部快时钟	内部慢时钟	6N Pre-driver	PWM	方波	FOC							个数	通道数	位数	个数	位数						
FU6522T	24	32	3.75	√	√	-	√	√	√	√	2	-	√	20	5	1	13	12	2	9\6	√	4	3	√	TSSOP28 (9.7x4.4mm)	

5 电气特性

5.1 绝对最大额定值

超过 5.1.1 ~ 5.1.10 表格绝对最大额定值中所列的应力值可能会永久损坏器件。这仅为应力额定值，不建议器件运行在该规范范围以外。长期在最大额定值条件下工作可能会影响器件的可靠性。

5.1.1 FU6572L 绝对最大额定值

表 5-1 FU6572L 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	VDD5 + 0.3	V
VCC 相对 VSS 电压		-0.3	-	22	V
VB_(UVW)		-0.3	-	110	V
VS_(UVW)		VB - 22	-	VB + 0.3	V

5.1.2 FU6572N 绝对最大额定值

表 5-2 FU6572N 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	VDD5 + 0.3	V
VCC 相对 VSS 电压		-0.3	-	22	V
VB_(UVW)		-0.3	-	110	V
VS_(UVW)		VB - 22	-	VB + 0.3	V

5.1.3 FU6572T 绝对最大额定值

表 5-3 FU6572T 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VCC 相对 VSS 的电压		-0.3	-	22	V
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
高侧浮动电压 $V_{BU, BV, BW}$		-0.3	-	110	V
低侧供电电压		-0.3	-	VCC	V
低侧输出电压 $V_{LU, LV, LW}$		-0.3	-	VCC + 0.3	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	VDD5 + 0.3	V

5.1.4 FU6562L 绝对最大额定值

表 5-4 FU6562L 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VCC 相对 VSS 的电压		-0.3	-	22	V
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
高侧浮动电压 $V_{BU, BV, BW}$		-0.3	-	625	V
低侧供电电压		-0.3	-	VCC	V
低侧输出电压 $V_{LU, LV, LW}$		-0.3	-	VCC + 0.3	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	VDD5 + 0.3	V

5.1.5 FU6562Q 绝对最大额定值

表 5-5 FU6562Q 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VCC 相对 VSS 的电压		-0.3	-	22	V
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
高侧浮动电压 $V_{BU, BV, BW}$		-0.3	-	625	V
低侧供电电压		-0.3	-	VCC	V
低侧输出电压 $V_{LU, LV, LW}$		-0.3	-	VCC + 0.3	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	VDD5 + 0.3	V

5.1.6 FU6562T 绝对最大额定值

表 5-6 FU6562T 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VCC 相对 VSS 的电压		-0.3	-	22	V
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
高侧浮动电压 $V_{BU, BV, BW}$		-0.3	-	625	V
低侧供电电压		-0.3	-	VCC	V
低侧输出电压 $V_{LU, LV, LW}$		-0.3	-	VCC + 0.3	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	VDD5 + 0.3	V

5.1.7 FU6532T 绝对最大额定值

表 5-7 FU6532T 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C

参数	条件	最小值	典型值	最大值	单位
储存温度 T_{STG}		-55	-	125	°C
VCC 相对 VSS 的电压		-0.3	-	36	V
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	$VDD5 + 0.3$	V

5.1.8 FU6522L 绝对最大额定值

表 5-8 FU6522L 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	$VDD5 + 0.3$	V

5.1.9 FU6522N 绝对最大额定值

表 5-9 FU6522N 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	$VDD5 + 0.3$	V

5.1.10 FU6522T 绝对最大额定值

表 5-10 FU6522T 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	-	125	°C
储存温度 T_{STG}		-55	-	125	°C
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	$VDD5 + 0.3$	V

5.2 全局电气特性

5.2.1 FU6572L 全局电气特性

表 5-11 FU6572L 全局电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]		7	-	20	V
VDD5 工作电压 ^[2]		3	-	5.5	V

参数	条件	最小值	典型值	最大值	单位
I _{vcc} 工作电流	VCC = 15V	-	12	-	mA
I _{vcc} 待机电流 ^[3]	VCC = 15V	-	5	-	mA
I _{vcc} 睡眠电流	VCC = 15V	-	180	-	μA
工作时环境温度 T _A		-40	-	85	°C
工作时环境温度 T _A	VCC ≤ 15V & I _{vcc} ≤ 30mA	-	-	105 ^[4]	°C

5.2.2 FU6572N 全局电气特性

表 5-12 FU6572N 全局电气特性

(除非特别声明, T_A = 25°C, VDD5 = 5V)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]		7	-	20	V
VDD5 工作电压 ^[2]		3	-	5.5	V
I _{vcc} 工作电流	VCC = 15V	-	12	-	mA
I _{vcc} 待机电流 ^[3]	VCC = 15V	-	5	-	mA
I _{vcc} 睡眠电流	VCC = 15V	-	180	-	μA
工作时环境温度 T _A		-40	-	85	°C
工作时环境温度 T _A	VCC ≤ 15V & I _{vcc} ≤ 30mA	-	-	105 ^[4]	°C

5.2.3 FU6572T 全局电气特性

表 5-13 FU6572T 全局电气特性

(除非特别声明, T_A = 25°C, VDD5 = 5V)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]		7	-	20	V
VDD5 工作电压 ^[2]		3	-	5.5	V
I _{vcc} 工作电流	VCC = 15V	-	12	-	mA
I _{vcc} 待机电流 ^[3]	VCC = 15V	-	5	-	mA
I _{vcc} 睡眠电流	VCC = 15V	-	180	-	μA
工作时环境温度 T _A		-40	-	85	°C
工作时环境温度 T _A	VCC ≤ 15V & I _{vcc} ≤ 30mA	-	-	105 ^[4]	°C

5.2.4 FU6562L 全局电气特性

表 5-14 FU6562L 全局电气特性

(除非特别声明, $T_A = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]		12	-	20	V
VDD5 工作电压 ^[2]		3	-	5.5	V
V_{BU} , V_{BV} , V_{BW} 浮动电压		-	-	600	V
$V_{BU, BV, BW}$ 相对 $V_{SU, SV, SW}$ 电压		-	-	18	V
I_{VDD5} 工作电流 ^[3]		-	15	-	mA
I_{VDD5} 待机电流 ^[3]		-	5	-	mA
I_{VDD5} 睡眠电流 ^[3]		-	25	100	μA
工作时环境温度 T_A		-40	-	105	$^\circ C$
工作时环境温度 T_A	$VCC \leq 15V \& Ivcc \leq 30mA$	-	-	105 ^[4]	$^\circ C$

5.2.5 FU6562Q 全局电气特性

表 5-15 FU6562Q 全局电气特性

(除非特别声明, $TA = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]		12	-	20	V
VDD5 工作电压 ^[1]		3	-	5.5	V
V_{BU} , V_{BV} , V_{BW} 浮动电压		-	-	600	V
$V_{BU, BV, BW}$ 相对 $V_{SU, SV, SW}$ 电压		-	-	18	V
I_{VDD5} 工作电流 ^[3]		-	15	-	mA
I_{VDD5} 待机电流 ^[3]		-	5	-	mA
I_{VDD5} 睡眠电流 ^[3]		-	25	100	μA
工作时环境温度 T_A		-40	-	105 ^[4]	$^\circ C$

5.2.6 FU6562T 全局电气特性

表 5-16 FU6562T 全局电气特性

(除非特别声明, $T_A = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]		12	-	20	V
VDD5 工作电压 ^[2]		3	-	5.5	V
V_{BU} , V_{BV} , V_{BW} 浮动电压		-	-	600	V

参数	条件	最小值	典型值	最大值	单位
$V_{BL, BV, BW}$ 相对 $V_{SL, SV, SW}$ 电压		—	—	18	V
I_{VDD5} 工作电流 ^[3]		—	15	—	mA
I_{VDD5} 待机电流 ^[3]		—	5	—	mA
I_{VDD5} 睡眠电流 ^[3]		—	25	100	μ A
工作时环境温度 T_A		-40	—	105	°C
工作时环境温度 T_A	$VCC \leq 15V \& Ivcc \leq 30mA$	—	—	105 ^[4]	°C

5.2.7 FU6532T 全局电气特性

表 5-17 FU6532T 全局电气特性

 (除非特别声明, $T_A = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]		7	—	28	V
$VDD5$ 工作电压 ^[2]		3	—	5.5	V
I_{VCC} 工作电流	$VCC = 15V$	—	12	—	mA
I_{VCC} 待机电流 ^[3]	$VCC = 15V$	—	5	—	mA
I_{VCC} 睡眠电流	$VCC = 15V$	—	180	—	μ A
工作时环境温度 T_A		-40	—	85	°C
工作时环境温度 T_A	$VCC \leq 15V \& Ivcc \leq 30mA$	—	—	105 ^[4]	°C

5.2.8 FU6522L 全局电气特性

表 5-18 FU6522L 全局电气特性

 (除非特别声明, $T_A = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
$VDD5$ 工作电压 ^[2]		3	—	5.5	V
I_{VDD5} 工作电流 ^[3]		—	8	—	mA
I_{VDD5} 待机电流 ^[3]		—	5	—	mA
I_{VDD5} 睡眠电流 ^[3]		—	25	100	μ A
工作时环境温度 T_A		-40	—	105	°C
工作时环境温度 T_A	$VCC \leq 15V \& Ivcc \leq 30mA$	—	—	105 ^[4]	°C

5.2.9 FU6522N 全局电气特性

表 5-19 FU6522N 全局电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VDD5 工作电压 ^[2]		3	-	5.5	V
I_{VDD5} 工作电流 ^[3]		-	15	-	mA
I_{VDD5} 待机电流 ^[3]		-	5	-	mA
I_{VDD5} 睡眠电流 ^[3]		-	25	100	μA
工作时环境温度 T_A		-40	-	105	$^\circ\text{C}$
工作时环境温度 T_A	$VCC \leq 15\text{V} \& Ivcc \leq 30\text{mA}$	-	-	105 ^[4]	$^\circ\text{C}$

5.2.10 FU6522T 全局电气特性

表 5-20 FU6522T 全局电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VDD5 工作电压 ^[2]		3	-	5.5	V
I_{VDD5} 工作电流 ^[3]		-	8	-	mA
I_{VDD5} 待机电流 ^[3]		-	5	-	mA
I_{VDD5} 睡眠电流 ^[3]		-	25	100	μA
工作时环境温度 T_A		-40	-	105	$^\circ\text{C}$
工作时环境温度 T_A	$VCC \leq 15\text{V} \& Ivcc \leq 30\text{mA}$	-	-	105 ^[4]	$^\circ\text{C}$

注:

- [1] 根据不同批次的样品, VCC 电压上升速率范围 $0.5\text{V}/\mu\text{s} \sim 0.1\text{V}/\text{s}$
- [2] Flash 写入或擦除时 $VDD5$ 必须保持在 $5\text{V} \sim 5.5\text{V}$
- [3] 根据程序运行的设置发生变化
- [4] 只有保证任何时刻均不超过最大 T_J 的前提下, 才能工作到 T_A 最大值

5.3 GPIO 电气特性

5.3.1 FU6572L GPIO 电气特性

表 5-21 FU6572L GPIO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $\text{VDD5} = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ\text{C}$	-	15	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ\text{C}$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4\text{mA}$	$\text{VDD5} - 0.7$	-	-	V
V_{OL} 输出低电压	$I_{OL} = 4\text{mA}$	-	-	$\text{VSS} + 0.7$	V
V_{IH} 输入高电压 ^[1]		$0.7 * \text{VDD5}$	-	-	V
V_{IL} 输入低电压		-	-	$0.2 * \text{VDD5}$	V
上拉电阻 ^[2]	$\text{VDD5} = 5\text{V}$	-	33	-	kΩ
上拉电阻 ^[3]	$\text{VDD5} = 5\text{V}$	-	5.6	-	kΩ
下拉电阻 ^[4]	$\text{VDD5} = 5\text{V}$	-	30	-	kΩ

注:

[1] 当 $\text{VDD5} = 5\text{V}$ 时, V_{IH} 最小值可以为 $0.6 * \text{VDD5}$

[2] 除 P0[2:0]、P1[6:3]、P2[1]、P3[7:6] 外其他 GPIO

[3] P0[2:0]、P1[6:3]、P2[1]、P3[7:6]

[4] P0[1]、P1[1]、P4[7]

5.3.2 FU6572N GPIO 电气特性

表 5-22 FU6572N GPIO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $\text{VDD5} = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ\text{C}$	-	15	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ\text{C}$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4\text{mA}$	$\text{VDD5} - 0.7$	-	-	V
V_{OL} 输出低电压	$I_{OL} = 4\text{mA}$	-	-	$\text{VSS} + 0.7$	V
V_{IH} 输入高电压 ^[1]		$0.7 * \text{VDD5}$	-	-	V
V_{IL} 输入低电压		-	-	$0.2 * \text{VDD5}$	V
上拉电阻 ^[2]	$\text{VDD5} = 5\text{V}$	-	33	-	kΩ

参数	条件	最小值	典型值	最大值	单位
上拉电阻 ^[3]	VDD5 = 5V	-	5.6	-	kΩ
下拉电阻 ^[4]	VDD5 = 5V	-	30	-	kΩ

注:

- [1] 当 VDD5 = 5V 时, V_{IH} 最小值可以为 $0.6 \times VDD5$
- [2] 除 P0[1:0]、P1[6:3]、P2[1]、P3[6] 外其他 GPIO
- [3] P0[1:0]、P1[6:3]、P2[1]、P3[6]
- [4] P0[1]、P1[1]、P4[7]

5.3.3 FU6572T GPIO 电气特性

表 5-23 FU6572T GPIO

(除非特别声明, $T_A = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ C$	-	15	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ C$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4mA$	$VDD5 - 0.7$	-	-	V
V_{OL} 输出低电压	$I_{OL} = 4mA$	-	-	$VSS + 0.7$	V
V_{IH} 输入高电压 ^[1]		$0.7 \times VDD5$	-	-	V
V_{IL} 输入低电压		-	-	$0.2 \times VDD5$	V
上拉电阻 ^[2]	$VDD5 = 5V$	-	33	-	kΩ
上拉电阻 ^[3]	$VDD5 = 5V$	-	5.6	-	kΩ
下拉电阻 ^[4]	$VDD5 = 5V$	-	30	-	kΩ

注:

- [1] 当 VDD5 = 5V 时, V_{IH} 最小值可以为 $0.6 \times VDD5$
- [2] 除 P0[1]、P1[4]、P1[6]、P2[1] 外其他 GPIO
- [3] P0[1]、P1[6]、P2[1]
- [4] P0[1]、P1[1]、P4[7]

5.3.4 FU6562L GPIO 电气特性

表 5-24 FU6562L GPIO 电气特性

(除非特别声明, $T_A = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ C$	-	15	-	ns

参数	条件	最小值	典型值	最大值	单位
输出下降时间	50pF 负载, 从 90%下降至 10%时间, $T_A = 25^\circ\text{C}$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4\text{mA}$	$\text{VDD5} - 0.7$	-	-	V
V_{OL} 输出低电压	$I_{OL} = 4\text{mA}$	-	-	$\text{VSS} + 0.7$	V
V_{IH} 输入高电压 ^[1]		$0.7 * \text{VDD5}$	-	-	V
V_{IL} 输入低电压		-	-	$0.2 * \text{VDD5}$	V
上拉电阻 ^[2]	$\text{VDD5} = 5\text{V}$	-	33	-	$\text{k}\Omega$
上拉电阻 ^[3]	$\text{VDD5} = 5\text{V}$	-	5.6	-	$\text{k}\Omega$
下拉电阻 ^[4]	$\text{VDD5} = 5\text{V}$	-	30	-	$\text{k}\Omega$

注:

[1] 当 $\text{VDD5} = 5\text{V}$ 时, V_{IH} 最小值可以为 $0.6 * \text{VDD5}$

[2] 除 P0[1]、P1[6:3]、P2[1]外其他 GPIO

[3] P0[1]、P1[6:3]、P2[1]

[4] P0[1]、P4[7]

5.3.5 FU6562Q GPIO 电气特性

表 5-25 FU6562Q GPIO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $\text{VDD5} = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10%上升至 90%时间, $T_A = 25^\circ\text{C}$	-	15	-	ns
输出下降时间	50pF 负载, 从 90%下降至 10%时间, $T_A = 25^\circ\text{C}$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4\text{mA}$	$\text{VDD5} - 0.7$	-	-	V
V_{OL} 输出低电压	$I_{OL} = 4\text{mA}$	-	-	$\text{VSS} + 0.7$	V
V_{IH} 输入高电压 ^[1]		$0.7 * \text{VDD5}$	-	-	V
V_{IL} 输入低电压		-	-	$0.2 * \text{VDD5}$	V
上拉电阻 ^[2]	$\text{VDD5} = 5\text{V}$	-	33	-	$\text{k}\Omega$
上拉电阻 ^[3]	$\text{VDD5} = 5\text{V}$	-	5.6	-	$\text{k}\Omega$
下拉电阻 ^[4]	$\text{VDD5} = 5\text{V}$	-	30	-	$\text{k}\Omega$

注:

[1] 当 $\text{VDD5} = 5\text{V}$ 时, V_{IH} 最小值可以为 $0.6 * \text{VDD5}$

[2] 除 P0[1]、P1[6: 3]、P2[1]外其他 GPIO

[3] P0[1]、P1[6: 3]、P2[1]

[4] P0[1]、P4[7]

5.3.6 FU6562T GPIO 电气特性

表 5-26 FU6562T GPIO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ\text{C}$	-	15	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ\text{C}$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4\text{mA}$	$VDD5 - 0.7$	-	-	V
V_{OL} 输出低电压	$I_{OL} = 4\text{mA}$	-	-	$VSS + 0.7$	V
V_{IH} 输入高电压 ^[1]		$0.7*VDD5$	-	-	V
V_{IL} 输入低电压		-	-	$0.2*VDD5$	V
上拉电阻 ^[2]	$VDD5 = 5\text{V}$	-	33	-	$\text{k}\Omega$
上拉电阻 ^[3]	$VDD5 = 5\text{V}$	-	5.6	-	$\text{k}\Omega$
下拉电阻 ^[4]	$VDD5 = 5\text{V}$	-	30	-	$\text{k}\Omega$

注:

[5] 当 $VDD5 = 5\text{V}$ 时, V_{IH} 最小值可以为 $0.6*VDD5$

[6] 除 P0[1]、P1[6]、P2[1] 外其他 GPIO

[7] P0[1]、P1[6]、P2[1]

[8] P0[1]、P4[7]

5.3.7 FU6532T GPIO 电气特性

表 5-27 FU6532T GPIO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ\text{C}$	-	15	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ\text{C}$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4\text{mA}$	$VDD5 - 0.7$	-	-	V
V_{OL} 输出低电压	$I_{OL} = 4\text{mA}$	-	-	$VSS + 0.7$	V
V_{IH} 输入高电压 ^[1]		$0.7*VDD5$	-	-	V
V_{IL} 输入低电压		-	-	$0.2*VDD5$	V
上拉电阻 ^[2]	$VDD5 = 5\text{V}$	-	33	-	$\text{k}\Omega$
上拉电阻 ^[3]	$VDD5 = 5\text{V}$	-	5.6	-	$\text{k}\Omega$
下拉电阻 ^[4]	$VDD5 = 5\text{V}$	-	30	-	$\text{k}\Omega$

注:

[1] 当 $VDD5 = 5V$ 时, V_{IH} 最小值可以为 $0.6*VDD5$

[2] 除 P0[1]、P1[4]、P1[6]、P2[1]外其他 GPIO

[3] P0[1]、P1[6]、P2[1]

[4] P0[1]、P1[1]、P4[7]

5.3.8 FU6522L GPIO 电气特性

表 5-28 FU6522L GPIO 电气特性

(除非特别声明, $T_A = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ C$	-	15	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ C$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4mA$	$VDD5 - 0.7$	-	-	V
V_{OL} 输出低电压	$I_{OL} = 4mA$	-	-	$VSS + 0.7$	V
V_{IH} 输入高电压 ^[1]		$0.7*VDD5$	-	-	V
V_{IL} 输入低电压		-	-	$0.2*VDD5$	V
上拉电阻 ^[2]	$VDD5 = 5V$	-	33	-	kΩ
上拉电阻 ^[3]	$VDD5 = 5V$	-	5.6	-	kΩ
下拉电阻 ^[4]	$VDD5 = 5V$	-	30	-	kΩ

注:

[1] 当 $VDD5 = 5V$ 时, V_{IH} 最小值可以为 $0.6*VDD5$

[2] 除 P0[2:0]、P1[6:3]、P2[1]、P3[7:6]外其他 GPIO

[3] P0[2:0]、P1[6:3]、P2[1]、P3[7:6]

[4] P0[1]、P1[1]、P4[7]

5.3.9 FU6522N GPIO 电气特性

表 5-29 FU6522N GPIO 电气特性

(除非特别声明, $T_A = 25^\circ C$, $VDD5 = 5V$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ C$	-	15	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ C$	-	13	-	ns
V_{OH} 输出高电压	$I_{OH} = 4mA$	$VDD5 - 0.7$	-	-	V

参数	条件	最小值	典型值	最大值	单位
V _{OL} 输出低电压	I _{OL} = 4mA	-	-	VSS + 0.7	V
V _{IH} ^[1] 输入高电压		0.7*VDD5	-	-	V
V _{IL} 输入低电压		-	-	0.2*VDD5	V
上拉电阻 ^[2]	VDD5 = 5V	-	33	-	kΩ
上拉电阻 ^[3]	VDD5 = 5V	-	5.6	-	kΩ
下拉电阻 ^[4]	VDD5 = 5V	-	30	-	kΩ

注:

- [1] 当 VDD5 = 5V 时, V_{IH}最小值可以为 0.6*VDD5
- [2] 除 P1[1:0]、P0[1:0]、P1[6:3]、P2.1 外其他 GPIO
- [3] P0[1:0]、P1[6:3]、P2.1
- [4] P1[1:0]、P4.7

5.3.10 FU6522T GPIO 电气特性

表 5-30 FU6522T GPIO 电气特性

(除非特别声明, T_A = 25°C, VDD5 = 5V)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, T _A = 25°C	-	15	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, T _A = 25°C	-	13	-	ns
V _{OH} 输出高电压	I _{OH} = 4mA	VDD5 - 0.7	-	-	V
V _{OL} 输出低电压	I _{OL} = 4mA	-	-	VSS + 0.7	V
V _{IH} ^[1] 输入高电压		0.7*VDD5	-	-	V
V _{IL} 输入低电压		-	-	0.2*VDD5	V
上拉电阻 ^[2]	VDD5 = 5V	-	33	-	kΩ
上拉电阻 ^[3]	VDD5 = 5V	-	5.6	-	kΩ
下拉电阻 ^[4]	VDD5 = 5V	-	30	-	kΩ

注:

- [1] 当 VDD5 = 5V 时, V_{IH}最小值可以为 0.6*VDD5
- [2] 除 P0[1:0]、P1[6:4]、P2[1]外其他 GPIO
- [3] P0[1:0]、P1[6:4]、P2[1]
- [4] P0[1]、P1[1]、P4[7]

5.4 6N Pre-driver IO 电气特性(适用于 FU6572L、FU6572N、FU6572T、FU6562L、FU6562Q、FU6562T)

5.4.1 FU6572L 6N Pre-driver IO 电气特性

表 5-31 FU6572L 6N Pre-driver IO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 15\text{V}$)

参数	条件	最小值	典型值	最大值	单位
高电平输出峰值电流	$VCC = 15\text{V}$	-	0.8	-	A
低电平输出峰值电流	$VCC = 15\text{V}$	-	0.8	-	A
V_{BU} 相对 V_{SU} 电压, V_{BV} 相对 V_{SV} 电压, V_{BW} 相对 V_{SW} 电压		-	-	20	V
VDD5 输出电压	$VCC = 15\text{V}$, 配置内部 LDO 输出	-	5	-	V
VCC 静态电流	输入为 0 或 5V	-	200	500	μA
高侧浮动电压 $V_{BU, BV, BW}$		-	-	90	V
高侧浮动偏移电压 $V_{SU, SV, SW}$		$V_{BU, BV, BW} - 20$	-	$V_{BU, BV, BW} - 6$	V
VCC 欠压保护开启电压		4.3	4.8	5.3	V
VCC 欠压保护关断电压		4.0	4.5	5.0	V
VCC 欠压保护迟滞电压		0.2	0.3	-	V
输出上升时间	1nF 负载, 从 10% 上升至 90% 时间	-	30	70	ns
输出下降时间	1nF 负载, 从 90% 下降至 10% 时间	-	30	70	ns
死区时间	DT	-	100	-	ns

5.4.2 FU6572N 6N Pre-driver IO 电气特性

表 5-32 FU6572N 6N Pre-driver IO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 15\text{V}$)

参数	条件	最小值	典型值	最大值	单位
高电平输出峰值电流	$VCC = 15\text{V}$	-	0.8	-	A
低电平输出峰值电流	$VCC = 15\text{V}$	-	0.8	-	A
V_{BU} 相对 V_{SU} 电压, V_{BV} 相对 V_{SV} 电压, V_{BW} 相对 V_{SW} 电压		-	-	20	V
VDD5 输出电压	$VCC = 15\text{V}$, 配置内部 LDO 输出	-	5	-	V
VCC 静态电流	输入为 0 或 5V	-	200	500	μA
高侧浮动电压 $V_{BU, BV, BW}$		-	-	90	V
高侧浮动偏移电压 $V_{SU, SV, SW}$		$V_{BU, BV, BW} - 20$	-	$V_{BU, BV, BW} - 6$	V
VCC 欠压保护开启电压		4.3	4.8	5.3	V
VCC 欠压保护关断电压		4.0	4.5	5.0	V
VCC 欠压保护迟滞电压		0.2	0.3	-	V

参数	条件	最小值	典型值	最大值	单位
输出上升时间	1nF 负载, 从 10% 上升至 90% 时间	-	30	70	ns
输出下降时间	1nF 负载, 从 90% 下降至 10% 时间	-	30	70	ns
死区时间	DT	-	100	-	ns

5.4.3 FU6572T 6N Pre-driver IO 电气特性

表 5-33 FU6572T 6N Pre-driver IO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 15\text{V}$)

参数	条件	最小值	典型值	最大值	单位
高电平输出峰值电流	$VCC = 15\text{V}$	-	0.8	-	A
低电平输出峰值电流	$VCC = 15\text{V}$	-	0.8	-	A
V_{BU} 相对 V_{SU} 电压, V_{BV} 相对 V_{SV} 电压, V_{BW} 相对 V_{SW} 电压		-	-	20	V
VDD5 输出电压	$VCC = 15\text{V}$, 配置内部 LDO 输出	-	5	-	V
VCC 静态电流	输入为 0 或 5V	-	200	500	μA
高侧浮动电压 $V_{BU, BV, BW}$		-	-	90	V
高侧浮动偏移电压 $V_{SU, SV, SW}$		$V_{BU, BV, BW} - 20$	-	$V_{BU, BV, BW} - 6$	V
VCC 欠压保护开启电压		4.3	4.8	5.3	V
VCC 欠压保护关断电压		4.0	4.5	5.0	V
VCC 欠压保护迟滞电压		0.2	0.3	-	V
输出上升时间	1nF 负载, 从 10% 上升至 90% 时间	-	30	70	ns
输出下降时间	1nF 负载, 从 90% 下降至 10% 时间	-	30	70	ns
死区时间	DT	-	100	-	ns

5.4.4 FU6562L 6N Pre-driver IO 电气特性

表 5-34 FU6562L 6N Pre-driver IO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 15\text{V}$)

参数	条件	最小值	典型值	最大值	单位
高电平输出峰值电流		-	0.21	-	A
低电平输出峰值电流		-	0.36	-	A
VCC 供电电压		12	-	20	V
VCC 静态电流		-	0.14	-	mA
高侧浮动电压 $V_{BU, BV, BW}$		-	-	600	V
高侧浮动偏移电压 $V_{SU, SV, SW}$		$V_{BU, BV, BW} - 20$	-	$V_{BU, BV, BW} - 12$	V
VCC 欠压保护开启电压		8.1	9.0	9.9	V
VCC 欠压保护关断电压		7.5	8.4	9.3	V
VCC 欠压保护迟滞电压		0.4	0.6	-	V
输出上升时间	1nF 负载,	-	90	-	ns

参数	条件	最小值	典型值	最大值	单位
	从 10%上升至 90%时间				
输出下降时间	1nF 负载, 从 90%下降至 10%时间	-	50	-	ns
死区时间	DT	-	500	-	ns

5.4.5 FU6562Q 6N Pre-driver IO 电气特性

表 5-35 FU6562Q 6N Pre-driver IO 电气特性

(除非特别声明, TA = 25°C, VCC = 15V)

参数	条件	最小值	典型值	最大值	单位
高电平输出峰值电流		-	0.21	-	A
低电平输出峰值电流		-	0.36	-	A
VCC 供电电压		12	-	20	V
VCC 静态电流		-	0.14	-	mA
高侧浮动电压 V _{BU, BV, BW}		-	-	600	V
高侧浮动偏移电压 V _{SU, SV, SW}		V _{BU, BV, BW} - 20	-	V _{BU, BV, BW} - 12	V
VCC 电压保护开启电压		8.1	9.0	9.9	V
VCC 电压保护关断电压		7.5	8.4	9.3	V
VCC 电压保护迟滞电压		0.4	0.6	-	V
输出上升时间	1nF 负载, 从 10%上升至 90%时间	-	90	-	ns
输出下降时间	1nF 负载, 从 90%下降至 10%时间	-	50	-	ns
死区时间	DT	-	500	-	ns

5.4.6 FU6562T 6N Pre-driver IO 电气特性

表 5-36 FU6562T 6N Pre-driver IO 电气特性

(除非特别声明, TA = 25°C, VCC = 15V)

参数	条件	最小值	典型值	最大值	单位
高电平输出峰值电流		-	0.21	-	A
低电平输出峰值电流		-	0.36	-	A
VCC 供电电压		12	-	20	V
VCC 静态电流		-	0.14	-	mA
高侧浮动电压 V _{BU, BV, BW}		-	-	600	V
高侧浮动偏移电压 V _{SU, SV, SW}		V _{BU, BV, BW} - 20	-	V _{BU, BV, BW} - 12	V
VCC 欠压保护开启电压		8.1	9.0	9.9	V
VCC 欠压保护关断电压		7.5	8.4	9.3	V
VCC 欠压保护迟滞电压		0.4	0.6	-	V
输出上升时间	1nF 负载, 从 10%上升至 90%时间	-	90	-	ns
输出下降时间	1nF 负载, 从 90%下降至 10%时间	-	50	-	ns
死区时间	DT	-	500	-	ns

5.5 PWM IO 电气特性(适用于 FU6532T、FU6522L、FU6522N、FU6522T)

5.5.1 FU6532T PWM IO 电气特性

表 5-37 FU6532T PWM IO 电气特性

($T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出拉电流	$P1_AN[HDIO] = 1, T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	30	50	-	mA
输出灌电流	$P1_AN[HDIO] = 1, T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	60	100	-	mA
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ\text{C}$	-	18	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ\text{C}$	-	12	-	ns

5.5.2 FU6522L PWM IO 电气特性

表 5-38 FU6522L PWM IO 电气特性

($T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出拉电流	$P1_AN[HDIO] = 1, T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	30	50	-	mA
输出灌电流	$P1_AN[HDIO] = 1, T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	60	100	-	mA
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ\text{C}$	-	18	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ\text{C}$	-	12	-	ns

5.5.3 FU6522N PWM IO 电气特性

表 5-39 FU6522N PWM IO 电气特性

($T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出拉电流	$P1_AN[HDIO] = 1, T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	30	50	-	mA
输出灌电流	$P1_AN[HDIO] = 1, T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	60	100	-	mA
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ\text{C}$	-	18	-	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ\text{C}$	-	12	-	ns

5.5.4 FU6522T PWM IO 电气特性

表 5-40 FU6522T PWM IO 电气特性

($T_A = 25^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出拉电流	$P1_AN[HDIO] = 1, T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	30	50	-	mA
输出灌电流	$P1_AN[HDIO] = 1, T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	60	100	-	mA

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10%上升至 90%时间, $T_A = 25^\circ C$	-	18	-	ns
输出下降时间	50pF 负载, 从 90%下降至 10%时间, $T_A = 25^\circ C$	-	12	-	ns

5.6 ADC 电气特性

表 5-41 ADC 电气特性

(除非特别声明, $T_A = 25^\circ C$, VDD5= 5V)

参数	条件	最小值	典型值	最大值	单位
INL(积分非线性)	12 位模式	-	2	-	LSB
DNL(差分非线性)	12 位模式	-	1.5	-	LSB
OFFSET(失调误差)	12 位模式	-	6	-	LSB
SNR(信噪比)	$f_{IN} = 350\text{kHz}$	-	70.8	-	dB
ENOB(有效位数)	$f_{IN} = 350\text{kHz}$	-	10.5	-	Bit
SFDR(无杂散动态范围)	$f_{IN} = 350\text{kHz}$	-	68.2	-	dB
THD(总谐波失真)	$f_{IN} = 350\text{kHz}$	-	67	-	dB
R_{IN} 输入电阻		-	800	-	Ω
C_{IN} 输入电容		-	30	-	pF
转换时间		-	13	-	ADCLK ^[1]
采样时间		3	-	63	ADCLK2 ^[2]

注:

[1] ADCLK = 24MHz

[2] ADCLK2 = 12MHz

5.7 参考电压电气特性

5.7.1 FU6572L 参考电压电气特性

表 5-42 FU6572L 参考电压电气特性

($T_A = -40^\circ C \sim 85^\circ C$, VDD5 = 5V)

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 00	-	4.5	-	V
	VREF_VHALF_CR[VREFVSEL] = 01	-	5.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 10	-	3.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 11	-	4.0	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 00	-	VREF/8	-	V
	VREF_VHALF_CR[VHALFSEL] = 01	-	VREF/4	-	V
	VREF_VHALF_CR[VHALFSEL] = 10	-	25*VREF/64	-	V
	VREF_VHALF_CR[VHALFSEL] = 11	-	VREF/2	-	V

5.7.2 FU6572N 参考电压电气特性

表 5-43 FU6572N 参考电压电气特性

 $(T_A = -40^\circ C \sim 85^\circ C, VDD5 = 5V)$

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 00	-	4.5	-	V
	VREF_VHALF_CR[VREFVSEL] = 01	-	5.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 10	-	3.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 11	-	4.0	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 00	-	VREF/8	-	V
	VREF_VHALF_CR[VHALFSEL] = 01	-	VREF/4	-	V
	VREF_VHALF_CR[VHALFSEL] = 10	-	25*VREF/64	-	V
	VREF_VHALF_CR[VHALFSEL] = 11	-	VREF/2	-	V

5.7.3 FU6572T 参考电压电气特性

表 5-44 FU6572T 参考电压电气特性

 $(T_A = -40^\circ C \sim 85^\circ C, VDD5 = 5V)$

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 00	-	4.5	-	V
	VREF_VHALF_CR[VREFVSEL] = 01	-	5.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 10	-	3.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 11	-	4.0	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 00	-	VREF/8	-	V
	VREF_VHALF_CR[VHALFSEL] = 01	-	VREF/4	-	V
	VREF_VHALF_CR[VHALFSEL] = 10	-	25*VREF/64	-	V
	VREF_VHALF_CR[VHALFSEL] = 11	-	VREF/2	-	V

5.7.4 FU6562L 参考电压电气特性

表 5-45 FU6562L 参考电压电气特性

 $(T_A = -40^\circ C \sim 85^\circ C, VDD5 = 5V)$

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 00	-	4.5	-	V
	VREF_VHALF_CR[VREFVSEL] = 01	-	5.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 10	-	3.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 11	-	4.0	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 00	-	VREF/8	-	V
	VREF_VHALF_CR[VHALFSEL] = 01	-	VREF/4	-	V
	VREF_VHALF_CR[VHALFSEL] = 10	-	25*VREF/64	-	V
	VREF_VHALF_CR[VHALFSEL] = 11	-	VREF/2	-	V

5.7.5 FU6562Q 参考电压电气特性

表 5-46 FU6562Q 参考电压电气特性

($T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 00	-	4.5	-	V
	VREF_VHALF_CR[VREFVSEL] = 01	-	5.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 10	-	3.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 11	-	4.0	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 00	-	VREF/8	-	V
	VREF_VHALF_CR[VHALFSEL] = 01	-	VREF/4	-	V
	VREF_VHALF_CR[VHALFSEL] = 10	-	25*VREF/64	-	V
	VREF_VHALF_CR[VHALFSEL] = 11	-	VREF/2	-	V

5.7.6 FU6562T 参考电压电气特性

表 5-47 FU6562T 参考电压电气特性

($T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 01	-	5	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 00	-	VREF/8	-	V
	VREF_VHALF_CR[VHALFSEL] = 01	-	VREF/4	-	V
	VREF_VHALF_CR[VHALFSEL] = 10	-	25*VREF/64	-	V
	VREF_VHALF_CR[VHALFSEL] = 11	-	VREF/2	-	V

5.7.7 FU6532T 参考电压电气特性

表 5-48 FU6532T 参考电压电气特性

($T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$, $VDD5 = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 00	-	4.5	-	V
	VREF_VHALF_CR[VREFVSEL] = 01	-	5.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 10	-	3.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 11	-	4.0	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 00	-	VREF/8	-	V
	VREF_VHALF_CR[VHALFSEL] = 01	-	VREF/4	-	V
	VREF_VHALF_CR[VHALFSEL] = 10	-	25*VREF/64	-	V
	VREF_VHALF_CR[VHALFSEL] = 11	-	VREF/2	-	V

5.7.8 FU6522L 参考电压电气特性

表 5-49 FU6522L 参考电压电气特性

 $(T_A = -40^\circ\text{C} \sim 85^\circ\text{C}, VDD5 = 5\text{V})$

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 00	-	4.5	-	V
	VREF_VHALF_CR[VREFVSEL] = 01	-	5.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 10	-	3.0	-	V
	VREF_VHALF_CR[VREFVSEL] = 11	-	4.0	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 00	-	VREF/8	-	V
	VREF_VHALF_CR[VHALFSEL] = 01	-	VREF/4	-	V
	VREF_VHALF_CR[VHALFSEL] = 10	-	25*VREF/64	-	V
	VREF_VHALF_CR[VHALFSEL] = 11	-	VREF/2	-	V

5.7.9 FU6522N 参考电压电气特性

表 5-50 FU6522N 参考电压电气特性

 $(T_A = -40^\circ\text{C} \sim 85^\circ\text{C}, VDD5 = 5\text{V})$

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 01	-	5	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 11	VREF/2 - 0.2	VREF/2	VREF/2 + 0.2	V

5.7.10 FU6522T 参考电压电气特性

表 5-51 FU6522T 参考电压电气特性

 $(T_A = -40^\circ\text{C} \sim 85^\circ\text{C}, VDD5 = 5\text{V})$

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VREFVSEL] = 01	-	5	-	V
VHALF	VREF_VHALF_CR[VHALFSEL] = 11	VREF/2 - 0.2	VREF/2	VREF/2 + 0.2	V

5.8 运算放大器电气特性

表 5-52 运算放大器电气特性

 $(\text{除非特别声明, } T_A = 25^\circ\text{C}, VDD5 = 5\text{V})$

参数	条件	最小值	典型值	最大值	单位
V_{ICMR} 共模输入范围		0	-	VDD5 - 1.5	V
V_{OS} 运放的失配电压	$T_A = 25^\circ\text{C}$	-	5	10	mV
A_{OL} 开环增益	$R_L = 100\text{k}\Omega$	-	80	-	dB
UGBW 单位增益带宽	$C_L = 40\text{pF}$	6	10	-	MHz
SR 运放的摆率	$C_L = 40\text{pF}$	10	15	-	V/ μ s

参数	条件	最小值	典型值	最大值	单位
运放放大倍数 ^{[1][2]}	AMP_CR1[AMPO_GAIN] = 001	1.88	2	2.12	-
	AMP_CR1[AMPO_GAIN] = 010	3.76	4	4.24	-
	AMP_CR1[AMPO_GAIN] = 011	7.5	8	8.5	-
	AMP_CR1[AMPO_GAIN] = 100	15	16	17	-

注:

[1] 运放放大倍数是在正负输入端串联 1 kΩ 电阻的情况下测得，不同的外接电阻，放大倍数不同。

[2] 配置条件以 AMPO 为例，针对不同的运放，配置条件请参考 AMP_CR1 (0x4034)。

5.9 BEMF 电气特性

表 5-53 BEMF 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $\text{VDD5} = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
BEMF 内置电阻		5.4	6.8	8.2	kΩ
BEMF 内置电阻间相对精度		-	1	-	%

5.10 OSC 电气特性

表 5-54 OSC 电气特性

($T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$, $\text{VDD5} = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
系统时钟频率		23.5	24	24.5	MHz
低速时钟频率		29	32.8	37	kHz

注: 系统时钟周期为 T, SYSCLK 为系统时钟频率, $T = 1/\text{SYSCLK}$, 芯片系统时钟频率为 24MHz。

除非特别声明，后续引用到 T 与 SYSCLK 均与此同。

5.11 复位电气特性

表 5-55 复位电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $\text{VDD5} = 5\text{V}$)

参数	条件	最小值	典型值	最大值	单位
RSTN 复位低电平最长时间		50	-	-	μs
VDD5 低电压复位电压	复位电压选择 LVR = 3.0V	2.8	3.0	3.2	V

5.12 LDO 电气特性(适用于 FU6572L、FU6572N、FU6572T、FU6532T)

5.12.1 FU6572L LDO 电气特性

表 5-56 FU6572L LDO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 7V \sim 20V$)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	$VCC = 7V \sim 20V$	4.7	5	5.3	V

5.12.2 FU6572N LDO 电气特性

表 5-57 FU6572N LDO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 7V \sim 20V$)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	$VCC = 7V \sim 20V$	4.7	5	5.3	V

5.12.3 FU6572T LDO 电气特性

表 5-58 FU6572T LDO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 7V \sim 20V$)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	$VCC = 7V \sim 20V$	4.7	5	5.3	V

5.12.4 FU6532T LDO 电气特性

表 5-59 FU6532T LDO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 7V \sim 28V$)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	$VCC = 7V \sim 28V$	4.7	5	5.3	V

5.13 封装热阻

5.13.1 FU6572L 封装热阻

表 5-60 FU6572L LQFP48 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	36	°C/W

参数	条件	值	单位
	JEDEC 标准, 1SOP PCB	60	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	10.5	°C/W

5.13.2 FU6572N 封装热阻

表 5-61 FU6572N QFN40 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	52.4	°C/W
	JEDEC 标准, 1SOP PCB	72.2	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	17	°C/W

5.13.3 FU6572T 封装热阻

表 5-62 FU6572T TSSOP28LD 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	65	°C/W
	JEDEC 标准, 1SOP PCB	85	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	20	°C/W

5.13.4 FU6562L 封装热阻

表 5-63 FU6562L LQFP48 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	36	°C/W
	JEDEC 标准, 1SOP PCB	60	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	10.5	°C/W

5.13.5 FU6562Q 封装热阻

表 5-64 FU6562Q QFN48-38 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	33	°C/W
	JEDEC 标准, 1SOP PCB	55	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	9.2	°C/W

5.13.6 FU6562T 封装热阻

表 5-65 FU6562T TSSOP28LD 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	65	°C/W
	JEDEC 标准, 1SOP PCB	85	°C/W

参数	条件	值	单位
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	20	°C/W

5.13.7 FU6532T 封装热阻

表 5-66 FU6532T TSSOP28LD 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	65	°C/W
	JEDEC 标准, 1SOP PCB	85	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	20	°C/W

5.13.8 FU6522L 封装热阻

表 5-67 FU6522L LQFP48 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	36	°C/W
	JEDEC 标准, 1SOP PCB	60	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	10.5	°C/W

5.13.9 FU6522N 封装热阻

表 5-68 FU6522N QFN32 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	47	°C/W
	JEDEC 标准, 1SOP PCB	74	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	20	°C/W

5.13.10 FU6522T 封装热阻

表 5-69 FU6522T TSSOP28LD 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	65	°C/W
	JEDEC 标准, 1SOP PCB	85	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1SOP PCB	20	°C/W

注:

[1] 实际应用条件不同, 会与测试结果有所出入

6 复位控制

6.1 复位源(RST_SR)

芯片有 7 个复位源:

- 上电复位(RSTPOW)
- 外部引脚复位(RSTEXT)
- 低电压复位(RSTLVD)
- 看门狗复位(RSTWDT)
- Flash非法操作复位(RSTFED)
- Debug复位(RSTDBG)
- 软复位(SOFR)

复位标志位可查询，记录在寄存器RST_SR中。最近一次的复位会把相关的标志位置1，把其他各位标志位清0。如需清除标志位，将RST_SR[RSTCLR]置1，以清除RST_SR[7:3]&RST_SR[0]的复位标志位。复位后MCU从地址0开始执行程序。

6.2 复位使能

复位使能参考相关控制寄存器。

6.3 外部引脚复位、上电复位

当芯片 RSTN 管脚为低，且超过 $50\mu s$ 时，芯片复位。

电源上电，电压超过复位电压阈值后，芯片复位。

6.4 低电压保护复位

芯片的内部电路会对 VDD 进行监测，如 VDD 电压降低至复位电压阈值，内部监测电路将发出对应的复位信号，使芯片发生复位。

配置相关寄存器可使能低电压检测电路，并选择低电压阈值。

6.5 看门狗溢出复位

使能看门狗定时器后，软件在程序中不断喂狗对看门狗定时器清 0。当程序跑飞，看门狗定时器溢出引发芯片复位。

6.6 RSTFED 复位

Flash 操作模块提供了 MOVX 指令，软件可进行自写、自擦除以及读取 Flash 的功能。当对最后一个扇区(0x7F00 ~ 0x7FFF)进行自擦除或对最后一个字节(0x7FFF)进行自写操作时，发生 Flash 非法操作复位。RSTFED 复位源固定使能，不可禁止。

6.7 RSTDBG 复位

当芯片处于调试状态，点击 IDE 的复位按钮，IDE 发送 Debug 复位将芯片复位。

6.8 软复位

通过程序设置 RST_SR[SOFTR] = 1，芯片立刻复位，复位后 RST_SR[SOFTR]标志位被置 1。

6.9 复位寄存器

6.9.1 RST_SR (0xC9)

位	7	6	5	4	3	2	1	0
名称	RSTPOW/ RSTCLR	RSTEXT	RSTLVD	RSV	RSTWDT	RSTFED	RSTDBG	SOFTR
类型	R/W1	R	R	-	R	R	R	R/W1
复位值	-	-	-	-	-	-	-	-
<hr/>								
位	名称	描述						
[7]	RSTPOW/ RSTCLR	上电复位标志位 读： 0：上次复位不是来自上电复位 1：上次复位来自上电复位 写： 0：无意义 1：清 RST_SR[7:3]&RST_SR[0]的复位标志位						
[6]	RSTEXT	外部引脚复位标志位 0：上次复位不是来自外部引脚复位 1：上次复位来自外部引脚复位						
[5]	RSTLVD	低电压复位标志位 0：上次复位不是来自低电压复位 1：上次复位来自低电压复位						
[4]	RSV	保留						
[3]	RSTWDT	看门狗复位标志位 0：上次复位不是来自看门狗复位 1：上次复位来自看门狗复位						
[2]	RSTFED	Flash 非法操作复位标志位 0：上次复位不是来自 Flash 非法操作复位 1：上次复位来自 Flash 非法操作复位						

[1]	RSTDBG	Debug 复位标志位 0: 上次复位不是来自 Debug 复位 1: 上次复位来自 Debug 复位
[0]	SOFTR	软复位标志位 读: 0: 上次复位不是来自软复位 1: 上次复位来自软复位 写: 0: 无意义 1: 触发软复位

7 中断

7.1 中断简介

芯片内部有 16 个中断源。中断源有四级优先级，可通过 IP0 ~ IP3 寄存器进行设置。中断标志位分布在 SFR 或 XSFR 内。当内部电路或者外部信号满足中断条件时，相应的中断标志位硬件置 1。当 IE[EA] = 1 且中断使能位和标志位均为 1 时，向 CPU 发出中断请求。如果没有更高优先级的中断子程序正在执行，则进入中断开始执行该中断子程序。

除复位中断外，每个中断源都可以设置优先级。低优先级中断可以被高优先级中断打断。当高优先级中断子程序执行结束，进入低优先级中断。相同优先级的中断不能相互打断。中断优先级寄存器可以单独设置每一个中断的优先级。设定值 0 ~ 3 依次表示优先级从低到高，默认值为 0。如果同时发生两个中断请求，则优先进入优先级较高的中断。如果两个中断源的优先级相同，则按照固定的优先顺序进行仲裁。中断源的详细列表以及仲裁顺序如表 7-1 中断说明所示。其中，标号越小代表优先顺序越高。

7.2 中断源使能

IE[EA]是全局中断使能位，IE[EA] = 0 时不响应任何中断请求。

通过设置 SFR 或 XSFR 中相关的中断使能位，可以单独使能或不使能某个中断源。使能全局中断后才能识别该中断源。全局中断使能寄存器或各个中断对应的中断使能位被清 0 后，被置 1 的中断标志寄存器将被一直保持。当相应的使能位被置 1，立刻进入标志位为 1 的中断。所以，在将使能位置 1 之前，要注意先将对应的中断标志位清 0。

7.3 外部中断

外部中断共有 2 个中断源 INT0 和 INT1。INT0 和 INT1 都可以配置为上升沿触发中断、下降沿触发中断或者电平改变触发中断。

中断数字输入端口个数随封装变化而增减，详见引脚定义的相应封装引脚列表。端口 P0.0 ~ P0.3、P0.5 ~ P0.6 和 P1.1 的数字输入信号和 CMP4 的输出信号，可以作为外部中断 INT0 的中断触发源。中断触发源通过 LVS[EXT0CFG]选择。这些中断触发源共用一个中断入口，一个中断标志位 TCON[IF0]，一个中断使能位 IE[EX0]。中断触发电平由 TCON[IT0]选择。优先级在 IP0[PX0]中设定。

端口 P1.0 ~ P1.7、P4.0 ~ P4.6 和 P0.4 的数字输入信号可以作为外部中断 INT1 的中断触发源。中断标志位为 P1_IF 和 P4_IF，中断使能位为 P1_IE 和 P4_IE，每一个中断触发源都对应一个中断标志位和中断使能位。外部中断 INT1 可以选择多个中断触发源，在中断子程序内通过 P1_IF

和 P4_IF 来确认中断源。16 个中断触发源共用一个中断入口，一个中断使能位 IE[EX1]。配置外部中断 INT1 使能先配置 IE[EX1] = 1，再配置对应的中断源使能位。中断触发电平由 TCON[IT1]选择。优先级在 IP0[PX1]中设定。外部中断 INT1 中断标志寄存器和中断使能寄存器,详见 7.5.7 P1_IE (0xD1) ~7.5.10 P4_IF (0xD4)寄存器表。

7.4 中断说明

表 7-1 中断说明

中断源	优先顺序	向量地址	标志位	是否软件清除	中断使能位	优先级设定
复位	最高	0x0000	无	否	一直使能	最高
LWV 中断 TSD 中断	0	0x0003	LVSR[0] TCON[5]	是	CCFG1[6] IE[1]	IP0[1:0]
外部中断 INT0	1	0x000B	TCON[2]	是	IE[0]	IP0[3:2]
外部中断 INT1	2	0x0013	P1_IF[7:0] P4_IF[7:0]	是	IE[2]	IP0[5:4]
FG 中断 DRV 比较匹配中断	3	0x001B	DRV_SR[5:4]	是	DRV_SR[3] DRV_SR[2:0]	IP0[7:6]
Timer2 中断	4	0x0023	TIM2_CR1[7:5]	是	TIM2_CR1[4:3] TIM2_CR0[3]	IP1[1:0]
Timer1 中断	5	0x002B	TIM1_SR[5:0]	是	TIM1_IER[5:0]	IP1[3:2]
ADC 中断	6	0x0033	ADC_CR[0]	是	ADC_CR[1]	IP1[5:4]
CMP0/1/2 中断 Hall 中断	7	0x003B	CMP_SR[6:4] HALL_CR[7]	是	CMP_CRO[5:0] HALL_CR[6]	IP1[7:6]
RTC 中断	8	0x0043	RTC_STA[6]	是	IE[6]	IP2[1:0]
Timer3 中断	9	0x004B	TIM3_CR1[7:5]	是	TIM3_CR1[4:3] TIM3_CR0[3]	IP2[3:2]
Systick 中断	10	0x0053	DRV_SR[7]	是	DRV_SR[6]	IP2[5:4]
Timer4 中断	11	0x005B	TIM4_CR1[7:5]	是	TIM4_CR1[4:3] TIM4_CR0[3]	IP2[7:6]
CMP3 中断	12	0x0063	CMP_SR[7]	是	CMP_CRO[7:6]	IP3[1:0]
I ² C 中断 UART1 中断	13	0x006B	I2C_SR[0] UT_CR[1:0]	是	I2C_CR[0] IE[4]	IP3[3:2]
SPI 中断 UART2 中断	14	0x0073	SPI_CR1[7:4] UT2_CR[1:0]	是	IE[3] UT2_BAUDH[5]	IP3[5:4]
DMA 中断	15	0x007B	DMA0_CRO[0] DMA1_CRO[0]	是	DMA0_CRO[2] DMA1_CRO[2:1] = 0	IP3[7:6]

注:

- 对于 UT_CR[RI]、UT_CR[TI]、UT2_CR[UT2RI]、UT2_CR[UT2TI]、DMA0_CRO[DMAIF]和 DMA1_CRO[DMAIF]，可软件清 0 置 1，软件置 1 时产生中断请求。除上述中断事件标志位，其他的中断事件标志位软件只能清 0，软件置 1 无意义。
- 对于含有多个中断事件标志位的寄存器，为防止操作寄存器失误把中断事件标志位清 0，对不操作的中断事件标志位写 1。以 DRV_SR 为例，对于 DRV_SR[SYSTIF]的软件清 0，为避免 DRV_SR[FGIF]和 DRV_SR[DCIF]误清 0，使用语句 `DRV_SR = (DRV_SR&0x7F)|0x30`。

7.5 中断寄存器

7.5.1 IE (0xA8)

位	7	6	5	4	3	2	1	0
名称	EA	RTCIE	RSV	ES0	SPIIE	EX1	TSDIE	EX0
类型	R/W	R/W	-	R/W	R/W	R/W	R/W	R/W
复位值	0	0	-	0	0	0	0	0

位	名称	描述
[7]	EA	全局中断使能 0: 不使能 1: 使能
[6]	RTCIE	RTC 中断使能 0: 不使能 1: 使能
[5]	RSV	保留
[4]	ES0	UART1 中断使能(适用于 FU6572L、FU6572N、FU6562L、FU6562Q、FU6532T、FU6522L、FU6522N、FU6522T) 0: 不使能 1: 使能
[3]	SPIIE	SPI 中断使能 0: 不使能 1: 使能
[2]	EX1	外部中断 INT1 使能 0: 不使能 1: 使能
[1]	TSDIE	TSD 中断使能 0: 不使能 1: 使能
[0]	EX0	外部中断 INT0 使能 0: 不使能 1: 使能

7.5.2 IP0 (0x8A)

位	7	6	5	4	3	2	1	0
名称	PDRV		PX1		PX0		PLVW_TSD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PDRV	FG/DRV 比较匹配中断优先级设定
[5:4]	PX1	外部中断 INT1 优先级设定
[3:2]	PX0	外部中断 INT0 优先级设定
[1:0]	PLVW_TSD	LVW/TSD 中断优先级设定

注: 中断优先级设定值从 0 ~ 3 依次表示优先级从低到高, 共 4 级。

7.5.3 IP1 (0x8B)

位	7	6	5	4	3	2	1	0
名称	PCMP_HALL	PADC			PTIM1		PTIM2	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PCMP_HALL	CMPO/1/2、Hall1 中断优先级设定
[5:4]	PADC	ADC 中断优先级设定
[3:2]	PTIM1	Timer1 中断优先级设定
[1:0]	PTIM2	Timer2 中断优先级设定

注: 中断优先级设定值从 0 ~ 3 依次表示优先级从低到高, 共 4 级。

7.5.4 IP2 (0x8C)

位	7	6	5	4	3	2	1	0
名称	PTIM4		PSYSTICK		PTIM3		PRTC	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PTIM4	Timer4 中断优先级设定
[5:4]	PSYSTICK	Systick 中断优先级设定
[3:2]	PTIM3	Timer3 中断优先级设定
[1:0]	PRTC	RTC 中断优先级设定

注: 中断优先级设定值从 0 ~ 3 依次表示优先级从低到高, 共 4 级。

7.5.5 IP3 (0x8D)

位	7	6	5	4	3	2	1	0
名称	PDMA		PSPI_UART2		PI2C_UART1		PCMP3	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PDMA	DMA 中断优先级设定
[5:4]	PSPI_UART2	SPI/UART2 中断优先级设定 (适用于 FU6572L、FU6572N、FU6562L、FU6562Q、FU6522L、FU6522N、FU6522T), UART2 中断优先级设定 (适用于 FU6572T、FU6562T)
[3:2]	PI2C_UART1	I ² C/UART1 中断优先级设定 (适用于 FU6572L、FU6572N、FU6532T、FU6522L、FU6522N、FU6522T)
[1:0]	PCMP3	CMP3 中断优先级设定

注: 中断优先级设定值从 0 ~ 3 依次表示优先级从低到高, 共 4 级。

7.5.6 TCON (0x88)

位	7	6	5	4	3	2	1	0	
名称	RSV		TSDIF	IT1		IFO	ITO		
类型	-	-	R/W0	R/W	R/W	R/W0	R/W	R/W	
复位值	-	-	0	0	0	0	0	0	
位	名称	描述							
[7:6]	RSV	保留							
[5]	TSDIF	TSD 中断事件标志位 当检测到芯片曾经超过设定温度时，该位硬件置 1 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义 注：此标志位常与过温状态位 LCSR[TSDF] 配合使用							
[4:3]	IT1	外部中断 INT1 触发电平选择 00: 上升沿触发中断 01: 下降沿触发中断 1X: 电平改变(上升或下降) 触发中断							
[2]	IFO	外部中断 INTO 事件标志位 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义							
[1:0]	ITO	外部中断 INTO 触发电平选择 00: 上升沿触发中断 01: 下降沿触发中断 1X: 电平改变(上升或下降) 触发中断							

7.5.7 P1_IE (0xD1)

位	7	6	5	4	3	2	1	0	
名称	P17_IE	P16_IE	P15_IE	P14_IE	P13_IE	P12_IE	P11_IE	P10_IE	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7]	P17_IE	P1.7 端口外部中断 INT1 使能 0: 不使能 1: 使能							
[6]	P16_IE	P1.6 端口外部中断 INT1 使能 0: 不使能 1: 使能							
[5]	P15_IE	P1.5 端口外部中断 INT1 使能 0: 不使能 1: 使能							

[4]	P14_IE	P1. 4 端口外部中断 INT1 使能 0: 不使能 1: 使能
[3]	P13_IE	P1. 3 端口外部中断 INT1 使能 0: 不使能 1: 使能
[2]	P12_IE	P1. 2 端口外部中断 INT1 使能 0: 不使能 1: 使能
[1]	P11_IE	P1. 1 端口外部中断 INT1 使能 0: 不使能 1: 使能
[0]	P10_IE	P1. 0 端口外部中断 INT1 使能 0: 不使能 1: 使能

7.5.8 P1_IF (0xD2)

位	7	6	5	4	3	2	1	0
名称	P17_IF	P16_IF	P15_IF	P14_IF	P13_IF	P12_IF	P11_IF	P10_IF
类型	R/W							
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	P17_IF	P1. 7 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[6]	P16_IF	P1. 6 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[5]	P15_IF	P1. 5 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[4]	P14_IF	P1. 4 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[3]	P13_IF	P1. 3 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[2]	P12_IF	P1. 2 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[1]	P11_IF	P1. 1 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[0]	P10_IF	P1. 0 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件

7.5.9 P4_IE (0xD3)

位	7	6	5	4	3	2	1	0
名称	P04_IE	P46_IE	P45_IE	P44_IE	P43_IE	P42_IE	P41_IE	P40_IE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	P04_IE	P0.4 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[6]	P46_IE	P4.6 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[5]	P45_IE	P4.5 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[4]	P44_IE	P4.4 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[3]	P43_IE	P4.3 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[2]	P42_IE	P4.2 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[1]	P41_IE	P4.1 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[0]	P40_IE	P4.0 端口外部中断 INT1 使能 0: 不使能 1: 使能						

7.5.10 P4_IF (0xD4)

位	7	6	5	4	3	2	1	0
名称	P04_IF	P46_IF	P45_IF	P44_IF	P43_IF	P42_IF	P41_IF	P40_IF
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	P04_IF	P0.4 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件						
[6]	P46_IF	P4.6 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件						
[5]	P45_IF	P4.5 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件						

[4]	P44_IF	P4. 4 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[3]	P43_IF	P4. 3 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[2]	P42_IF	P4. 2 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[1]	P41_IF	P4. 1 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[0]	P40_IF	P4. 0 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件

8 I²C (适用于 FU6572L、FU6572N、FU6532T、FU6522L、FU6522N、FU6522T)

8.1 I²C 简介

I²C 模块提供了符合工业标准的两线串口接口，是一种简单双向的同步串行总线，可用于 MCU 和外部 I²C 设备的通讯，如图 8-1 所示。总线由两根串行线组成：SDA 和 SCL。P0.0 为 SDA 端口，P0.1 为 SCL 端口。I²C 使能后，P0.0、P0.1 自动变为开漏电路。

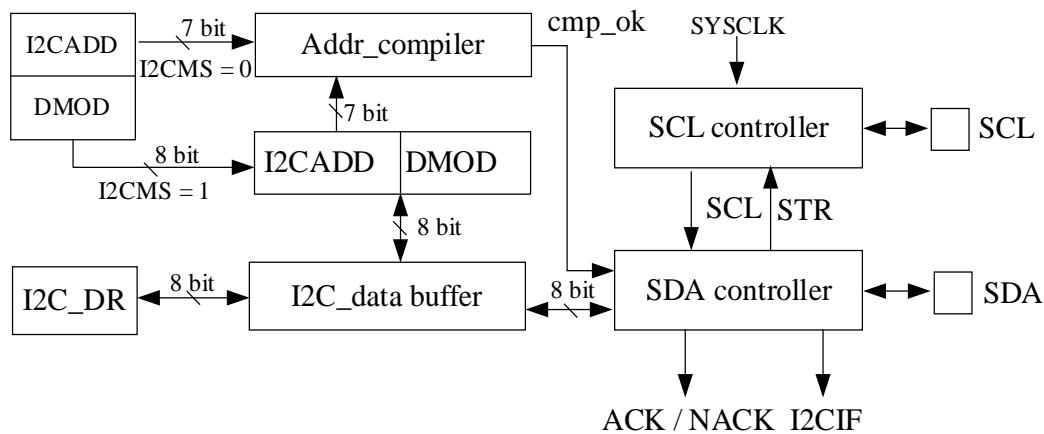


图 8-1 I²C 结构框图

主要特性：

- 支持 I²C 协议的标准模式(最高 100kHz)、快速模式(最高 400kHz)以及快速 + 模式(最高 1MHz)。
- 支持主机模式和从机模式
- 支持 7 位地址模式和广播寻址模式
- 支持 DMA 数据传输

总线在空闲时 SDA 和 SCL 为高电平，这是检测总线是否空闲的唯一依据。在传输过程中总线上有且只有一个主器件和至少一个从器件处于活跃状态。当总线被占用时，其他设备必须等待 I²C 总线空闲后才能控制总线发起 I²C 通讯。主机用于启动总线传输数据，并通过 SCL 向所有设备发送时钟信号，通过 SDA 发送从机地址和读写模式。如总线上有设备匹配该地址，则该设备将作为从机。在总线上主从机和数据收发的关系不是恒定的。主机发送数据给从机的过程为：主机首先寻址从器件，等待从机应答后发送数据至从机，最后由主机终止数据传送，通讯过程如图 8-2 所示。主机接收从机数据的过程为：主机首先寻址从机，等待从机应答后，主机接收从机发送的数据，最后由主机终止接收过程，通讯过程如图 8-3 所示。在这种情况下，主机负责产生传输时钟和终止数据传送。

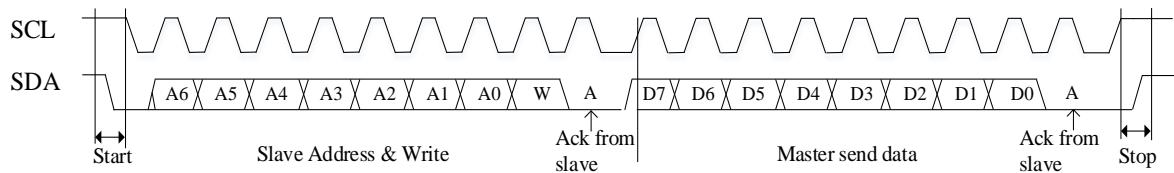


图 8-2 主机向从机发送数据

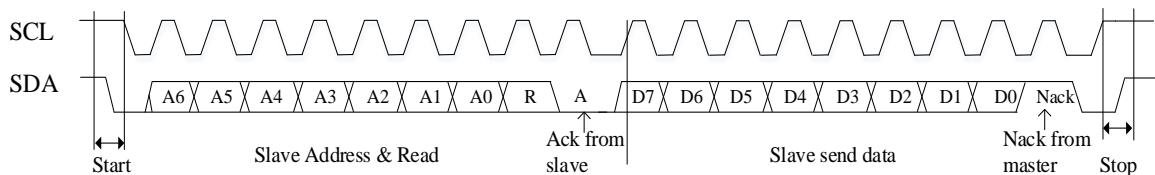


图 8-3 主机接收从机的数据

8.2 I²C 操作说明

8.2.1 主机模式

1. 配置 I2C_CR[I2CMS] = 1, 设置为主机模式;
2. 配置 I2C_CR[I2CSPD], 设置时钟 SCL 频率;
3. 配置 I2C_ID[I2CADD], 设置从机地址;
4. 配置 I2C_SR[DMOD], 设置读写方向;
5. 配置 I2C_CR[I2CEN] = 1, 使能 I²C;
6. 配置 I2C_SR[I2CSTA] = 1, 发送 START 和地址, 在接收到 ACK/NACK 后, I2C_SR[STR] 被硬件置 1, SCL 被主机强制拉低;
7. 发送数据: 通过 I2C_DR 配置发送数据, 将 I2C_SR[STR] 清 0 释放 SCL 后, 主机开始发送数据。当数据发送完毕且接收到 ACK/NACK 后, I2C_SR[STR] 硬件置 1, SCL 被主机强制拉低;
8. 接收数据: 在将 I2C_SR[STR] 清 0 释放 SCL 后, 主机开始接收数据。当数据接收完毕, I2C_SR[STR] 硬件置 1, SCL 被主机强制拉低。通过 I2C_SR[NACK] 设置 ACK/NACK 后, 再向 I2C_SR[STR] 清 0 释放 SCL 以发送 ACK/NACK 信号。如收到了新数据, I2C_SR[STR] 硬件置 1, SCL 被主机强制拉低;
9. 停止通讯: 当在 I2C_SR[STR] = 1 时置位 I2C_SR[I2CSTP] = 1, I2C_SR[STR] 复位后发送停止信号。

8.2.2 从机模式

1. 配置 I2C_CR[I2CMS] = 0, 设置为从机模式;
2. 配置 I2C_ID[I2CADD], 设置从机地址; 或者配置 I2C_ID[GC] = 1, 使能广播模式;
3. 配置 I2C_CR[I2CEN] = 1, 使能 I²C;
4. 接收到 START 信号和正确的地址后, I2C_SR[I2CSTA]和 I2C_SR[STR]被硬件置 1, SCL 被从机强制拉低。通过 I2C_SR[NACK]设置 ACK/NACK, 并通过 I2C_SR[DMOD]确认本次通讯是接收数据还是发送数据;
5. 发送数据: 通过 I2C_DR 配置发送数据, 将 I2C_SR[STR]清 0 释放 SCL 后, 发送 ACK/NACK 后发送数据, 当数据发送完成且收到主机发来的 ACK/NACK 后, I2C_SR[STR]硬件置 1, SCL 被从机强制拉低;
6. 接收数据: 将 I2C_SR[STR]清 0 释放 SCL 开始接收数据。当数据接收完成, I2C_SR[STR]硬件置 1, SCL 被从机强制拉低。通过 I2C_SR[NACK]设置 ACK/NACK 后, 将 I2C_SR[STR]清 0 释放 SCL 并发送 ACK/NACK。如接收到新的数据, I2C_SR[STR]硬件置 1, SCL 被从机强制拉低;
7. RESTART 功能: 当从机在忙状态中接收到 START 信号, 则中止当前工作, 等待接收地址。

8.2.3 I²C 中断源

I²C 的中断源有:

- I2C_SR[STR] = 1 时, 该中断源在主机和从机模式下都有效
- I2C_SR[I2CSTP] = 1 时, 该中断源只在从机模式下有效

8.3 I²C 寄存器

8.3.1 I2C_CR (0x4028)

位	7	6	5	4	3	2	1	0
名称	I2CEN	I2CMS	RSV	I2CDMANAKINT	I2CDMAAUT 0	I2CSPD		I2CIE
类型	R/W	R/W	-	R/W	R/W	R/W	R/W	R/W
复位值	0	0	-	0	0	0	0	0
位	名称	描述						
[7]	I2CEN	I ² C 使能 使能相应 GPIO 切换为 I ² C 模式, 集电极开漏输出。I ² C 上拉是否打开由端口上拉设置决定。 0: 不使能 1: 使能						
[6]	I2CMS	主/从机模式选择 0: 从机						

		1: 主机
[5]	RSV	保留
[4]	I2CDMAN AKINT	DMA 传输时忽略 NAK 应答引起的传输中断使能 0: 不使能 1: 使能
[3]	I2CDMAA UTO	DMA 传输时自动发送第一个数据字节使能 0: 不使能 1: 使能
[2:1]	I2CSPD	I ² C 传输速率配置, 仅在主机模式下有效 00: 100kHz 01: 400kHz 10: 1MHz 11: 保留
[0]	I2CIE	I ² C 中断使能 0: 不使能 1: 使能

8.3.2 I2C_ID (0x4029)

位	7	6	5	4	3	2	1	0
名称	I2CADD							GC
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	0	1	0	1	0
位	名称	描述						
[7:1]	I2CADD	从机地址						
[0]	GC	广播模式, 仅在从机模式下有效 0: 不使能广播呼叫 1: 使能广播呼叫, 即地址 0x00 也会响应						

8.3.3 I2C_DR (0x402A)

位	7	6	5	4	3	2	1	0
名称	I2C_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	I2C_DR	I ² C 数据寄存器 读: 准备发送的数据或接收到的数据 写: 准备发送的数据						

8.3.4 I2C_SR (0x402B)

位	7	6	5	4	3	2	1	0
名称	I2CBSY	DMOD	RSV	I2CSTA	I2CSTP	STR	NACK	I2CIF
类型	R	R/W	-	R/W	R/W	R/WO	R/W	R
复位值	0	0	-	0	0	0	0	0
位	名称	描述						

[7]	I2CBSY	<p>I^2C 忙状态标志位 当 $\text{I}^2\text{C_CR}[I2CEN] = 0$ 时, $\text{I}^2\text{C_SR}[I2CBSY]$ 硬件清 0</p> <p>主机模式: 发送 START 成功后, 硬件置 1, 发送 STOP 成功后, 硬件清 0</p> <p>从机模式: 收到 START 且地址匹配成功后, 硬件置 1, 收到 STOP 后, 硬件清 0</p>																		
[6]	DMOD	<p>I^2C 读写标志位 0: 写模式(主机端发数据, 从机端收数据) 1: 读模式(主机端收数据, 从机端发数据)</p> <p>注: 从机模式只读</p>																		
[5]	RSV	保留																		
[4]	I2CSTA	<p>主机模式: 软件写 1, 硬件确认 SCL、SDA 全为高后开始发送 START 和地址字节。当发送完成后硬件自动清 0。在发送或接收数据的过程中, 禁止 $\text{I}^2\text{C_SR}[I2CSTA]$ 写入。 在数据发送或接收完毕后置 $\text{I}^2\text{C_SR}[I2CSTA] = 1$, 发送 RESTART。 0: 非 START 和地址字节 1: 发送 START 或 RESTART 和地址字节</p> <p>从机模式: 硬件收到 START 且地址字节匹配后置 1, 软件清 0</p> <p>表 8-1 从机模式 $\text{I}^2\text{C_SR}[I2CSTA]$ 和 $\text{I}^2\text{C_SR}[I2CSTP]$ 与当前 I^2C 数据类型的关系</p> <table border="1"> <thead> <tr> <th>I2CSTA</th><th>I2CSTP</th><th>I^2C 数据类型</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>数据字节</td></tr> <tr> <td>0</td><td>1</td><td>STOP</td></tr> <tr> <td>1</td><td>0</td><td>START + 地址字节</td></tr> <tr> <td></td><td></td><td>先收到 STOP</td></tr> <tr> <td></td><td>1</td><td>再收到 START + 地址字节</td></tr> </tbody> </table> <p>注: 当 $\text{I}^2\text{C_CR}[I2CEN] = 0$ 时, $\text{I}^2\text{C_SR}[I2CSTA]$ 自动清 0</p>	I2CSTA	I2CSTP	I^2C 数据类型	0	0	数据字节	0	1	STOP	1	0	START + 地址字节			先收到 STOP		1	再收到 START + 地址字节
I2CSTA	I2CSTP	I^2C 数据类型																		
0	0	数据字节																		
0	1	STOP																		
1	0	START + 地址字节																		
		先收到 STOP																		
	1	再收到 START + 地址字节																		
[3]	I2CSTP	<p>主机模式: 当 $\text{I}^2\text{C_SR}[I2CBSY] = 1$ 时, 软件才能有效写 1, $\text{I}^2\text{C_SR}[STR]$ 清 0 释放 SCL 开始发送 STOP。发送完 STOP 后硬件自动清 0。如果 $\text{I}^2\text{C_SR}[I2CSTA]$ 和 $\text{I}^2\text{C_SR}[I2CSTP]$ 同时写 1, 且 $\text{I}^2\text{C_SR}[I2CBSY] = 1$, 则 I^2C 先发送 STOP, 再发 START 和地址字节, START 和地址字节发送完成后 $\text{I}^2\text{C_SR}[STR]$ 硬件置 1。在发送或接收数据的过程中, 禁止 $\text{I}^2\text{C_SR}[I2CSTP]$ 写入。</p> <p>0: 不发送 STOP 1: 发送 STOP</p> <p>从机模式: 硬件收到 STOP 后置 1, 软件清 0 状态标志位参考表 8-1</p> <p>注: 当 $\text{I}^2\text{C_CR}[I2CEN] = 0$ 时, $\text{I}^2\text{C_SR}[I2CSTP]$ 会被硬件自动清 0</p>																		
[2]	STR	<p>I^2C 总线挂起标志位</p> <p>主机模式: 当硬件发送完 START 加地址字节或 DATA 字节后, $\text{I}^2\text{C_SR}[STR]$ 硬件置 1, 同时 SCL 被拉低, $\text{I}^2\text{C_SR}[STR]$ 软件清 0 后释放 SCL。</p>																		

		<p>如果 I2C_SR[I2CSTA] 和 I2C_SR[I2CSTP] 同为 1，则当硬件发送完 STOP 和 START 加地址字节后，I2C_SR[STR] 才会置 1。</p> <p>从机模式： 当硬件接收完 START 且地址匹配或 DATA 字节后，I2C_SR[STR] 硬件置 1，同时 SCL 被拉低，I2C_SR[STR] 软件清 0 后释放 SCL。</p> <p>注：该位硬件置 1，软件清 0。当 I2C_CR[I2CEN] = 0 时，I2C_SR[STR] 自动清 0</p>
[1]	NACK	<p>I²C 传输完一个字节后，接收方向发送方的反馈。I2C_CR[I2CEN] = 0 时，该位自动清 0</p> <p>0: ACK，表示接收方可以继续接收数据 1: NACK，表示接收方希望停止数据传送</p> <p>当设备处于读模式，在接收完数据第 8 位后配置 I2C_SR[NACK] 发送 ACK/NACK</p> <p>0: 第 9 位发送 ACK 1: 第 9 位发送 NACK</p> <p>当设备处于写模式，在发送完数据第 8 位后读 I2C_SR[NACK] 接收 ACK/NACK</p> <p>0: 第 9 位收到的是 ACK 1: 第 9 位收到的是 NACK</p>
[0]	I2CIF	<p>I²C 中断事件标志位</p> <p>0: 未发生中断事件 1: 发生中断事件</p> <p>当 I2C_SR[STR] = 1 时，在主机和从机模式下产生中断</p> <p>当 I2C_SR[I2CSTP] = 1 时，在从机模式下产生中断</p>

9 SPI (适用于 FU6572L、FU6572N、FU6562L、FU6562Q、FU6522L、FU6522N)

9.1 SPI 简介

SPI 是一种高速全双工同步串行总线，其原理框图如图 9-1 所示。SPI 支持主机模式和从机模式，支持 3 线制或 4 线制传输模式，允许总线上存在多个主机和从机。

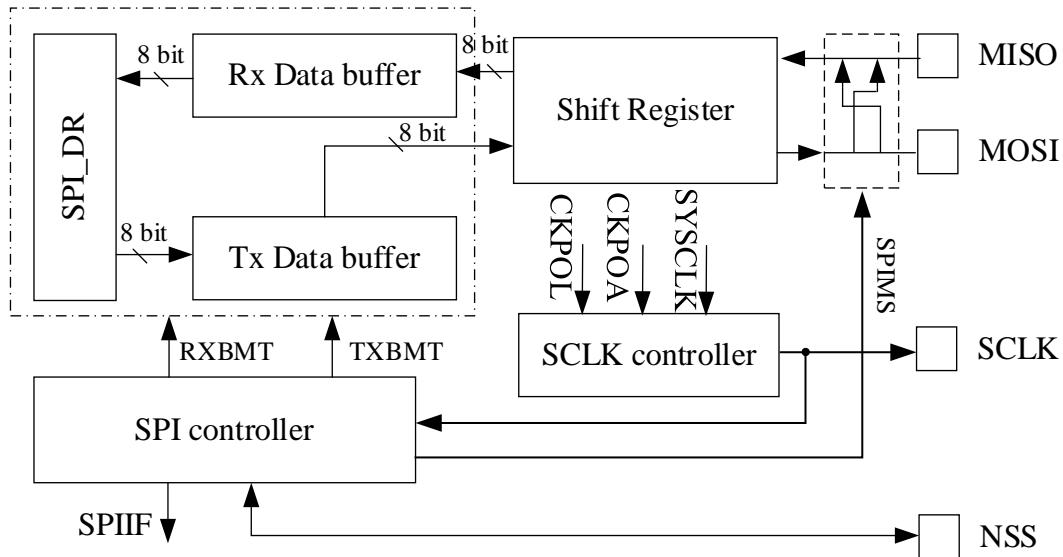


图 9-1 SPI 原理结构框图

9.2 SPI 操作说明

9.2.1 信号说明

SPI 所使用的 4 个信号为 MOSI、MISO、SCLK、NSS。

9.2.1.1 主输出、从输入(MOSI)

主出从入(MOSI)信号是主机的输出和从机的输入，用于从主机到从机的串行数据传输。数据传输时最高位在先，即按顺序将移位寄存器的 MSB 串行地送到 MOSI 引脚上。

9.2.1.2 主输入、从输出(MISO)

主入从出(MISO)信号是从机的输出和主机的输入。当 SPI 被禁止或工作在 4 线从模式而未被选中时，MISO 引脚被置于高阻态。当作为从机工作在 3 线模式或 4 线从模式被选中时，用于从从机到主机的串行数据传输。数据传输时最高位在先，即按顺序将移位寄存器的 MSB 串行地送到 MISO 引脚上。

9.2.1.3 串行时钟(SCLK)

串行时钟(SCLK)信号是主机的输出和从机的输入，用于同步主机和从机之间的串行数据传输。SCLK 由工作在主机模式的 SPI 产生。在 4 线从模式，当从器件未被选中时(NSS = 1)，SCLK 信号被忽略。

9.2.1.4 片选信号(NSS)

片选信号(NSS)的功能通过 SPI_CR1[NSSMOD]配置，用于选择 SPI 的工作模式。SPI 工作模式包括 3 线模式、4 线从机/多主机模式及 4 线单主模式。当 SPI 工作在 4 线从机/多主机模式时，片选信号(NSS)被配置为输入以选择从机模式 SPI，或在多主模式中禁止总线某个 SPI 主机，避免两个以上主机试图同时进行数据传输时发生 SPI 总线冲突。当 SPI 工作在 4 线单主模式时，主机 NSS 被配置为片选输出。当 SPI 工作在 3 线模式时，NSS 被禁止。在主机模式，可以用其他通用端口 I/O 引脚选择多个从机。

配置 SPI_CR1[NSSMOD] = 00 时，SPI 工作在 3 线模式。该工作模式无需 NSS 端口，SPI 总线上只有一个主机一个从机，连接方式如图 9-2 所示。

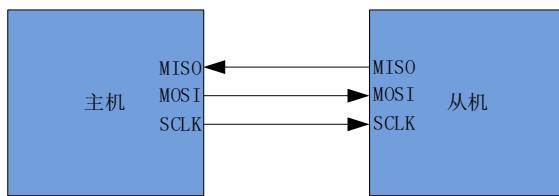


图 9-2 3 线 SPI 模式连接图

配置 SPI_CR1[NSSMOD]=01 时，SPI 工作在 4 线从模式或多主模式。在该工作模式，SPI 总线上器件的 NSS 端口均配置为输入，等待主机寻址。配置 SPI_CR0[SPIMS] = 0，SPI 工作在 4 线从机模式。当 NSS 为逻辑 0 时，从机 SPI 被选通；当 NSS 为逻辑 1 时，从机 SPI 不被选通。配置 SPI_CR0[SPIMS] = 1，SPI 工作在主机模式，默认为多主模式。在多主工作模式下，NSS 输入用于禁止 SPI 的主机模式。当总线上主机的 NSS 信号为低电平时，SPI_CR0[SPIMS] 和 SPI_CR1[SPIEN] 被硬件清 0，以不使能 SPI，同时方式错误标志 SPI_CR1[MODF] 被置 1。在这种情况下，需软件重新使能 SPI，才能继续 SPI 通讯。该工作模式，SPI 总线允许多个主机参与通信，其连接方式如图 9-3 所示。

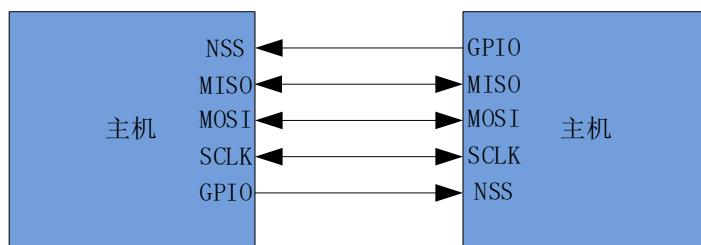


图 9-3 4 线多主机模式连接图

配置 SPI_CR1[NSSMOD] = 1X 时, SPI 工作在 4 线单主模式。在该工作模式下, 总线上主机 NSS 配置为输出, 从机的 NSS 为输入。主机配置 SPI_CR1[NSSMOD0]的设定值决定 NSS 引脚的输出电平, 作为一个从机的选通信号, 其它从机的选通可通过通用 I/O 来选择。4 线制单主机模式的连接如图 9-4 所示。

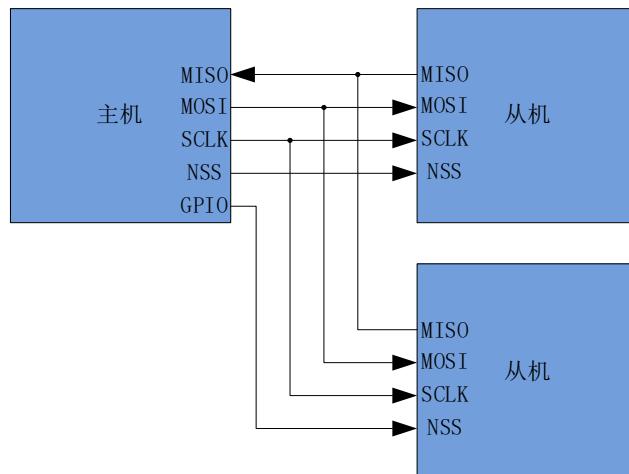


图 9-4 4 线单主机模式连接图

9.2.2 SPI 主机模式

配置 SPI_CR0[SPIMS]=1, SPI 工作在主机模式, 为 SPI 总线提供 SCLK 信号, 启动数据传输。在该模式下, SPI 会根据移位寄存器是否为空控制 SPI 启动传输。当向 SPI_DR 写入数据时, 该数据首先被写入发送缓冲器, SPI_CR1[TXBMT]被清 0。如果移位寄存器为空, 则发送缓冲器中的数据将会传送到移位寄存器, 传输开始。主机 SPI 串行地将移位寄存器 MSB 送到 MOSI 引脚上。传输结束后 SPI_CR1[SPIIF]置 1, SPI_CR1[TXBMT]清 0。在全双工操作中, 当 SPI 主机在 MOSI 线向从机发送数据时, 被寻址的 SPI 从机可以同时在 MISO 线上向主机发送其移位寄存器中的内容。因此, SPI_CR1[SPIIF]标志既作为发送完成标志又作为接收数据准备就绪标志, 移位寄存器的数据为 MISO 接收到的数据, 该数据传送到接收缓冲器中。向 SPI_DR 读取数据为接收缓冲器的数据。如果在 SPI_CR1[TXBMT] = 0 时向 SPI_DR 写入数据, 写冲突标志位 SPI_CR1[WCOL]被置 1, 并保持发送缓冲器中的数据。

9.2.2.1 主机模式配置

1. 配置 SPI_CR1[NSSMOD]，设置 SPI 工作模式；
2. 配置 SPI_CR0[CPOL]，设置时钟极性；
3. 配置 SPI_CR0[CPHA]，设置时钟相位；
4. 配置 SPI_CR0[SPIMS] = 1，设置为主机模式；
5. 配置 SPI_CLK，设置 SCLK 频率；
6. 配置 SPI_CR1[SPIEN] = 1，使能 SPI；
7. 向 SPI_DR 写入要发送的数据，每写一次，SPI 将传输一次；
8. SPI_CR1[SPIIF]被置 1 后，读 SPI_DR 获取接收到的数据。

9.2.3 SPI 从机模式

配置 SPI_CR0[SPIMS] = 0 时，SPI 工作于从机模式。在该模式下，SPI 的 SCLK 信号将由主机的 SPI 提供，从 MOSI 移入数据，从 MISO 引脚移出数据。当 SCLK 信号未输入时，从机移位寄存器处于停止状态。当 SCLK 信号输入时，从机的移位寄存器开始动作，通过 MOSI 和 MISO 开始接收和发送数据。从器件不能启动数据传送。通过写 SPI_DR 预装要发送给主机的数据到发送缓冲器。如果移位寄存器为空，发送缓冲器中的数据会立即被传送到移位寄存器。当传输完成后，SPI_CR1[SPIIF]和 SPI_CR1[TXBMT]被置 1，接收到的字节被传送到接收缓冲器，且接收缓冲器空标志位 SPI_CR0[RXBMT]被清 0，表示当前有未读数据。如果 SPI_CR0[RXBMT]=0 且此时有新的数据准备送入接收缓冲器，则 SPI_CR1[RXOVRN]将会被置 1，且接收缓冲器中的数据不变。当向 SPI_DR 写入数据时 SPI_CR1[TXBMT]被清 0。如果此时再写入数据，写冲突标志位 SPI_CR1[WCOL]被置 1，并保持发送缓冲器中的数据。

9.2.3.1 从机模式配置

1. 配置 SPI_CR1[NSSMOD]，设置 SPI 工作模式；
2. 配置 SPI_CR0[CPOL]，设置时钟极性；
3. 配置 SPI_CR0[CPHA]，设置时钟相位；
4. 配置 SPI_CR0[SPIMS] = 0，设置为从机模式；
5. 配置 SPI_CR1[SPIEN] = 1，使能 SPI；
6. 向 SPI_DR 写入操作数据，等待主机发送时钟信号。

9.2.4 SPI 中断源

SPI 的中断源有：

- 每次字节传输结束时，SPI 中断标志 SPI_CR1[SPIIF]被置 1
- 如果在发送缓冲器中的数据尚未被传送到移位寄存器时写 SPI_DR，写冲突标志 SPI_CR1[WCOL]被置 1 且写 SPI_DR 的操作被忽略。
- 当 SPI 被配置为工作于多主系统中的主机而 NSS 被拉低时，模式错误标志 SPI_CR1[MODF]被置 1。当发生模式错误时，SPI_CR0[SPIMS]和 SPI_CR1[SPIEN]位被清 0，SPI 被禁止以允许另一个主机控制总线。
- 当 SPI 被配置为从机并且一次传输结束，接收缓冲器中还保持着上一次传输的数据未被读取时，接收溢出标志 SPI_CR1[RXOVRN]被置 1。新接收的数据将不被传送到接收缓冲器。

9.2.5 串行时钟时序

配置 SPI_CR0 中相位和空闲电平选择位可以实现串行时钟相位和空闲电平的 4 种组合。SPI_CR0[CPHA]选择时钟相位(移位寄存器数据跳变时的 SCLK 信号边沿)。SPI_CR0[CPOL]选择空闲电平。主机和从机配置必须一致。配置时钟相位和空闲电平时应禁止 SPI(SPI_CR1[SPIEN] = 0)。相位和空闲电平组合下时钟线和数据线的时序关系如图 9-5 和图 9-6。

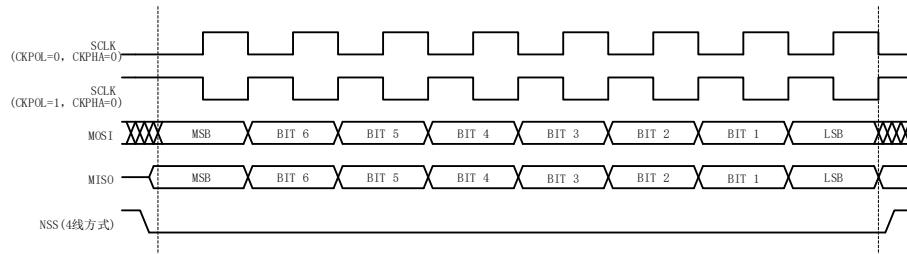


图 9-5 数据/时钟时序图(SPI_CR0[CPHA] = 0)

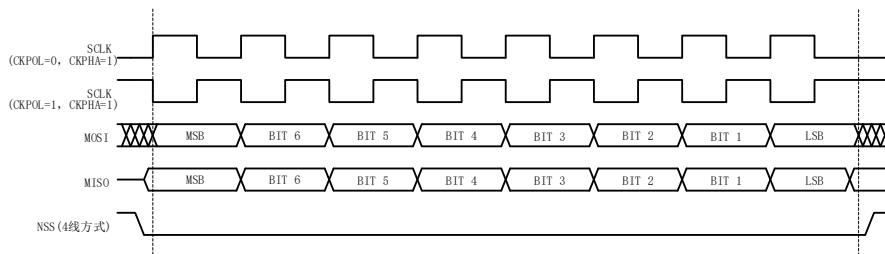


图 9-6 数据/时钟时序图(SPI_CR0[CPHA] = 1)

9.3 SPI 寄存器

9.3.1 SPI_CR0 (0x4030)

位	7	6	5	4	3	2	1	0
名称	SPIBSY	SPIMS	CPHA	CPOL	SLVSEL	NSSIN	SRMT	RXBMT
类型	R	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	0	1	1	1

位	名称	描述
[7]	SPIBSY	忙标志位 0: 没有 SPI 传输 1: 正在进行 SPI 传输
[6]	SPIMS	主/从机设定 0: 从机 1: 主机
[5]	CPHA	时钟相位 0: 在 SCLK 有效电平的前沿接收数据, 后沿发送数据 1: 在 SCLK 有效电平的前沿发送数据, 后沿接收数据
[4]	CPOL	时钟空闲电平 0: 低电平为空闲电平 1: 高电平为空闲电平
[3]	SLVSEL	NSS 片选标志位 当 NSS 引脚滤波后的信号为低电平时该位被置 1, 表示被选中为从机。当信号为高电平时该位被清 0, 表示未被选中为从机。 0: 未被选中为从机 1: 被选中为从机
[2]	NSSIN	NSS 实时信号, 该信号未滤波
[1]	SRMT	移位寄存器空标志位(只在从机模式时有效) 0: 数据从发送缓冲器传送到移位寄存器或 SCLK 发生变化 1: 移位寄存器没有数据且发送和接收缓冲器均没有数据 注: 在主模式时 SPI_CR0[SRMT] = 1
[0]	RXBMT	接收缓冲器空标志位(只在从机模式时有效) 0: 存在新数据未被读取 1: 数据被读取且没有新数据 注: 在主模式时 SPI_CR0[RXBMT] = 1

注: 时钟相位空闲电平模式 SPI_CR0[CPHA:CPOL]:

- 00: 上升沿接收, 下降沿发送, 空闲电平为低
- 01: 上升沿发送, 下降沿接收, 空闲电平为高
- 10: 上升沿发送, 下降沿接收, 空闲电平为低
- 11: 上升沿接收, 下降沿发送, 空闲电平为高

9.3.2 SPI_CR1 (0x4031)

位	7	6	5	4	3	2	1	0	
名称	SPIIF	WCOL	MODF	RXOVRN	NSSMOD		TXBMT	SPIEN	
类型	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R	R/W	
复位值	0	0	0	0	0	0	1	0	
位	名称	描述							
[7]	SPIIF	<p>SPI 中断事件标志位 每次传输完一个数据(8 位)之后，此位将由硬件置 1 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义</p>							
[6]	WCOL	<p>写冲突中断事件标志位 当 SPI_CR1[TXBMT] 为 0 时，写入 SPI_DR，则此位被置 1 此位必须由软件清 0 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义</p>							
[5]	MODF	<p>主机模式错误中断事件标志位 当检测到主机模式冲突的时候，此位置 1(SPI_CRO[NSSIN] = 0, SPI_CR1[SPIMS] = 1 且 SPI_CR1[NSSMOD] = 01) 此位必须由软件清 0 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义</p>							
[4]	RXOVRN	<p>接收溢出中断事件标志位(只在从机模式下有效) 当前传输的最后一位已经移入 SPI 移位寄存器，而接收缓冲器中仍保存着前一次传输未被读取的数据时该位由硬件置 1(并产生一个 SPI 中断)。该位不会被硬件自动清 0，必须用软件清 0。 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义</p>							
[3:2]	NSSMOD	<p>SPI 模式配置 00: 3 线从模式或 3 线主模式。 NSS 信号不连到端口引脚 01: 4 线从模式或多主模式(默认值)。 NSS 端口为输入 1X: 4 线单主模式。 NSS 端口为输出状态并输出 SPI_CR1[2] 的值</p>							

[1]	TXBMT	发送缓冲器空标志位 当新数据被写入发送缓冲器时，该位被清 0。当发送缓冲器中的数据被传送到 SPI 移位寄存器时，该位被置 1，表示可以向发送缓冲器写新数据。 0: 存在新数据写入发送缓冲器 1: 发送缓冲器数据已传送至移位寄存器
[0]	SPIEN	SPI 使能 0: 不使能 1: 使能

9.3.3 SPI_CLK (0x4032)

位	7	6	5	4	3	2	1	0	
名称	SPI_CLK								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	SPI_CLK	SPI 波特率设置 主机模式有效，仅在 SPI_CR1[SPIEN] = 0 时可写 波特率 = SYSCLK/2/(SPI_CLK + 1) 例：波特率 2400kHz，则 SPI_CLK = (24M/2/2400k) - 1 = 4, 即为 0x04 SPI 主机发送上限波特率：24M SPI 主机接收上限波特率：4M SPI 从机发送上限波特率：2.4M SPI 从机接收上限波特率：2.4M 注：MDU PI/PID 与从机 SPI 同时使用时(使用 DMA 传输)，主机 SPI 波特率配置应小于 600kHz, 否则从机 SPI 传输的数据可能错漏							

9.3.4 SPI_DR (0x4033)

位	7	6	5	4	3	2	1	0	
名称	SPI_DR								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	SPI_DR	SPI 数据寄存器 SPI_DR 寄存器用于发送和接收 SPI 数据 读：接收缓冲器中的数据 写：写入数据送至发送缓冲器并启动发送							

10 UART

10.1 UART 简介

UART 是一种全双工或半双工串行数据交换接口，如图 10-1 所示。传输波特率可配置并支持 DMA 功能传输数据。UART 通信时序如图 10-2 所示。

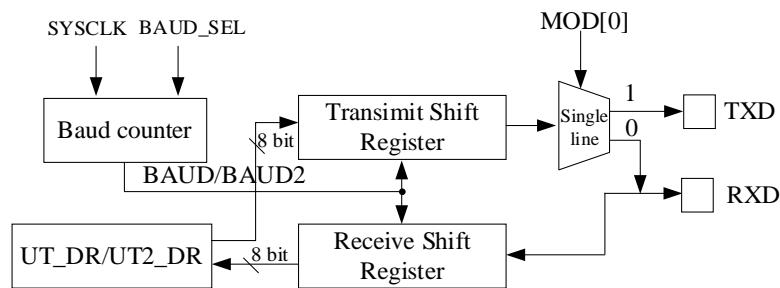


图 10-1 UART 通信模块构造框图

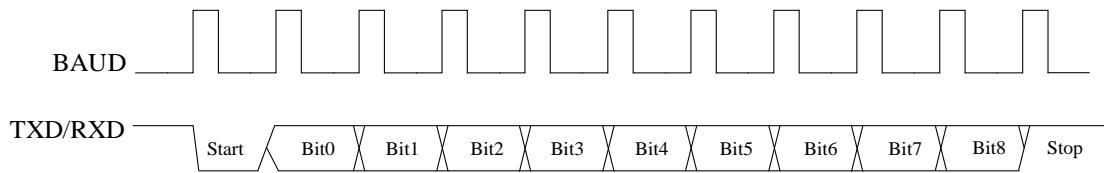


图 10-2 UART 通信时序图

10.2 UART 操作说明

在使用 UART 前需确保相关寄存器使能，详细请参考 20.3.17 PH_SEL (0x404C) [6]、[5]位 ~ 20.3.18 PH_SEL1 (0x404D) 位描述。

10.2.1 UART1 操作说明

10.2.1.1 UART1 模式 0

模式 0 工作于单线制半双工模式。RXD 既为发送数据总线，又为接收数据总线。收发数据为 10 位(1 位启动、8 位数据、1 位停止)，波特率由 UT_BAUD[BAUD]决定。

发送数据：将发送的数据写入 UT_DR 并将 UT_CR[TI]清 0，RXD 将输出 10 位数据。发送完成后 UT_CR[TI]置 1。

接收数据：配置 UT_CR[REN] = 1 启动接收并将 UT_CR[RI]清 0，数据通过 RXD 接收。接收完成后，UT_CR[RI]置 1，读取 UT_DR 会得到接收到的数据。

10.2.1.2 UART1 模式 1

模式 1 工作于全/半双工模式。TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 10 位(1 位启动、8 位数据、1 位停止)，波特率由 UT_BAUD[BAUD]决定。

发送数据: 将发送的数据写入 UT_DR 并将 UT_CR[TI]清 0，TXD 将输出 10 位数据。发送完成后 UT_CR[TI]被置 1。

接收数据: 配置 UT_CR[REN] = 1 启动接收并将 UT_CR[RI]清 0，数据通过 RXD 接收。接收完成后，UT_CR[RI]被置 1，读取 UT_DR 会得到接收到的数据。

10.2.1.3 UART1 模式 2

模式 2 工作于单线制半双工模式。RXD 既为发送数据总线，又为接收数据总线，收发数据为 11 位(1 位启动、9 位数据、1 位停止)，波特率由 UT_BAUD[BAUD]决定。

发送数据: 将发送数据前 8 位写入 UT_DR，第 9 位写入 UT_CR[TB8]并将 UT_CR[TI]清 0，TXD 将输出 11 位数据。发送完成后 UT_CR[TI]被置 1。

接收数据: 配置 UT_CR[REN] = 1 启动接收并将 UT_CR[RI]清 0，数据通过 RXD 接收。接收完成后，UT_CR[RI]被置 1，UT_CR[RB8]存放第 9 位数据，UT_DR 存放前 8 位的数据。

10.2.1.4 UART1 模式 3

模式 3 工作于全/半双工模式。TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 11 位(1 位启动、9 位数据、1 位停止)，波特率由 UT_BAUD[BAUD]决定。

发送数据: 将发送数据的前 8 位写入 UT_DR，第 9 位写入 UT_CR[TB8]并将 UT_CR[TI]清 0，TXD 将输出 11 位数据，发送完成后 UT_CR[TI]被置 1。

接收数据: 配置 UT_CR[REN] = 1 启动接收并将 UT_CR[RI]清 0，数据通过 RXD 接收。接收完成后，UT_CR[RI]被置 1，UT_CR[RB8]存放第 9 位数据，UT_DR 存放前 8 位的数据。

10.2.1.5 UART1 中断源

UART1 中断源有:

- UART1 发送完 1 组数据后，发送完成中断事件标志位 UT_CR[TI]硬件置 1
- UART1 接收完 1 组数据和 STOP 停止位后，接收完成中断事件标志位 UT_CR[RI]硬件置 1

10.2.2 UART2 操作说明

10.2.2.1 UART2 模式 0

模式 0 工作于单线制半双工模式。RXD 既为发送数据总线，又为接收数据总线。收发数据为 10

位(1位启动、8位数据、1位停止), 波特率由 UT2_BAUD[BAUD2]决定。

发送数据: 将发送的数据写入 UT2_DR 并将 UT2_CR[UT2TI]清 0, RXD 将输出 10 位数据。发送完成后 UT2_CR[UT2TI]置 1。

接收数据: 配置 UT2_CR[UT2REN]=1 启动接收并将 UT2_CR[UT2RI]清 0, 数据通过 RXD 接收。接收完成后, UT2_CR[UT2RI]置 1, 读取 UT2_DR 会得到接收到的数据。

10.2.2.2 UART2 模式 1

模式 1 工作于全/半双工模式。TXD 为发送数据总线, RXD 为接收数据总线, 收发数据为 10 位(1 位启动、8 位数据、1 位停止), 波特率由 UT2_BAUD[BAUD2]决定。

发送数据: 将发送的数据写入 UT2_DR 并将 UT2_CR[UT2TI]清 0, TXD 将输出 10 位数据。发送完成后 UT2_CR[UT2TI]被置 1。

接收数据: 配置 UT2_CR[UT2REN]=1 启动接收并将 UT2_CR[UT2RI]清 0, 数据通过 RXD 接收。接收完成后, UT2_CR[UT2RI]被置 1, 读取 UT2_DR 会得到接收到的数据。

10.2.2.3 UART2 模式 2

模式 2 工作于单线制半双工模式。RXD 既为发送数据总线, 又为接收数据总线, 收发数据为 11 位(1 位启动、9 位数据、1 位停止), 波特率由 UT2_BAUD[BAUD2]决定。

发送数据: 将发送数据前 8 位写入 UT2_DR, 第 9 位写入 UT2_CR[UT2TB8]并将 UT2_CR[UT2TI]清 0, TXD 将输出 11 位数据。发送完成后 UT2_CR[UT2TI]被置 1。

接收数据: 配置 UT2_CR[UT2REN]=1 启动接收并将 UT2_CR[UT2RI]清 0, 数据通过 RXD 接收。接收完成后, UT2_CR[UT2RI]被置 1, UT2_CR[UT2RB8]存放第 9 位数据, UT2_DR 存放前 8 位的数据。

10.2.2.4 UART2 模式 3

模式 3 工作于全/半双工模式。TXD 为发送数据总线, RXD 为接收数据总线, 收发数据为 11 位(1 位启动、9 位数据、1 位停止), 波特率由 UT2_BAUD[BAUD2]决定。

发送数据: 将发送数据的前 8 位写入 UT2_DR, 第 9 位写入 UT2_CR[UT2TB8]并将 UT2_CR[UT2TI]清 0, TXD 将输出 11 位数据, 发送完成后 UT2_CR[UT2TI]被置 1。

接收数据: 配置 UT2_CR[UT2REN]=1 启动接收并将 UT2_CR[UT2RI]清 0, 数据通过 RXD 接收。接收完成后, UT2_CR[UT2RI]被置 1, UT2_CR[UT2RB8]存放第 9 位数据, UT2_DR 存放前 8 位的数据。

10.2.2.5 UART2 中断源

UART2 中断源有:

- UART2 发送完 1 组数据后, 发送完成中断事件标志位 UT2_CR[UT2TI]硬件置 1

- UART2 接收完 1 组数据和 STOP 停止位后，接收完成中断事件标志位 UT2_CR[UT2RI] 硬件置 1

10.3 UART1 寄存器

10.3.1 UT_CR (0x98)

位	7	6	5	4	3	2	1	0
名称	MOD		SM2	REN	TB8	RB8	TI	RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:6]	MOD	模式配置位 00: 模式 0 01: 模式 1 10: 模式 2 11: 模式 3						
[5]	SM2	单机通信和多机通信选择 0: 单机通信 1: 多机通信						
[4]	REN	串行输入使能 0: 不使能 1: 使能						
[3]	TB8	模式 2 与模式 3 下发送数据的第 9 位						
[2]	RB8	模式 2 与模式 3 下接收数据的第 9 位						
[1]	TI	数据发送完成中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件						
[0]	RI	数据接收完成中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件						

10.3.2 UT_DR (0x99)

位	7	6	5	4	3	2	1	0
名称	UT_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						

[7:0]	UT_DR	发送/接收数据 读：接收的数据 写：发送的数据 注：UART1 的数据缓冲器由 2 个互相独立的接收、发送缓冲器构成，可以同时发送和接收数据。发送缓冲器只能写入而不能读出，接收缓冲器只能读出而不能写入，因而两个缓冲器可以共用一个地址码。
-------	-------	---

10.3.3 UT_BAUD (0x9A, 0x9B)

UT_BAUDH (0x9B)									
位	15	14	13	12	11	10	9	8	
名称	BAUD_SEL	UART_RX_INV	UART_TX_INV	RSV	BAUD[11:8]				
类型	R/W	R/W	R/W	-	R/W	R/W	R/W	R/W	
复位值	0	0	0	-	0	0	0	0	
UT_BAUDL (0x9A)									
位	7	6	5	4	3	2	1	0	
名称	BAUD[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	1	0	0	1	1	0	1	1	
位	名称	描述							
[15]	BAUD_SEL	倍频使能 0：不使能 1：使能							
[14]	UART_RX_INV	接收反向使能 0：不使能 1：使能							
[13]	UART_TX_INV	发送反向使能 0：不使能 1：使能							
[12]	RSV	保留							
[11:0]	BAUD	波特率设置 波特率 = SYSCLK/(16/(1 + UT_BAUD[BAUD_SEL]))/(UT_BAUD[BAUD] + 1) 例：波特率 9600，UT_BAUD[BAUD_SEL] = 0；则 UT_BAUD[BAUD] = (24M/16/9600/(1 + 0)) - 1 = 155，即为 0x9B							

10.4 UART2 寄存器

10.4.1 UT2_CR (0xD8)

位	7	6	5	4	3	2	1	0	
名称	UT2MOD		UT2SM2	UT2REN	UT2TB8	UT2RB8	UT2TI	UT2RI	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/WO	R/WO	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:6]	UT2MOD	模式配置位 00: 模式 0 01: 模式 1 10: 模式 2 11: 模式 3							
[5]	UT2SM2	单机通信和多机通信选择 0: 单机通信 1: 多机通信							
[4]	UT2REN	串行输入使能 0: 不使能 1: 使能							
[3]	UT2TB8	模式 2 与模式 3 下发送数据的第 9 位							
[2]	UT2RB8	模式 2 与模式 3 下接收数据的第 9 位							
[1]	UT2TI	数据发送完成中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件							
[0]	UT2RI	数据接收完成中断事件标志位 读: 0: 未发生中断时间 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件							

10.4.2 UT2_DR (0x89)

位	7	6	5	4	3	2	1	0	
名称	UT2_DR								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	UT2_DR	发送/接收数据 读: 接收的数据 写: 发送的数据							

	注：UART2 的数据缓冲器由 2 个互相独立的接收、发送缓冲器构成，可以同时发送和接收数据。发送缓冲器只能写入而不能读出，接收缓冲器只能读出而不能写入，因而两个缓冲器可以共用一个地址码。							
--	--	--	--	--	--	--	--	--

10.4.3 UT2_BAUD (0x4042, 0x4043)

UT2_BAUDH (0x4042)									
位	15	14	13	12	11	10	9	8	
名称	BAUD2_SEL	UART2_RX_INV	UART2_TX_INV	UART2IEN	BAUD2[11:8]				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
UT2_BAUDL (0x4043)									
位	7	6	5	4	3	2	1	0	
名称	BAUD2[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	1	0	0	1	1	0	1	1	
位	名称	描述							
[15]	BAUD2_SEL	倍频使能 0: 不使能 1: 使能							
[14]	UART2_RX_INV	接收反向使能 0: 不使能 1: 使能 注：接收电平反向配置，单线模式无效							
[13]	UART2_TX_INV	发送反向使能 0: 不使能 1: 使能							
[12]	UART2IEN	UART2 中断使能 0: 不使能 1: 使能							
[11:0]	BAUD2	波特率设置 波特率 = SYSCLK/(16/(1 + UT2_BAUD[BAUD2_SEL]))/(UT2_BAUD[BAUD2] + 1) 例：波特率 9600, UT2_BAUD[BAUD_SEL] = 0; 则 UT2_BAUD[BAUD2] = (24M/16/9600/(1 + 0)) - 1 = 155, 即为 0x9B							

11 MDU

11.1 MDU 简介

MDU 是一个计算协处理单元，可协助 CPU 快速完成复杂运算。MDU 提供乘法、除法、三角函数、低通滤波运算和 PID 运算。MDU 模块可以在不同中断程序和主程序中多次调用且计算结果互不干扰。

11.2 MDU 特性

MDU 具有以下特性：

- 支持中断嵌套调用
- 硬件加速，减少 CPU 负担
- 支持以下运算模式
 - 16 位有符号乘法
 - 16 位有符号乘法(运算结果左移 1 位)
 - 16 位无符号乘法
 - 32 位/16 位无符号除法
 - 低通滤波器
 - 坐标转换(sin/cos 计算)
 - 反正切函数
 - PI/PID

11.3 MDU 功能说明

11.3.1 操作方法

完整的 MDU 操作流程：

1. 配置 MDU_CR[MDUMOD]寄存器，选择 MDU 的运算模式；
2. 写入数据到对应计算单元，配置 MDU_CR[MDUSTA]，选择 MDU 的计算单元，并启动 MDU 计算；
3. 等待 MDU_CR[MDUBUSY]硬件清 0；

注：在使用 MDU 前，在配置 MDU_CR[MDUSTA]之前，应确保运算模式和其他数据都已写入完成。

11.3.2 运算结果左移 1 位的 16 位有符号乘法

当 MDU_CR[MDUMOD] = 000 时，MDU 为运算结果左移 1 位的 16 位有符号乘法。如表 11-1 所示，分别向 MULx_MA 和 MULx_MB 写入 16 位有符号数据作为被乘数和乘数。结果为相乘得到的 31 位有符号数据左移一位获得的 32 位有符号数据。该数据通过 MULx_MC 读取。

表 11-1 运算结果左移 1 位的 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MULx_MA	被乘数	-
MULx_MB	乘数	-
MULx_MC	-	乘积

11.3.3 16 位有符号乘法

当 MDU_CR[MDUMOD]=001 时，MDU 为 16 位有符号乘法。如表 11-2 所示，分别向 MULx_MA 和 MULx_MB 写入 16 位有符号数据作为被乘数和乘数。结果为相乘得到的 31 位有符号数据。该数据通过 MULx_MC 读取。

表 11-2 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MULx_MA	被乘数	-
MULx_MB	乘数	-
MULx_MC	-	乘积

11.3.4 16 位无符号乘法

当 MDU_CR[MDUMOD]=010 时，MDU 为 16 位无符号乘法。如表 11-3 所示，分别向 MULx_MA 和 MULx_MB 写入 16 位无符号数据作为被乘数和乘数。结果为相乘得到的 32 位无符号数据。该数据通过 MULx_MC 读取。

表 11-3 16 位无符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MULx_MA	被乘数	-
MULx_MB	乘数	-
MULx_MC	-	乘积

11.3.5 32 位/16 位的无符号除法

当 MDU_CR[MDUMOD] = 011 时，MDU 为 32 位/16 位的无符号除法。如表 11-4 所示，分别向 DIVx_DA 和 DIVx_DB 写入 32 位被除数、16 位除数。结果为相除得到的 32 位无符号的商和 16 位无符号的余数。商通过 DIVx_DQ 读取，余数通过 DIVx_DR 读取。

表 11-4 无符号除法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
DIVx_DA	被除数	-
DIVx_DB	除数	-
DIVx_DQ	-	商
DIVx_DR	-	余数

11.3.6 低通滤波器

当 MDU_CR[MDUMOD] = 110 时，MDU 为 LPF。

LPF 的计算公式为：

$$Y_k = Y_{k-1} + K \times (X_k - Y_{k-1})$$

其中，

Y_k : 滤波后的数据

Y_{k-1} : 上一次的滤波值

K : 滤波系数

X_k : 待滤波数据

如表 11-5 所示，当前输出值 Y_k 和上一次的输出值 Y_{k-1} 为 32 位有符号数据，输入值 X_k 为 16 位有符号数据，滤波系数 K 为 16 位有符号数据。LPFx_Y 写入 Y_{k-1} ，LPFx_K 写入 K ，LPFx_X 写入 X_k 。运算结果为 Y_k 通过 LPFx_Y 读取。

表 11-5 LPF 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
LPFx_X	X_k	-
LPFx_K	K	-
LPFx_Y	Y_{k-1}	Y_k

11.3.7 坐标转换(sin/cos 计算)

当 MDU_CR[MDUMOD] = 100 时，MDU 为坐标转换。如图 11-1，坐标转换将向量 A 在 x - y 轴下的分量 \cos_i 、 \sin_i 转换为在 x'-y' 轴下的分量 \cos_o 、 \sin_o ，x'-y' 轴滞后 x - y 轴 θ 角度。

坐标转换的计算公式为：

$$\cos_o = \cos_i \times \cos \theta - \sin_i \times \sin \theta$$

$$\sin_o = \cos_i \times \sin \theta + \sin_i \times \cos \theta$$

特别的，当 \sin_i 为 0 时，坐标转换变成了以 \cos_i 为幅值的正余弦计算，计算公式为：

$$\cos_o = \cos_i \times \cos \theta$$

$$\sin_o = \cos_i \times \sin \theta$$

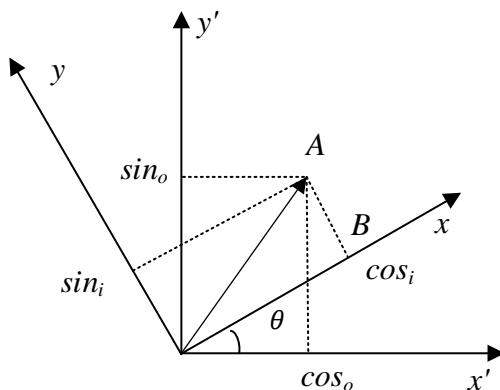


图 11-1 坐标变换

如表 11-6 所示，输入值 \cos_i 、 \sin_i 、 θ 和输出值 \cos_o 、 \sin_o 均为 16 位有符号数据。向 SCATx_COS 写入 \cos_i ，SCATx_SIN 写入 \sin_i ，SCATx_THE 写入 θ ，计算得到 \cos_o 和 \sin_o 。 \cos_o 通过 SCATx_RES1 读取， \sin_o 通过 SCATx_RES2 读取。

表 11-6 坐标转换模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
SCATx_COS	\cos_i	—
SCATx_SIN	\sin_i	—
SCATx_THE	θ	—
SCATx_RES1	—	\cos_o
SCATx_RES2	—	\sin_o

11.3.8 反正切函数

当 MDU_CR[MDUMOD] = 101 时，MDU 为反正切函数。

反正切函数运算根据输入的正余弦值计算出向量的幅值和角度。计算公式为

$$U = \sqrt{(U \sin \theta)^2 + (U \cos \theta)^2}$$

$$\theta = \tan^{-1} \left(\frac{U \sin \theta}{U \cos \theta} \right)$$

其中，

$U \sin \theta$: 向量的正弦分量

$U \cos \theta$: 向量的余弦分量

θ : 计算出的向量角度

U : 计算出的向量幅值

如表 11-7 所示，输入值 $U_{cos\theta}$ 、 $U_{sin\theta}$ 和输出值 U 、 θ 均为 16 位有符号数据。向 SCATx_COS 写入 $U_{cos\theta}$ ，SCATx_SIN 写入 $U_{sin\theta}$ ，计算得到 U 和 θ 。 U 通过 SCATx_RES1 读取， θ 通过 SCATx_RES2 读取。

表 11-7 Atan 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
SCATx_COS	$U_{cos\theta}$	-
SCATx_SIN	$U_{sin\theta}$	-
SCATx_RES1	-	U
SCATx_RES2	-	θ

11.3.9 PI/PID

11.3.9.1 PI/PID 简介

PI/PID 调节器是一种线性控制器。根据偏差的比例、积分和微分通过线性组合生成控制量，再通过执行器对被控对象进行控制。在电机控制系统中，用于实现速度和位置控制。

PI 公式：

$$U_k = U_{k-1} + K_p \times (E_k - E_{k-1}) + K_i \times E_k$$

PID 公式：

$$U_k = U_{k-1} + K_p \times (E_k - E_{k-1}) + K_i \times E_k + K_d \times (E_k - 2 \times E_{k-1} + E_{k-2})$$

其中，

U_k : 第 k 次计算输出的控制量

U_{k-1} : 第 k - 1 次计算输出的控制量

E_k : 第 k 次输入的偏差量

E_{k-1} , E_{k-2} : 第 k - 1、第 k - 2 次输入的偏差量

K_p 、 K_i 、 K_d : 调节控制量的比例、积分、微分系数

U_k 的最大值为 Plx_UKMAX(x 为 0 ~ 3)，最小值为 Plx_UKMIN

11.3.9.2 PI/PID 特性

- 参数范围可调
- 支持多次调用，不支持嵌套
- 运算结果 Plx_UK 为 32 位
- 忙标志位为 0 后读取运算结果

11.3.9.3 PI/PID 操作说明

1. PI/PID 操作之前需要先初始化，配置 K_p 、 K_i 、 K_d 的值以及 U_k 的最大最小值；
2. 配置寄存器 MDU_CR[MDUMOD]为 111，其中选通计算单元 0、1 时为 PI 模式、选通计算单元 2、3 时为 PID 模式；配置 MDU_CR[MDUSTA]，选通计算单元并启动 PI/PID 计算，此时繁忙位 MDU_CR[MDUBUSY]自动置 1。
3. 用软件读取 MDU_CR[MDUBUSY]位，为 0 时表示计算完成，计算结果 PIx_UK 数据更新。
4. 读取 PIx_UK 获得生成的控制量。

注:

- 比例参数 PI_KP 的数据格式为 Q12，其余寄存器的数据格式均为 Q15
- PIx_UK 和 PIx_EK1 默认为上一次计算的 U_k 和 E_k 。对 PIx_EK1 和 PIx_UK 进行写操作可改变相关数值
- 多次使用 PI 控制器时，在 PI 运算完后保存参数并初始化下次运算参数。初始化操作代码如下：

```
PIx_KP = KP;           // 初始化 Kp
PIx_KI = KI;           // 初始化 Ki
PIx_KD = KD;           // 初始化 Kd
PIx_UKMAX = UKMAX;    // 初始化输出最大值
PIx_UKMIN = UKMIN;    // 初始化输出最小值
PIx_EK1 = X;           // 初始化 E_{k-1}
PIx_UKH = Y1;           // 初始化 U_{k-1} 的高 16 位
PIx_UKL = Y2;           // 初始化 U_{k-1} 的低 16 位
```

11.4 MDU 寄存器

11.4.1 MDU_CR (0xC1)

位	7	6	5	4	3	2	1	0
名称	MDUBUSY	MDUSTA					MDUMOD	
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	MDUBUSY	MDU 忙标志位 当 MDU_CR[6:3] 写入时，MDU 启动，该位置 1 直到 MDU 完成工作						
[6:3]	MDUSTA	配置 MDU 的计算单元，有四个单元选择，对应位置位选择相应的单元；当启动计算时，MDU 开始工作 0001: 启用计算单元 0 0010: 启用计算单元 1 0100: 启用计算单元 2 1000: 启用计算单元 3						
[2:0]	MDUMOD	MDU 模式选择 000: 运算结果左移 1 位的 16 位有符号乘法 001: 运算结果不移位的 16 位有符号乘法 010: 16 位无符号乘法 011: 32 位/16 位的无符号除法 100: 坐标转换 (sin/cos 计算) 101: 反正切函数 110: 低通滤波器 111: PI、PID, PI 和 PID 的模式由计算单元决定，计算单元 0、1 选择 PI 模式，计算单元 2、3 选择 PID 模式						

11.4.2 MUL0_MA (0x0FA0, 0x0FA1)

MUL0_MA (0x0FA0)								
位	15	14	13	12	11	10	9	8
名称	MUL0_MA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL0_MA (0x0FA1)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	MUL0_MA	MUL0 的 A 数据寄存器，为乘法的被乘数						

11.4.3 MUL0_MB (0x0FA2, 0x0FA3)

MUL0_MBH (0x0FA2)								
位	15	14	13	12	11	10	9	8
名称	MUL0_MB[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL0_MBL (0x0FA3)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MB[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	MUL0_MB	MUL0 的 B 数据寄存器, 为乘法的乘数						

11.4.4 MUL0_MC (0x0FA4, 0x0FA5, 0x0FA6, 0x0FA7)

MUL0_MCHH (0x0FA4)								
位	31	30	29	28	27	26	25	24
名称	MUL0_MC[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL0_MCHL (0x0FA5)								
位	23	22	21	20	19	18	17	16
名称	MUL0_MC[13:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL0_MCLH (0x0FA6)								
位	15	14	13	12	11	10	9	8
名称	MUL0_MC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL0_MCLL (0x0FA7)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	MUL0_MC	MUL0 的乘积, MUL0_MCH 为高 16 位, MUL0_MCL 为低 16 位						

11.4.5 MUL1_MA (0x0F98, 0x0F99)

MUL1_MAH (0x0F98)								
位	15	14	13	12	11	10	9	8
名称	MUL1_MA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL1_MAL (0x0F99)								
位	7	6	5	4	3	2	1	0

名称	MUL1_MA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位								
[15:0]	MUL1_MA	MUL1 的 A 数据寄存器, 为乘法的被乘数						

11.4.6 MUL1_MB (0x0F9A, 0x0F9B)

位	15	14	13	12	11	10	9	8
名称	MUL1_MB[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL1_MBL (0x0F9B)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MB[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	MUL1_MB	MUL1 的 B 数据寄存器, 为乘法的乘数						

11.4.7 MUL1_MC (0x0F9C, 0x0F9D, 0x0F9E, 0x0F9F)

位	31	30	29	28	27	26	25	24
名称	MUL1_MCHH (0x0F9C)							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL1_MCHL (0x0F9D)								
位	23	22	21	20	19	18	17	16
名称	MUL1_MC[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL1_MCLH (0x0F9E)								
位	15	14	13	12	11	10	9	8
名称	MUL1_MC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL1_MCLL (0x0F9F)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	MUL1_MC	MUL1 的乘积, MUL1_MCH 为高 16 位, MUL1_MCL 为低 16 位						

11.4.8 MUL2_MA (0x0F40, 0x0F41)

MUL2_MA (0x0F40)								
位	15	14	13	12	11	10	9	8
名称	MUL2_MA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL2_MAL (0x0F41)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	MUL2_MA	MUL2 的 A 数据寄存器, 为乘法的被乘数						

11.4.9 MUL2_MB (0x0F42, 0x0F43)

MUL2_MBH (0x0F42)								
位	15	14	13	12	11	10	9	8
名称	MUL2_MB[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL2_MBL (0x0F43)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MB[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	MUL2_MB	MUL2 的 B 数据寄存器, 为乘法的乘数						

11.4.10 MUL2_MC (0x0F44, 0x0F45, 0x0F46, 0x0F47)

MUL2_MCHH (0x0F44)								
位	31	30	29	28	27	26	25	24
名称	MUL2_MC[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL2_MCHL (0x0F45)								
位	23	22	21	20	19	18	17	16
名称	MUL2_MC[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL2_MCLH (0x0F46)								
位	15	14	13	12	11	10	9	8
名称	MUL2_MC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL2_MCLL (0x0F47)								
位	7	6	5	4	3	2	1	0

名称	MUL2_MC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位								
[31:0]	MUL2_MC	MUL2 的乘积, MUL2_MCH 为高 16 位, MUL2_MCL 为低 16 位						

11.4.11 MUL3_MA (0x0F38, 0x0F39)

MUL3_MAH (0x0F38)								
位	15	14	13	12	11	10	9	8
名称	MUL3_MA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL3_MAL (0x0F39)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	MUL3_MA	MUL3 的 A 数据寄存器, 为乘法的被乘数						

11.4.12 MUL3_MB (0x0F3A, 0x0F3B)

MUL3_MBH (0x0F3A)								
位	15	14	13	12	11	10	9	8
名称	MUL3_MB[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL3_MBL (0x0F3B)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MB[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	MUL3_MB	MUL3 的 B 数据寄存器, 为乘法的乘数						

11.4.13 MUL3_MC (0x0F3C, 0x0F3D, 0x0F3E, 0x0F3F)

MUL3_MCHH (0x0F3C)								
位	31	30	29	28	27	26	25	24
名称	MUL3_MC[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL3_MCHL (0x0F3D)								
位	23	22	21	20	19	18	17	16
名称	MUL3_MC[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL3_MCLH (0x0F3E)								

位	15	14	13	12	11	10	9	8
名称	MUL3_MC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MUL3_MCLL (0x0F3F)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	MUL3_MC	MUL3 的乘积, MUL3_MCH 为高 16 位, MUL3_MCL 为低 16 位						

11.4.14 DIV0_DA (0x0F8C, 0x0F8D, 0x0F8E, 0x0F8F)

DIV0_DAHH (0x0F8C)								
位	31	30	29	28	27	26	25	24
名称	DIV0_DA[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV0_DAHL (0x0F8D)								
位	23	22	21	20	19	18	17	16
名称	DIV0_DA[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV0_DALH (0x0F8E)								
位	15	14	13	12	11	10	9	8
名称	DIV0_DA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV0_DALL (0x0F8F)								
位	7	6	5	4	3	2	1	0
名称	DIV0_DA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	DIV0_DA	DIV0 的被除数, DIV0_DAH 为高 16 位, DIV0 DAL 为低 16 位						

11.4.15 DIV0_DB (0x0F90, 0x0F91)

DIV0_DBH (0x0F90)								
位	15	14	13	12	11	10	9	8
名称	DIV0_DB[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV0_DBL (0x0F91)								
位	7	6	5	4	3	2	1	0
名称	DIV0_DB[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	DIV0_DB	DIV0 的 B 数据寄存器, 为除法的除数

11.4.16 DIV0_DQ (0x0F92, 0x0F93, 0x0F94, 0x0F95)

DIV0_DQHH (0x0F92)							
位	31	30	29	28	27	26	25
名称	DIV0_DQ[31:24]						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
DIV0_DQHL (0x0F93)							
位	23	22	21	20	19	18	17
名称	DIV0_DQ[23:16]						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
DIV0_DQLH (0x0F94)							
位	15	14	13	12	11	10	9
名称	DIV0_DQ[15:8]						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
DIV0_DQLL (0x0F95)							
位	7	6	5	4	3	2	1
名称	DIV0_DQ[7:0]						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
位	名称	描述					
[31:0]	DIV0_DQ[31:0]	DIV0 的商, DIV0_DQH 为高 16 位, DIV0_DQL 为低 16 位					

11.4.17 DIV0_DR (0x0F96, 0x0F97)

DIV0_DRH (0x0F96)							
位	15	14	13	12	11	10	9
名称	DIV0_DR[15:8]						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
DIV0_DRL (0x0F97)							
名称	DIV0_DR[7:0]						
位	7	6	5	4	3	2	1
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
位	名称	描述					
[15:0]	DIV0_DR	DIV0 的余数					

11.4.18 DIV1_DA (0x0F80, 0x0F81, 0x0F82, 0x0F83)

DIV1_DAHH (0x0F80)								
位	31	30	29	28	27	26	25	24
名称	DIV1_DA[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV1_DAHL (0x0F81)								
位	23	22	21	20	19	18	17	16
名称	DIV1_DA[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV1_DALH (0x0F82)								
位	15	14	13	12	11	10	9	8
名称	DIV1_DA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV1_DALL (0x0F83)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	DIV1_DA	DIV1 的被除数, DIV1_DA 为高 16 位, DIV1_DA 为低 16 位						

11.4.19 DIV1_DB (0x0F84, 0x0F85)

DIV1_DBH (0x0F84)								
位	15	14	13	12	11	10	9	8
名称	DIV1_DB[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV1_DBL (0x0F85)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DB[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	DIV1_DB	DIV1 的 B 数据寄存器, 为除法的除数						

11.4.20 DIV1_DQ (0x0F86, 0x0F87, 0x0F88, 0x0F89)

DIV1_DQHH (0x0F86)								
位	31	30	29	28	27	26	25	24
名称	DIV1_DQ[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV1_DQHL (0x0F87)								
位	23	22	21	20	19	18	17	16

名称	DIV1_DQ[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV1_DQLH(0x0F88)								
位	15	14	13	12	11	10	9	8
名称	DIV1_DQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV1_DQLL(0x0F89)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DQ[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	DIV1_DQ	DIV1 的商, DIV1_DQH 为高 16 位, DIV1_DQL 为低 16 位						

11.4.21 DIV1_DR (0x0F8A, 0x0F8B)

位	15	14	13	12	11	10	9	8
名称	DIV1_DRH(0x0F8A)							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV1_DRL(0x0F8B)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	DIV1_DR	DIV1 的余数						

11.4.22 DIV2_DA (0x0F2C, 0x0F2D, 0x0F2E, 0x0F2F)

位	31	30	29	28	27	26	25	24
名称	DIV2_DAHH(0x0F2C)							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV2_DAHL(0x0F2D)								
位	23	22	21	20	19	18	17	16
名称	DIV2_DA[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV2 DALH(0x0F2E)								
位	15	14	13	12	11	10	9	8
名称	DIV2_DA[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV2_DALL(0x0F2F)								

位	7	6	5	4	3	2	1	0	
名称	DIV2_DA[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[31:0]	DIV2_DA	DIV2 的被除数, DIV2_DA 为高 16 位, DIV2_DA 为低 16 位							

11.4.23 DIV2_DB (0x0F30, 0x0F31)

DIV2_DBH (0x0F30)									
位	15	14	13	12	11	10	9	8	
名称	DIV2_DB[15:8]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DIV2_DBL (0x0F31)									
位	7	6	5	4	3	2	1	0	
名称	DIV2_DB[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[15:0]	DIV2_DB	DIV2 的 B 数据寄存器, 为除法的除数							

11.4.24 DIV2_DQ (0x0F32, 0x0F33, 0x0F34, 0x0F35)

DIV2_DQHH (0x0F32)									
位	31	30	29	28	27	26	25	24	
名称	DIV2_DQ[31:24]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DIV2_DQHL (0x0F33)									
位	23	22	21	20	19	18	17	16	
名称	DIV2_DQ[23:16]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DIV2_DQLH (0x0F34)									
位	15	14	13	12	11	10	9	8	
名称	DIV2_DQ[15:8]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DIV2_DQLL (0x0F35)									
位	7	6	5	4	3	2	1	0	
名称	DIV2_DQ[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[31:0]	DIV2_DQ	DIV2 的商, DIV2_DQH 为高 16 位, DIV2_DQL 为低 16 位							

11.4.25 DIV2_DR (0x0F36, 0x0F37)

DIV2_DRH (0x0F36)								
位	15	14	13	12	11	10	9	8
名称	DIV2_DR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV2_DRL (0x0F37)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	DIV2_DR	DIV2 的余数						

11.4.26 DIV3_DA (0x0F20, 0x0F21, 0x0F22, 0x0F23)

DIV3_DAHH (0x0F20)								
位	31	30	29	28	27	26	25	24
名称	DIV3_DA[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV3_DAHL (0x0F21)								
位	23	22	21	20	19	18	17	16
名称	DIV3_DA[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV3_DALH (0x0F22)								
位	15	14	13	12	11	10	9	8
名称	DIV3_DA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV3_DALL (0x0F23)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	DIV3_DA	DIV3 的被除数, DIV3_DAH 为高 16 位, DIV3 DAL 为低 16 位						

11.4.27 DIV3_DB (0x0F24, 0x0F25)

DIV3_DBH (0x0F24)								
位	15	14	13	12	11	10	9	8
名称	DIV3_DB[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DIV3_DBL (0x0F25)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DB[7:0]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
<hr/>									
位	名称	描述							
[15:0]	DIV3_DB	DIV3 的 B 数据寄存器, 为除法的除数							

11.4.28 DIV3_DQ (0x0F26, 0x0F27, 0x0F28, 0x0F29)

DIV3_DQHH (0x0F26)									
位	31	30	29	28	27	26	25	24	
名称	DIV3_DQ[31:24]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DIV3_DQHL (0x0F27)									
位	23	22	21	20	19	18	17	16	
名称	DIV3_DQ[23:16]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DIV3_DQLH (0x0F28)									
位	15	14	13	12	11	10	9	8	
名称	DIV3_DQ[15:8]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DIV3_DQLL (0x0F29)									
位	7	6	5	4	3	2	1	0	
名称	DIV3_DQ[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
<hr/>									
位	名称	描述							
[31:0]	DIV3_DQ	DIV3 的商, DIV3_DQH 为高 16 位, DIV3_DQL 为低 16 位							

11.4.29 DIV3_DR (0x0F2A, 0x0F2B)

DIV3_DRH (0x0F2A)									
位	15	14	13	12	11	10	9	8	
名称	DIV3_DR[15:8]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DIV3_DRL (0x0F2B)									
位	7	6	5	4	3	2	1	0	
名称	DIV3_DR[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
<hr/>									
位	名称	描述							
[15:0]	DIV3_DR	DIV3 的余数							

11.4.30 SCATO_COS (0x0F16, 0x0F17)

SCATO_COSH (0x0F16)								
位	15	14	13	12	11	10	9	8
名称	SCATO_COS[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCATO_COSL (0x0F17)								
位	7	6	5	4	3	2	1	0
名称	SCATO_COS[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCATO_COS	SCATO 单元 SIN/COS、ATAN 模式的 COS 输入						

11.4.31 SCATO_SIN (0x0F18, 0x0F19)

SCATO_SINH (0x0F18)								
位	15	14	13	12	11	10	9	8
名称	SCATO_SIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCATO_SINL (0x0F19)								
位	7	6	5	4	3	2	1	0
名称	SCATO_SIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCATO_SIN	SCATO 单元 SIN/COS、ATAN 模式的 SIN 输入						

11.4.32 SCATO_THE (0x0F1A, 0x0F1B)

SCATO_THEH (0x0F1A)								
位	15	14	13	12	11	10	9	8
名称	SCATO_THE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCATO_THEL (0x0F1B)								
位	7	6	5	4	3	2	1	0
名称	SCATO_THE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCATO_THE	SCATO 单元 SIN/COS 模式的 THE 输入						

11.4.33 SCAT0_RES1 (0x0F1C, 0x0F1D)

SCATO_RES1H (0x0F1C)								
位	15	14	13	12	11	10	9	8
名称	SCATO_RES1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCATO_RES1L (0x0F1D)								
位	7	6	5	4	3	2	1	0
名称	SCATO_RES1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCATO_RES1	SCATO 单元 SIN/COS 模式的 COS 输出, ATAN 模式的 U 输出						

11.4.34 SCAT0_RES2 (0x0F1E, 0x0F1F)

SCATO_RES2H (0x0F1E)								
位	15	14	13	12	11	10	9	8
名称	SCATO_RES2[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCATO_RES2L (0x0F1F)								
位	7	6	5	4	3	2	1	0
名称	SCATO_RES2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCATO_RES2	SCATO 单元 SIN/COS 模式的 SIN 输出, ATAN 模式的 θ 输出						

11.4.35 SCAT1_COS (0x0F0C, 0x0F0D)

SCAT1_COSH (0x0F0C)								
位	15	14	13	12	11	10	9	8
名称	SCAT1_COS[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT1_COSL (0x0F0D)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_COS[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT1_COS	SCAT1 单元 SIN/COS、ATAN 模式的 COS 输入						

11.4.36 SCAT1_SIN (0x0F0E, 0x0F0F)

SCAT1_SINH (0x0F0E)								
位	15	14	13	12	11	10	9	8
名称	SCAT1_SIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT1_SINL (0x0F0F)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_SIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT1_SIN	SCAT1 单元 SIN/COS、ATAN 模式的 SIN 输入						

11.4.37 SCAT1_THE (0x0F10, 0x0F11)

SCAT1_THEH (0x0F10)								
位	15	14	13	12	11	10	9	8
名称	SCAT1_THE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT1_THEL (0x0F11)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_THE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT1_THE	SCAT1 单元 SIN/COS 模式的 THE 输入						

11.4.38 SCAT1_RES1 (0x0F12, 0x0F13)

SCAT1_RES1H (0x0F12)								
位	15	14	13	12	11	10	9	8
名称	SCAT1_RES1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT1_RES1L (0x0F13)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_RES1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT1_RES1	SCAT1 单元 SIN/COS 模式的 COS 输出, ATAN 模式的 U 输出						

11.4.39 SCAT1_RES2 (0x0F14, 0x0F15)

SCAT1_RES2H (0x0F14)								
位	15	14	13	12	11	10	9	8
名称	SCAT1_RES2[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT1_RES2L (0x0F15)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_RES2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT1_RES2	SCAT1 单元 SIN/COS 模式的 SIN 输出, ATAN 模式的 θ 输出						

11.4.40 SCAT2_COS (0x0F02, 0x0F03)

SCAT2_COSH (0x0F02)								
位	15	14	13	12	11	10	9	8
名称	SCAT2_COS[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT2_COSL (0x0F03)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_COS[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT2_COS	SCAT2 单元 SIN/COS、ATAN 模式的 COS 输入						

11.4.41 SCAT2_SIN (0x0F04, 0x0F05)

SCAT2_SINH (0x0F04)								
位	15	14	13	12	11	10	9	8
名称	SCAT2_SIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT2_SINL (0x0F05)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_SIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT2_SIN	SCAT2 单元 SIN/COS、ATAN 模式的 SIN 输入						

11.4.42 SCAT2_THE (0x0F06, 0x0F07)

SCAT2_THEH (0x0F06)								
位	15	14	13	12	11	10	9	8
名称	SCAT2_THE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT2_THEL (0x0F07)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_THE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT2_THE	SCAT2 单元 SIN/COS 模式的 THE 输入						

11.4.43 SCAT2_RES1 (0x0F08, 0x0F09)

SCAT2_RES1H (0x0F08)								
位	15	14	13	12	11	10	9	8
名称	SCAT2_RES1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT2_RES1L (0x0F09)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_RES1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT2_RES1	SCAT2 单元 SIN/COS 模式的 COS 输出, ATAN 模式的 U 输出						

11.4.44 SCAT2_RES2 (0x0F0A, 0x0F0B)

SCAT2_RES2H (0x0F0A)								
位	15	14	13	12	11	10	9	8
名称	SCAT2_RES[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT2_RES2L (0x0F0B)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_RES[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT2_RES2	SCAT2 单元 SIN/COS 模式的 SIN 输出, ATAN 模式的 θ 输出						

11.4.45 SCAT3_COS (0x0EF8, 0x0EF9)

SCAT3_COSH (0x0EF8)								
位	15	14	13	12	11	10	9	8
名称	SCAT3_COS[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT3_COSL (0x0EF9)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_COS[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT3_COS	SCAT3 单元 SIN/COS、ATAN 模式的 COS 输入						

11.4.46 SCAT3_SIN (0x0EFA, 0x0EFB)

SCAT3_SINH (0x0EFA)								
位	15	14	13	12	11	10	9	8
名称	SCAT3_SIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT3_SINL (0x0EFB)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_SIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT3_SIN	SCAT3 单元 SIN/COS、ATAN 模式的 SIN 输入						

11.4.47 SCAT3_THE (0x0EFC, 0x0EFD)

SCAT3_THEH (0x0EFC)								
位	15	14	13	12	11	10	9	8
名称	SCAT3_THE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT3_THEL (0x0EFD)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_THE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT3_THE	SCAT3 单元 SIN/COS 模式的 THE 输入						

11.4.48 SCAT3_RES1 (0x0EFE, 0x0EFF)

SCAT3_RES1H (0x0EFE)								
位	15	14	13	12	11	10	9	8
名称	SCAT3_RES1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT3_RES1L (0x0EFF)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_RES1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT3_RES1	SCAT3 单元 SIN/COS 模式 COS 输出, ATAN 模式的 U 输出						

11.4.49 SCAT3_RES2 (0x0F00, 0x0F01)

SCAT3_RES2H (0x0F00)								
位	15	14	13	12	11	10	9	8
名称	SCAT3_RES[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
SCAT3_RES2L (0x0F01)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_RES[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	SCAT3_RES2	SCAT3 单元 SIN/COS 模式的 SIN 输出, ATAN 模式的 θ 输出						

11.4.50 LPFO_K (0x0FD0, 0x0FD1)

LPFO_KH (0x0FD0)								
位	15	14	13	12	11	10	9	8
名称	LPFO_K[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPFO_KL (0x0FD1)								
位	7	6	5	4	3	2	1	0
名称	LPFO_K[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	LPFO_K[15:0]	LPFO 的 K 输入						

11.4.51 LPF0_X (0x0FD2, 0x0FD3)

LPF0_XH (0x0FD2)								
位	15	14	13	12	11	10	9	8
名称	LPF0_X[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF0_XL (0x0FD3)								
位	7	6	5	4	3	2	1	0
名称	LPF0_X[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	LPF0_X[15:0]	LPF0 的 X 输入						

11.4.52 LPF0_Y (0x0FD4, 0x0FD5, 0x0FD6, 0x0FD7)

LPF0_YHH (0x0FD4)								
位	31	30	29	28	27	26	25	24
名称	LPF0_Y[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF0_YHL (0x0FD5)								
位	23	22	21	20	19	18	17	16
名称	LPF0_Y[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF0_YLH (0x0FD6)								
位	15	14	13	12	11	10	9	8
名称	LPF0_Y[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF0_YLL (0x0FD7)								
位	7	6	5	4	3	2	1	0
名称	LPF0_Y[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	LPF0_Y[31:0]	LPF0 单元该寄存器的输入输出内容 输入内容: LPF0_Y _{k-1} 输出内容: LPF0_Y _k						

11.4.53 LPF1_K (0x0FC8, 0x0FC9)

LPF1_KH (0x0FC8)								
位	15	14	13	12	11	10	9	8
名称	LPF1_K[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF1_KL (0x0FC9)								
位	7	6	5	4	3	2	1	0

LPF1_K[7:0]							
名称	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
LPF1_X[15:0]							
[15:0]	LPF1_K[15:0]	LPF1 的 K 输入					

11.4.54 LPF1_X (0x0FCA, 0x0FCB)

LPF1_XH(0x0FCA)							
位	15	14	13	12	11	10	9
名称	LPF1_X[15:8]						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
LPF1_XL(0x0FCB)							
位	7	6	5	4	3	2	1
名称	LPF1_X[7:0]						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
LPF1_X[15:0]							
[15:0]	LPF1_X[15:0]	LPF1 的 X 输入					

11.4.55 LPF1_Y (0x0FCC, 0x0FCD, 0x0FCE, 0x0FCF)

LPF1_YHH(0x0FCC)								
位	31	30	29	28	27	26	25	
名称	LPF1_Y[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	
LPF1_YHL(0x0FCD)								
位	23	22	21	20	19	18	17	
名称	LPF1_Y[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	
LPF1_YLH(0x0FCE)								
位	15	14	13	12	11	10	9	
名称	LPF1_Y[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	
LPF1_YLL(0x0FCF)								
位	7	6	5	4	3	2	1	
名称	LPF1_Y[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	
LPF1_Y[31:0]								
位	名称		描述					
[31:0]	LPF1_Y[31:0]		LPF1 单元该寄存器的输入输出内容 输入内容: LPF1_Y _{k-1} 输出内容: LPF1_Y _k					

11.4.56 LPF2_K (0x0F78, 0x0F79)

LPF2_KH(0x0F78)								
位	15	14	13	12	11	10	9	8
名称	LPF2_K[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF2_KL(0x0F79)								
位	7	6	5	4	3	2	1	0
名称	LPF2_K[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	LPF2_K[15:0]	LPF2 的 K 输入						

11.4.57 LPF2_X (0x0F7A, 0x0F7B)

LPF2_XH(0x0F7A)								
位	15	14	13	12	11	10	9	8
名称	LPF2_X[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF2_XL(0x0F7B)								
位	7	6	5	4	3	2	1	0
名称	LPF2_X[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	LPF2_X[15:0]	LPF2 的 X 输入						

11.4.58 LPF2_Y (0x0F7C, 0x0F7D, 0x0F7E, 0x0F7F)

LPF2_YHH(0x0F7C)								
位	31	30	29	28	27	26	25	24
名称	LPF2_Y[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF2_YHL(0x0F7D)								
位	23	22	21	20	19	18	17	16
名称	LPF2_Y[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF2_YLH(0x0F7E)								
位	15	14	13	12	11	10	9	8
名称	LPF2_Y[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF2_YLL(0x0F7F)								
位	7	6	5	4	3	2	1	0
名称	LPF2_Y[7:0]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[31:0]	LPF2_Y[31:0]	LPF2 单元该寄存器的输入输出内容 输入内容: LPF2_Y _{k-1} 输出内容: LPF2_Y _k						

11.4.59 LPF3_K (0x0F70, 0x0F71)

LPF3_KH(0x0F70)								
位	15	14	13	12	11	10	9	8
名称	LPF3_K[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF3_KL(0x0F71)								
位	7	6	5	4	3	2	1	0
名称	LPF3_K[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	LPF3_K[15:0]	LPF3 的 K 输入						

11.4.60 LPF3_X (0x0F72, 0x0F73)

LPF3_XH(0x0F72)								
位	15	14	13	12	11	10	9	8
名称	LPF3_X[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF3_XL(0x0F73)								
位	7	6	5	4	3	2	1	0
名称	LPF3_X[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	LPF3_X[15:0]	LPF3 的 X 输入						

11.4.61 LPF3_Y (0x0F74, 0x0F75, 0x0F76, 0x0F77)

LPF3_YHH(0x0F74)								
位	31	30	29	28	27	26	25	24
名称	LPF3_Y[31:24]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF3_YHL(0x0F75)								
位	23	22	21	20	19	18	17	16
名称	LPF3_Y[23:16]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF3_YLH(0x0F76)								

位	15	14	13	12	11	10	9	8
名称	LPF3_Y[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
LPF3_YLL (0x0F77)								
位	7	6	5	4	3	2	1	0
名称	LPF3_Y[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[31:0]	LPF3_Y[31:0]	LPF3 单元该寄存器的输入输出内容 输入内容: LPF3_Y _{k-1} 输出内容: LPF3_Y _k						

11.4.62 PIO_KP (0x0FB8, 0x0FB9)

PIO_KPH(0x0FB8)								
位	15	14	13	12	11	10	9	8
名称	PIO_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_KPL(0x0FB9)								
位	7	6	5	4	3	2	1	0
名称	PIO_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PIO_KP	PIO 的比例系数						

11.4.63 PIO_EK1 (0x0FBA, 0x0FBB)

PIO_EK1H(0x0FBA)								
位	15	14	13	12	11	10	9	8
名称	PIO_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_EK1L(0x0FBB)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PIO_EK1	PIO 的上一次输入的偏差量						

11.4.64 PIO_EK (0x0FBC, 0x0FBD)

PIO_EKH(0x0FBC)								
位	15	14	13	12	11	10	9	8
名称	PIO_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_EKL(0x0FBD)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PIO_EK	PIO 的本次输入偏差量						

11.4.65 PIO_KI (0x0FBE, 0x0FBF)

PIO_KIH(0x0FBE)								
位	15	14	13	12	11	10	9	8
名称	PIO_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_KIL(0x0FBF)								
位	7	6	5	4	3	2	1	0
名称	PIO_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PIO_KI	PIO 的积分系数						

11.4.66 PIO_UKH (0x0FC0, 0x0FC1)

PIO_UKHH(0x0FC0)								
位	15	14	13	12	11	10	9	8
名称	PIO_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKHL(0x0FC1)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PIO_UKH	PIO 的输出结果高 16 位						

11.4.67 PIO_UKL (0x0FC2, 0x0FC3)

PIO_UKLH (0x0FC2)								
位	15	14	13	12	11	10	9	8
名称	PIO_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKLL (0x0FC3)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PIO_UKL	PIO 的输出结果低 16 位						

11.4.68 PIO_UKMAX (0x0FC4, 0x0FC5)

PIO_UKMAXH (0x0FC4)								
位	15	14	13	12	11	10	9	8
名称	PIO_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKMAXL (0x0FC5)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PIO_UKMAX	PIO 的输出允许的最大值						

11.4.69 PIO_UKMIN (0x0FC6, 0x0FC7)

PIO_UKMINH (0x0FC6)								
位	15	14	13	12	11	10	9	8
名称	PIO_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKMINL (0x0FC7)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PIO_UKMIN	PIO 的输出允许的最小值						

11.4.70 PI1_KP (0x0FA8, 0x0FA9)

PI1_KPH(0x0FA8)								
位	15	14	13	12	11	10	9	8
名称	PI1_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_KPL(0x0FA9)								
位	7	6	5	4	3	2	1	0
名称	PI1_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI1_KP	PI1 的比例系数						

11.4.71 PI1_EK1 (0x0FAA, 0x0FAB)

PI1_EK1H(0x0FAA)								
位	15	14	13	12	11	10	9	8
名称	PI1_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_EK1L(0x0FAB)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI1_EK1	PI1 的上一次输入的偏差量						

11.4.72 PI1_EK (0x0FAC, 0x0FAD)

PI1_EKH(0x0FAC)								
位	15	14	13	12	11	10	9	8
名称	PI1_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_EKL(0x0FAD)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI1_EK	PI1 的本次输入的偏差量						

11.4.73 PI1_KI(0x0FAE, 0x0FAF)

PI1_KIH(0x0FAE)								
位	15	14	13	12	11	10	9	8
名称	PI1_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_KIL(0x0FAF)								
位	7	6	5	4	3	2	1	0
名称	PI1_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI1_KI	PI1 的积分系数						

11.4.74 PI1_UKH (0x0FB0, 0x0FB1)

PI1_UKHH(0x0FB0)								
位	15	14	13	12	11	10	9	8
名称	PI1_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKHL(0x0FB1)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI1_UKH	PI1 的输出结果高 16 位						

11.4.75 PI1_UKL (0x0FB2, 0x0FB3)

PI1_UKLL(0x0FB2)								
位	15	14	13	12	11	10	9	8
名称	PI1_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKLL(0x0FB3)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI1_UKL	PI1 的输出结果低 16 位						

11.4.76 PI1_UKMAX (0x0FB4, 0x0FB5)

PI1_UKMAXH (0x0FB4)								
位	15	14	13	12	11	10	9	8
名称	PI1_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKMAXL (0x0FB5)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI1_UKMAX	PI1 的输出允许的最大值						

11.4.77 PI1_UKMIN (0x0FB6, 0x0FB7)

PI1_UKMINH (0x0FB6)								
位	15	14	13	12	11	10	9	8
名称	PI1_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKMINL (0x0FB7)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI1_UKMIN	PI1 的输出允许的最小值						

11.4.78 PI2_KP (0x0F5C, 0x0F5D)

PI2_KPH (0x0F5C)								
位	15	14	13	12	11	10	9	8
名称	PI2_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KPL (0x0F5D)								
位	7	6	5	4	3	2	1	0
名称	PI2_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_KP	PI2 的比例系数						

11.4.79 PI2_EK1 (0x0F5E, 0x0F5F)

PI2_EK1H(0x0F5E)								
位	15	14	13	12	11	10	9	8
名称	PI2_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EK1L(0x0F5F)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_EK1	PI2 的上一次输入的偏差量						

11.4.80 PI2_EK (0x0F60, 0x0F61)

PI2_EKH(0x0F60)								
位	15	14	13	12	11	10	9	8
名称	PI2_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EKL(0x0F61)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_EK	PI2 的本次输入的偏差量						

11.4.81 PI2_KI (0x0F62, 0x0F63)

PI2_KIH(0x0F62)								
位	15	14	13	12	11	10	9	8
名称	PI2_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KIL(0x0F63)								
位	7	6	5	4	3	2	1	0
名称	PI2_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_KI	PI2 的积分系数						

11.4.82 PI2_UKH (0x0F64, 0x0F65)

PI2_UKHH (0x0F64)								
位	15	14	13	12	11	10	9	8
名称	PI2_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKHL (0x0F65)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_UKH	PI2 的输出高 16 位						

11.4.83 PI2_UKL (0x0F66, 0x0F67)

PI2_UKLL (0x0F66)								
位	15	14	13	12	11	10	9	8
名称	PI2_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKLL (0x0F67)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_UKL	PI2 的输出的低 16 位						

11.4.84 PI2_UKMAX (0x0F68, 0x0F69)

PI2_UKMAXH (0x0F68)								
位	15	14	13	12	11	10	9	8
名称	PI2_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKMAXL (0x0F69)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_UKMAX	PI2 的输出允许的最大值						

11.4.85 PI2_UKMIN (0x0F6A, 0x0F6B)

PI2_UKMINH (0x0F6A)								
位	15	14	13	12	11	10	9	8
名称	PI2_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKMINL (0x0F6B)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_UKMIN	PI2 的输出允许的最小值						

11.4.86 PI2_KD (0x0F6C, 0x0F6D)

PI2_KDH (0x0F6C)								
位	15	14	13	12	11	10	9	8
名称	PI2_KD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KDL (0x0F6D)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_KD	PI2 的微分系数						

11.4.87 PI2_EK2 (0x0F6E, 0x0F6F)

PI2_EK2H (0x0F6E)								
位	15	14	13	12	11	10	9	8
名称	PI2_EK2[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EK2L (0x0F6F)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI2_EK2	PI2 的上上次输入的偏差量						

11.4.88 PI3_KP (0x0F48, 0x0F49)

PI3_KPH(0x0F48)								
位	15	14	13	12	11	10	9	8
名称	PI3_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KPL(0x0F49)								
位	7	6	5	4	3	2	1	0
名称	PI3_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_KP	PI3 的比例系数						

11.4.89 PI3_EK1 (0x0F4A, 0x0F4B)

PI3_EK1H(0x0F4A)								
位	15	14	13	12	11	10	9	8
名称	PI3_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EK1L(0x0F4B)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_EK1	PI3 的上一次输入的偏差量						

11.4.90 PI3_EK (0x0F4C, 0x0F4D)

PI3_EKH(0x0F4C)								
位	15	14	13	12	11	10	9	8
名称	PI3_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EKL(0x0F4D)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_EK	PI3 的本次输入的偏差量						

11.4.91 PI3_KI (0x0F4E, 0x0F4F)

PI3_KIH(0x0F4E)								
位	15	14	13	12	11	10	9	8
名称	PI3_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KIL(0x0F4F)								
位	7	6	5	4	3	2	1	0
名称	PI3_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_KI	PI3 的积分系数						

11.4.92 PI3_UKH (0x0F50, 0x0F51)

PI3_UKHH(0x0F50)								
位	15	14	13	12	11	10	9	8
名称	PI3_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKHL(0x0F51)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_UKH	PI3 的输出结果高 16 位						

11.4.93 PI3_UKL (0x0F52, 0x0F53)

PI3_UKLL(0x0F52)								
位	15	14	13	12	11	10	9	8
名称	PI3_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKLL(0x0F53)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_UKL	PI3 的输出结果低 16 位						

11.4.94 PI3_UKMAX (0x0F54, 0x0F55)

PI3_UKMAXH (0x0F54)								
位	15	14	13	12	11	10	9	8
名称	PI3_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKMAXL (0x0F55)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_UKMAX	PI3 的输出允许的最大值						

11.4.95 PI3_UKMIN (0x0F56, 0x0F57)

PI3_UKMINH (0x0F56)								
位	15	14	13	12	11	10	9	8
名称	PI3_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKMINL (0x0F57)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_UKMIN	PI3 的输出允许的最小值						

11.4.96 PI3_KD (0x0F58, 0x0F59)

PI3_KDH (0x0F58)								
位	15	14	13	12	11	10	9	8
名称	PI3_KD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KDL (0x0F59)								
位	7	6	5	4	3	2	1	0
名称	PI3_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_KD	PI3 的微分系数						

11.4.97 PI3_EK2 (0x0F5A, 0x0F5B)

PI3_EK2H (0x0F5A)								
位	15	14	13	12	11	10	9	8
名称	PI3_EK2[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EK2L (0x0F5B)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI3_EK2	PI3 的上上次输入的偏差量						

12 FOC

12.1 FOC 说明

12.1.1 FOC 简介

FOC 模块用于基于无感 FOC，有感 FOC 驱动电机的应用场合，并可用于基于 SVPWM 的电机控制。当 **DRV_CR[FOCEN]** = 0 时，FOC 模块不工作，FOC 时钟停止，相关寄存器处于复位状态且无法写入。

FOC 模块包含角度估算器，PI 控制器，坐标转换模块，电流采样模块和 PWM 波形输出模块，可硬件实现电流闭环。角度估算器利用电机电流信号估算转子位置，实现基于无感 FOC 的电机控制。也可通过 MCU 处理位置传感器信号获取转子位置，实现基于有感 FOC 的电机控制。

- 无感 FOC 控制：采用角度估算器估算角度实现坐标变换，同时估算电机速度供 MCU 做速度闭环控制
- 有感 FOC 控制：FOC 模块提供角度输入接口，MCU 采集位置传感器信号并进行处理，得到角度并将角度值送入 FOC 模块实现坐标变换。

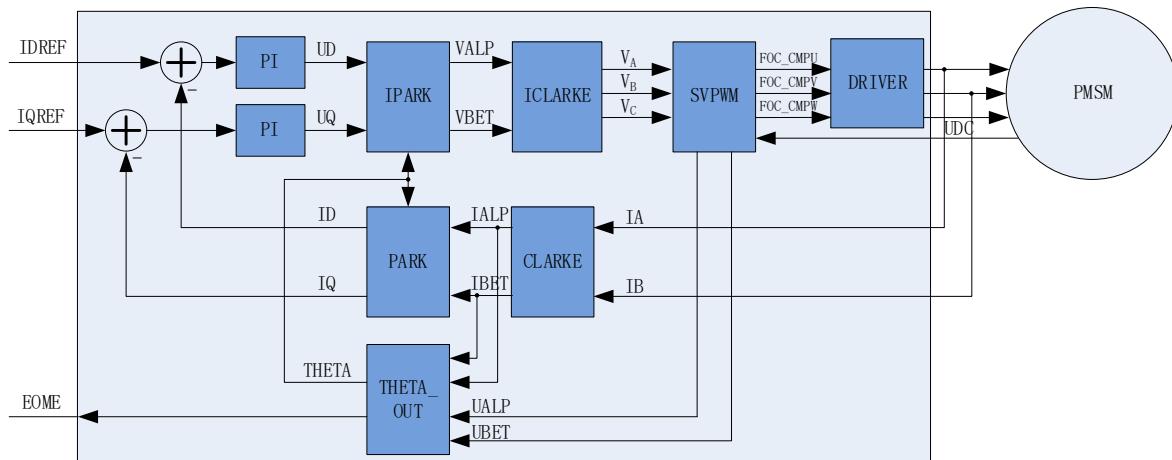


图 12-1 FOC 原理框图

12.1.2 参考输入

FOC 模块使用 d 轴电流参考值 **FOC_IDREF** 和 q 轴电流参考值 **FOC_IQREF** 作为电流参考值，使用 d 轴电流采样值 **FOC_ID** 和 q 轴电流采样值 **FOC_IQ** 作为电流反馈值，实现电流闭环控制。FOC 模块提供实时估算的电机转速 **FOC_EOME**，MCU 可将此信号作为反馈输入构建转速 PI 外环并将输出量赋值给 **FOC_IQREF**，实现速度-电流双闭环控制。

12.1.3 PI 控制器

FOC 模块使用 2 个 PI 控制器，分别应用于：

1. 转子磁通控制：d 轴的电流 PI 控制器。以 d 轴电流指令值 FOC_IDREF 与反馈电流 FOC_ID 的偏差作为输入，比例系数 FOC_DQKP 和积分系数 FOC_DQKI 调节 PI 控制器性能，d 轴输出最大值 FOC_DMAX 和 d 轴输出最小值 FOC_DMIN 对输出进行限幅，最后输出 d 轴电压指令 FOC_UD；
2. 转子转矩控制：q 轴的电流 PI 控制器。以 q 轴电流指令值 FOC_IQREF 与反馈电流 FOC_IQ 的偏差作为输入，比例系数 FOC_DQKP 和积分系数 FOC_DQKI 调节 PI 控制器性能，q 轴输出最大值 FOC_QMAX 和 q 轴输出最小值 FOC_QMIN 对输出进行限幅，最后输出 q 轴电压指令 FOC_UQ。

12.1.4 坐标转换

12.1.4.1 Park 逆变换

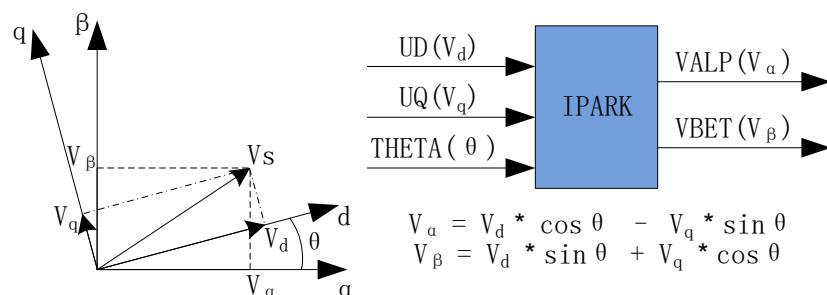


图 12-2 Park 逆变换

d-q 轴电流 PI 控制器运算后得到 d-q 轴下两个电压分量 FOC_UD 和 FOC_UQ。使用 Park 逆变换将电压矢量从两相旋转 d-q 坐标系变换到两相静止 α-β 坐标系。

12.1.4.2 Clarke 变换

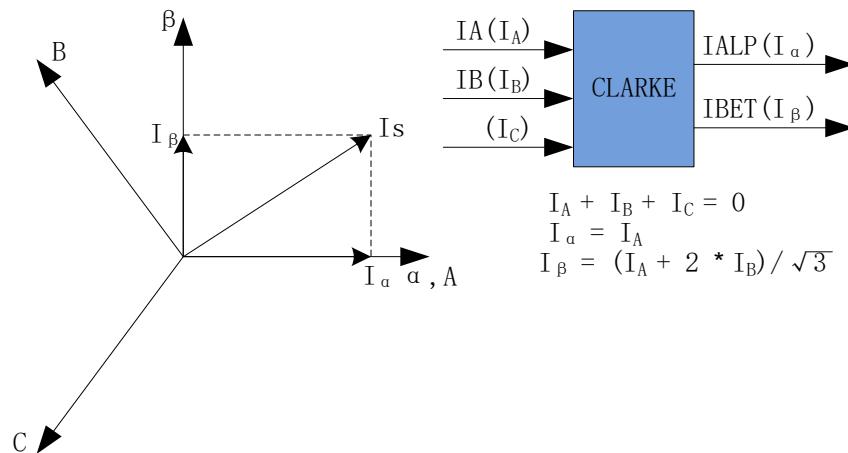


图 12-3 Clarke 变换

Clarke 变换将采样到的 A 相电流和 B 相电流从三相静止 A-B-C 坐标系转换到两相静止 α - β 坐标系。

12.1.4.3 Park 变换

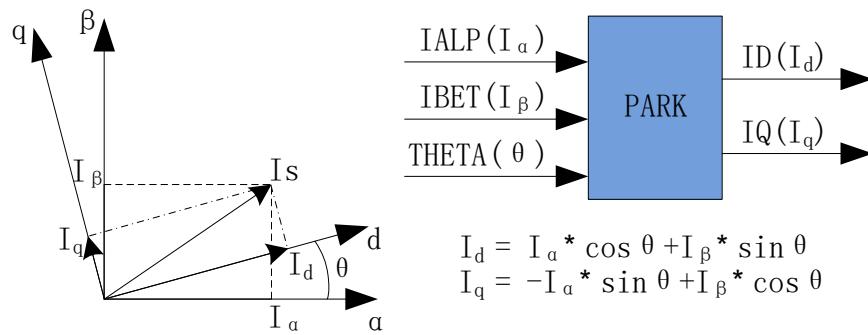


图 12-4 Park 变换

Park 变换将采样电流从两相静止 α - β 坐标系转换到两相旋转 d-q 坐标系，获得 d-q 轴反馈电流 FOC_ID 和 FOC_IQ。

12.1.5 SVPWM

SVPWM 算法是 FOC 控制的重要组成部分，其主要思路是采用逆变器空间电压矢量的切换以获得准圆形旋转磁场。该技术能明显减少逆变器输出电流的谐波分量、电机的谐波损耗和转矩脉动，且

电压利用率高。

SVPWM 产生三相电机电压的脉宽调制信号占空比，每相占空比的产生过程都可简化为几个一次方程。由于逆变器上下桥臂不可直通，因此每相相电压有 2 种状态，即上桥打开时电机相线连接至母线电压(用 1 表示)与下桥打开时电机相线连接至地线(用 0 表示)。因此，逆变器电压输出共有 $2^3 = 8$ 种状态。任意一种状态可由 $X_C X_B X_A$ 表示， X_C 代表 C 相状态， X_B 代表 B 相状态， X_A 代表 A 相状态，如 100 代表 C 相相电压连接至母线电压，A、B 两相相电压连接至地。当三相全为 1 或全为 0 时的状态被称为无效状态，此时任意两相间没有电压降，也被称为零矢量。其余六种状态存在电压输出，为相邻状态旋转间隔为 60 度的有效矢量。

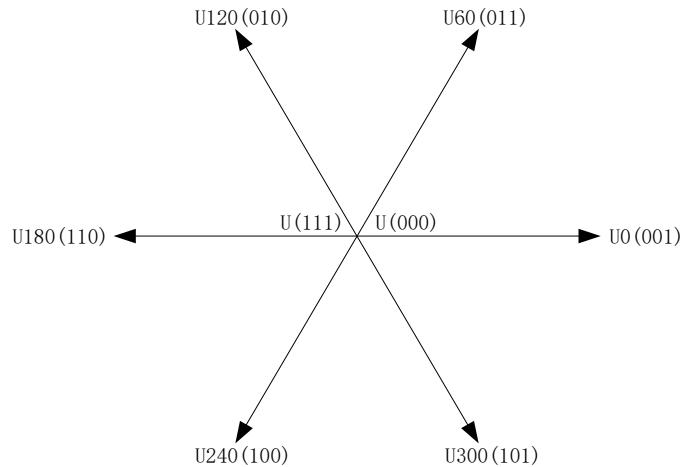


图 12-5 SVPWM 电压矢量

SVPWM 的原理为通过两个相邻矢量的和，可表示任意矢量六边形内的空间电压矢量。如图 12-6 所示， U_{OUT} 是期望生成的空间电压矢量，该矢量位于 U_{60} 和 U_0 之间。根据冲量相等原则，在很短的 PWM 周期 T_s 期间， U_0 的输出时间 $2*T1$ 和 U_{60} 的输出时间 $2*T2$ 共同作用的电压矢量等效为它们的矢量和 U_{OUT} 。剩余时间由零矢量填充，为 $T0$ 。

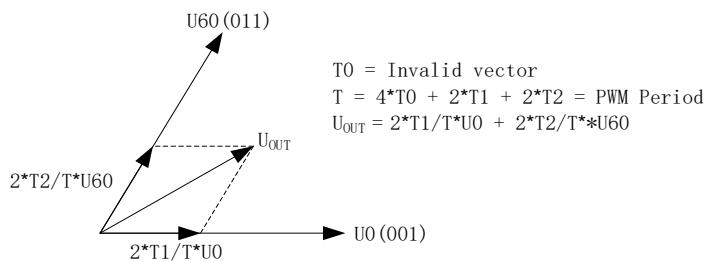


图 12-6 SVPWM 电压合成

表 12-1 空间矢量调制逆变器状态

C 相	B 相	A 相	U_{ALP}	U_{BET}	矢量
0	0	0	0	0	000
0	0	1	$2/3 \cdot U_{DC}$	0	001
0	1	1	$1/3 \cdot U_{DC}$	$1/3 \cdot U_{DC}$	011
0	1	0	$-1/3 \cdot U_{DC}$	$1/3 \cdot U_{DC}$	010
1	1	0	$-2/3 \cdot U_{DC}$	0	110
1	0	0	$-1/3 \cdot U_{DC}$	$-1/3 \cdot U_{DC}$	100
1	0	1	$1/3 \cdot U_{DC}$	$-1/3 \cdot U_{DC}$	101
1	1	1	0	0	111

12.1.5.1 七段式 SVPWM

在单电阻电流采样模式下，FOC 模块固定使用七段式 SVPWM。双/三电阻电流采样模式下，配置 FOC_CR2[F5SEG] = 0 选择七段式 SVPWM。

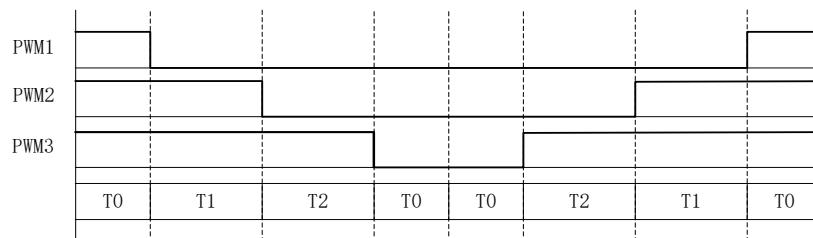


图 12-7 七段式 SVPWM 输出电平

12.1.5.2 五段式 SVPWM

五段式 SVPWM 只能在双/三电阻电流采样模式下使用。配置 FOC_CR2[F5SEG] = 1 使能五段式 SVPWM。

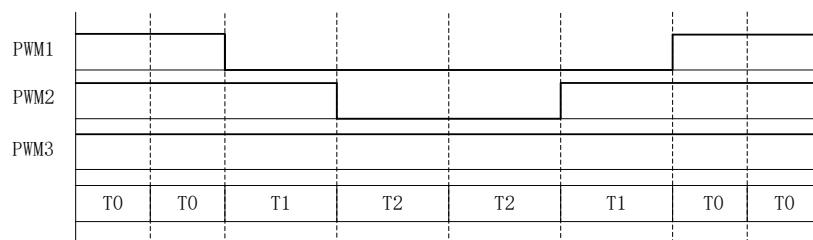


图 12-8 五段式 SVPWM 输出电平

12.1.6 过调制

单/双/三电阻模式下均可使用过调制功能，配置 FOC_CR1[OVMDL] = 1 使能过调制功能。过调制使能后，FOC_UD、FOC_UQ 和相关限幅值均放大 1.15 倍，电压输出放大 1.15 倍。

12.1.7 死区补偿

死区补偿只可用于双/三电阻电流采样模式，配置 FOC_TSMin 寄存器设置死区补偿值，该功能可有效改善低速时的电流波形正弦度。

12.1.8 电流电压采样

FOC 模块通过硬件自动采集电机的母线电压和三相电流。当 FOC 模块工作之前，使能 ADC 和运放，并配置相关采样控制寄存器，ADC 通道和扫描方式不需要配置。根据 FOC_CR1[CSM]选择单/双/三电阻电流采样模式。在单电阻电流采样模式下默认 ADC 通道 4 为母线电流 *itrip* 的采样通道。在双电阻电流采样模式下默认通道 0 为 *ia* 的采样通道，通道 1 为 *ib* 的采样通道。在三电阻电流采样模式下默认通道 0 为 *ia* 的采样通道，通道 1 为 *ib* 的采样通道，通道 4 为 *ic* 的采样通道。程序可以选择通道 2 或者通道 14 为母线电压的采样通道。

12.1.8.1 单电阻采样模式

配置 FOC_CR1[CSM]=00，选择单电阻电流采样模式。在单电阻电流采样模式下，FOC 模块在 Driver 计数器向上计数的区间对母线电流 *itrip*(通道 4)进行两次采样，在 Driver 计数器向下计数的区间且 FOC 模块运算完成后对母线电压进行采样。

在死区时间内采样会影响电流采样的准确性，FOC 模块需在去除死区时间的有效矢量施加时间 T1'、T2'中采样。通过配置 FOC_TRGDLY 对采样时间进行提前或者延迟，保证在 T1'、T2'中完成采样。例: FOC_TRGDLY = 5，则延迟 $5*T = 208\text{ns}$; FOC_TRGDLY = 0xFB(-5)，则提前 208ns。

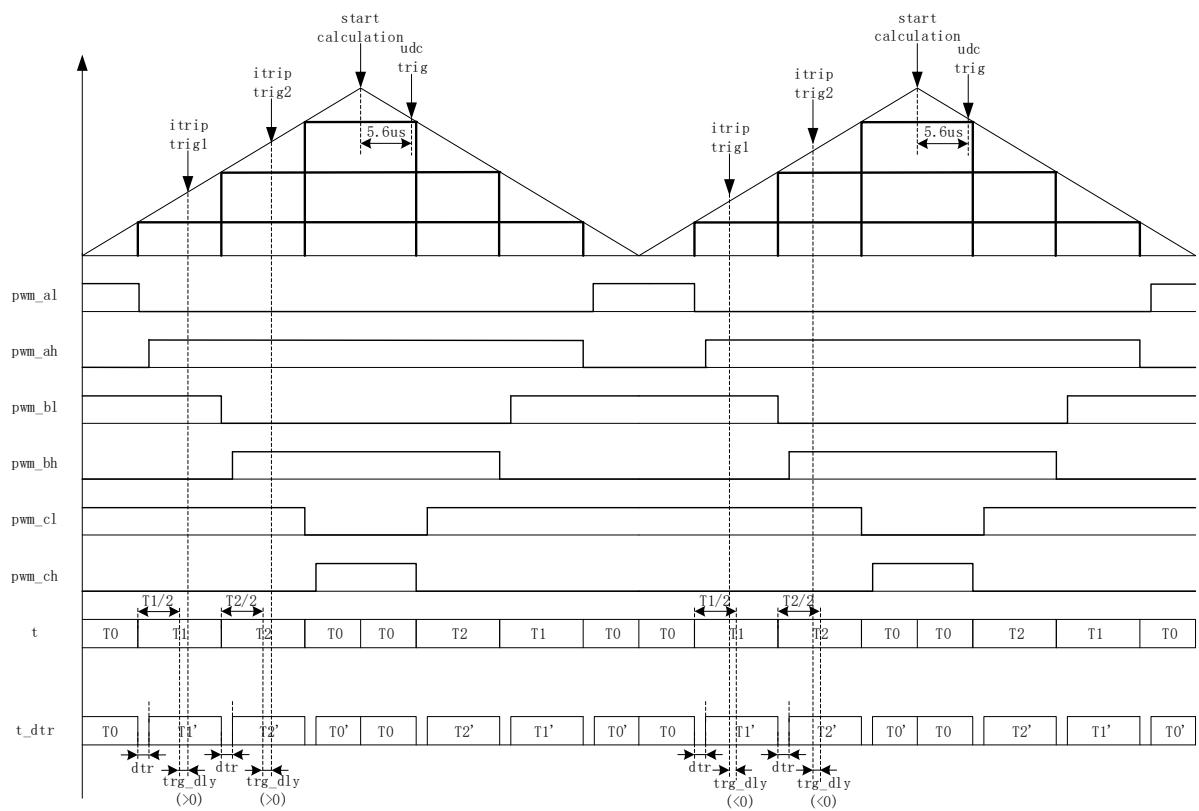


图 12-9 单电阻采样时序

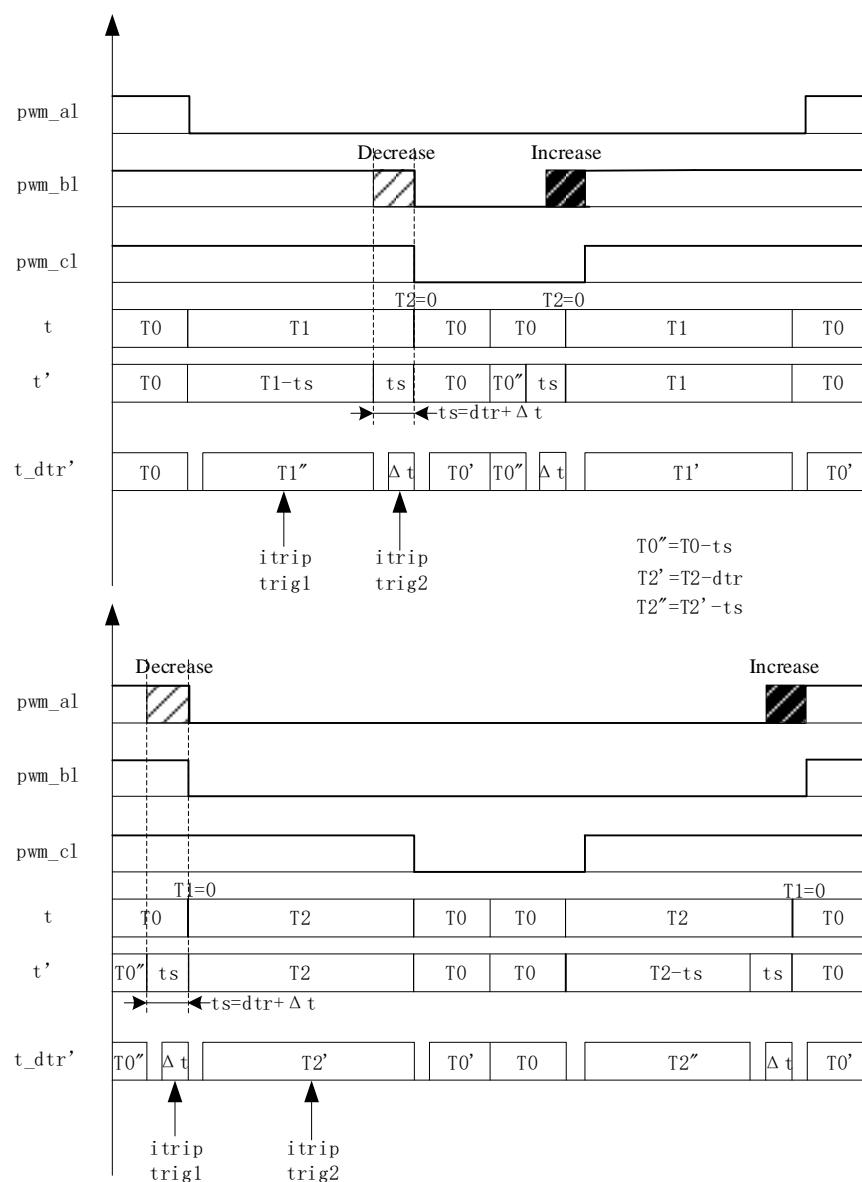


图 12-10 单电阻采样时间补偿

单电阻采样在低调制度以及扇区切换时存在采样窗口不够宽的情况，此时需调整输出波形以保证采样需要的最小采样窗口，用户通过设置 **FOC_TSMIN**(**FOC_TSMIN** = 最小采样窗口时间 + 死区时间)，FOC 模块会对 PWM 波形自动进行移相处理。

12.1.8.2 双三电阻采样模式

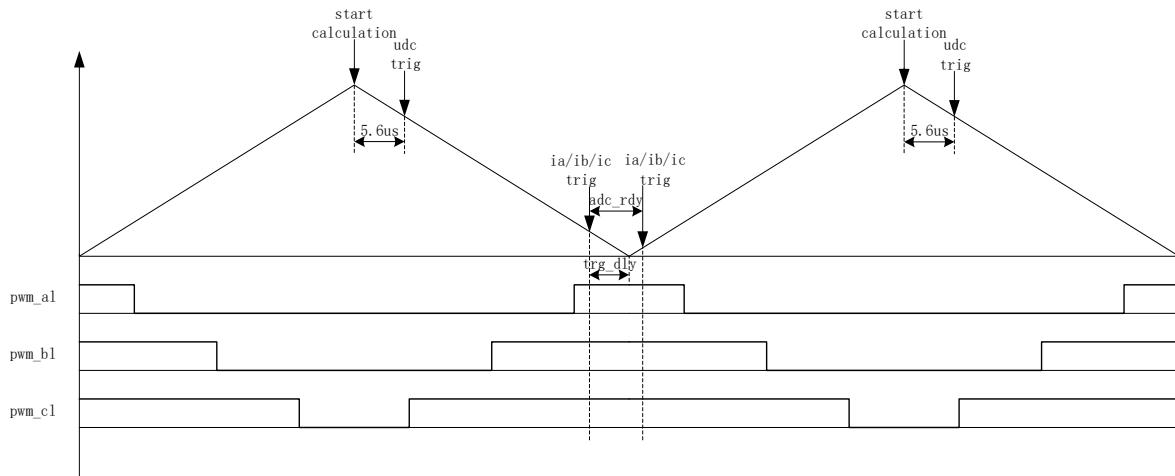


图 12-11 双三电阻电流顺序采样模式

配置 **FOC_CR1[CSM]** = 10/11 和 **FOC_CR2[DSS]** = 0，选择双/三电阻电流顺序采样模式。在三电阻电流顺序采样模式下，通过 **FOC_TRGDLY** 寄存器设置对三相电流的其中一相相电流(根据扇区决定 **ia**/**ib**/**ic**)的采样时机，当采样完毕后迅速对另外一相进行采样。在双电阻模式下，通过 **FOC_TRGDLY** 寄存器设置调整 **ia** 的采样时机，当采样完毕后迅速对 **ib** 进行采样。需要注意的是电流采样时机的设置应该使三相电流采样点均在矢量 000 区间。例: **FOC_TRGDLY** = 0xB2，则当 FOC 计数器向下计数，在下溢事件前 $50 \times T = 2.08\mu s$ 对 **ia**/**ib**/**ic** 采样，采样完毕后对另外一相 **ia**/**ib**/**ic** 采样。

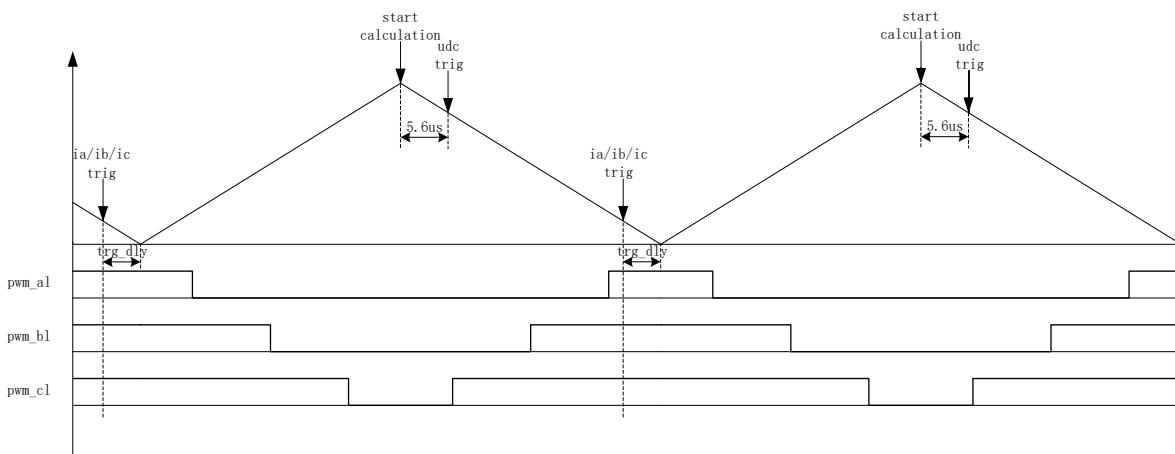


图 12-12 双三电阻电流交替采样模式

配置 **FOC_CR1[CSM]** = 10/11 和 **FOC_CR2[DSS]** = 1，即选择双/三电阻电流交替采样模式。在双/三电阻电流交替采样模式下，一个载波周期 FOC 模块运算一次，但只对一相相电流(根据扇区决定是 **ia**/**ib**/**ic**)进行采样。前一个载波周期采集 **ia**/**ib**/**ic** 中的一相，后一个载波周期采集另外一相相电流，如此交替对三相中的两相进行电流采样。通过 **FOC_TRGDLY** 寄存器设置对电流 **ia**(通道 0), **ib**(通道

1), ic(通道 4)的采样时机, 需要注意的是电流采样时机的设置应该使 ia(ib/ic 采样点均在矢量 000 区间。例: FOC_TRGDLY = 0xB2, 则当 FOC 计数器向下计数, 在下溢事件前 $50*T = 2.08\mu s$ 对电流采样。

双/三电阻电流采样模式在 Driver 计数器向下计数且 FOC 模块运算完成后对母线电压采样。

12.1.8.3 电流采样偏置

因为相电流存在正负值, 因此需要加入偏置电压使系统可采样全部范围的电流。电流为 0 时, ADC 的采样值即为电流采样偏置, 在运算时将 ADC 采样值减去偏置获得电流采样值。FOC 模块电流采样偏置默认值为 0x4000。由于 ADC 基准电压和硬件板的偏差会导致默认值与实际值不符, 因此需要对偏置值进行校准。校准方法如下: 在三相没有相电流时对相应的通道进行多次采样, 求平均后写进基准寄存器 FOC_CS0。假设 ADC 的电压范围 0V ~ 5V, 偏置为 2.5V, 则 $FOC_CS0 = 2.5V/5V*32768 = 16384(0x4000)$ 。

- 当 FOC_CHC[CSOC] = 00/11 时, 写 FOC_CS0 是修改 itrip 和 ic 的偏置
- 当 FOC_CHC[CSOC] = 01 时, 写 FOC_CS0 是修改 ia 的偏置
- 当 FOC_CHC[CSOC] = 10 时, 写 FOC_CS0 是修改 ib 的偏置

12.1.9 角度模式

角度模块包含角度估算模块, 爬坡模块, 估算角度平滑切换模块。角度的来源分四种情况:

- 爬坡强制角度
- 强拉角度
- 估算器估算角度
- 估算器强制角度

表 12-2 角度来源

FOC_CR1[RFAE]	FOC_CR1[ANGM]	FOC_CR1[EFAE]	角度来源
1	X	X	爬坡强制角度
0	0	X	强拉角度
0	1	0	估算器估算角度
0	1	1	瞬时估算速度 > FOC_EFREQMIN: 估算器估算角度 瞬时估算速度 < FOC_EFREQMIN: 估算器强制角度

12.1.9.1 爬坡强制角度

爬坡强制角度由角度寄存器 FOC__THETA, 速度寄存器 FOC__RTHESTEP, 加速度寄存器 FOC_RTHeACC, 以及爬坡次数上限 FOC_RTHeCNT 共同控制。爬坡公式为:

$$FOC_RTHESTEP(32 \text{ 位}) = FOC_RTHESTEP(32 \text{ 位}) + FOC_RTHeACC(\text{低 16 位})$$

$\text{THETA_OL(16 位)} = \text{THETA_OL(16 位)} + \text{FOC_RTHESTEP(高 16 位)}$

其中，**THETA_OL** 为芯片内部信号。爬坡强制角度模式时，计算出的 **THETA_OL** 会直接送入 **FOC__THETA** 作为最终输出角度。写 **FOC__THETA** 会将值同时写入 **THETA_OL**。

爬坡强制角度的优先级最高，配置 **FOC_CR1[RFAE]** = 1，使能爬坡功能。爬坡模块每个载波周期进行一次角度运算，同时爬坡计数器加 1，当计数值达到设定值(由 **FOC_RTHeCnt** 配置)后，**FOC_CR1[RFAE]**硬件清 0，爬坡结束。爬坡结束后，根据 **FOC_CR1[ANGM]**的配置选择角度模式。**FOC_CR1[ANGM]** = 1 时，角度来自估算器；**FOC_CR1[ANGM]** = 0 时，角度来自强拉角度。

12.1.9.2 强拉角度

强拉角度由角度 **FOC__THETA** 和速度 **FOC_RTHeStep** 共同控制。公式为：

$\text{THETA_OL(16 位)} = \text{THETA_OL(16 位)} + \text{FOC_RTHESTEP(高 16 位)}$ 。其中，**THETA_OL** 为芯片内部信号。强拉角度模式时，计算出的 **THETA_OL** 会直接送入 **FOC__THETA** 作为最终输出角度。写 **FOC__THETA** 会将值同时写入 **THETA_OL**。

- **FOC_CR1[RFAE]** = 1, **FOC_CR1[ANGM]** = 0 时，爬坡强制角度模式后切换强拉角度模式，此时的速度为爬坡结束时的累加速度。此模式可实现强拖匀速驱动。
- **FOC_CR1[RFAE]** = 0, **FOC_CR1[ANGM]** = 0 时，角度直接来自强拉角度，速度 **FOC__RTHeStep** 为软件直接写入寄存器的初始速度。写入速度 **FOC_RTHeStep** = 0，可实现预定位功能。通过写入速度 **FOC_RTHeStep** 更新速度，可实现有感 FOC 驱动(有感 FOC 控制原理: 软件写入 **FOC__THETA** 和 **FOC__RTHeStep**。FOC 模块根据写入的速度和角度在每个载波周期产生角度驱动电机)。

12.1.9.3 估算器角度

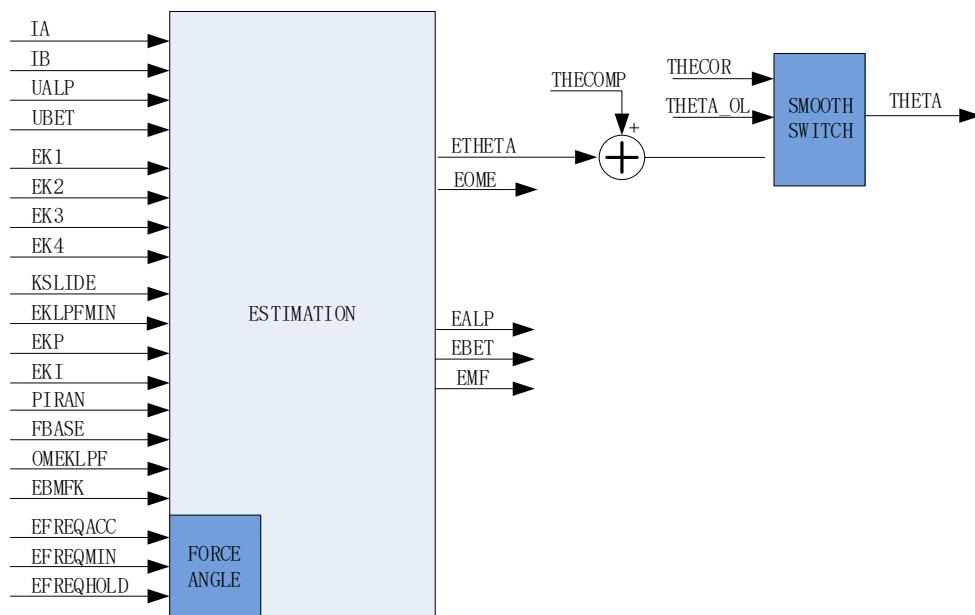


图 12-13 估算器原理框图

12.1.9.3.1 估算器估算角度

估算器根据用户输入的电机参数和控制参数构建电机模型，根据采集的电机电流和电压进行估算，输出与实际情况相符合的角度。估算器可选择 PLL 模式和 SMO 模式，通过 FOC_CR2[ESEL] 进行选择。

12.1.9.3.2 估算器强制角度

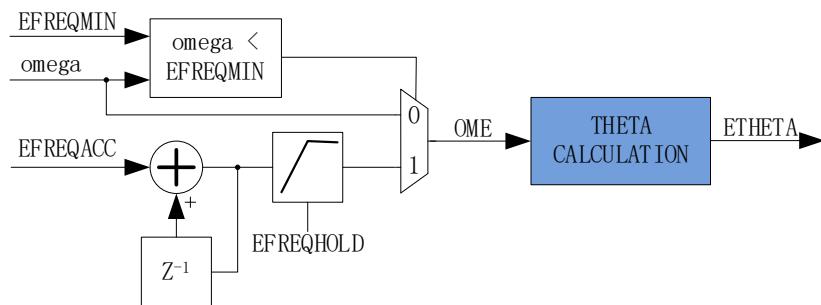


图 12-14 估算器强制角度原理框图

此功能与爬坡功能类似。电机启动时电机的输出较小，采集的电流小，估算器模型估算的角度和

速度与实际值存在较大的误差，可能令电机启动失败。在这种情况下，估算器输出强制角度，可保证电机顺利启动。

配置 `FOC_CR1[RFAE] = 0`, `FOC_CR1[ANGM] = 1`, `FOC_CR1[EFAE] = 1`, 使能估算器强制角度功能。如图 12-14 所示通过判断估算器的瞬时估算速度 `omega`(芯片内部信号)与 `FOC_EFREQMIN` 的大小，选择不同速度作为最终速度 `OME` 供角度计算模块算出估算器角度 `FOC__ETHETA`。当 $\text{omega} < \text{FOC_EFREQMIN}$ 时，使用估算器强制速度，强制速度从 0 开始，每个载波周期与速度增量 `FOC_EFREQACC` 相加，实现加速，同时以 `FOC_EFREQHOLD` 限制速度的最大值。当 $\text{omega} \geq \text{FOC_EFREQMIN}$ 时，`omega` 作为 `OME`。

估算器估算速度 `FOC__EOME` 由 `OME` 经过 `FOC_OMEKLPF` 低通滤波获得。

12.1.9.3.3 角度平滑切换

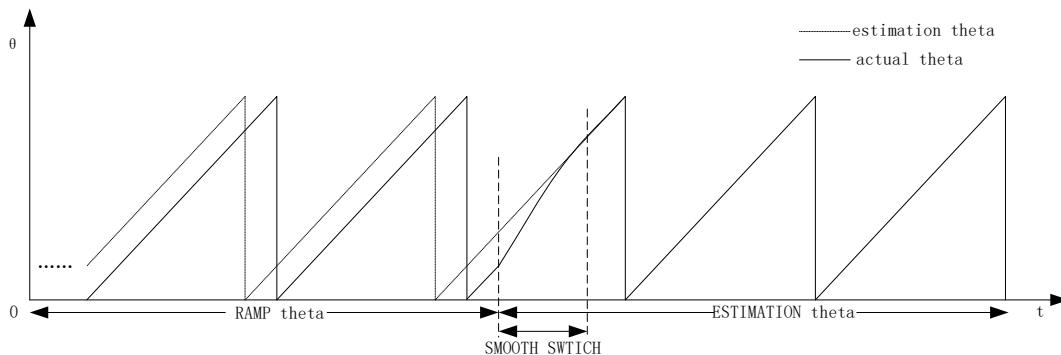


图 12-15 角度平滑切换曲线

配置 `FOC_CR1[RFAE] = 1`, `FOC_CR1[ANGM] = 1`, 使能爬坡功能启动电机，爬坡结束后切换为估算器模式。爬坡的过程中，估算器同时估算角度，但估算角度通常与爬坡强制角度存在偏差。爬坡结束后，角度从爬坡强制角度直接切换成估算角度时，会由于角度的突变引起电机抖动。平滑切换模块可有效解决上述问题。

爬坡结束时，当估算角度 `FOC__ETHETA` 和爬坡强制角度 `THETA_DL` 的偏差小于等于 `FOC_THECOR`，直接切换 `FOC__ETHETA` 作为角度输出。当偏差大于 `FOC_THECOR`，则每个载波周期以 `FOC_THECOR` 作为步进值对 `THETA_DL` 进行修正，使其逐步向 `FOC__ETHETA` 的值逼近。当偏差小于 `FOC_THECOR` 时，直接切换 `FOC__ETHETA` 作为角度输出。

12.1.9.3.4 角度补偿

补偿值 `FOC_THECOMP` 对估算角度 `FOC__ETHETA` 进行补偿并输出。`FOC_THECOMP` 为负值时，补偿的是滞后角；`FOC_THECOMP` 为正值时，补偿的是超前角。

12.1.10 电机实时参数

FOC 驱动电机运行时，用户可实时查看电机的实时参数判断电机的运行状态。FOC 模块提供的实时参数有：

- 输出角度值 FOC__THETA
- 估算器角度 FOC__ETHETA, 估算速度 FOC__EOME
- d 轴电压 FOC__UD, q 轴电压 FOC__UQ
- d 轴电流 FOC__ID, q 轴电流 FOC__IQ
- α 轴电压 FOC__VALP, β 轴电压 FOC__VBET
- 母线电压 FOC__UDCFLT
- 三相电流 FOC__IA、FOC__IB、FOC__IC 和三相电流最大值 FOC__IAMAX、FOC__IBMAX、FOC__ICMAX
- α 轴电流(等于 FOC__IA), β 轴电流 FOC__IBET
- α 轴反电动势 FOC__EALP, β 轴反电动势 FOC__EBET
- 反电动势幅值 FOC__EMF
- 电机功率 FOC__POW

12.1.10.1 顺风逆风检测

FOC 提供专用的顺风逆风检测功能。配置 FOC_CR0[ESCMS] = 1，同时配置电流指令 FOC_IDREF、FOC_IQREF 均为 0，并启动 FOC 模块，通过估算角度 FOC__ETHETA 和估算速度 FOC__EOME 的值可判断电机的状态。当 FOC__ETHETA 向下递减或 FOC__EOME 为负值，为逆风转动状态，需要先刹车，再以爬坡强制角度启动电机。当 FOC__ETHETA 向上递增或 FOC__EOME 为正值，为顺风转动状态，可直接使用估算器强制角度启动电机。

12.1.10.2 反电动势检测

估算器根据输入的电机参数估算出 α 轴反电动势 FOC__EALP 和 β 轴反电动势 FOC__EBET，并计算向量的模长 FOC__EMF。用户可根据 FOC__EMF 的值判断电机的状态，实现堵转保护、缺相保护等功能。

12.1.10.3 电机功率

FOC 根据采样电流、输出电压的调制度以及滤波后的母线电压，经过计算得到电机功率。

12.1.11 FG 输出产生

FG 信号由 FOC 模块和 Timer4 共同作用产生，FOC 模块每个载波周期根据频率基准 `fbase`，低通滤波后的估算速度 `FOC_EOMELPF` 和 FG 系数 `FOC_KFG` 计算出 FG 结果值，同时自动更新至 `TIM4__ARR`，并将 `TIM4__ARR/2` 更新至 `TIM4__DR`。Timer4 需配置为输出模式，并根据电机运行最大转速设置合适的时钟分频系数。`FOC_KFG` 的计算公式为： $FOC_KFG = SYSCLK/(2^TIM4_CR0[T4PSC]*fbase*x)$ 。其中， x 为一个电周期内期望输出的 FG 信号的个数。如果计算结果超过 65535，需调整 Timer4 的时钟分频系数 `TIM4_CR0[T4PSC]`。

`FOC_KFG = 0` 时为不使能此功能，`TIM4__ARR` 和 `TIM4__DR` 不会自动更新。

12.2 FOC 寄存器

12.2.1 FOC_CR0 (0x409F)

位	7	6	5	4	3	2	1	0
名称	OMIF	OMAF	MERRS		UCSEL	OMAS	ESCMS	EDIS
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	OMIF	omega < FOC_EFREQMIN 标志位，即使 FOC_CR1[EFAE] 不为 1，该标志位依然生效 0: omega ≥ FOC_EFREQMIN 1: omega < FOC_EFREQMIN
[6]	OMAF	omega > FOC_EFREQMAX 标志位 0: omega ≤ FOC_EFREQMAX 1: omega > FOC_EFREQMAX
[5:4]	MERRS	滑膜算法的最大误差选择 00: 0.5 01: 0.25 10: 0.125 11: 1.0
[3]	UCSEL	母线电压 UDC 采样通道选择 使能 FOC 模式并使能 Driver 模块计数器，硬件自动采样母线电压，FOC_CRO[UCSEL] 选择采样母线电压的通道。 0: ADC 通道 2 1: ADC 通道 14 注：ADC_MASK 中对应的使能位无需配置为 1
[2]	OMAS	估算器速度过大时输出选择 omega[15:8] 大于 FOC_EFREQMAX 时，最终输出 OME 为： 0: FOC_EFREQMAX*256 1: FOC_EFREQHOLD
[1]	ESCMS	角度输出模式选择 0: 内部测试模式 1: 推荐模式
[0]	EDIS	禁止 FOC_EALP/FOC_EBET 自动计算

		0: 不禁止 1: 禁止
--	--	-----------------

12.2.2 FOC_CR1 (0x40A0)

位	7	6	5	4	3	2	1	0
名称	OVMDL	EFAE	RFAE	ANGM	CSM		RSV	SVPWMEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	R/W
复位值	0	0	0	0	0	0	-	0
位	名称	描述						
[7]	OVMDL	过调制使能 0: 不使能 1: 使能						
[6]	EFAE	估算器强制角度使能 使能后，角度由估算器强制给出，并自动切换到估算器估算角度 0: 不使能 1: 使能						
[5]	RFAE	强制爬坡角度使能 使能后，角度由爬坡模块强制给出，爬坡结束后根据 FOC_CR1[ANGM] 位自动切换到估算器模式或强拉模式，同时 FOC_CR1[RFAE] 硬件清 0。 0: 不使能 1: 使能						
[4]	ANGM	角度模式 FOC_CR1[RFAE] = 0 时，角度根据此位来源于估算器或强拉 FOC_CR1[RFAE] = 1 时，爬坡结束后角度根据此位切换估算器或强拉 0: 强拉模式 1: 估算器模式						
[3:2]	CSM	电流采样模式 00: 单电阻采样 01: 双电阻采样 10: 新单电阻采样 11: 三电阻采样						
注：新单电阻采样在低占空比输出下效果较好，高占空比输出效果较差，用户可根据占空比切换单电阻采样和新单电阻采样模式，并更改 FOC_TSMIN。								
[1]	RSV	保留						
[0]	SVPWMEN	SVPWM 模块使能 0: 不使能 1: 使能						

12.2.3 FOC_CR2 (0x40A1)

位	7	6	5	4	3	2	1	0
名称	ESEL	ICLR	F5SEG	DSS	CSOC		UQD	UDD
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	ESEL	角度估算器模式选择 0: SMO 1: PLL，此时 FOC_KSILDE 寄存器为 PLL 的 PI 控制器的 FOC_PLLKP，FOC_KLPFMIN 寄存器为 PLL 的 PI 控制器的 FOC_PLLKI						

[6]	ICLR	FOC_IAMAX/FOC_IBMAX/FOC_ICMAX 清 0 0: 无意义 1: 对 FOC_IAMAX/FOC_IBMAX/FOC_ICMAX 清 0 后该位自动清 0
[5]	F5SEG	SVPWM 模式选择 0: 7 段式 SVPWM 1: 5 段式 SVPWM(单电阻电流采样模式禁止选择)
[4]	DSS	双/三电阻电流采样模式 0: 顺序采样模式, 一个载波周期采样两相电流 1: 交替采样模式, 每个载波周期采样一相电流, 相邻两个周期交替采样两相电流, FOC 运算在每个载波周期进行一次。
[3:2]	CSOC	电流采样偏置校准 配置该位, 选择 FOC_CS0 写入的校准值。单电阻采样时, 配置为 00 或 11 对 itrip 校准。双电阻采样时, 配置为 01 对 ia 校准, 配置为 10 对 ib 校准。三电阻采样时, 配置为 01 对 ia 校准, 配置为 10 对 ib 校准, 配置 00 或 11 对 ic 校准。 00: itrip 和 ic 01: ia 10: ib 11: itrip 和 ic
[1]	UQD	q 轴 PI 控制器禁止, 禁止时, FOC_UQ 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止
[0]	UDD	d 轴 PI 控制器禁止, 禁止时, FOC_UD 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止

12.2.4 FOC_CR3 (0x409E)

位	7	6	5	4	3	2	1	0
名称	EFAM	TAMD	MFP_EN	FOC_THECOMP_DIS	FOCFEN	HALL_PLL_EN	TSMINH9	TSMINH8
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	EFAM	OMEGA 启动强制使能 当 FOC_CR1[EFAE] = 0 且 FOC_CR3[EFAM] = 1 时, 将 FOC_OMEGA 固定为 FOC_EFREQHOLD 0: 不使能 1: 使能
[6]	TAMD	角度计算方法 使用 atan(ealpha/ebeta) 得到的角度作为 FOC_THETA 0: 不使能 1: 使能
[5]	MFP_EN	自适应观测器使能 0: 不使能 1: 使能
[4]	FOC_THECO_MP_DIS	不加补偿角算法使能, 使能后, 即使选择 SMO 或者 AO 算法, 角度也不会补偿 26.5° 0: 不使能 1: 使能
[3]	FOCFEN	FOC 强制使能, 在 DRV_CR[MESEL] = 1 的前提下, 即使 DRV_CR[OCS] = 0, FOC 强制计算

		0: 不使能 1: 使能
[2]	HALL_PLL_EN	PLL 模式下 Hall 滤波使能, Hall 模式下, 将填进 FOC_THETA 的 Hall 角度经过 PLL 平滑后再送到其他模块 0: 不使能 1: 使能
[1:0]	TSMINH	FOC_TSMIN 扩大两位, 与 0x40a2 寄存器组成 10 位数据

12.2.5 FOC_TSMIN (0x40A2)

位	7	6	5	4	3	2	1	0	
名称	FOC_TSMIN								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	FOC_TSMIN	<p>单电阻采样模式下: 电流采样最小窗口 双三电阻采样模式下: 死区补偿值 取值范围[0, 255] $TSMIN = \text{采样窗口 } T_{\text{window}} + \text{死区时间 } T_{\text{DT}}$ 例: $T_{\text{window}} = 1\mu\text{s}$, $T_{\text{DT}} = 1\mu\text{s}$, $TSMIN = 2\mu\text{s}$, 载波周期为 $62.5\mu\text{s}$, $\text{FOC_TSMIN} = (1 + 1)/62.5 * 4096 = 131$ 新单电阻采样模式下: 电流采样最小窗口 $TSMIN = \text{采样窗口 } T_{\text{window}} + \text{死区时间 } T_{\text{DT}}$ 例: $T_{\text{window}} = 1\mu\text{s}$, $T_{\text{DT}} = 1\mu\text{s}$, $TSMIN = 2\mu\text{s}$, $\text{FOC_TSMIN} = (1 + 1) * 24 = 48$ </p>							

12.2.6 FOC_TGLI (0x40A3)

位	7	6	5	4	3	2	1	0	
名称	FOC_TGLI								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	FOC_TGLI	<p>上桥导通窄脉冲消除 此功能用于高压应用, 高压 Pre-driver 的上桥有最小导通脉冲必须大于一定值的要求。设置此寄存器, 导通脉冲小于设定值时不导通。 取值范围[0, 255] 例: 消除小于 $1\mu\text{s}$ 的窄脉冲, 死区时间 $T_{\text{DT}} = 1\mu\text{s}$, 载波周期为 $62.5\mu\text{s}$ $\text{FOC_TGLI} = (1 + 1)/62.5 * 4096 = 131$</p>							

12.2.7 FOC_TBLO (0x40A4)

位	7	6	5	4	3	2	1	0
名称	FOC_TBLO							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FOC_TBLO	<p>三电阻电流采样模式下采样屏蔽时间，当下桥导通的时间小于 FOC_TBLO，则不采样该相的电流，采用特殊处理得到电流。</p> <p>取值范围[0, 255]</p> <p>例：下桥导通时间小于 1μs 不采样，FOC_TBLO = 1000ns/41.67ns = 24</p>

12.2.8 FOC_TRGDLY (0x40A5)

位	7	6	5	4	3	2	1	0
名称	FOC_TRGDLY							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FOC_TRGDLY	<p>电流采样时间配置</p> <p>当 FOC_TRGDLY = 0， 默认在以下时刻进行电流采样</p> <p>单电阻采样模式：死区与有效矢量的中点</p> <p>双/三/新单电阻采样模式：矢量 000 中点(Driver 计数值为 0)</p> <p>取值范围[-128, 127]</p> <p>单电阻采样模式：如 FOC_TRGDLY = 5，则延迟 $5*T = 208\text{ns}$; FOC_TRGDLY = 0xFB (补码) 或 FOC_TRGDLY = -5，则提前 208ns;</p> <p>双/三/新单电阻采样模式：如 FOC_TRGDLY = 0x85 (最高位符号位，剩下 7 位为绝对值)，则当 Driver 计数器向下计数，在下溢事件前 $5*T = 208\text{ns}$ 进行采样；如 FOC_TRGDLY = 5，则当 Driver 计数器向上计数，在下溢事件后 $5*T = 208\text{ns}$ 进行采样。</p>

12.2.9 FOC_CS0 (0x40A6, 0x40A7)

FOC_CS0H (0x40A6)								
位	15	14	13	12	11	10	9	8
名称	FOC_CS0[15:8]							
类型	R	R/W						
复位值	0	1	0	0	0	0	0	0
FOC_CS0L (0x40A7)								
位	7	6	5	4	3	2	1	0
名称	FOC_CS0[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_CS0	<p>电流采样偏置</p> <p>配置 FOC_CR2[CSOC]，校准单电阻采样模式的 itrip，双电阻采样模式的 ia, ib，三电阻采样模式的 ia, ib, ic。</p> <p>取值范围[0, 32767]，最高位恒为 0</p> <p>例：ADC 的电压范围 0V ~ 5V，基准为 2.5V 则 FOC_CS0 = $2.5V/5V * 32768 = 16384 (0x4000)$</p>

12.2.10 FOC_RTHESTEP (0x40A8, 0x40A9)

FOC_RTHESTEPH (0x40A8)								
位	15	14	13	12	11	10	9	8
名称	FOC_RTHESTEP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_RTHESTEPL (0x40A9)								
位	7	6	5	4	3	2	1	0
名称	FOC_RTHESTEP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_RTHESTEP		爬坡模块的速度, FOC_RTHESTEP 内部为 32 位, 最高位为符号位。软件写入高 16 位 取值范围[-32768, 32767] $FOC_RTHESTEP(32\ 位) = FOC_RTHESTEP(32\ 位) + FOC_RTHEACC(\text{低 } 16\ 位)$ $THETA_OL(16\ 位) = THETA_OL(16\ 位) + FOC_RTHESTEP(\text{高 } 16\ 位)$					

12.2.11 FOC_RTHEACC (0x40AA, 0x40AB)

FOC_RTHEACCH (0x40AA)								
位	15	14	13	12	11	10	9	8
名称	FOC_RTHEACC[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_RTHEACCL (0x40AB)								
位	7	6	5	4	3	2	1	0
名称	FOC_RTHEACC[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_RTHEACC		爬坡模块的加速度, FOC_RTHEACC 内部为 32 位, 最高位为符号位。软件写入低 16 位。高 16 位恒为 0 取值范围[-32768, 32767] $FOC_RTHESTEP(32\ 位) = FOC_RTHESTEP(32\ 位) + FOC_RTHEACC(\text{低 } 16\ 位)$ $THETA_OL(16\ 位) = THETA_OL(16\ 位) + FOC_RTHESTEP(\text{高 } 16\ 位)$					

12.2.12 FOC_EOMELPF (0x40AA, 0x40AB)

FOC_EOMELPFH (0x40AA)								
位	15	14	13	12	11	10	9	8
名称	FOC_EOMELPF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_EOMELPFL (0x40AB)								
位	7	6	5	4	3	2	1	0
名称	FOC_EOMELPF[7:0]							
类型	R	R	R	R	R	R	R	R

复位值	0	0	0	0	0	0	0	0
位								
[15:0]	FOC_EOMELPF	低通滤波后的估算器估算速度 滤波系数为 FOC_EOMEKLPF，LPF 的计算频率为载波周期 取值范围 [-32768, 32767]						

12.2.13 FOC_RTHeCnt (0x40AC)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHeCnt							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位								
[7:0]	FOC_RTHeCnt	爬坡次数上限 = FOC_RTHeCnt*256 爬坡功能使能后，每个载波周期进行一次爬坡运算，当爬坡次数达到 FOC_RTHeCnt*256 后，爬坡结束						

12.2.14 FOC_THECor (0x40AD)

位	7	6	5	4	3	2	1	0
名称	FOC_THECor							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	1
位								
[7:0]	FOC_THECor	角度切换平滑过渡修正值： 爬坡结束后切换到估算模式时的角度平滑切换步进值，格式与 FOC_THETA 一致 取值范围 [0, 255]						

12.2.15 FOC_EMF (0x40AE, 0x40AF)

FOC_EMFH (0x40AE)								
位	15	14	13	12	11	10	9	8
名称	FOC_EMF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_EMFL (0x40AF)								
位	7	6	5	4	3	2	1	0
名称	FOC_EMF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位								
[15:0]	FOC_EMF	估算器估算的反电动势 等于 FOC_EALP 的平方加 FOC_EBETA 的平方开根号 取值范围 [0, 32767]						

12.2.16 FOC_THECOMP (0x40AE, 0x40AF)

FOC_THECOMPH (0x40AE)								
位	15	14	13	12	11	10	9	8
名称	FOC_THECOMP[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_THECOMPL (0x40AF)								
位	7	6	5	4	3	2	1	0
名称	FOC_THECOMP[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_THECOMP	角度补偿值 估算器估算角度 FOC__ETHETA 再加上补偿值作为估算器最终输出角度 FOC__THETA，格式与 FOC__THETA 一致 取值范围 [-32768, 32767]						

12.2.17 FOC_DMAX (0x40B0, 0x40B1)

FOC_DMAXH (0x40B0)								
位	15	14	13	12	11	10	9	8
名称	FOC_DMAX[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_DMAXL (0x40B1)								
位	7	6	5	4	3	2	1	0
名称	FOC_DMAX[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_DMAX	d 轴 PI 控制器的输出最大值 取值范围 [-32768, 32767]						

12.2.18 FOC__OMEEST (0x40B0, 0x40B1)

FOC__OMEESTH (0x40B0)								
位	15	14	13	12	11	10	9	8
名称	FOC__OMEEST[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__OMEESTL (0x40B1)								
位	7	6	5	4	3	2	1	0
名称	FOC__OMEEST[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC__OMEEST	FOC 估算器计算速度值 取值范围 (0, 32767)						

12.2.19 FOC_DMIN (0x40B2, 0x40B3)

FOC_DMINH (0x40B2)								
位	15	14	13	12	11	10	9	8
名称	FOC_DMIN[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_DMINL (0x40B3)								
位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_DMIN	d 轴 PI 控制器的输出最小值 取值范围 [-32768, 32767]						

12.2.20 FOC_ATAN_THETA (0x40B2, 0x40B3)

FOC_ATAN_THETAH (0x40B2)								
位	15	14	13	12	11	10	9	8
名称	FOC_THETA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_ATAN_THETAL (0x40B3)								
位	7	6	5	4	3	2	1	0
名称	FOC_THETA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_ATAN_THETA	ATAN 模式下计算角度，由 FOC_EALP/FOC_EBET 直接计算得出 取值范围 (-32768, 32767)						

12.2.21 FOC_QMAX (0x40B4, 0x40B5)

FOC_QMAXH (0x40B4)								
位	15	14	13	12	11	10	9	8
名称	FOC_QMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QMAXL (0x40B5)								
位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_QMAX	q 轴 PI 控制器的输出最大值 取值范围 [-32768, 32767]						

12.2.22 FOC_QMIN (0x40B6, 0x40B7)

FOC_QMINH (0x40B6)								
位	15	14	13	12	11	10	9	8
名称	FOC_QMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QMINL (0x40B7)								
位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_QMIN	q 轴 PI 控制器的输出最小值 取值范围 [-32768, 32767]						

12.2.23 FOC_UD (0x40B8, 0x40B9)

FOC_UDH (0x40B8)								
位	15	14	13	12	11	10	9	8
名称	FOC_UD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_UDL (0x40B9)								
位	7	6	5	4	3	2	1	0
名称	FOC_UD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UD	d 轴 PI 控制器算出的 d 轴电压 取值范围 [-32768, 32767]						

12.2.24 FOC_UQ (0x40BA, 0x40BB)

FOC_UQH (0x40BA)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_UQL (0x40BB)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQ[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UQ	q 轴 PI 控制器算出的 q 轴电压 取值范围 [-32768, 32767]						

12.2.25 FOC_ID (0x40BC, 0x40BD)

FOC_IDH (0x40BC)								
位	15	14	13	12	11	10	9	8
名称	FOC_ID[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IDL (0x40BD)								
位	7	6	5	4	3	2	1	0
名称	FOC_ID[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_ID	采样电流经过坐标变换得到的 d 轴电流 取值范围 [-32768, 32767]						

12.2.26 FOC_IQ (0x40BE, 0x40BF)

FOC_IQH (0x40BE)								
位	15	14	13	12	11	10	9	8
名称	FOC_IQ[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IQL (0x40BF)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQ[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_IQ	采样电流经过坐标变换得到的 q 轴电流 取值范围 [-32768, 32767]						

12.2.27 FOC_IBET (0x40C0, 0x40C1)

FOC_IBETH (0x40C0)								
位	15	14	13	12	11	10	9	8
名称	FOC_IBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBETL (0x40C1)								
位	7	6	5	4	3	2	1	0
名称	FOC_IBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_IBET	采样电流经过坐标变换得到的 β 轴电流 取值范围 [-32768, 32767]						

12.2.28 FOC_IQ_LPKF (0x40C0)

位	7	6	5	4	3	2	1	0	
名称	FOC_IQ_LPKF								
类型	W	W	W	W	W	W	W	W	
复位值	1	1	1	1	1	1	1	1	
位	名称	描述							
[7:0]	FOC_IQ_LPKF	FOC IQ 低通滤波系数， 默认值为 0xFF 范围(0, 255)							

12.2.29 FOC_ID_LPKF (0x40C1)

位	7	6	5	4	3	2	1	0	
名称	FOC_ID_LPKF								
类型	W	W	W	W	W	W	W	W	
复位值	1	1	1	1	1	1	1	1	
位	名称	描述							
[7:0]	FOC_ID_LPKF	FOC ID 低通滤波系数， 默认值为 0xFF 范围(0, 255)							

12.2.30 FOC_VBET (0x40C2, 0x40C3)

FOC_VBETH (0x40C2)									
位	15	14	13	12	11	10	9	8	
名称	FOC_VBET[15:8]								
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
FOC_VBETL (0x40C3)									
位	7	6	5	4	3	2	1	0	
名称	FOC_VBET[7:0]								
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[15:0]	FOC_VBET	FOC 模块输出 β 轴电压 取值范围 [-32768, 32767]							

12.2.31 FOC_UDCPS (0x40C2, 0x40C3)

FOC_UDCPH (0x40C2)								
位	15	14	13	12	11	10	9	8
名称	FOC_UDCPS[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_UDCPL (0x40C3)								
位	7	6	5	4	3	2	1	0
名称	FOC_UDCPS[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_UDCPS	d 轴电压补偿值 d 轴 PI 计算的结果 FOC_UD 与 FOC_UDCPS 相加后送到下一模块 取值范围 [-32768, 32767]

12.2.32 FOC_UQCPS (0x40C4, 0x40C5)

FOC_UQCPSH (0x40C4)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQCPS[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_UQCPSL (0x40C5)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UQCPS	q 轴的电压补偿值 q 轴 PI 计算的结果 FOC_UQ 与 FOC_UQCPS 相加后送到下一模块 取值范围 [-32768, 32767]						

12.2.33 FOC_VALP (0x40C4, 0x40C5)

FOC_VALPH (0x40C4)								
位	15	14	13	12	11	10	9	8
名称	FOC_VALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_VALPL (0x40C5)								
位	7	6	5	4	3	2	1	0
名称	FOC_VALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_VALP	FOC 模块输出 α 轴电压 取值范围 [-32768, 32767]						

12.2.34 FOC_FLUX (0x40C6, 0x40C7)

FOC_FLUXH (0x40C6)								
位	15	14	13	12	11	10	9	8
名称	FOC_FLUX[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_FLUXL (0x40C7)								
位	7	6	5	4	3	2	1	0
名称	FOC_FLUX[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述						
[15:0]	FOC_FLUX	电机磁通量 取值范围(0, 32767)						

12.2.35 FOC_IC (0x40C6, 0x40C7)

FOC_ICH (0x40C6)								
位	15	14	13	12	11	10	9	8
名称	FOC_IC[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_ICL (0x40C7)								
位	7	6	5	4	3	2	1	0
名称	FOC_IC[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_IC	采样获得的 C 相相电流 取值范围[-32768, 32767]						

12.2.36 FOC_LQ (0x40C8, 0x40C9)

FOC_LQH (0x40C8)								
位	15	14	13	12	11	10	9	8
名称	FOC_LQ[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_LQ (0x40C9)								
位	7	6	5	4	3	2	1	0
名称	FOC_LQ[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_LQ	Q 轴电感值 取值范围(0, 32767)						

12.2.37 FOC_IB (0x40C8, 0x40C9)

FOC_IBH (0x40C8)								
位	15	14	13	12	11	10	9	8
名称	FOC_IB[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBL (0x40C9)								
位	7	6	5	4	3	2	1	0
名称	FOC_IB[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IB	采样获得的 B 相相电流 取值范围 [-32768, 32767]

12.2.38 FOC_LD (0x40CA, 0x40CB)

FOC_LDH(0x40CA)								
位	15	14	13	12	11	10	9	8
名称	FOC_LD[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_LD(0x40CB)								
位	7	6	5	4	3	2	1	0
名称	FOC_LD[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_LD	D 轴电感值 取值范围 (0, 32767)						

12.2.39 FOC_IA (0x40CA, 0x40CB)

FOC_IAH(0x40CA)								
位	15	14	13	12	11	10	9	8
名称	FOC_IA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IAL(0x40CB)								
位	7	6	5	4	3	2	1	0
名称	FOC_IA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_IA	采样获得的 A 相相电流 取值范围 [-32768, 32767]						

12.2.40 FOC_THETA (0x40CC, 0x40CD)

FOC_THETAH(0x40CC)								
位	15	14	13	12	11	10	9	8
名称	FOC_THETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_THETAL(0x40CD)								
位	7	6	5	4	3	2	1	0
名称	FOC_THETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						

[15:0]	FOC__THETA	FOC 输出角度 取值范围 [-32768, 32767] -32768 ~ 32767 对应 -180° ~ 180° 例: FOC__THETA = 8192, 对应角度为 8192/32768*180° = 45°
--------	------------	---

12.2.41 FOC__ETHETA (0x40CE, 0x40CF)

FOC__ETHETAH (0x40CE)								
位	15	14	13	12	11	10	9	8
名称	FOC__ETHETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC__ETHETAL (0x40CF)								
位	7	6	5	4	3	2	1	0
名称	FOC__ETHETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC__ETHETA	读: 估算器输出角度(补偿 FOC__THECOMP 前的角度)格式与 FOC__THETA 一致 写: 估算器初始角度 取值范围 [-32768, 32767]						

12.2.42 FOC__EALP (0x40D0, 0x40D1)

FOC__EALPH (0x40D0)								
位	15	14	13	12	11	10	9	8
名称	FOC__EALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__EALPL (0x40D1)								
位	7	6	5	4	3	2	1	0
名称	FOC__EALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC__EALP	估算器估算的 α 轴反电动势 取值范围 [-32768, 32767]						

12.2.43 FOC__EBET (0x40D2, 0x40D3)

FOC__EBETH (0x40D2)								
位	15	14	13	12	11	10	9	8
名称	FOC__EBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__EBETL (0x40D3)								
位	7	6	5	4	3	2	1	0
名称	FOC__EBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EBET	估算器估算的β轴反电动势 取值范围[-32768, 32767]

12.2.44 FOC_EOME (0x40D4, 0x40D5)

FOC_EOMEH (0x40D4)								
位	15	14	13	12	11	10	9	8
名称	FOC_EOME[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EOMEL (0x40D5)								
位	7	6	5	4	3	2	1	0
名称	FOC_EOME[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_EOME	估算器输出速度 取值范围[-32768, 32767]						

12.2.45 FOC_UQEX (0x40D6, 0x40D7)

FOC_UQEXH (0x40D6)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQEX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_UQEXL (0x40D7)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQEX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UQEX	Q轴 PI 控制器溢出值 公式: FOC_UQ - FOC_QMAX 当 FOC_UQ > FOC_QMAX, FOC_UQEX 为正值 当 FOC_UQ < FOC_QMAX, FOC_UQEX 为负值 使用 FOC_UQEX 可实现弱磁控制 取值范围[-32768, 32767]						

12.2.46 FOC_KFG (0x40D6, 0x40D7)

FOC_KFGH (0x40D6)								
位	15	14	13	12	11	10	9	8
名称	FOC_KFG[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_KFGL (0x40D7)								
位	7	6	5	4	3	2	1	0
名称	FOC_KFG[7:0]							
类型	W	W	W	W	W	W	W	W

复位值	0	0	0	0	0	0	0	0
位 名称 描述								
[15:0]	FOC_KFG	FG 的计算系数 芯片根据 FOC_EOMELPF 和 FOC_KFG 计算出 FG 对应的重载值，每个载波周期更新到 TIM4_ARR, TIM4_ARR/2 更新到 TIM4_DR 计算公式请参考 FG 输出产生 取值范围[0, 65535] 注：FOC_KFG = 0 为不使能此功能，如果 FOC_KFG 溢出，需调节 Timer4 的时钟分频系数 TIM4_CRO[T4PSC]						

12.2.47 FOC__POW (0x40D8, 0x40D9)

FOC__POWH (0x40D8)								
位	15	14	13	12	11	10	9	8
名称	FOC__POW[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__POWL (0x40D9)								
位	7	6	5	4	3	2	1	0
名称	FOC__POW[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位 名称 描述								
[15:0]	FOC__POW	电机功率 取值范围[-32768, 32767]						

12.2.48 FOC_EOMEKLPF (0x40D8)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMEKLPF							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位 名称 描述								
[7:0]	FOC_EOMEKLPF	估算器滤波估算速度 FOC_EOMELPF 的低通滤波系数 LPF 的计算频率为载波周期 范围[1, 255] 对应滤波系数范围[1/32768, 255/32768]						

12.2.49 FOC__IAMAX (0x40DA, 0x40DB)

FOC__IAMAXH (0x40DA)								
位	15	14	13	12	11	10	9	8
名称	FOC__IAMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__IAMAXL (0x40DB)								
位	7	6	5	4	3	2	1	0
名称	FOC__IAMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IAMAX	A 相电流最大值 记录的 A 相电流最大值，使用时需经过一个电周期才能得到可靠的值，否则得到的值可能会偏小 电流最大值不会自动清 0，需设置 FOC_CR2[ICLR] = 1 对 FOC_IAMAX 清 0 取值范围 [-32768, 32767]

12.2.50 FOC_IBMAX (0x40DC, 0x40DD)

FOC_IBMAXH (0x40DC)								
位	15	14	13	12	11	10	9	8
名称	FOC_IBMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBMAXL (0x40DD)								
位	7	6	5	4	3	2	1	0
名称	FOC_IBMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_IBMAX	B 相电流最大值 记录的 B 相电流最大值，使用时需经过一个电周期才能得到可靠的值，否则得到的值可能会偏小 电流最大值不会自动清 0，需设置 FOC_CR2[ICLR] = 1 对 FOC_IBMAX 清 0 取值范围 [-32768, 32767]						

12.2.51 FOC_ICMAX (0x40DE, 0x40DF)

FOC_ICMAXH (0x40DE)								
位	15	14	13	12	11	10	9	8
名称	FOC_ICMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_ICMAXL (0x40DF)								
位	7	6	5	4	3	2	1	0
名称	FOC_ICMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_ICMAX	C 相电流最大值 记录的 C 相电流最大值，使用时需经过一个电周期才能得到可靠的值，否则得到的值可能会偏小 电流最大值不会自动清 0，需设置 FOC_CR2[ICLR] = 1 对 FOC_ICMAX 清 0 取值范围 [-32768, 32767]						

12.2.52 FOC_EFREQMAX (0x406F)

位	7	6	5	4	3	2	1	0	
名称	FOC_EFREQMAX[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	1	1	1	1	1	1	1	
位	名称	描述							
[7:0]	FOC_EFREQMAX	omega 最大值 估算器速度 omega[15:8] 大于该值时，最终输出速度 OME 为 $FOC_CRO[OMAS] = 0: FOC_EFREQMAX * 256$ $FOC_CRO[OMAS] = 1: FOC_EFREQHOLD$ 取值范围[0, 127] 0 ~ 127 对应速度 0 ~ 32767 注：最高位为 1 时，此功能失效							

12.2.53 FOC_DKP (0x4070, 0x4071)

FOC_DKPH(0x4070)									
位	15	14	13	12	11	10	9	8	
名称	FOC_DKP[15:8]								
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
FOC_DKPL(0x4071)									
位	7	6	5	4	3	2	1	0	
名称	FOC_DKP[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[15:0]	FOC_DKP	D 轴 PI 的比例参数 取值范围(0, 32767)，最高位恒为 0，Q12 格式							

12.2.54 FOC_EKP (0x4074, 0x4075)

FOC_EKPH(0x4074)									
位	15	14	13	12	11	10	9	8	
名称	FOC_EKP[15:8]								
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
FOC_EKPL(0x4075)									
位	7	6	5	4	3	2	1	0	
名称	FOC_EKP[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[15:0]	FOC_EKP	估算器的角度估算 PI 控制器的 K_p 系数，最高位恒为 0，Q12 格式 取值范围[0, 32767]							

12.2.55 FOC_EKI (0x4076, 0x4077)

FOC_EKIH (0x4076)								
位	15	14	13	12	11	10	9	8
名称	FOC_EKI [15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EKIL (0x4077)								
位	7	6	5	4	3	2	1	0
名称	FOC_EKI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_EKI	估算器的角度估算 PI 控制器的 KI 系数，最高位恒为 0，Q15 格式 取值范围[0, 32767]						

12.2.56 FOC_KSLIDE (0x4078, 0x4079)

FOC_KSLIDEH (0x4078)								
位	15	14	13	12	11	10	9	8
名称	FOC_KSLIDE/FOC_PLLKP [15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_KSLIDEL (0x4079)								
位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/FOC_PLLKP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_KSLIDE/FOC_PLLKP	FOC_CR2[ESEL] = 0: 为 SMO 的增益系数，Q15 格式 FOC_CR2[ESEL] = 1: 为 PLL 的 PI 控制器的 KP 系数，Q12 格式 取值范围[0, 32767]，最高位恒为 0						

12.2.57 FOC_EKLPMIN (0x407A, 0x407B)

FOC_EKLPMINH (0x407A)								
位	15	14	13	12	11	10	9	8
名称	FOC_EKLPMIN/FOC_PLLKPI [15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EKLPMINH (0x407B)								
位	7	6	5	4	3	2	1	0
名称	FOC_EKLPMIN/FOC_PLLKPI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_EKLPMIN/ FOC_PLLKI	FOC_CR2[ESEL] = 0: 为 SMO 的反电动势低通滤波系数的最小值。当估算器算出的低通滤波系数小于该值时，强制等于最小值，Q15 格式。 FOC_CR2[ESEL] = 1: PLL 的 PI 控制器的 KI 系数，Q15 格式						

	取值范围[0, 32767]，最高位恒为0							
--	-----------------------	--	--	--	--	--	--	--

12.2.58 FOC_DKI (0x407C, 0x407D)

FOC_DKIH (0x407C)								
位	15	14	13	12	11	10	9	8
名称	FOC_DKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DKIL (0x407D)								
位	7	6	5	4	3	2	1	0
名称	FOC_DKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_DKI	D 轴 PI 的积分参数 取值范围(0, 32767)，最高位恒为0, Q15 格式						

12.2.59 FOC_OMEKLPF (0x407E, 0x407F)

FOC_OMEKLPFH (0x407E)								
位	15	14	13	12	11	10	9	8
名称	FOC_OMEKLPF[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_OMEKLPFL (0x407F)								
位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_OMEKLPF	估算器估算速度的低通滤波系数，最高位恒为0, Q15 格式 取值范围[0, 32767]						

12.2.60 FOC_FBASE (0x4080, 0x4081)

FOC_FBASEH (0x4080)								
位	15	14	13	12	11	10	9	8
名称	FOC_FBASE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_FBASEL (0x4081)								
位	7	6	5	4	3	2	1	0
名称	FOC_FBASE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_FBASE	估算器的频率基准设定值 取值范围[0, 32767]						

		FOC_FBASE = fbase*Ts*32768 例: fbase = 200Hz, Ts = 62.5μs, 则 FOC_FBASE = 200*0.0000625*32768 = 409 (0x199)						
--	--	---	--	--	--	--	--	--

12.2.61 FOC_EFREQACC (0x4082, 0x4083)

FOC_EFREQACCH (0x4082)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQACC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EFREQACCL (0x4083)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EFREQACC		估算器强制角度模式的速度增量, FOC_EFREQACC 内部为 24 位, 最高位为符号位。软件写入低 16 位。 取值范围[0, 65535] 例: fbase = 200Hz, 极对数 pp = 4, 则 speed_base = 60*fbase/pp = 3000rpm。设置速度增量为 3rpm, 则 FOC_EFREQACC = 3rpm/speed_base*32768*256 = 8388 (0x20C4)。					

12.2.62 FOC_EFREQMIN (0x4084, 0x4085)

FOC_EFREQMINH (0x4084)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EFREQMINL (0x4085)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EFREQMIN		估算角度切换阈值, FOC_EFREQMIN 内部为 24 位, 最高位为符号位。软件写入高 16 位 估算器强制角度模式使能, 当估算速度小于该值时, 输出估算器强制角度 取值范围[-32768, 32767]。 例: fbase = 200Hz, 极对数 pp = 4, 则 speed_base = 60*fbase/pp = 3000rpm。设置切估算速度的最小切换转速为 30rpm, 则 FOC_EFREQMIN = 30rpm/speed_base*32768 = 327 (0x147)。					

12.2.63 FOC_EFREQHOLD (0x4086, 0x4087)

FOC_EFREQHOLDH (0x4086)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQHOLD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EFREQHOLDL (0x4087)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EFREQHOLD	估算器强制速度最大值, FOC_EFREQHOLD 内部为 24 位, 最高位为符号位。软件写入高 16 位 当估算器估算速度小于 FOC_EFREQMIN, 强制速度增加到等于该值时, 不再增加 取值范围[-32768, 32767] 例: fbase = 200Hz, 极对数 pp = 4, 则 speed_base = 60*fbase/pp = 3000rpm。设置强制速度最大值为 60rpm, 则 FOC_EFREQHOLD = 60rpm/speed_base*32768 = 655 (0x028F)。

12.2.64 FOC_EK3 (0x4088, 0x4089)

FOC_EK3H (0x4088)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK3[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0
FOC_EK3L (0x4089)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK3[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EK3	估算器估算电流的第三个系数, 最高位恒为 0, Q15 格式 取值范围[0, 32767]

12.2.65 FOC_EK4 (0x408A, 0x408B)

FOC_EK4H (0x408A)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK4[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK4L (0x408B)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK4[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述						
[15:0]	FOC_EK4	估算器估算电流的第四个系数, Q15 格式 取值范围 [-32768, 32767]						

12.2.66 FOC_EK1 (0x408C, 0x408D)

FOC_EK1H (0x408C)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK1[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK1L (0x408D)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_EK1	估算器估算电流的第一个系数, 最高位恒为 0, Q15 格式 取值范围 [0, 32767]						

12.2.67 FOC_EK2 (0x408E, 0x408F)

FOC_EK2H (0x408E)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK2[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK2L (0x408F)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_EK2	估算器估算电流的第二个系数, 最高位恒为 0, Q15 格式 取值范围 [0, 32767]						

12.2.68 FOC_IDREF (0x4090, 0x4091)

FOC_IDREFH (0x4090)								
位	15	14	13	12	11	10	9	8
名称	FOC_IDREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IDREFL (0x4091)								
位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IDREF	用户给定的 d 轴电流指令值 取值范围 [-32768, 32767]

12.2.69 FOC_IQREF (0x4092, 0x4093)

FOC_IQREFH (0x4092)								
位	15	14	13	12	11	10	9	8
名称	FOC_IQREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IQREFL (0x4093)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_IQREF	用户给定的 q 轴电流指令值 取值范围 [-32768, 32767]						

12.2.70 FOC_QKP (0x4094, 0x4095)

FOC_QKPH (0x4094)								
位	15	14	13	12	11	10	9	8
名称	FOC_QKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QKPL (0x4095)								
位	7	6	5	4	3	2	1	0
名称	FOC_QKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_QKP	q 轴 PI 控制器的 KP 系数，最高位恒为 0，Q12 格式 取值范围 [0, 32767]，对应 Q12 取值范围 [0, 8]						

12.2.71 FOC_QKI (0x4096, 0x4097)

FOC_QKIH (0x4096)								
位	15	14	13	12	11	10	9	8
名称	FOC_QKI[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0
FOC_QKIL (0x4097)								
位	7	6	5	4	3	2	1	0
名称	FOC_QKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						

[15:0]	FOC_QKI	q 轴 PI 控制器的 KI 系数，最高位恒为 0，Q15 格式 取值范围[0, 32767]，对应 Q15 取值范围[0, 1]
--------	---------	--

12.2.72 FOC__UDCFLT (0x4098, 0x4099)

FOC__UDCFLTH (0x4098)								
位	15	14	13	12	11	10	9	8
名称	FOC__UDCFLT[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__UDCFLTL (0x4099)								
位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC__UDCFLT		滤波后的母线电压 FOC 模块对母线电压采样，滤波后得到 FOC__UDCFLT。可以选择 ADC 通道 2(外部电阻分压)或者通道 14(内部电阻分压)。 取值范围[0, 32767] 例：母线电压 1/6 分压送进 ADC，ADC 的参考电压为 5V，即母线电压的采样范围为 0V ~ 30V，FOC__UDCFLT 为 19661(0x4CCD)，则母线电压 = $19661/32768*5V*6 = 18V$ 。					

13 Timer1

13.1 Timer1 操作说明

Timer1 包含一个 16 位向上计数的基本计数器和一个 16 位向上计数的重载计数器。Timer1 主要用于 BLDC 电机方波驱动。Timer1 具有如下特性：

- 16 位向上计数的基本计数器用于记录两次位置检测或两次换相之间的时间(即 60 度时间)，也可用于位置检测失败时强制换相的时间。
- 16 位向上计数的重载计数器用于控制位置检测成功到换相的时间，以及换相后的续流屏蔽时间(禁止位置检测时间)。
- 3 位可编程分频器对系统时钟进行分频，分频时钟作为两个计数器的时钟源
- 位置检测信号的滤波和采样延迟可配置
- 位置检测模块根据输入信号产生换相所需的位置信号
- 7 组状态寄存器控制比较器和输出
- 6 个中断源

Timer1 内部结构如图 13-1 所示。

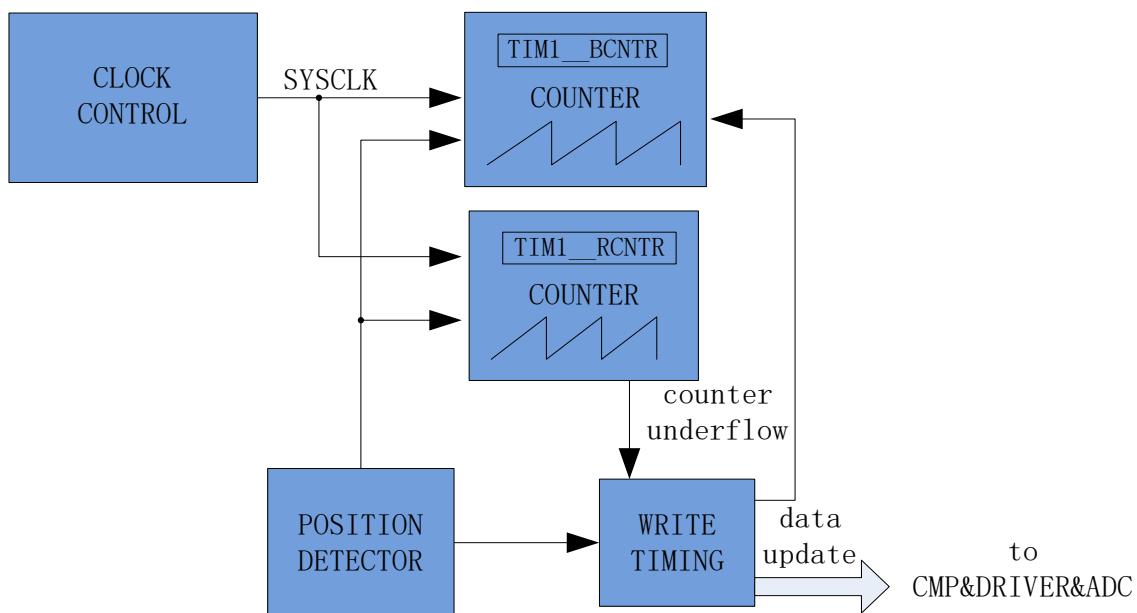


图 13-1 Timer1 内部结构

13.1.1 Timer1 计数单元

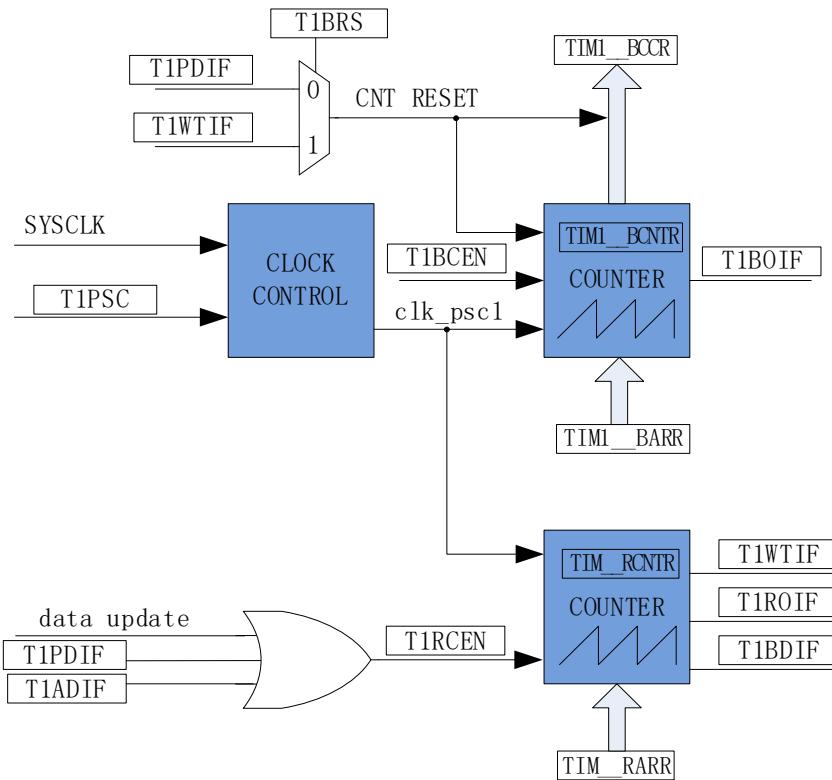


图 13-2 时基单元

Timer1 包含一个分频器，一个 16 位向上计数的基本计数器，一个 16 位向上计数的重载计数器。

13.1.1.1 分频器

分频器对系统时钟进行分频，产生基本计数器和重载计数器的计数时钟源。分频器由 **TIM1_CR3[T1PSC]** 控制，可选择 8 种分频系数。由于这个控制寄存器没有缓冲器，分频系数更新后会立刻改变时钟源频率，所以应在基本计数器和重载计数器都不工作时更新分频系数。时钟源的频率为 $\text{clk_psc1} = \text{SYSCLK}/(2^{\text{TIM1}_\text{CR3}[\text{T1PSC}]})$ 。分频后的时钟源频率与 **TIM1_CR3[T1PSC]** 的关系如表 13-1 所示。

表 13-1 分频后的寄存器 **TIM1_CR3[T1PSC]** 不同值对应的时钟频率

TIM1_CR3[T1PSC]	分频系数	clk_psc1 (Hz)	TIM1_CR3[T1PSC]	分频系数	clk_psc1 (Hz)
000	1	24M	100	16	1.5M
001	2	12M	101	32	750k
010	4	6M	110	64	375k
011	8	3M	111	128	187.5k

13.1.1.2 基本计数器

基本计数器为一个 16 位向上计数的计数器，计数值为 `TIM1__BCNTR`。当位置检测中断 `TIM1_SR[T1PDIF]` 或者是写入时序中断 `TIM1_SR[T1WTIF]`(由 `TIM1_CR2[T1BRS]` 选择)产生时，`TIM1__BCNTR` 当前的计数值被存进捕获寄存器 `TIM1__BCCR`，同时 `TIM1__BCNTR` 清 0 并重新开始计数。`TIM1__BCCR` 记录的数为两次位置检测中断或两次写入时序中断之间的时间(即 60 度的时间)。该时间可经过多次求平均后作为 60 度基准存入 `TIM1_BCOR` 寄存器，次数通过 `TIM1_CR0[T1CFLT]` 设定。当 `TIM1__BARR` 自动装载使能(`TIM1_CR1[BAPE] = 1`)时，`TIM1__BCOR` 的值被转入 `TIM1__BARR` 寄存器。当 `TIM1__BCNTR` 计数值等于 `TIM1__BARR` 时，基本计数器上溢中断事件标志位 `TIM1_SR[T1BOIF]` 置 1。如果使能强制换相，则产生换相动作，基本计数器清 0。如果不使能强制换相，则基本计数器不会清 0，一直计数到 `0xFFFF` 溢出后自动清 0。

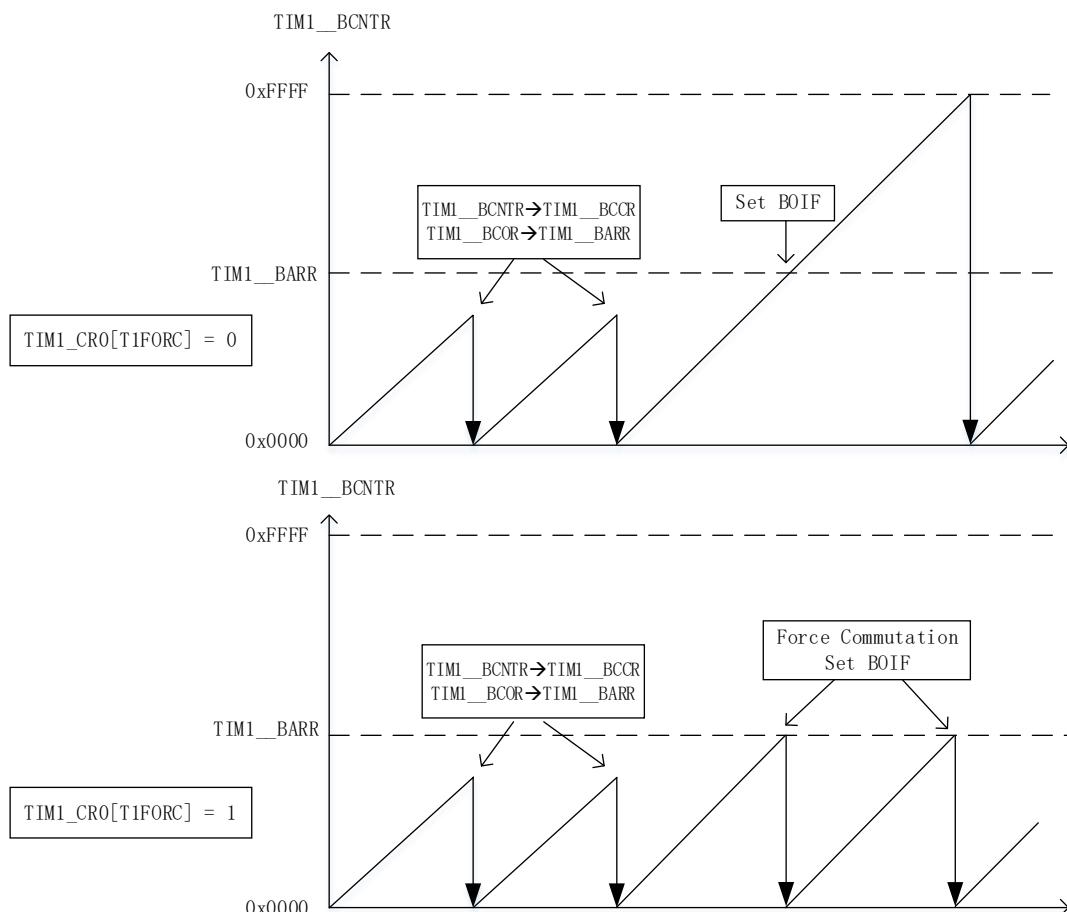


图 13-3 基本计数器计数波形图

手动模式(`TIM1_IER[T1MAME] = 1`)时，`TIM1__BCNTR` 不再由 `TIM1_CR2[T1BRS]` 控制复位，而是由基本计数器上溢事件复位。

13.1.1.3 重载计数器

重载计数器包含一个 16 位向上计数的计数器，计数值为 `TIM1_RCNTR`。当计数到 `TIM1_RARR` 的设定值时，产生上溢事件，重载计数器上溢中断事件标志位 `TIM1_SR[T1ROIF]` 置 1，`TIM1_RCNTR` 清 0，此时使能位 `TIM1_CR0[T1RCEN]` 被清 0，重载计数器停止动作。位置检测中断和写入时序中断可将 `TIM1_CR0[T1RCEN]` 置 1，重载计数器自动重新开始计数。

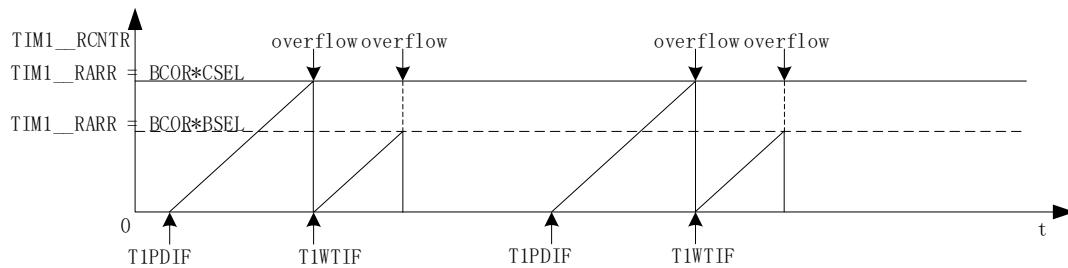


图 13-4 重载计数器计数波形图

13.1.2 位置检测

13.1.2.1 位置检测信号

`TIM1_CR3[T1TIS]` 选择位置检测信号来自 CMP0/1/2(CMP 位置检测)、GPIO(Hall 传感器位置检测)、ADC(ADC 位置检测)。配置 `HALL_CR [HALLSEL]` 选择 GPIO 来源于 P1.4/P1.6/P2.1(功能转移后的 Hall 信号输入端口)或 P0.2/P3.7/P3.6。`TIM1_CR3[T1INM]` 选择是否对 CMP/GPIO 的信号进行滤波。当位置检测成功，触发位置检测事件。位置检测事件分为 CMP/GPIO 位置检测事件和 ADC 位置检测事件。

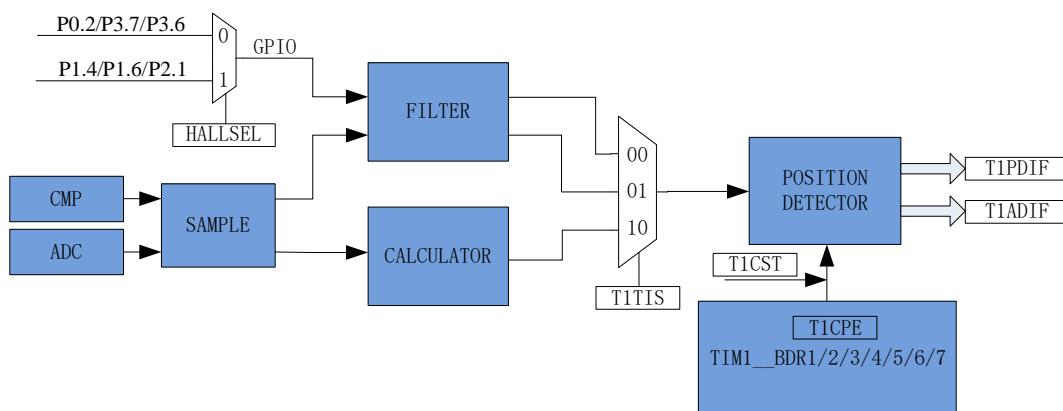


图 13-5 位置检测功能框图

13.1.2.2 CMP/GPIO 位置检测事件

配置寄存器组 TIM1_DBR1/2/3/4/5/6/7[T1CPE]，选择位置检测信号的有效沿；当输入的 CMP/GPIO 位置检测信号的有效沿到来时，位置检测成功，CMP/GPIO 位置检测事件标志位 TIM1_SR[T1PDIF]被置 1。TIM1_CR4[T1CST]控制 TIM1_DBR1/2/3/4/5/6/7[T1CPE]的顺序。

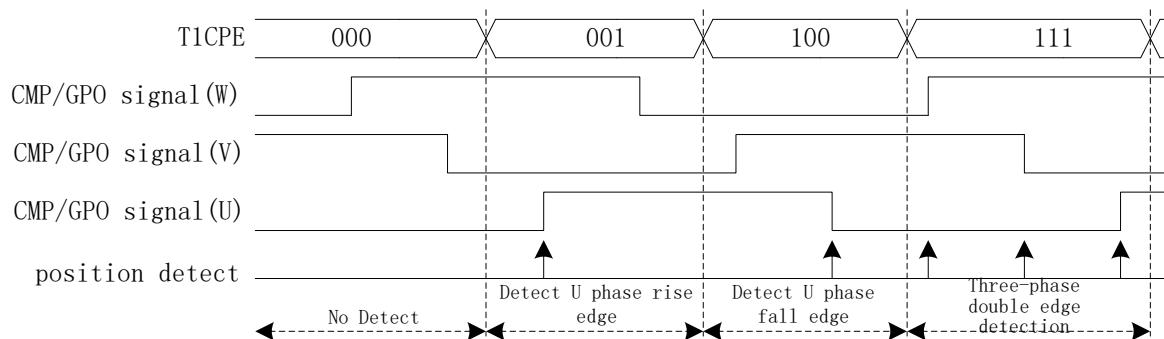


图 13-6 位置检测时序图

TIM1_DBR1/2/3/4/5/6/7[T1CPE]决定输入的有效沿如表 13-2 所示。

表 13-2 不同 TIM1_DBR1/2/3/4/5/6/7[T1CPE]下的有效沿

CPE	描述	CPE	描述
000	0	100	检测 U 相下降沿，U 相对应比较器使能
001	检测 U 相上升沿，U 相对应比较器使能	101	检测 W 相上升沿，W 相对应比较器使能
010	检测 W 相下降沿，W 相对应比较器使能	110	检测 V 相下降沿，V 相对应比较器使能
011	检测 V 相上升沿，V 相对应比较器使能	111	检测三相双沿，三相对应比较器使能

13.1.2.3 ADC 位置检测事件

TIM1_CR3[T1TIS]选择位置检测信号输入源来自 ADC 时，Timer1 控制 ADC 采集导通相电压和悬空相电压，并计算如下公式：

$$TIM1_URES = K \times TIM1_UCOP - TIM1_UFLP$$

其中，

K: ADC 位置检测系数

SYS_TICK: 导通相电压的 ADC 采样值

TIM1_UFLP: 悬空相电压的 ADC 采样值

TIM1_DBR1/2/3/4/5/6/7[T1CPE]决定 K、TIM1_UCOP 和 TIM1_UFLP 的具体含义，具体如表 13-3 所示。

表 13-3 TIM1_DBR1/2/3/4/5/6/7[T1CPE]与 K、TIM1_UCOP 和 TIM1_UFLP 的关系

CPE	描述
000	保留
001	K 为 TIM1_KR, TIM1_UCOP 为 W 相电压, TIM1_UFLP 为 U 相电压
010	K 为 TIM1_KF, TIM1_UCOP 为 U 相电压, TIM1_UFLP 为 W 相电压
011	K 为 TIM1_KR, TIM1_UCOP 为 U 相电压, TIM1_UFLP 为 V 相电压
100	K 为 TIM1_KF, TIM1_UCOP 为 V 相电压, TIM1_UFLP 为 U 相电压
101	K 为 TIM1_KR, TIM1_UCOP 为 V 相电压, TIM1_UFLP 为 W 相电压
110	K 为 TIM1_KF, TIM1_UCOP 为 W 相电压, TIM1_UFLP 为 V 相电压
111	保留

当 TIM1_URES 发生正负变化时，触发 ADC 位置检测事件，ADC 位置检测中断事件标志位 TIM1_SR[T1ADIF]置 1。改变 ADC 位置检测系数 K 可改变 ADC 位置检测事件触发的位置，从而灵活控制换相点。

13.1.2.4 采样

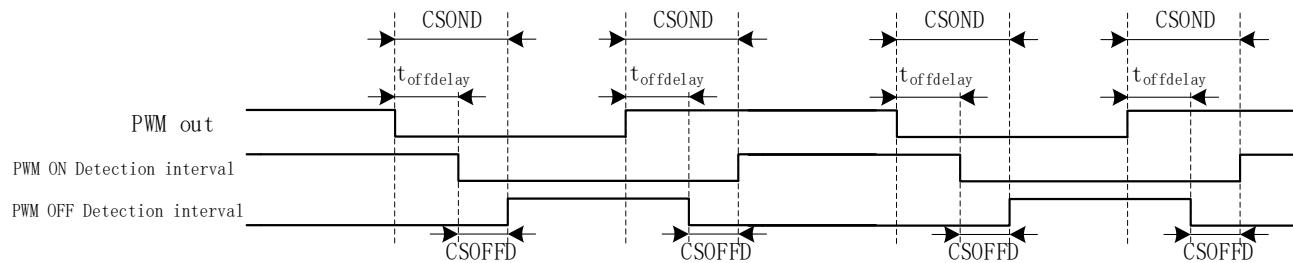


图 13-7 采样区间图

由于受到功率器件开关速度的影响，反电动势信号滞后于芯片的 PWM 输出。通过设置 CMP_SAMR[CSOFFD]和 CMP_SAMR[CSOND]以及 CMP_CR4[FAEN]，可调节反电动势采样区间以获得有效的位置检测信号。当 TIM1_CR3[T1TIS]设置为 01 或 10 时，Timer1 在该采样区间内使能 CMP0/1/2 输出反电动势与中性点电势的比较结果或启动 ADC 采集悬空相电压。

详细采样区间设置，请参考 27.1.4 章节。

13.1.2.5 滤波

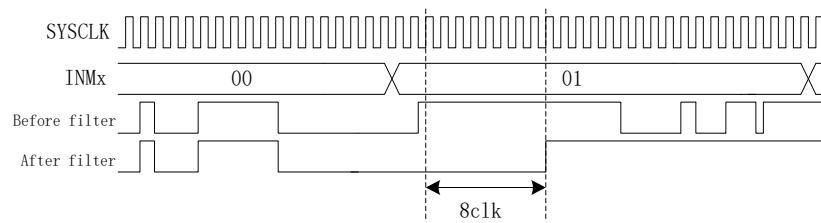


图 13-8 滤波模块时序图

滤波电路根据 TIM1_CR3[T1INM]与 CMP_CR4[FAEN]可选择滤除脉宽为 8/16/24/32/64/96 个时钟周期的 CMP/GPIO 的输入噪声。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 8/16/24/32/64/96 个时钟周期。

13.1.3 写入时序中断

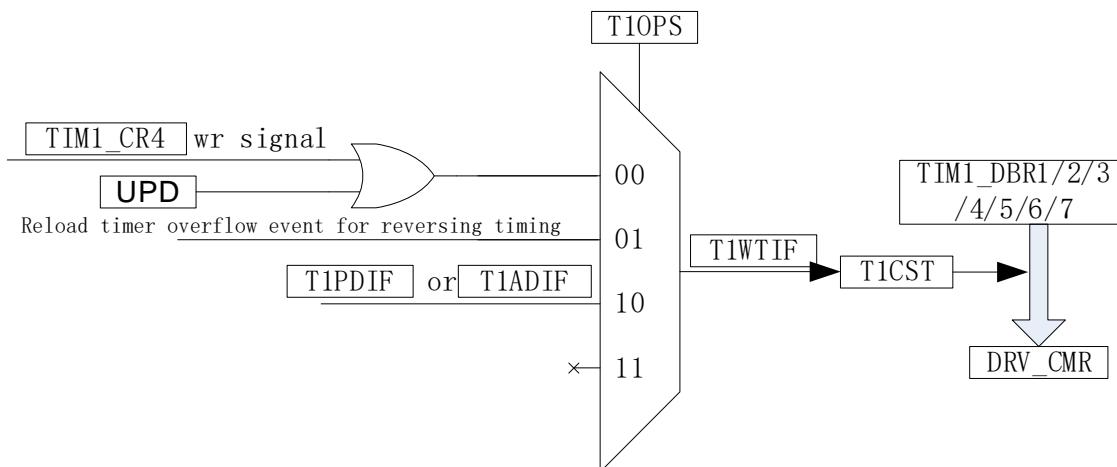


图 13-9 写入时序框图

将 TIM1_DBRI/2/3/4/5/6/7 中预设的控制信号送入驱动模块 DRV_CMRA 后，写入时序中断触发。写入时序中断由 TIM1_CR0[T1OPS]选择触发信号，可选择软件触发、重载计数器上溢触发或位置检测中断触发。写入时序中断发生后，写入时序中断事件标志位 TIM1_SR[T1WTIF]置 1，同时如果 TIM1_CR4[T1CST]在 001 ~ 110 之间，TIM1_CR4[T1CST]自动加 1。

13.1.4 Timer1 中断

Timer1 有 6 个中断请求源：

- 基本计数器的上溢中断

- 重载计数器的上溢中断
- 写入时序中断
- 屏蔽续流结束中断
- CMP/GPIO位置检测中断
- ADC位置检测中断

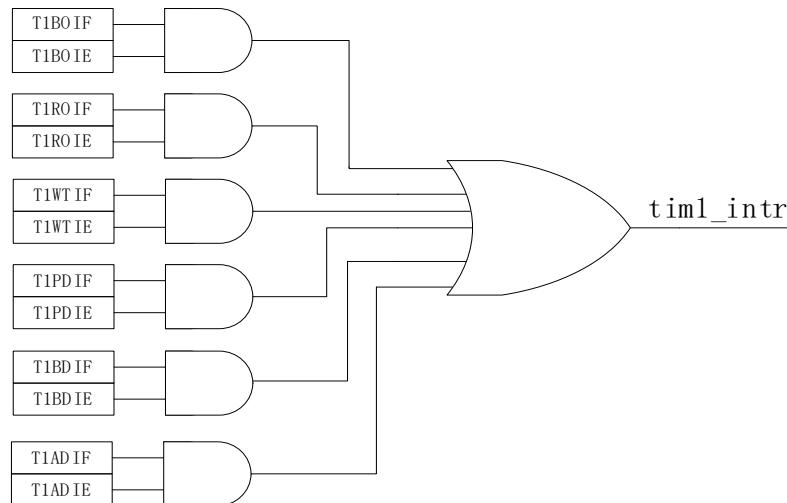


图 13-10 Timer1 中断源

13.2 BLDC 电机方波驱动

针对 BLDC 电机方波驱动，Timer1 配合 CMP0/1/2 和 Driver 模块实现如下功能：

- 自动记录 60 度时间，滤波后作为 60 度基准时间
- 当检测不到位置信号时，可自动强制换相
- 自动续流屏蔽，即在续流时间内，停止比较器采样
- 自动控制从位置检测成功到换相的时间，实现自动换相
- 接管 CMP_CR2[CMP0SEL]，自动控制 CMP0/1/2
- 可设置比较器信号避开功率器件开关振铃进行采样，信号采样后可配置滤波
- 接管 DRV_CMR 寄存器，自动控制 6 路 PWM 输出

13.2.1 方波驱动的六步换相

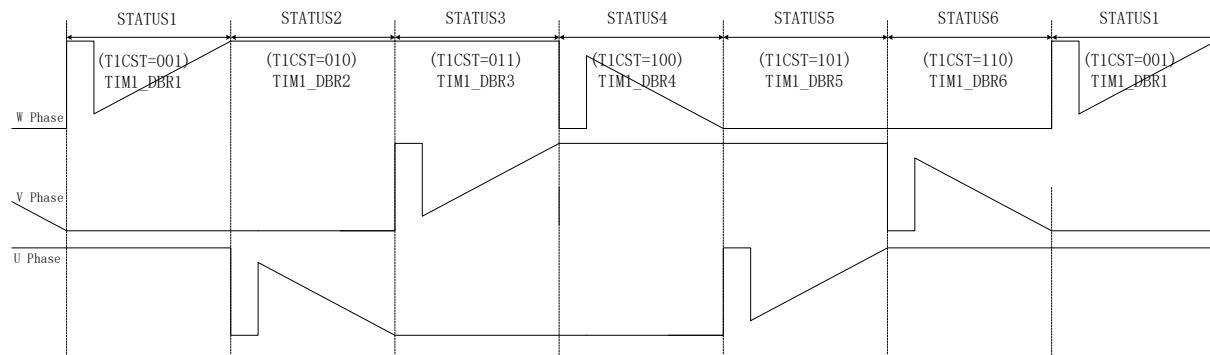


图 13-11 方波的六步换相图

TIM1_CR4[T1CST]是换相状态机。其中状态 0 用于输出关闭状态，状态 7 可自定义，用于实现刹车，预充电，预定位，启动等功能。状态 1 ~ 6 用于六步自动换相，换相动作后，状态机 **TIM1_CR4[T1CST]**自动加 1。

状态 1 ~ 7 对应 **TIM1_DBRx** 寄存器，当写入时序中断发生时，当前状态对应的 **TIM1_DBRx** 会自动传输到 **DRV_CM** 寄存器和 **CMP_CR2[CMP0SEL]**，实现换相和位置检测。

13.2.2 方波驱动的工作原理

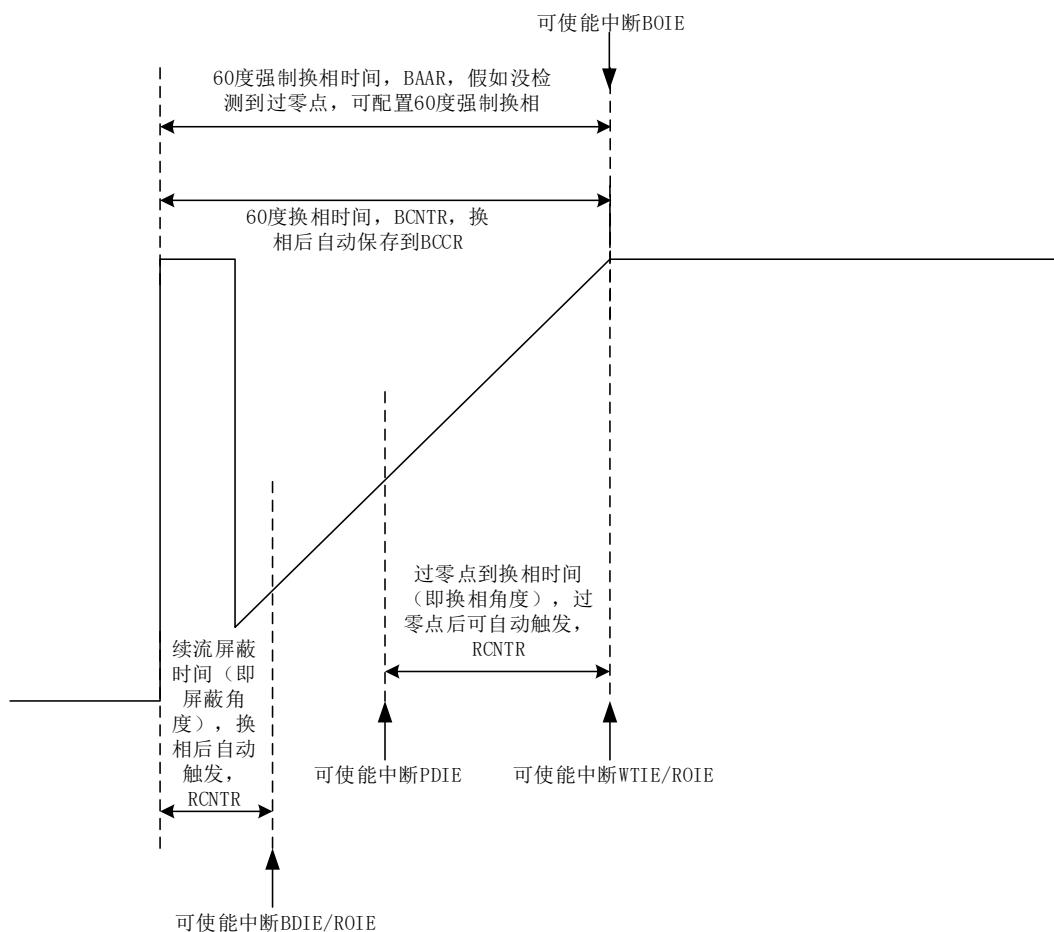


图 13-12 BLDC 的工作原理

13.2.2.1 60 度基准时间

TIM1__BCCR 捕获上一次的 60 度时间。设置 TIM1_CR2[T1BRS] = 0，捕获两次写入时序中断之间的时间，设置 TIM1_CR2[T1BRS] = 1，捕获两次位置检测中断之间的时间。

TIM1_BCOR 为滤波后的 60 度时间，即 60 度基准时间。TIM1_CR0[T1CFLT] 可选择前 1/2/4/8 个 TIM1__BCCR 平均后得到 TIM1_BCOR。

方波驱动时，根据 60 度基准时间 TIM1_BCOR 决定续流屏蔽时间、位置检测成功到换相的时间，以及强制换相的时间。

如果基本计数器自动装载使能(TIM1_CR1[T1BAPE] = 1)，当基本计数器因位置检测中断或写入时序中断而复位时，TIM1_BCOR 的值被传送到 TIM1__BARR，以控制强制换相。

13.2.2.2 60 度强制换相

电机在平稳转动的时候，一般在换相之后的 30 度即可检测到过零点(ZCP)，产生位置检测中断。假如在换相后经过 60 度都没有检测到过零点，认为位置检测失败，需要进行强制换相。

设置 `TIM1_CR0[T1FORC] = 1` 使能强制换相功能。在前一次换相时，写入时序中断使计数器 `TIM1__BCNTR` 清 0 并重新开始计数，同时 `TIM1__BCCR` 捕获 `TIM1__BCNTR` 的计数值，经过滤波后，作为 60 度基准时间被保存在 `TIM1__BCOR`。如果自动装载功能使能(`TIM1_CR1[T1BAPE] = 1`)，基本计数器复位时 `TIM1__BCOR` 的值被载入 `TIM1__BARR`。当 `TIM1__BCNTR` 与 `TIM1__BARR` 比较匹配时(换相之后经过 60 度依然没有检测到过零点)，基本计数器上溢中断事件标志位 `TIM1_SR[T1BOIF]`置 1，进行强制换相，此时计数器 `TIM1__BCNTR` 被清 0。(注: 如果在换相后 60 度内检测到过零点，当 `TIM1__BCNTR > TIM1__BARR` 时，不会触发强制换相且 `TIM1_SR[T1BOIF]` 不会置 1)。如果禁止强制换相功能(`TIM1_CR0[T1FORC] = 0`)，当 `TIM1__BCNTR > TIM1__BARR` 时，中断事件标志位 `TIM1_SR[T1BOIF]`置 1，不会自动强制换相。可通过判断基本计数器上溢中断事件标志位和位置检测中断事件标志位进行手动换相。

13.2.2.3 续流屏蔽

在换相之后，由于原来的导通相变为悬空相，此时该相的电感能量经过续流二极管释放到电源或地，在续流过程中，悬空相反电动势信号无法测量。通过屏蔽二极管续流时间内的比较器信号或 ADC 采样值，避免续流产生的错误信号引起错误换相。续流屏蔽结束，产生屏蔽续流结束中断事件标志位 `TIM1_SR[T1BDIF]`。

续流屏蔽时间通过 `TIM1_CR1[BSEL]`设置，公式: 屏蔽角度 = $\text{TIM1_CR1[BSEL]} / 128 * 60^\circ$ 。

13.2.2.4 位置检测成功到换相的角度

在换相之后检测到过零点(产生位置检测中断)，硬件根据软件设置的过零点到换相的时间开始计时。计时结束后，硬件自动换相，产生写入时序中断事件标志位 `TIM1_SR[T1WTIF]`。

过零点到换相的时间通过 `TIM1_CR2[CSEL]`设置，公式: 换相角度 = $\text{TIM1_CR2[CSEL]} / 128 * 60^\circ$ 。

13.2.2.5 逐波限流

参考章节 27.1.1.2。

13.3 Timer1 寄存器

13.3.1 TIM1_CR0 (0x4068)

位	7	6	5	4	3	2	1	0
名称	T1RWEN	T1CFLT		T1FORC	T1OPS		T1BCEN	T1RCEN
类型	W1	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	T1RWEN	TIM1_CRO[T1RCEN]写使能位 0: 无意义 1: 在操作TIM1_CR0时，TIM1_CRO[T1RWEN]必须与TIM1_CRO[T1RCEN]同时操作，TIM1_CRO[T1RCEN]才能使能和不使能。对TIM1_CRO写0x81使能TIM1_CRO[T1RCEN]，写0x80不使能TIM1_CRO[T1RCEN]。						
[6:5]	T1CFLT	60度基准时间滤波选择 00: 前1个TIM1_BCCR平均后写入TIM1_BCOR 01: 前2个TIM1_BCCR平均后写入TIM1_BCOR 10: 前4个TIM1_BCCR平均后写入TIM1_BCOR 11: 前8个TIM1_BCCR平均后写入TIM1_BCOR						
[4]	T1FORC	60度强制换相使能 0: 不使能 1: 使能 注：在检测到过零点后，即使使能了该位，经过60度也不会强制换相						
[3:2]	T1OPS	换相触发信号选择 选择TIM1_DBRx向DRV_CMР传输的触发信号 00: 软件对TIM1_IER[T1UPD]写1或向TIM1_CR4[T1CST]写入时传输 01: 重载计数器换相时间计时上溢中断触发数据传输 10: 位置检测中断触发数据传输 11: 保留						
[1]	T1BCEN	基本计数器的计数器使能 0: 不使能 1: 使能						
[0]	T1RCEN	重载计数器的计数器使能 在操作TIM1_CR0时，TIM1_CRO[T1RWEN]必须与TIM1_CRO[T1RCEN]同时操作，TIM1_CRO[T1RCEN]才能使能和禁止。对TIM1_CRO写0x81使能TIM1_CRO[T1RCEN]，写0x80不使能TIM1_CRO[T1RCEN]。 位置检测中断和写入时序中断可自动使能TIM1_CRO[T1RCEN]。当重载计数器产生上溢中断后，TIM1_CRO[T1RCEN]硬件清0。 手动模式使能后，TIM1_CRO[T1RCEN]的硬件自动使能和不使能功能无效 0: 不使能 1: 使能						

13.3.2 TIM1_CR1 (0x4069)

位	7	6	5	4	3	2	1	0
名称	T1BAPE	BSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	T1BAPE	<p>TIM1_BARR自动装载使能 使能后，当基本计数器因为位置检测中断或写入时序中断复位时，将TIM1_BC0R存入TIM1_BARR寄存器。用于检测不到过零点时的60度强制换相 TIM1_BARR的自动装载功能不受手动模式影响 0: 不使能 1: 使能</p>
[6:0]	BSEL	<p>屏蔽续流角度选择 换相后屏蔽续流的角度，在屏蔽续流的这段时间内，不进行位置检测 公式：屏蔽角度 = TIM1_CR1[BSEL]/128*60° 注：手动模式下，屏蔽续流角度功能无效</p>

13.3.3 TIM1_CR2 (0x406A)

位	7	6	5	4	3	2	1	0
名称	T1BRS	CSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	T1BRS	基本计数器复位源选择 手动模式TIM1_IER[T1MAME]使能后，此功能无效，基本计数器TIM1_BCNTR只能通过BCNTR上溢事件复位 0: 写入时序复位 1: 位置检测中断复位						
[6:0]	CSEL	换相角度选择 位置检测输入触发后，经过CSEL对应的度后换相 公式：换相角度 = TIM1_CR2[CSEL]/128*60°						

13.3.4 TIM1_CR3 (0x406B)

位	7	6	5	4	3	2	1	0
名称	T1COM_MD	T1PSC			T1TIS		T1INM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	1	0	0
位	名称	描述						
[7]	T1COM_MD	位置检测信号选择CMP0/1/2的输出信号：位置检测事件触发条件选择 0: 检测到有效电平 1: 检测到有效沿 位置检测信号选择ADC的输出信号：位置检测事件触发条件选择 0: DRV_CR[DDIR] = 0时，检测到有效沿。DRV_CR[DDIR] = 1时，检测到有效电平 1: DRV_CR[DDIR] = 0时，检测到有效电平。DRV_CR[DDIR] = 1时，检测到有效沿 位置检测信号选择GPIO的输出信号：该位无意义						
[6:4]	T1PSC	计数器时钟分频选择 用于对系统时钟进行分频，作为基本计数器和重载计数器的时钟源；两个计数器的时钟源频率为： 000: 24MHz 001: 12MHz 010: 6MHz 011: 3MHz						

		100: 1.5MHz 110: 375kHz	101: 750kHz 111: 187.5kHz
[3:2]	T1TIS	位置检测信号选择 00: GPIO(根据 HALL_CR[HALLSEL] 选择 P1.4、P1.6、P2.1 或 P0.2、P3.7、P3.6 01: CMP0/1/2 的输出信号 10: ADC 的输出信号 11: 保留	
[1:0]	T1INM	位置检测信号的滤波脉宽选择。当输入信号的脉宽小于设定值，会被当作噪声滤除。滤波时间根据CMP_CR4[FAEN]的设定而改变。 CMP_CR4[FAEN] = 0时： 00: 4个系统时钟周期 01: 8个系统时钟周期 10: 16个系统时钟周期 11: 24个系统时钟周期 CMP_CR4[FAEN] = 1时： 00: 32个系统时钟周期 01: 64个系统时钟周期 10: 96个系统时钟周期 11: 128个系统时钟周期	

13.3.5 TIM1_CR4 (0x406C)

位	7	6	5	4	3	2	1	0																			
名称	RSV					T1CST																					
类型	-	-	-	-	-	R/W	R/W	R/W																			
复位值	-	-	-	-	-	0	0	0																			
位	名称	描述																									
[7:3]	RSV	保留																									
[2:0]	T1CST	换相状态机 状态机在不同的状态会对应不同的TIM1_DBRx 当TIM1_CR4[T1CST]在001 ~ 111状态，Timer1会根据TIM1_DBRx[T1CPE]自动接管CMP0/1/2的使能 当TIM1_CR4[T1CST]在001 ~ 110状态，会在写入时序中断触发时自动循环加1 表 13-4 TIM1_CR4[T1CST]与TIM1_DBRx的对应关系																									
		<table border="1"> <thead> <tr> <th>TIM1_CR4[T1CST]</th> <th>TIM1_DBRx</th> <th>TIM1_CR4[T1CST]</th> <th>TIM1_DBRx</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>0</td> <td>100</td> <td>TIM1_DBR4</td> </tr> <tr> <td>001</td> <td>TIM1_DBR1</td> <td>101</td> <td>TIM1_DBR5</td> </tr> <tr> <td>010</td> <td>TIM1_DBR2</td> <td>110</td> <td>TIM1_DBR6</td> </tr> <tr> <td>011</td> <td>TIM1_DBR3</td> <td>111</td> <td>TIM1_DBR7</td> </tr> </tbody> </table>						TIM1_CR4[T1CST]	TIM1_DBRx	TIM1_CR4[T1CST]	TIM1_DBRx	000	0	100	TIM1_DBR4	001	TIM1_DBR1	101	TIM1_DBR5	010	TIM1_DBR2	110	TIM1_DBR6	011	TIM1_DBR3	111	TIM1_DBR7
TIM1_CR4[T1CST]	TIM1_DBRx	TIM1_CR4[T1CST]	TIM1_DBRx																								
000	0	100	TIM1_DBR4																								
001	TIM1_DBR1	101	TIM1_DBR5																								
010	TIM1_DBR2	110	TIM1_DBR6																								
011	TIM1_DBR3	111	TIM1_DBR7																								

13.3.6 TIM1_IER (0x406D)

位	7	6	5	4	3	2	1	0
名称	T1UPD	T1MAME	T1ADIE	T1BOIE	T1ROIE	T1WTIE	T1PDIE	T1BDIE
类型	W1	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	T1UPD	TIM1_CRO[T1OPS] = 00: 软件对此位写1触发数据传输。写1后硬件自动清0						

[6]	T1MAME	手动模式使能 使能后，基本计数器和重载计数器将作为独立的计数器。具体细节为： 基本计数器的TIM1_BCNTR不再由TIM1_CR2[T1BRS]控制复位，而是由基本计数器上溢中断复位 重载计数器的使能位TIM1_CRO[T1RCEN]不再自动清0和置1，只通过软件操作 重载计数器的TIM1_RCNTR只能由重载计数器上溢事件清0 重载计数器的TIM1_RARR不会自动更新，只通过软件操作 0: 不使能 1: 使能
[5]	T1ADIE	ADC 位置检测中断使能 0: 不使能 1: 使能
[4]	T1BOIE	基本计数器上溢中断使能 0: 不使能 1: 使能
[3]	T1ROIE	重载计数器上溢中断使能 0: 不使能 1: 使能
[2]	T1WTIE	写入时序中断使能 0: 不使能 1: 使能
[1]	T1PDIE	CMP/GPIO位置检测中断使能 0: 不使能 1: 使能
[0]	T1BDIE	屏蔽续流结束中断使能 0: 不使能 1: 使能

13.3.7 TIM1_SR (0x406E)

位	7	6	5	4	3	2	1	0
名称	RSV		T1ADIF	T1BOIF	T1ROIF	T1WTIF	T1PDIF	T1BDIF
类型	-	-	R/WO	R/WO	R/WO	R/W	R/WO	R/WO
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5]	T1ADIF	ADC 位置检测中断事件标志位 当 ADC 位置检测信号与 TIM1_DBRx[T1CPE] 相同时产生位置检测中断 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清0 1: 无意义						
[4]	T1BOIF	基本计数器上溢中断事件标志位 基本计数器向上计数时，当TIM1_BCNTR计数器的值与TIM1_BARR寄存器的值比较匹配时，发生上溢事件 读： 0: 未发生中断事件						

		1: 发生中断事件 写: 0: 清0 1: 无意义
[3]	T1ROIF	重载计数器上溢中断事件标志位 当TIM1_RCNTR与TIM1_RARR比较匹配时，发生上溢事件，TIM1_RCNTR清0 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[2]	T1WTIF	写入时序中断事件标志位 当TIM1_DBRx传输到DRV_CMRR时，产生写入时序中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[1]	T1PDIF	CMP/GPIO 位置检测中断事件标志位 当 CMP/GPIO 位置检测信号与 TIM1_DBRx[T1CPE]相同时产生位置检测中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[0]	T1BDIF	屏蔽续流结束中断事件标志位 换相后开始屏蔽续流时间，屏蔽结束时产生中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义

13.3.8 TIM1_BCOR (0x4070, 0x4071)

TIM1_BCORH (0x4070)							
位	15	14	13	12	11	10	9
名称	TIM1_BCOR[15:8]						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0
TIM1_BCORL (0x4071)							
位	7	6	5	4	3	2	1
名称	TIM1_BCOR[7:0]						

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[15:0]	TIM1__BCOR	捕获基本计数器计数值滤波值 TIM1__BCCR滤波后的值，即60度时间的基准值						

13.3.9 TIM1_CR5 (0x4072)

位	7	6	5	4	3	2	1	0
名称	T1POP	T1WTS	RSV		ITRIP_DIS	UCOP_DIS	T1AFL	
类型	R/W	R/W	-	-	R/W	R/W	R/W	R/W
复位值	0	0	-	-	0	0	0	0
<hr/>								
位	名称	描述						
[7]	T1POP	Driver计数器上溢事件触发数据传输使能 此功能只在TIM_CRO[T1OPS] = 00时生效，当该位使能后，根据Driver计数器上溢事件触发数据传输使能，即一个载波周期换一次相 0: 不使能 1: 使能						
[6]	T1WTS	PWM同步使能 0: 不使能 1: 使能						
[5:4]	RSV	保留						
[3]	ITRIP_DIS	母线电流采样禁止 0: 不禁止 1: 禁止						
[2]	UCOP_DIS	导通相电压采样禁止 0: 不禁止 1: 禁止						
[1:0]	T1AFL	ADC采样电压计算结果滤波次数 00: 1 次 01: 2 次 10: 4 次 11: 8 次						

13.3.10 TIM1_DBRI (0x4074, 0x4075)

TIM1_DBRIH(0x4074)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
<hr/>								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿极性和比较器使能选择						

		用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则为位置检测中断。 参考CMP/GPIO位置检测事件和表13-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

注: TIM1_DBR1[T1WLE]和TIM1_DBR1[T1WHE]、TIM1_DBR1[T1VLE]和TIM1_DBR1[T1VHE]或TIM1_DBR1[T1ULE]和TIM1_DBR1[T1UHE]同时为1时，三相上下桥互补输出并自动插入死区时间(TIM1_DBR2 ~ TIM1_DBR7均与此同)。

13.3.11 TIM1_DBR2 (0x4076, 0x4077)

TIM1_DBR2H (0x4076)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0

TIM1_DBR2L (0x4077)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表13-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效						
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能						
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能						
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能						
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能						
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能						
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能						

13.3.12 TIM1_DBR3 (0x4078, 0x4079)

TIM1_DBR3H(0x4078)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR3L(0x4079)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表13-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效						
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能						
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能						
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能						
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能						
[1]	T1UHE	U相上桥输出使能						

		0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

13.3.13 TIM1_DBR4 (0x407A, 0x407B)

TIM1_DBR4H (0x407A)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR4L (0x407B)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表13-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效						
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能						
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能						
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能						

[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

13.3.14 TIM1_DBR5 (0x407C, 0x407D)

TIM1_DBR5H (0x407C)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR5L (0x407D)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表13-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效						
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能						

[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

13.3.15 TIM1_DBR6 (0x407E, 0x407F)

TIM1_DBR6H (0x407E)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR6L (0x407F)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表13-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						

[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

13.3.16 TIM1_DBR7 (0x4080, 0x4081)

TIM1_DBR7H(0x4080)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE		T1WHP	T1WLP	T1VHP	T1VLP	
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR7L(0x4081)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表13-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						

[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

13.3.17 TIM1__BCNTR (0x4082, 0x4083)

TIM1__BCNTRH (0x4082)								
位	15	14	13	12	11	10	9	8
名称	TIM1__BCNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0
TIM1__BCNTRL (0x4083)								
位	7	6	5	4	3	2	1	0
名称	TIM1__BCNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	TIM1__BCNTR		基本计数器的计数值，用于60度换相时间的计数 自动模式：TIM1__BCNTR根据TIM1_CR2[T1BRS]选择复位源， TIM1__BCNTR上溢中断不会使TIM1__BCNTR重新计数 手动模式：TIM1__BCNTR上溢中断使TIM1__BCNTR重新计数					

13.3.18 TIM1__BCCR (0x4084, 0x4085)

TIM1__BCCRH (0x4084)								
位	15	14	13	12	11	10	9	8
名称	TIM1__BCCR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__BCCRL (0x4085)								
位	7	6	5	4	3	2	1	0
名称	TIM1__BCCR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1__BCCR	捕获基本计数器计数值 自动模式：当基本计数器因为位置检测中断或写入时序中断复位时，将复位前的计数值存至TIM1__BCCR。 手动模式：当基本计数器因为上溢中断复位时，将复位前的计数值存至TIM1__BCCR						

13.3.19 TIM1__BARR (0x4086, 0x4087)

TIM1__BARRH (0x4086)								
位	15	14	13	12	11	10	9	8
名称	TIM1__BARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__BARRL (0x4087)								
位	7	6	5	4	3	2	1	0
名称	TIM1__BARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1__BARR	基本计数器的重载值 当基本计数器的计数值等于TIM1__BARR时，发生上溢中断，同时计数器清0						

13.3.20 TIM1__RARR (0x4088, 0x4089)

TIM1__RARRH (0x4088)								
位	15	14	13	12	11	10	9	8
名称	TIM1__RARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__RARRL (0x4089)								
位	7	6	5	4	3	2	1	0
名称	TIM1__RARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1__RARR	重载计数器的自动重载值 当重载计数器的计数值等于TIM1__RARR时，发生上溢中断，同时计数器清0 自动模式：写入时序中断产生时将续流屏蔽角度对应的数(TIM1_CR1[BSEL])更新到TIM1__RARR；位置检测中断产生时将换相角度对应的数(TIM1_CR2[CSEL])更新到TIM1__RARR。 手动模式：TIM1__RARR软件填入

13.3.21 TIM1__RCNTR (0x408A, 0x408B)

TIM1__RCNTRH (0x408A)								
位	15	14	13	12	11	10	9	8
名称	TIM1__RCNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
TIM1__RCNTRL (0x408B)								
位	7	6	5	4	3	2	1	0
名称	TIM1__RCNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
位	名称	描述						
[15:0]	TIM1__RCNTR	重载计数器的计数值，用于续流屏蔽时间和过零点到换相时间的计数 注：手动模式时，TIM1__RCNTR只通过重载计数器上溢中断清0						

13.3.22 TIM1__UCOP (0x408C, 0x408D)

TIM1__UCOPH (0x408C)								
位	15	14	13	12	11	10	9	8
名称	TIM1__UCOP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__UCOPL (0x408D)								
位	7	6	5	4	3	2	1	0
名称	TIM1__UCOP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1__UCOP	导通相电压的ADC采样值(次高位对齐)						

13.3.23 TIM1__UFLP (0x408E, 0x408F)

TIM1__UFLPH (0x408E)								
位	15	14	13	12	11	10	9	8
名称	TIM1__UCOP[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0
TIM1__UFLPL (0x408F)								
位	7	6	5	4	3	2	1	0
名称	TIM1__UCOP[7:0]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位 名称 描述								
[15:0]	TIM1_UFLP	悬空相电压的 ADC 采样值(次高位对齐)						

13.3.24 TIM1_URES (0x4090, 0x4091)

TIM1_URESH (0x4090)								
位	15	14	13	12	11	10	9	8
名称 TIM1_URES[15:8]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_URESL (0x4091)								
位	7	6	5	4	3	2	1	0
名称 TIM1_URES[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位 名称 描述								
[15:0]	TIM1_URES	ADC 位置检测公式计算结果, Q15 格式						

13.3.25 TIM1_KRMAX (0x4092)

位	7	6	5	4	3	2	1	0
名称 TIM1_KRMAX								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位 名称 描述								
[7:0]	TIM1_KRMAX	上升沿系数最大值 范围(0, 255)						

13.3.26 TIM1_KFMIN (0x4093)

位	7	6	5	4	3	2	1	0
名称 TIM1_KFMIN								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位 名称 描述								
[7:0]	TIM1_KFMIN	下降沿系数最小值 范围(0, 255)						

13.3.27 TIM1_KF (0x4094, 0x4095)

TIM1_KFH (0x4094)								
位	15	14	13	12	11	10	9	8
名称 TIM1_KF[15:8]								
类型	R	R/W						

复位值	0	0	0	0	0	0	0	0
TIM1_KFL (0x4095)								
位	7	6	5	4	3	2	1	0
名称 TIM1_KF[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_KF	悬空相电压下降时的 ADC 位置检测系数 取值范围[0, 32767]						

13.3.28 TIM1_KR (0x4096, 0x4097)

TIM1_KRH (0x4096)								
位	15	14	13	12	11	10	9	8
名称 TIM1_KR[15:8]								
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_KRL (0x4097)								
位	7	6	5	4	3	2	1	0
名称 TIM1_KR[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_KR	悬空相电压上升时的 ADC 位置检测系数 取值范围[0, 32767]						

13.3.29 TIM1_ITRIP (0x4098, 0x4099)

TIM1_ITRIPH (0x4098)								
位	15	14	13	12	11	10	9	8
名称 TIM1_ITRIP[15:8]								
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
TIM1_ITRIPL (0x4099)								
位	7	6	5	4	3	2	1	0
名称 TIM1_ITRIP[7:0]								
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_ITRIP	滤波后的母线电流 当 DRV_CNTR = 0 时，硬件模块自动对母线电流采样，滤波后供软件使用。默认使用 ADC 通道 4 取值范围[0, 32767] 注：该值由 8 个采样的瞬间电流值平均得到						

14 Timer2(适用于 FU6572L、FU6562L、FU6562Q、FU6532T、FU6522L、FU6522N)

14.1 Timer2 操作说明

Timer2 共有 5 种工作模式:

- 输出模式: 产生 PWM输出波形
- 输入捕获模式: 检测输入 PWM的高低电平持续时间
- 输入计数模式: 检测输入设定的 PWM个数所需的时间
- QEP&RSD模式: 正交编码器&顺逆风检测模式
- 步进模式: 检测步进电机的方向、位置和速度

Timer2 特性包括:

- 3位可编程分频器对系统时钟进行分频
- 16位向上计数的基本计数器, 计数时钟源为分频器的输出
- 16位向上向下计数的专用计数器, 用于输入计数模式, QEP&RSD模式和步进模式, 计数时钟源为外部输入信号。
- 输入滤波模块
- 边沿检测模块
- PWM 输出模块
- 中断事件

14.1.1 分频器

分频器对系统时钟进行分频, 产生基本计数器的计数时钟源。分频器由 TIM2_CR0[T2PSC]控制, 可选择 8 种分频系数。由于这个控制寄存器没有缓冲器, 分频系数更新后会立刻改变时钟源频率, 所以应在基本计数器不工作时更新分频系数。时钟源的频率为 $\text{clk_psc2} = \text{SYSCLK}/(2^{\text{TIM2_CR0[T2PSC]}})$ 。分频后的时钟源频率与 TIM2_CR0[T2PSC]的关系如表 14-1 所示。

表 14-1 分频后的时钟源频率与 TIM2_CR0[T2PSC]对应关系

TIM2_CR0[T2PSC]	分频系数	clk_psc2(Hz)	TIM2_CR0[T2PSC]	分频系数	clk_psc2(Hz)
000	1	24M	100	16	1.5M
001	2	12M	101	32	750k
010	4	6M	110	64	375k
011	8	3M	111	128	187.5k

14.1.2 TIM2__CNTR 的读写和计数

TIM2_CR1[T2CEN] = 1 时，TIM2__CNTR 计数。软件对 TIM2__CNTR 的写操作直接改变寄存器的值，因此软件需在执行写操作前禁止基本计数器。软件读 TIM2__CNTR 时，先读高字节，硬件会同步将此时刻低字节缓存，待读低字节时读取到的是缓存的数据。

14.1.3 输出模式

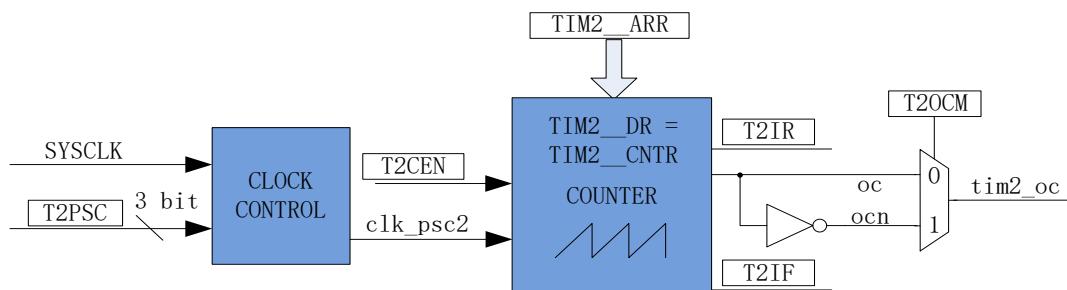


图 14-1 输出模式原理框图

基本计数器输出模式根据 TIM2_CR0[T2OCM]设置，以及 TIM2__CNTR 与寄存器 TIM2__DR、TIM2__ARR 设定值的比较结果产生输出信号，同时产生相应中断。

14.1.3.1 TIM2__ARR/TIM2__DR 的读写

在输出模式下，TIM2__ARR/TIM2__DR 包含预装载寄存器和影子寄存器。软件写 TIM2__ARR/TIM2__DR 寄存器时，数据保存在预装载寄存器中，在上溢事件 TIM2_CR1[T2IF]或基本计数器停止工作(TIM2_CR1[T2CEN] = 0)时，设定值被传递到影子寄存器中。

TIM2__ARR/TIM2__DR 为 16 位寄存器，软件需先写入高字节，再写入低字节。由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会被传递至影子寄存器中。

例：TIM2__DR(预装载寄存器)、DR_SH(影子寄存器)，TIM2__CNTR 和 DR_SH 比较产生 PWM；用户写 TIM2__DR，TIM2__DR 并不是立刻更新到 DR_SH，而是在一个 PWM 结束的时候，即 TIM2__CNTR 上溢时才将值更新到 DR_SH。

14.1.3.2 高/低电平输出模式

配置 TIM2_CR0[T2OCM] = 0 时，如果 TIM2__DR > TIM2__ARR，输出信号始终为低电平。配置 TIM2_CR0[T2OCM] = 1 时，如果 TIM2__DR > TIM2__ARR，输出比较信号始终为高电平。

14.1.3.3 PWM 输出

PWM 输出模式下，`TIM2_ARR` 决定 PWM 周期，`TIM2_DR` 决定占空比，占空比 = $\text{TIM2_DR}/\text{TIM2_ARR} \times 100\%$ 。配置 `TIM2_CR0[T2OCM]` = 0 时，当基本计数器 `TIM2_CNTR` < `TIM2_DR` 时输出低电平，反之输出高电平。配置 `TIM2_CR0[T2OCM]` = 1 时，当基本计数器 `TIM2_CNTR` < `TIM2_DR` 时输出高电平，反之输出低电平。当计数到 `TIM2_ARR` 时，输出信号反转。

14.1.3.4 中断事件

- 当 `TIM2_CNTR` = `TIM2_DR` 时，产生比较匹配事件，中断事件标志位 `TIM2_CR1[T2IR]` 置 1，基本计数器继续计数。
- 当 `TIM2_CNTR` = `TIM2_ARR` 时，产生上溢事件，中断事件标志位 `TIM2_CR1[T2IF]` 置 1，计数器清 0，并重新开始计数。

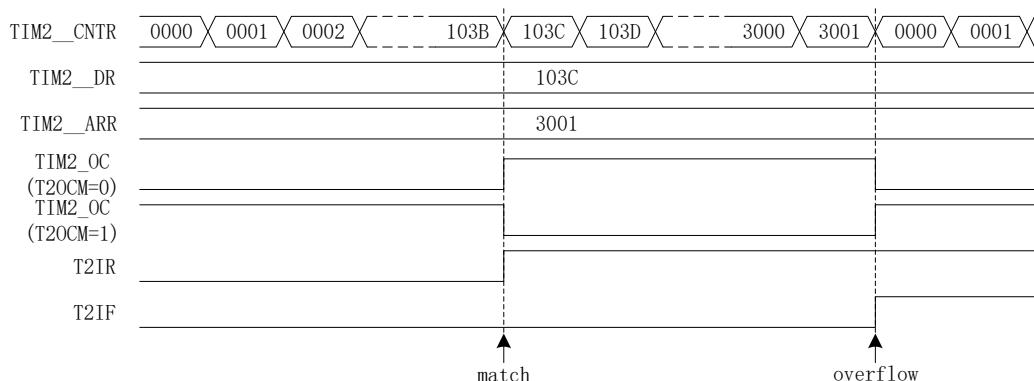


图 14-2 输出模式输出波形

14.1.4 输入信号滤波和边沿检测

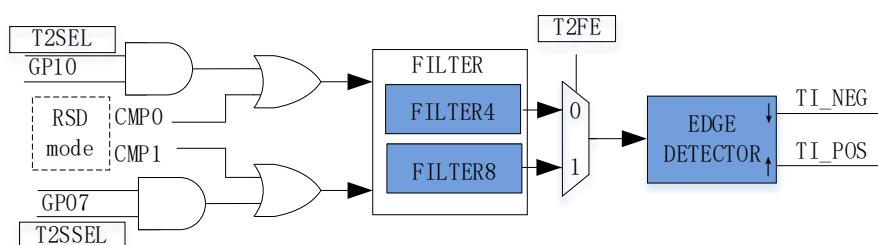


图 14-3 输入信号滤波和边沿检测框图

Timer2 的输入信号来自 P0.7 或 P1.0 端口，由 `PH_SEL[T2SEL]` 和 `PH_SEL[T2SSEL]`(参考章节 20.3.17) 设定。输入时可选择是否对输入信号进行噪声滤波。

滤波电路滤除 4/8 个系统时钟周期以下的输入噪声。配置 **TIM2_CR1[T2FE]** 可选择滤波周期。
TIM2_CR1[T2FE] = 0, 按 4 个时钟周期滤波; **TIM2_CR1[T2FE] = 1**, 按 8 个时钟周期滤波。滤波后的信号会比滤波前的信号延迟 4/8 个时钟周期。由 **TIM2_CR0[T2CES]** 选择计数的有效沿。

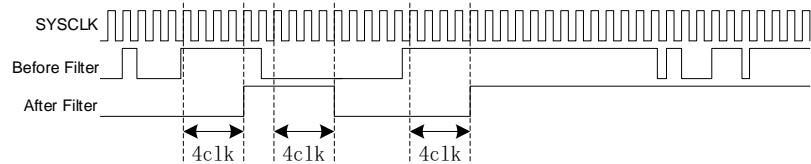


图 14-4 滤波模块时序图

边沿检测模块对滤波后的输入信号进行检测，记录上升沿和下降沿，供输入捕获或输入计数模式使用。

14.1.5 输入捕获模式

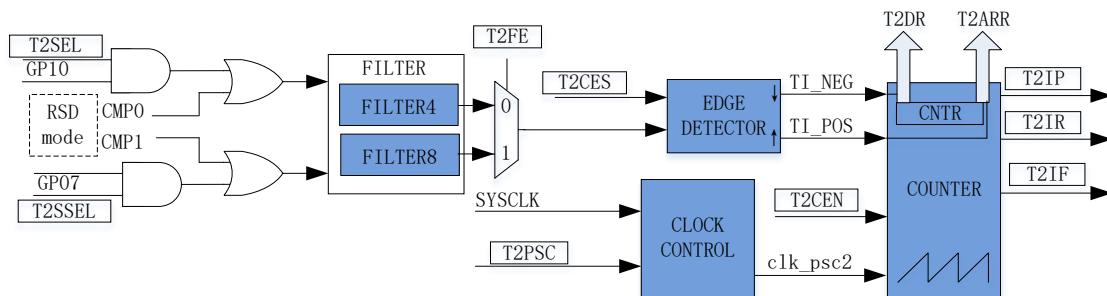


图 14-5 输入捕获模式原理框图

输入捕获模式检测 PWM 信号的占空比和周期。**TIM_CR0[T2CES] = 0** 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿的时间为脉宽(高电平脉宽)。**TIM_CR0[T2CES] = 1** 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿的时间为脉宽(低电平脉宽)。当所定边沿到来时，计数值 **TIM2_CNTR** 被分别存入 **TIM2_DR** 和 **TIM2_ARR** 中，用于计算 PWM 波形的周期和占空比。

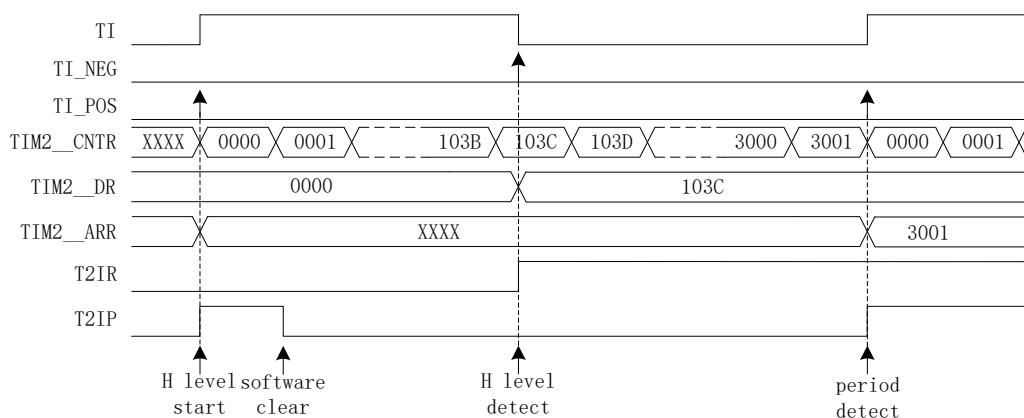


图 14-6 输入捕获模式($\text{TIM2_CR0}[\text{T2CES}] = 0$)时序图

以 $\text{TIM2_CR0}[\text{T2CES}] = 0$ 为例, 配置 $\text{TIM2_CR1}[\text{T2CEN}] = 1$, 使能基本计数器, 基本计数器向上计数。当 Timer2 检测到输入的第一个上升沿时(下降沿无效), TIM2_CNTR 清 0 并重新计数。当检测到输入的下降沿时, 将 TIM2_CNTR 的值存进 TIM2_DR , 同时中断事件标志位 $\text{TIM2_CR1}[\text{T2IR}]$ 置 1, TIM2_CNTR 继续向上计数。当检测到输入的第二个上升沿时, 将 TIM2_CNTR 的值存进 TIM2_ARR , 同时中断事件标志位 $\text{TIM2_CR1}[\text{T2IP}]$ 置 1, TIM2_CNTR 清 0, 并重新开始计数。

如果在 Timer2 尚未检测到输入的第二个上升沿, 且计数值 TIM2_CNTR 达到 $0xFFFF$ 时, 发生上溢事件, 中断事件标志位 $\text{TIM2_CR1}[\text{T2IF}]$ 置 1, TIM2_CNTR 清 0 并重新开始计数, 此时 TIM2_ARR 的值为 $0xFFFF$, TIM2_DR 的值由输入电平和 $\text{TIM2_CR0}[\text{T2OCM}]$ 异或决定。

14.1.6 输入计数模式

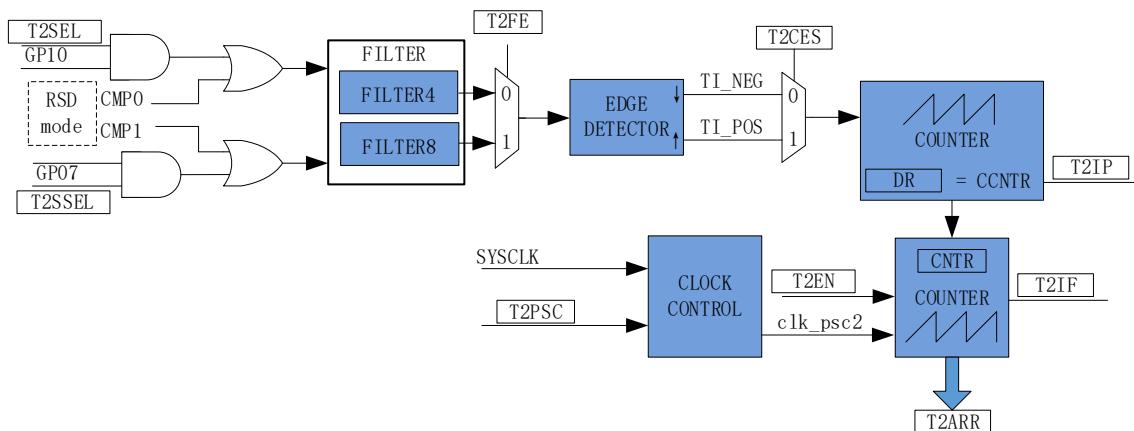


图 14-7 输入计数模式原理框图

在输入计数模式下, TIM2_DR 包含预装载寄存器和影子寄存器。软件写 TIM2_DR 寄存器时, 数据先保存在预装载寄存器中。在匹配事件($\text{TIM2_CR1}[\text{T2IP}] = 1$)、上溢事件($\text{TIM2_CR1}[\text{T2IF}] = 1$)

或专用计数器禁止(**TIM2_CR1[T2CEN]** = 0)时送入影子寄存器中。**TIM2_DR** 为 16 位寄存器，软件需先写入高字节，再写入低字节，由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会更新至影子寄存器中。

输入计数模式用于检测输入设定 **PWM** 个数所需的时长。当专用计数器 **CCNTR** 计数到的输入 **PWM** 的个数，达到 **TIM2_DR** 设定值时，基本计数器的计数值 **TIM2_CNTR** 被存入 **TIM2_ARR** 中。配置 **TIM2_CR0[T2CES]** = 1，输入 **PWM** 信号的上升沿作为专用计数器的计数有效沿，反之输入信号的下降沿作为有效沿。

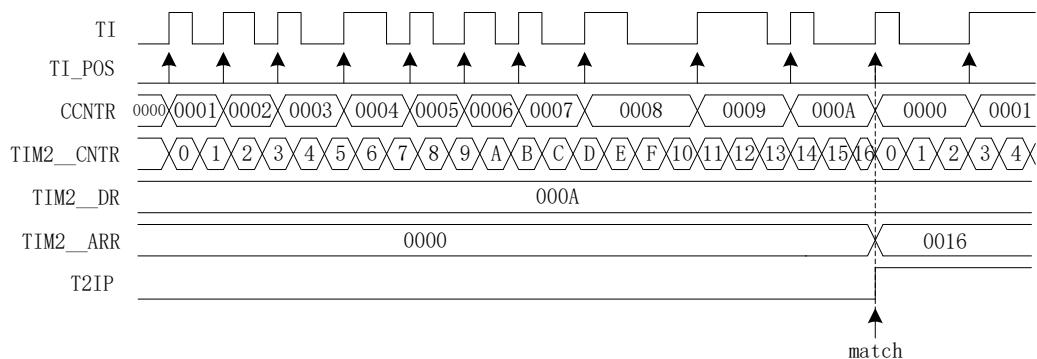


图 14-8 输入计数模式时序图

配置 **TIM2_CR1[T2CEN]** = 1，使能基本计数器。基本计数器向上计数，当检测到输入信号的第一个有效沿时，**TIM2_CNTR** 清 0 并重新开始计数。每当输入信号的有效沿到来，专用计数器 **CCNTR** 的计数值加 1，当计数值达到 **TIM2_DR** 设定的目标值后，基本计数器的计数值 **TIM2_CNTR** 被存进 **TIM2_ARR**，同时中断事件标志位 **TIM2_CR1[T2IP]** 置 1，**TIM2_CNTR** 和 **CCNTR** 清 0，并重新开始计数。

当输入的 **PWM** 个数尚未达到目标值，而基本计数值 **TIM2_CNTR** 已经达到 0xFFFF 时，发生上溢事件，中断事件标志位 **TIM2_CR1[T2IF]** 置 1，**TIM2_CNTR** 清 0，**CCNTR** 不清 0，**TIM2_CNTR** 从零开始计数，**CCNTR** 接着之前的数值继续计数。

14.1.7 QEP&RSD 模式

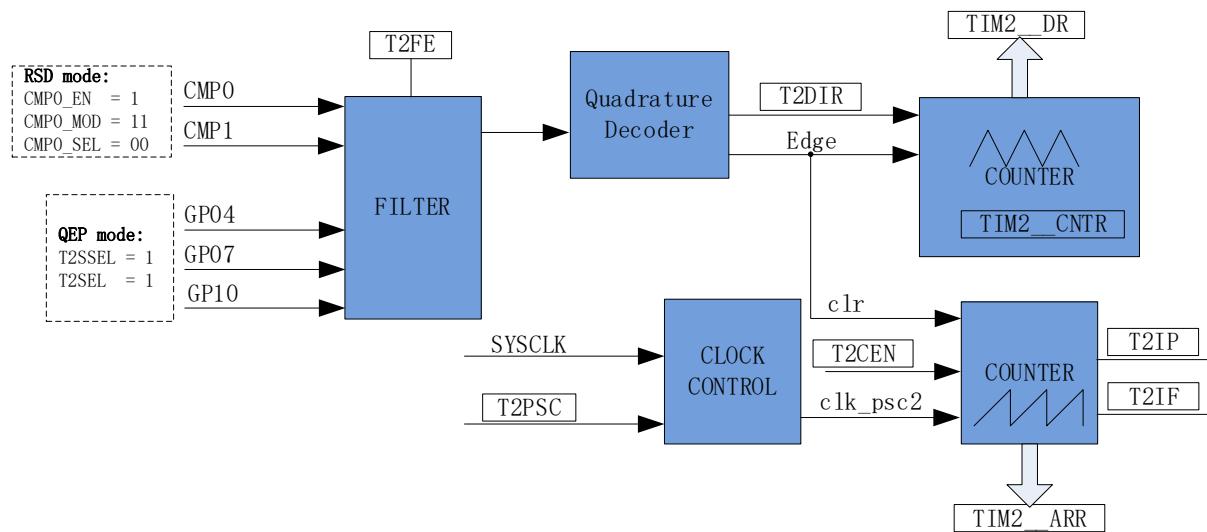


图 14-9 QEP&RSD 模式原理框图

QEP&RSD 模式通过检测 2 个通道的正交输入信号，得到电机的相对位置、方向和速度信息。P0.7、P1.0(QEP 模式)或 CMP0、CMP1(RSD 模式)作为输入信号源，经过滤波模块后送进正交解码模块，得到有效的计数沿和方向 TIM2_CR1[T2DIR]。

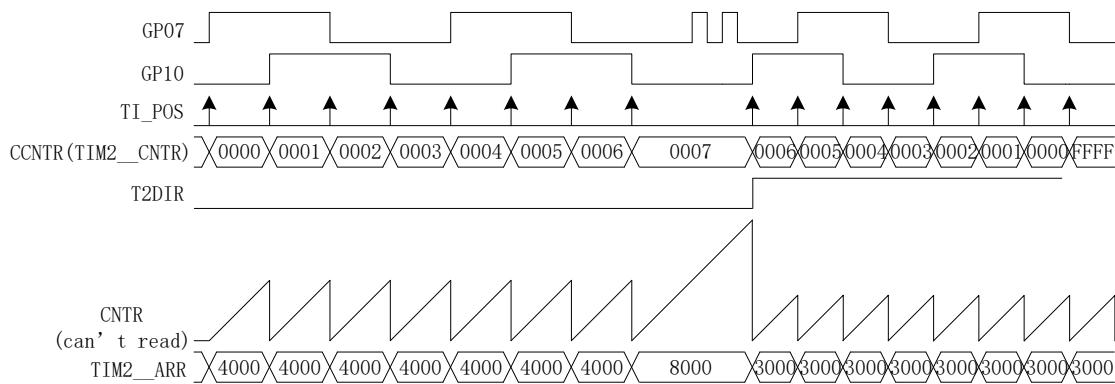


图 14-10 QEP&RSD 模式时序图

专用计数器是一个向上向下计数器，信号源为正交解码模块输出的有效计数沿。TIM2_CR1[T2DIR] = 0，方向为正，向上计数，当有效沿来临，专用计数器加 1；TIM2_CR1[T2DIR] = 1，方向为反，向下计数，当有效沿来临，专用计数器减 1。QEP 模式下，配置编码器码值 TIM2_DR，正方向专用计数器向上计数到 TIM2_DR 时清零重新计数；反方向专用计数器向下计数到 0 时，设为 TIM2_DR 值重新计数。QEP 编码器机械零点 Z 信号从 P0.4 输入，产生 TIM2_CR1[T2IR] 中断事件标志位。

基本计数器是一个向上计数器，计数时钟可分频，用于记录两个有效计数沿的时间。当有效计数

沿来临，基本计数器当前的计数值存进 TIM2_ARR，同时基本计数器清 0，TIM2_CR1[T2IP]中断事件标志位置 1。当基本计数器计数到 0xFFFF，计数溢出，产生 TIM2_CR1[T2IF]中断事件标志位。

14.1.7.1 RSD 的比较器采样

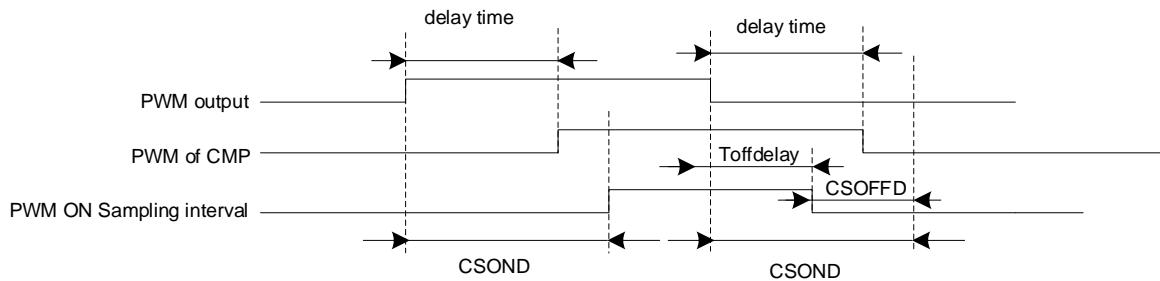


图 14-11 PWM ON 采样模式

RSD 采样时，为确保采样到正确的反电动势比较信号，需要设置采样开始延迟时间和采样结束提前时间。

详细请参考章节 27.1.4。

14.1.8 步进模式

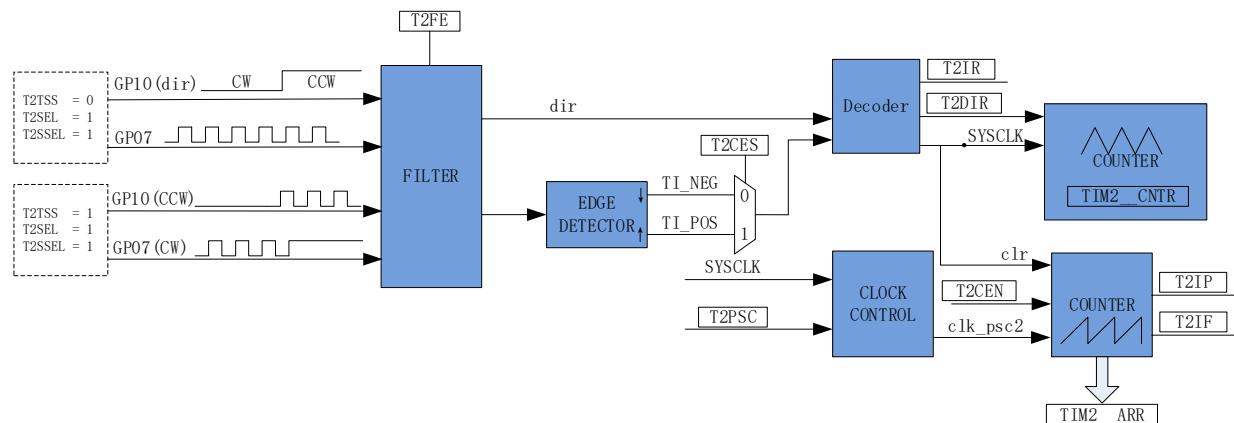


图 14-12 步进模式原理框图

步进模式通过检测 2 个通道的输入，得到步进电机的相对位置、方向和速度信息。P1.0 信号为方向输入，P0.7 信号为脉冲输入。根据 TIM2_CR0[T2CES]选择上升沿或下降沿作为有效沿，经过滤波模块后送进解码模块，得到有效的计数沿和方向 TIM2_CR1[T2DIR]。方向改变会产生 TIM2_CR1[T2IR] 中断事件标志位。

注：在 P1.0 变化且 P0.7 有效沿来临后，TIM2_CR1[T2DIR] 才会发生变化。如需在 P1.0 变化时立即产生中断，应使用外部中断 INT1。

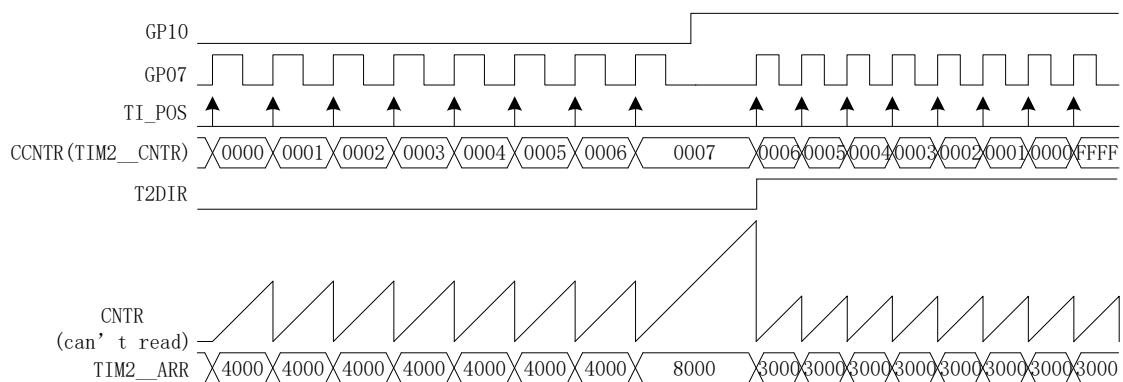


图 14-13 步进模式时序图

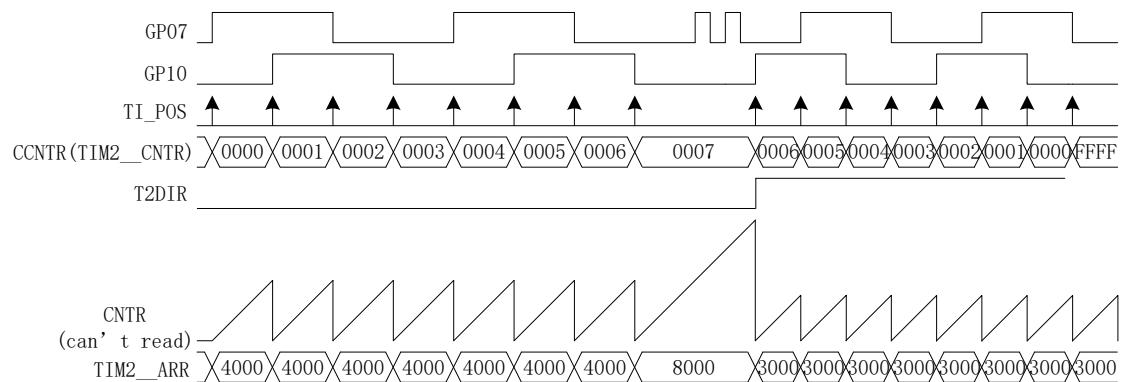


图 14-14 步进模式正反向脉冲输入模式时序图(选择上升沿作为有效沿)

专用计数器是一个向上向下计数器，信号源为编码模块输出的有效计数沿。P1.0 = 0 时，
 TIM2_CR1[T2DIR]=0，方向为正，当 P0.7 有效沿来临时，专用计数器 CCNTR 向上计数，专用计数器加 1；P1.0=1 时，TIM2_CR1[T2DIR]=1，方向为反，当 P0.7 有效沿来临时，CCNTR 向下计数，专用计数器减 1。专用计数器从 0 加到 65535 后自动清 0，从 65535 减到 0 后自动设为 65535。读寄存器 TIM2__CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器，以分频器输出为时钟源，用于记录两个有效计数沿之间的时间。当有效计数沿来临，基本计数器当前的计数值被存进 TIM2__ARR，基本计数器清 0 并重新开始计数，同时 TIM2_CR1[T2IP]中断事件标志位被置 1。当基本计数器计数到 0xFFFF，计数溢出，TIM2_CR1[T2IF]中断事件标志位被置 1。

14.2 Timer2 寄存器

14.2.1 TIM2_CR0 (0xA1)

位	7	6	5	4	3	2	1	0
名称	T2PSC			T20CM	T2IRE	T2CES	T2MOD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[7:5]	T2PSC	基本计数器时钟源分频选择 用于对系统时钟进行分频作为基本计数器的时钟源，分频后的时钟源频率为： 000: 24MHz 001: 12MHz 010: 6MHz 011: 3MHz 100: 1.5MHz 101: 750kHz 110: 375kHz 111: 187.5kHz						
[4]	T20CM	输出模式：输出模式选择 0: TIM2_CNTR < TIM2_DR, 输出 0; TIM2_CNTR ≥ TIM2_DR, 输出 1 1: TIM2_CNTR < TIM2_DR, 输出 1; TIM2_CNTR ≥ TIM2_DR, 输出 0 输入计数模式：无意义 输入捕获模式：TIM2_CNTR 计数溢出时, TIM2_DR 指示输入电平选择 0: 若溢出时输入是低电平, TIM2_DR 硬件设为 0; 若溢出时输入是高电平, TIM2_DR 硬件设为 0xFFFF 1: 若溢出时输入是高电平, TIM2_DR 硬件设为 0; 若溢出时输入是低电平, TIM2_DR 硬件设为 0xFFFF QEP&RSD 模式和步进模式选择 0: QEP&RSD 模式 1: 步进模式						
[3]	T2IRE	输出模式：比较匹配中断使能 输入捕获模式：脉宽检测中断使能 输入计数模式：无意义 QEP 模式：编码器机械零点 Z 信号中断使能 步进模式：无意义 0: 不使能 1: 使能						
[2]	T2CES	输出模式：无意义 输入捕获模式：计数沿选择 0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽(高电平脉宽) 1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽(低电平脉宽) 输入计数模式：计数有效沿选择 0: 下降沿计数 1: 上升沿计数 QEP&RSD 模式：外部中断 INT1(零点)清 0 脉冲计数器使能 0: 不使能 1: 使能 步进模式：计数有效沿选择 0: 下降沿计数 1: 上升沿计数						
[1:0]	T2MOD	模式选择 00: 输入捕获模式 01: 输出模式 10: 输入计数模式 11: QEP&RSD 模式或步进模式						

14.2.2 TIM2_CR1 (0xA9)

位	7	6	5	4	3	2	1	0
名称	T2IR	T2IP	T2IF	T2IPE	T2IFE	T2FE	T2DIR	T2CEN
类型	R/WO	R/WO	R/WO	R/W	R/W	R/W	R	R/W

复位值	0	0	0	0	0	0	0	0
位								
[7]	T2IR	输出模式：比较匹配中断事件标志位 输入捕获模式：脉宽检测中断事件标志位 输入计数模式：无意义 QEP 模式：编码器机械零点 Z 信号中断事件标志位 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义						
[6]	T2IP	输出模式：无意义 输入捕获模式：PWM 周期检测中断事件标志位 输入计数模式：输入 PWM 计数匹配中断事件标志位 QEP&RSD 模式&步进模式：输入有效边沿检测中断事件标志位 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义						
[5]	T2IF	输出模式：基本计数器上溢中断事件标志位，当基本计数器值 TIM2__CNTR 与比较值 TIM2__ARR 匹配时置 1。 输入捕获模式：基本计数器上溢中断事件标志位，Timer 尚未检测到输入一个 PWM 周期而基本计数器的值 TIM2__CNTR 累加到 0xFFFF 时置 1。 输入计数模式：专用计数器上溢中断事件标志位，当输入 PWM 的个数尚未达到 TIM2__DR 的值，而基本计数器的值 TIM2__CNTR 累加到 0xFFFF 时置 1。 QEP&RSD 模式&步进模式：基本计数器上溢中断事件标志位，当基本计数器累加到 0xFFFF 时置 1，基本计数器清 0。 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义						
[4]	T2IPE	输出模式：无意义 输入捕获模式：PWM 周期检测中断使能 输入计数模式：输入 PWM 计数匹配中断使能 QEP&RSD 模式&步进模式：输入有效边沿检测中断 0: 不使能 1: 使能						
[3]	T2IFE	输出模式：基本计数器上溢中断使能 输入捕获模式：基本计数器上溢中断使能 输入计数模式：基本计数器上溢中断使能 QEP&RSD 模式&步进模式：基本计数器上溢中断使能 0: 不使能 1: 使能						
[2]	T2FE	输入信号滤波选择						

		当 TIM2_CR1[T2FE] = 1 时，输入信号的脉宽小于 4/8 个时钟周期，被当作噪声滤除。 假设系统时钟为 24MHz (41.67ns)，则滤波脉宽为 166.67/333.34ns 0: 按 4 个时钟周期滤波 1: 按 8 个时钟周期滤波
[1]	T2DIR	QEP&RSD: 电机旋转方向表示 根据两路输入信号的相位关系，指示电机旋转方向 步进模式：电机旋转方向表示 根据方向信号(P1.0)的变化，指示电机旋转方向 0: 正向 1: 反向
[0]	T2CEN	基本计数器使能 0: 不使能 1: 使能

14.2.3 TIM2__CNTR (0xAA, 0xAB)

TIM2__CNTRH (0xAB)								
位	15	14	13	12	11	10	9	8
名称	TIM2__CNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2__CNTRL (0xAA)								
位	7	6	5	4	3	2	1	0
名称	TIM2__CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM2__CNTR	输出模式/输入捕获模式/输入计数模式：基本计数器的计数值 QEP&RSD 模式/步进模式：专用计数器的计数值						

14.2.4 TIM2__DR (0xAC, 0xAD)

TIM2__DRH (0xAD)								
位	15	14	13	12	11	10	9	8
名称	TIM2__DR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2__DRL (0xAC)								
位	7	6	5	4	3	2	1	0
名称	TIM2__DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM2__DR	输出模式：比较匹配值(软件写) 输入捕获模式：检测到的输入脉宽的计数值(硬件写) 输入计数模式：需要计数 PWM 的个数(软件写) QEP 模式：编码器码值 步进模式：无意义						

14.2.5 TIM2__ARR (0xAE, 0xAF)

TIM2__ARRH (0xAF)								
位	15	14	13	12	11	10	9	8
名称	TIM2__ARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2__ARRL (0xAE)								
位	7	6	5	4	3	2	1	0
名称	TIM2__ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM2__ARR	输出模式：PWM 波形周期(软件写) 输入捕获模式：检测一个 PWM 周期时基本计数器的计数值(硬件写) 输入计数模式：输入 PWM 计数匹配时基本计数器的计数值(硬件写) QEP&RSD 模式&步进模式：检测到输入边沿为有效边沿时基本计数器的计数值 (硬件写)						

15 Timer3/Timer4

15.1 Timer3/Timer4 操作说明

Timer3/Timer4 支持输出和输入两种模式:

- 输出模式: 输出PWM波形
- 输入捕获模式: 检测输入PWM高低电平的持续时间, 可用于算出PWM占空比

Timer3/Timer4 特性包括:

- 3位可编程分频器对系统时钟进行分频, 作为基本计数器的时钟源(Timer3作为输入捕获时可以倍频至48MHz)。
- 16位向上计数的基本计数器, 计数时钟源为分频器的输出
- 输入信号滤波
- 输入信号边沿检测
- 输出 PWM 信号, 单次比较输出
- 中断事件

15.1.1 分频器

分频器对系统时钟进行分频, 产生基本计数器的计数时钟源。分频器由 **TIMx_CR0[TxPSC]** 控制, 可选择 8 种分频系数。由于这个控制寄存器没有缓冲器, 分频系数更新后会立刻改变时钟源频率, 所以应在基本计数器不工作时更新分频系数。时钟源的频率为 $\text{clk_psc} = \text{SYSCLK}/(2^{\text{TxPSC}})$ 。分频后的时钟源频率与 **TIMx_CR0[TxPSC]** 的关系如表 15-1 所示。

表 15-1 分频后的时钟源频率与 **TIMx_CR0[TxPSC]** 对应关系

TIMx_CR0[TxPSC]	分频系数	clk_psc (Hz)	TIMx_CR0[TxPSC]	分频系数	clk_psc (Hz)
000	0x1	24M	100	0x10	1. 5M
001	0x2	12M	101	0x20	750k
010	0x4	6M	110	0x40	375k
011	0x8	3M	111	0x80	187. 5k

注: Timer3 的输入捕获模式下, **TIM3_CR0[T3PSC] = 111** 对应的是 48MHz

15.1.2 **TIMx__CNTR** 的读写和计数

TIMx_CR1[TxEN] = 1 后 **TIMx__CNTR** 开始计数。软件对 **TIMx__CNTR** 的写操作将直接改变寄存器的值, 因此软件需在计数器停止时执行写操作。软件读 **TIMx__CNTR** 时, 先读高字节, 硬件会同步将此时刻低字节缓存, 待读低字节时读取到的是缓存的数据。

15.1.3 输出模式

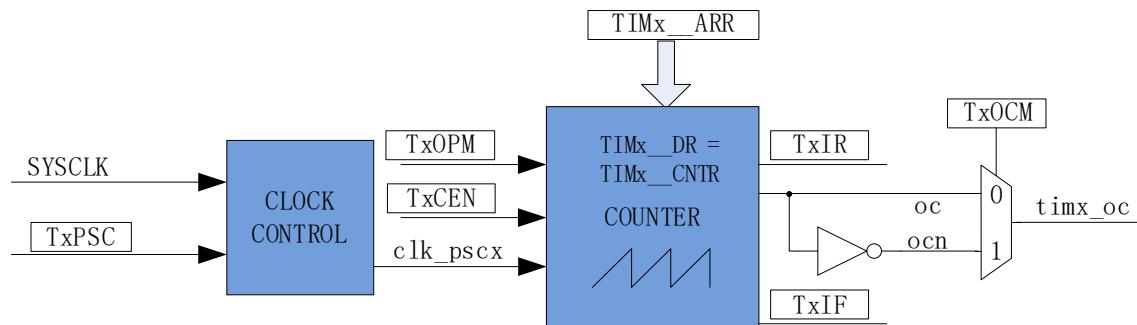


图 15-1 输出模式原理框图

基本计数器输出模式根据 **TIMx_CR0[TxOCM]** 设置, 以及 **TIMx__CNTR** 与寄存器 **TIMx__DR**、**TIMx__ARR** 设定值的比较结果产生输出信号, 同时产生相应中断。

15.1.3.1 高/低电平输出模式

配置 **TIMx_CR0[TxOCM] = 0** 时, 如果 **TIMx__DR > TIMx__ARR**, 则输出信号始终为低电平。配置 **TIMx_CR0[TxOCM] = 1** 时, 如果 **TIMx__DR > TIMx__ARR**, 则输出信号始终为高电平。

15.1.3.2 PWM 输出

PWM 输出模式下, **TIMx__ARR** 的设定值决定 PWM 周期, **TIMx__DR** 的设定值决定占空比, 占空比 = $\text{TIMx_DR}/\text{TIMx_ARR} \times 100\%$ 。配置 **TIMx_CR0[TxOCM] = 0** 时, 如果基本计数器值 **TIMx__CNTR < TIMx__DR** 设定值, 输出低电平, 反之输出高电平。配置 **TIMx_CR0[TxOCM] = 1** 时, 如果基本计数器值 **TIMx__CNTR < TIMx__DR** 设定值, 输出高电平, 反之输出低电平。如果基本计数器值 **TIMx__CNTR** 大于 **TIMx__ARR**, 则输出信号反转。

15.1.3.3 中断事件

- 当 **TIMx__CNTR = TIMx__DR**, 产生比较匹配事件, 中断事件标志位 **TIMx_CR1[TxIR]**置 1, 基本计数器继续计数。
- 当 **TIMx__CNTR = TIMx__ARR**, 产生上溢事件, 中断事件标志位 **TIMx_CR1[TxIF]**置 1, 基本计数器清 0, **TIMx_CR0[TxOPM]**决定是否重新计数, **TIMx_CR0[TxOPM] = 1**, 停止计数, **TIMx_CR0[TxOPM] = 0**, 重新开始计数。

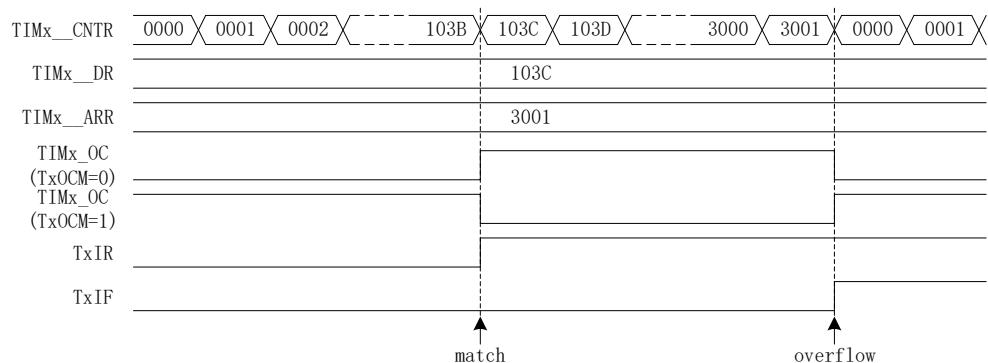


图 15-2 输出模式输出波形

15.1.4 输入信号滤波和边沿检测

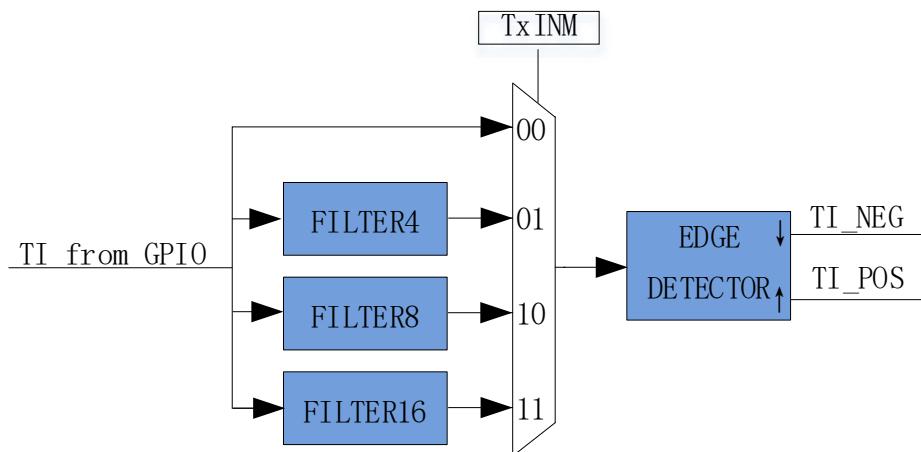


图 15-3 输入信号滤波和边沿检测框图

Timer3/Timer4 的输入信号由 GPIO 输入。TIMx_CR1[TxINM]可以选择不滤波，或者 4/8/16 个系统时钟周期对输入信号滤波。滤波后的信号比滤波前的信号延迟 4/8/16 个时钟周期。

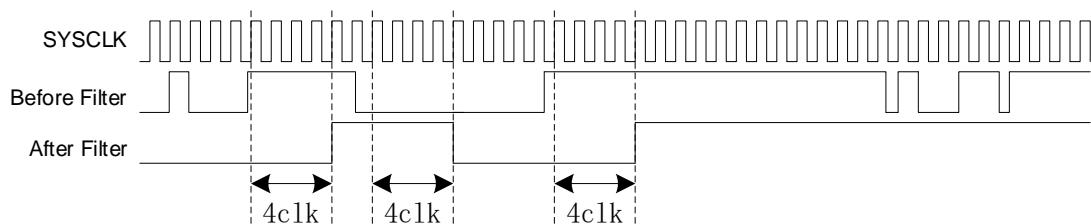


图 15-4 滤波模块时序图

滤波模块对输入信号滤波后，边沿检测模块对滤波后的输入信号进行检测，记录上升沿和下降沿，

供输入捕获模式使用。

15.1.5 输入捕获模式

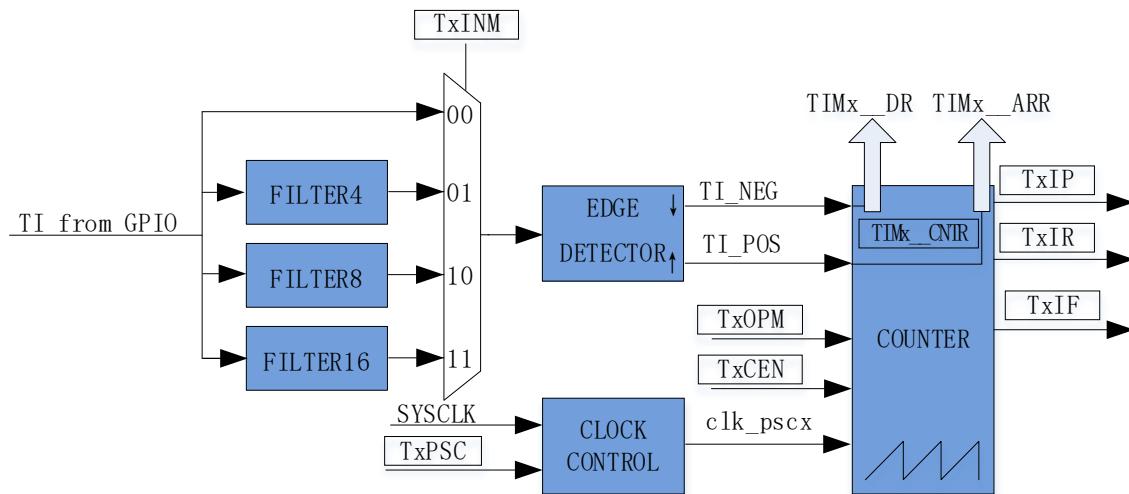


图 15-5 输入捕获模式原理框图

输入捕获模式检测输入 PWM 信号的脉宽和周期。 $\text{TIMx_CR0[TxOCM]} = 0$ 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽(高电平脉宽)。 $\text{TIMx_CR0[TxOCM]} = 1$ 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽(低电平脉宽)。基本计数器 TIMx_CNTR 计数到的脉宽和周期值被分别存入 TIMx_DR 和 TIMx_ARR 寄存器。

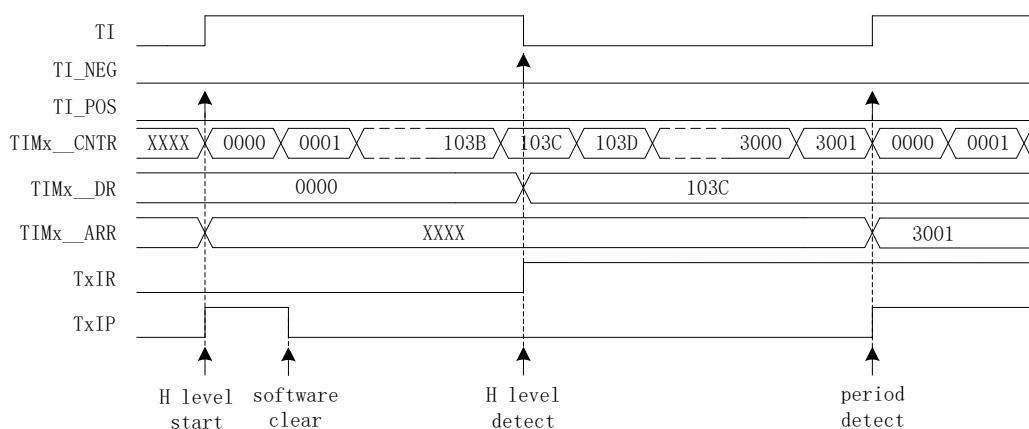


图 15-6 输入捕获模式($\text{TIMx_CR0[TxOCM]} = 0$)时序图

以 $\text{TIMx_CR0[TxOCM]} = 0$ 为例，配置 $\text{TIMx_CR1[TxEN]} = 1$ ，使能基本计数器。基本计数器向上计数，当检测到第一个上升沿时，基本计数器清 0 并重新开始计数。当检测到下降沿时，将 TIMx_CNTR 的值存进 TIMx_DR ，同时中断事件标志位 TIMx_CR1[TxIR] 置 1， TIMx_CNTR 继续向上计数。当检测到输入的第二个上升沿时，将 TIMx_CNTR 的值存进 TIMx_ARR ，同时中断事件标

志位 TIMx_CR1[TxIP] 置 1, TIMx_CNTR 清 0, 根据 TIMx_CR0[TxOPM] 决定是否重新开始计数, $\text{TIMx_CR0[TxOPM]} = 1$, 停止计数; $\text{TIMx_CR0[TxOPM]} = 0$, 重新计数。

当 Timer3/Timer4 尚未检测到输入的第二个上升沿, 且计数值 TIMx_CNTR 达到 0xFFFF 时, 发生上溢事件, 中断事件标志位 TIMx_CR1[TxIF] 置 1, TIMx_CNTR 清 0。根据 TIMx_CR0[TxOPM] 决定是否重新计数, $\text{TIMx_CR0[TxOCM]} = 1$, 停止计数; $\text{TIMx_CR0[TxOPM]} = 0$, 重新计数。此时 TIMx_ARR 的值为 0xFFFF, TIMx_DR 的值由输入电平和 TIMx_CR0[TxOCM] 异或决定。

15.1.6 Timer4 的 FG 输出模式

请参考 FG 输出产生。

15.2 Timer3/Timer4 寄存器

15.2.1 $\text{TIMx_CR0 (0x9C/0x9E) (x = 3/4)}$

位	7	6	5	4	3	2	1	0
名称	TxPSC			TxOCM	TxIRE	RSV	TxOPM	TxMOD
类型	R/W	R/W	R/W	R/W	R/W	-	R/W	R/W
复位值	0	0	0	0	0	-	0	0
位	名称	描述						
[7:5]	TxPSC	基本计数器时钟源分频选择 用于对系统时钟进行分频作为基本计数器的时钟源, 分频后的时钟源频率为: 000: 24MHz 001: 12MHz 010: 6MHz 011: 3MHz 100: 1.5MHz 101: 750kHz 110: 375kHz 111: 187.5kHz 注: Timer3 的输入捕获模式下, 111 对应的是 48MHz						
[4]	TxOCM	输出模式: 输出模式选择 0: $\text{TIMx_CNTR} < \text{TIMx_DR}$, 输出 0; $\text{TIMx_CNTR} \geq \text{TIMx_DR}$, 输出 1 1: $\text{TIMx_CNTR} < \text{TIMx_DR}$, 输出 1; $\text{TIMx_CNTR} \geq \text{TIMx_DR}$, 输出 0 输入捕获模式: 有效沿选择或发生上溢事件时, TIMx_DR 指示输入电平选择 有效沿选择 0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽(高电平脉宽) 1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽(低电平脉宽) 发生上溢事件时, TIMx_DR 指示输入电平选择 0: 若溢出时输入是低电平, TIMx_DR 硬件设为 0; 若溢出时输入电平高电平, TIMx_DR 硬件设为 0xFFFF 1: 若溢出时输入是高电平, TIMx_DR 硬件设为 0; 若溢出时输入电平低电平, TIMx_DR 硬件设为 0xFFFF						
[3]	TxIRE	输出模式: 比较匹配中断使能 输入捕获模式: 脉宽检测中断使能 0: 不使能 1: 使能						

[2]	RSV	保留
[1]	TxOPM	<p>单次模式 下列事件发生时，基本计数器停止计数使能 输出模式：基本计数器上溢事件 输入捕获模式：PWM 周期检测或基本计数器上溢事件 0：基本计数器不停止 1：基本计数器停止 (TIMx_CR1[TxEN] 清 0)</p>
[0]	TxMOD	<p>工作模式选择 0：输入捕获模式 1：输出模式</p>

15.2.2 TIMx_CR1 (0x9D/0x9F) (x = 3/4)

位	7	6	5	4	3	2	1	0	
名称	TxIR	TxIP	TxIF	TxIPE	TxIFE	TxINM		TxEN	
类型	R/WO	R/WO	R/WO	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7]	TxIR	<p>输出模式：比较匹配中断事件标志位 输入捕获模式：脉宽检测中断事件标志位 读： 0：未发生中断事件 1：发生中断事件 写： 0：清 0 1：无意义</p>							
[6]	TxIP	<p>输出模式：无意义 输入捕获模式：PWM 周期检测中断事件标志位 读： 0：未发生中断事件 1：发生中断事件 写： 0：清 0 1：无意义</p>							
[5]	TxIF	<p>输出模式：基本计数器上溢中断事件标志位，当基本计数器值 TIMx_CNTR 与比较值 TIMx_ARR 匹配时置 1。 输入捕获模式：基本计数器上溢中断事件标志位，Timer 尚未检测输入的 PWM 周期而基本计数器 TIMx_CNTR 已经累加到 0xFFFF 时置 1。 读： 0：未发生中断事件 1：发生中断事件 写： 0：清 0 1：无意义</p>							
[4]	TxIPE	<p>输出模式：无意义 输入捕获模式：PWM 周期检测中断使能 0：不使能 1：使能</p>							

[3]	TxIFE	输出模式：基本计数器上溢中断使能 输入捕获模式：基本计数器上溢中断使能 0: 不使能 1: 使能
[2:1]	TxINM	输入信号滤波脉宽选择 当输入信号的脉宽小于设定值，被当作噪声滤除 00: 不滤波 01: 4个系统时钟周期 10: 8个系统时钟周期 11: 16个系统时钟周期
[0]	TxEN	基本计数器使能 0: 不使能 1: 使能

15.2.3 TIMx__CNTR (0xA2, 0xA3/0x92, 0x93) (x = 3/4)

TIMx__CNTRH (0xA3/0x93)								
位	15	14	13	12	11	10	9	8
名称	TIMx__CNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx__CNTRL (0xA2/0x92)								
位	7	6	5	4	3	2	1	0
名称	TIMx__CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIMx__CNTR	基本计数器的计数值						

15.2.4 TIMx__DR (0xA4, 0xA5/0x94, 0x95) (x = 3/4)

TIMx__DRH (0xA5/0x95)								
位	15	14	13	12	11	10	9	8
名称	TIMx__DR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx__DRL (0xA4/0x94)								
位	7	6	5	4	3	2	1	0
名称	TIMx__DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIMx__DR	输出模式：比较匹配值(软件写) 输入捕获模式：检测到输入脉宽的计数值(硬件写)						

15.2.5 TIMx__ARR (0xA6, 0xA7/0x96, 0x97) (x = 3/4)

TIMx__ARRH (0xA7/0x97)								
位	15	14	13	12	11	10	9	8
名称	TIMx__ARR [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx__ARRL (0xA6/0x96)								
位	7	6	5	4	3	2	1	0
名称	TIMx__ARR [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIMx__ARR	输出模式：重载值(软件写)。FG 模式参考 FG 输出产生 输入捕获模式：检测到一个 PWM 周期的计数值(硬件写)						

16 Systick

16.1 Systick 操作说明

芯片可产生固定时间的 Systick 中断。配置 SYST_ARR 寄存器设置产生中断的周期，配置 DRV_SR[SYSTIE] = 1 使能 Systick 中断，中断入口为 10。

16.2 Systick 寄存器

16.2.1 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM	
类型	R/WO	R/W	R/WO	R/WO	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[7]	SYSTIF	Systick 中断事件标志位 读： 0：未发生中断事件 1：发生中断事件 写： 0：清 0 1：无意义						
[6]	SYSTIE	Systick 中断使能 0：不使能 1：使能						
[5]	FGIF	FG 中断事件标志位 FOC 驱动/方波驱动时，每转一圈（电周期），产生一次 FGIF 中断 读： 0：未发生中断事件 1：发生中断事件 写： 0：清 0 1：无意义						
[4]	DCIF	Driver 比较匹配中断事件标志位 当 Driver 计数值等于 DRV_COMR 时，根据 DRV_SR[DCIM] 设置的计数方向， 判断是否产生中断 读： 0：未发生中断事件 1：发生中断事件 写： 0：清 0 1：无意义						
[3]	FGIE	FG 中断使能 中断使能后，FOC 驱动/方波驱动时，每转一圈（电周期），产生一次 FG 中断 0：不使能 1：使能						

[2]	DCIP	产生 Driver 比较匹配中断的载波周期数 0: 1 个载波周期产生 1 次中断 1: 2 个载波周期产生 1 次中断
[1:0]	DCIM	比较匹配中断模式设置 当计数值等于 DRV_COMR 时，根据 DRV_SR[DCIM] 的设置判断是否产生中断 00: 不产生中断 01: 计数器向上计数时产生中断 10: 计数器向下计数时产生中断 11: 计数器向上/向下计数时都产生中断

16.2.2 SYST_ARR (0x4064, 0x4065)

SYST_ARRH (0x4064)								
位	15	14	13	12	11	10	9	8
名称	SYST_ARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	1	1	1	0	1
SYST_ARRH (0x4065)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	1	1	1	1	1
位	名称	描述						
[15:0]	SYST_ARR	Systick 重载值 设置此值决定 Systick 产生中断的周期，默认为 1ms 计算公式为：Systick 中断频率 = SYSCLK/(SYST_ARR[15:0] + 1) 取值范围 [0, 65535]						

17 Driver

17.1 Driver 操作说明

17.1.1 Driver 简介

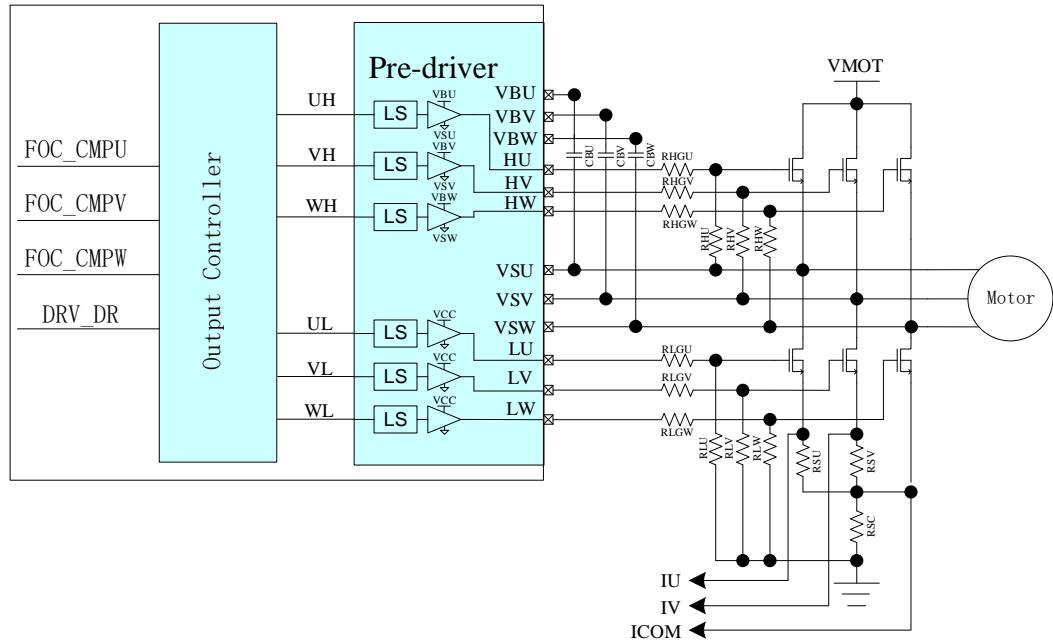


图 17-1 FU6572/FU6562 Driver 模块框图

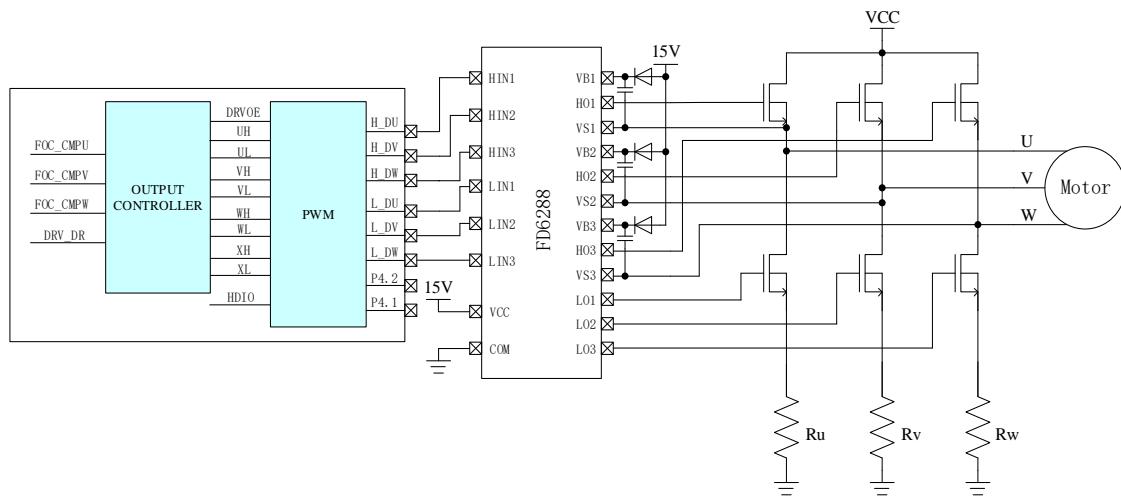


图 17-2 FU6532/FU6522 Driver 模块框图

FOC_CMPU/V/W 是 FOC 模块输出的三路比较值，DRV_DR 是软件设置的比较值，以上比较值经过输出控制模块后输出四组电平信号 U/V/W/X 给 PWM 输出(FU6532/FU6522)或者输出三组电平信

号 U/V/W 给 Pre-driver(FU6572/FU6562)。其中，U/V/W 三路输出应用于直流无刷电机控制，U/V/W/X 四路输出应用于步进电机控制。

17.1.2 输出控制模块

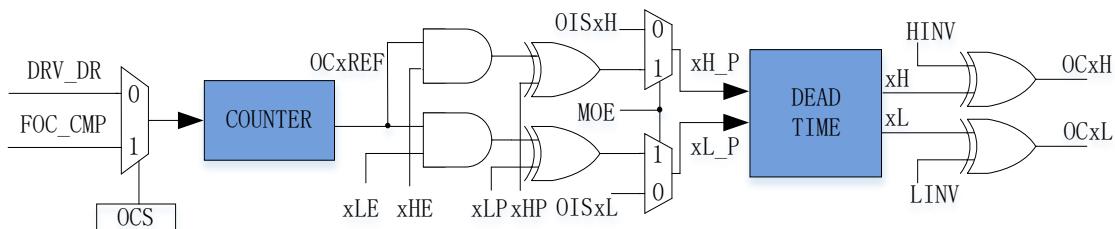


图 17-3 输出控制模块前级框图

配置 Driver 模块工作前，需配置 `DRV_CR[MESEL] = 1`，即 ME 选择 FOC 模式，反之为方波驱动模式。

当 `DRV_CR[OCS]=0` 时，PWM 的比较值来自 `DRV_DR`，否则来自 `FOC_CMP`，生成 U、V、W、X 四路信号 `OCxREF`。配置各路的上下管使能 `DRV_CMRA[xHE]`、`DRV_CMRA[xLE]` 及极性电平控制位 `DRV_CMRA[xHP]`、`DRV_CMRA[xLP]` 对 `OCxREF` 信号进行逻辑处理；使能 `DRV_OUT[MOE]` 选择 PWM，反之空闲电平，产生的 `xH_P`、`xL_P` 信号送到死区模块得到 `xH`、`xL` 信号，配置上下桥 `PI_CR[HINV]`、`PI_CR[LINV]` 反向使能位，最终输出上下桥所需的 PWM 驱动信号。

17.1.2.1 计数比较模块

配置 `DRV_CR[OCS]` 选择 PWM 的比较值来自 FOC 模块的 `FOC_CMRA/U/W` 或软件设置的比较值 `DRV_DR`。比较值送至计数器比较后得到三路原始 PWM 信号 `OCxREF`，其中 `DRV_DR` 用于实现电机预充电、刹车和方波控制。当计数值 `DRV_CNTR` 小于比较值，`OCxREF` 输出高电平；反之，输出低电平。

配置 `DRV_CR[OCS] = 1`，比较值来自 FOC 模块的 `FOC_CMRA/U/W` 并与计数值比较，生成占空比 `OC1REF/OC2REF/OC3REF`。

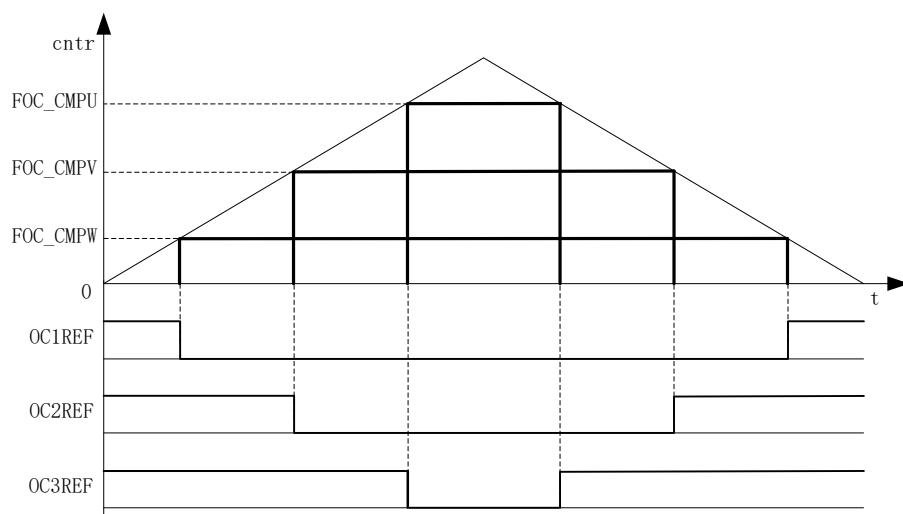


图 17-4 PWM 生成图

配置DRV_CR[OCS] = 0，选择软件设置的比较值DRV_DR与计数值比较，生成三路占空比相同的OC1REF/OC2REF/OC3REF。占空比 = DRV_DR/DRV_ARR*100%。

17.1.2.2 死区模块

上下管信号xH_P、xL_P支持死区插入。对于互补输出，如果DRV_DTR寄存器不等于0，就使能了死区插入。每个通道都有一个8位的死区发生器，三个通道的死区延时相同，通过DRV_DTR设置死区时间。当xH_P、xL_P上升沿发生时，xH、xL的实际输出高电平比xH_P、xL_P的上升沿延迟DRV_DTR设定的时间；如果延迟时间大于实际输出的脉宽，那么对应的通道脉宽不延迟，相反的通道脉宽不产生。

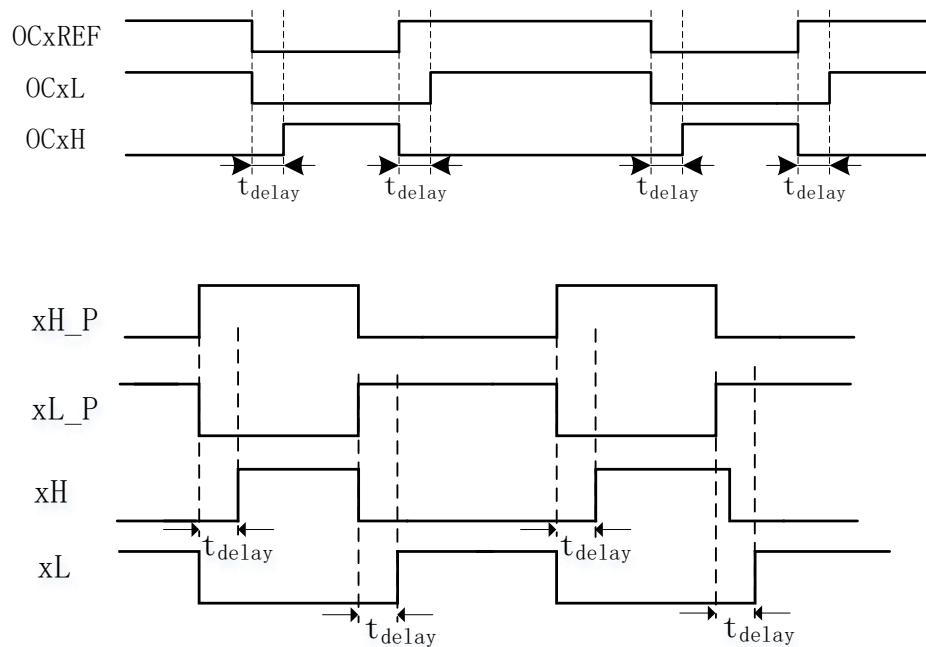


图 17-5 带死区插入的互补输出

17.1.2.3 输出使能与极性

软件配置 `DRV_CM[xE]` 和 `[xLE]` 使能上下桥。软件配 `DRV_CM[xHP]` 和 `[xLP]` 选择输出的极性。在应用于方波控制时，`Timer1` 自动控制 `DRV_CM` 达到换相的功能。配置 `DRV_CR[MESEL] = 0`，选择方波驱动模式，当 `Timer1` 产生写入时序时，对应的 `TIM1_DBRx` 传输到 `DRV_CM`。

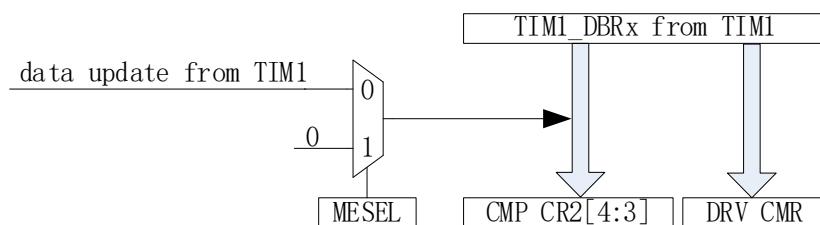


图 17-6 Timer1 自动控制 `DRV_CM` 和 `CMP_CR2[4:3]`

配置 `DRV_DR`、`DRV_ARR` 和 `DRV_CM` 可实现预充电和刹车等功能，`DRV_DR` 和 `DRV_ARR` 控制 PWM 占空比和载波频率，`DRV_CM[xHE]` 和 `DRV_CM[xLE]` 控制六路输出模式。

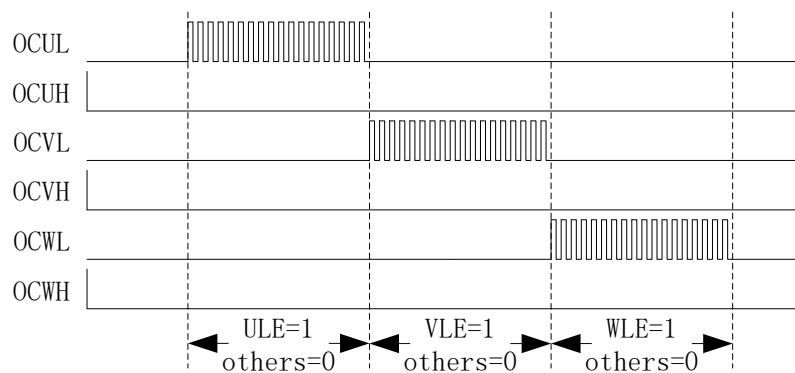


图 17-7 预充电波形图

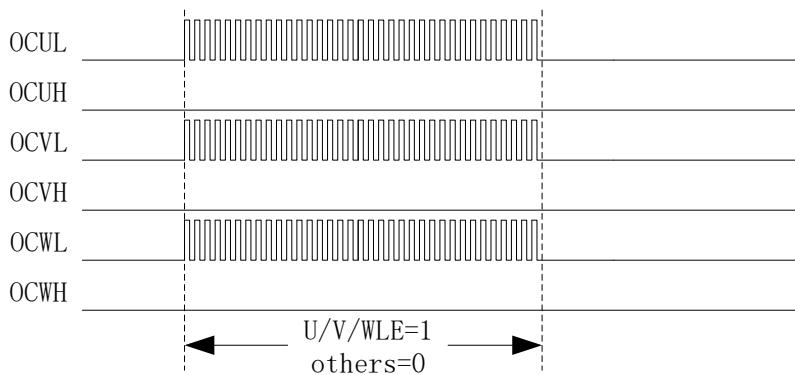


图 17-8 刹车波形图

17.1.2.4 中断

17.1.2.4.1 比较匹配中断

通过DRV_SR[DCIM]设置比较匹配中断产生的条件，设置比较值DRV_COMR设定比较匹配中断产生的时间。当计数器的计数值等于DRV_COMR，且符合DRV_SR[DCIM]设置的条件时，产生Driver比较匹配中断请求，中断标志位DRV_SR[DCIF]硬件置1。

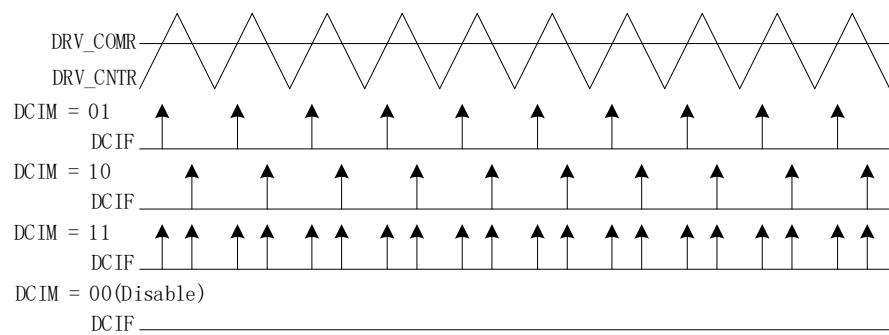


图 17-9 Driver 比较匹配中断

17.1.2.4.2 FG 中断

设置 DRV_SR[FGIE]使能 FG 中断，电机每转一圈(电角度)，产生一次中断请求。

17.1.3 6N Pre-driver 模式(适用于 FU6572/FU6562)

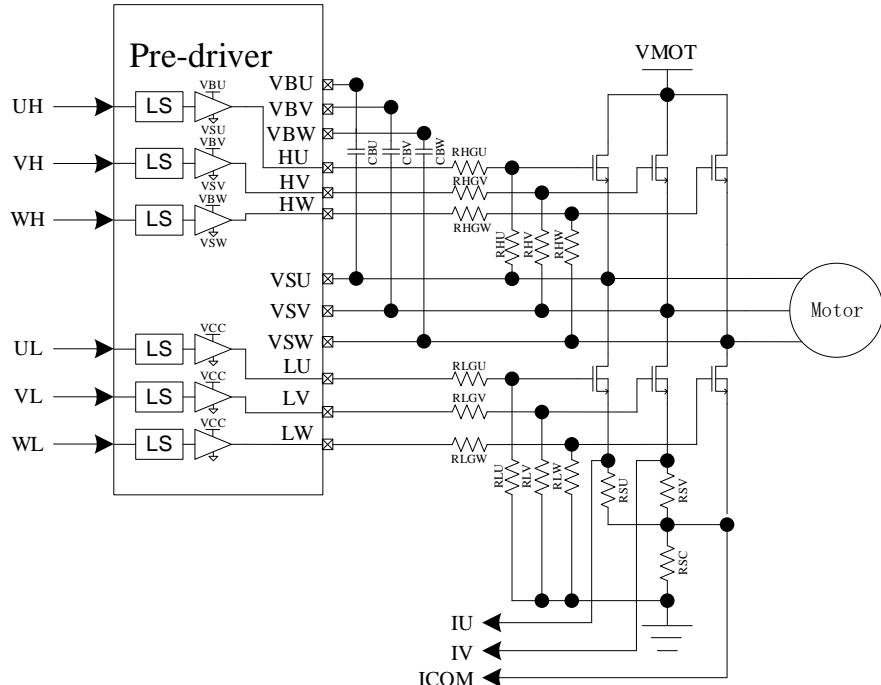


图 17-10 6N Pre-driver 模式的原理图

6N Pre-driver 功能如图 17-10 所示。进入该模式，DRV_CR[DRVOE]为 Pre-driver 的使能信号，Pre-driver 的输出接 6 只 NMOS 后分别驱动电机的 U/V/W 相。

表 17-1 FU6572/FU6562 内置 Pre-driver 信号真值表

Input		Output	
UH/VH/WH	UL/VL/WL	HU/HV/HW	LU/LV/LW
L	L	L	L
L	H	L	H
H	L	H	L
H	H	L	L

17.2 Driver 寄存器

17.2.1 PI_CR (0xF9)

位	7	6	5	4	3	2	1	0	
名称	T2TSS	RSV				DRVMD	HINV	LINV	
类型	R/W	-	-	-	-	R/W	R/W	R/W	
复位值	0	-	-	-	-	0	0	0	
位	名称	描述							
[7]	T2TSS	TIM2 步进电机模式的输入模式选择 0: 方向 + 脉冲输入模式。P1.0 输入方向, P0.7 输入脉冲 1: 正反向脉冲输入模式。P1.0 输入反向脉冲, P0.7 输入正向脉冲							
[6:3]	RSV	保留							
[2]	DRVMD	计数模式 0: 三角波模式 1: 锯齿波模式(FOC 不能选择)							
[1]	HINV	上桥反向使能 0: 不使能 1: 使能							
[0]	LINV	下桥反向使能 0: 不使能 1: 使能							

17.2.2 DRV_CR (0x4062)

位	7	6	5	4	3	2	1	0	
名称	DRVEN	DDIR	FOCEN	DRPE	OCS	MESEL	RSV	DRVOE	
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	R/W	
复位值	0	0	0	0	0	0	-	0	
位	名称	描述							
[7]	DRVEN	计数器使能 0: 不使能 1: 使能							
[6]	DDIR	输出方向(正反转) 改变电机的转动方向, 方波驱动和 FOC 驱动均有效。无感 FOC 改变此位即可改变方向, 有感 FOC 还需配合软件修改角度, 方波驱动需修改 Timer1 相关参数。 0: 正转 1: 反转							

[5]	FOCEN	FOC 模块使能 0: 不使能 1: 使能
[4]	DRPE	DRV_DR 预装载使能 使能预装载后，软件写 DRV_DR 后，数值在计数器发生下溢事件后更新；禁止预装载，软件写 DRV_DR 后，数值立刻更新 0: 不使能 1: 使能
[3]	OCS	比较值来源选择 0: DRV_DR 1: FOC 模块
[2]	MESEL	ME 工作模式选择 0: 方波驱动模式 1: FOC 驱动模式
[1]	RSV	保留
[0]	DRVOE	Driver 使能 0: 不使能 1: 使能

17.2.3 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM	
类型	R/WO	R/W	R/WO	R/WO	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	SYSTIF	Systick 中断事件标志位 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义
[6]	SYSTIE	Systick 中断使能 0: 不使能 1: 使能
[5]	FGIF	FG 中断事件标志位 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义
[4]	DCIF	Driver 比较匹配中断事件标志位 当 Driver 计数值等于 DRV_COMR 时，根据 DRV_SR[DCIM] 设置的计数方向判断是否产生中断 读： 0: 未发生中断事件 1: 发生中断事件

		写： 0: 清 0 1: 无意义
[3]	FGIE	FG 中断使能 中断使能后, FOC 驱动/方波驱动每转一圈(电周期), 产生一次 FG 中断 0: 不使能 1: 使能
[2]	DCIP	产生 Driver 比较匹配中断的周期数 0: 1 个载波周期 1: 2 个载波周期
[1:0]	DCIM	比较匹配中断模式设置 当计数值等于 DRV_COMR 时, 根据 DRV_SR[DCIM] 的设置判断是否产生中断请求 00: 不产生中断 01: 计数器向上计数时产生中断 10: 计数器向下计数方向时产生中断 11: 计数器向上/向下计数时都产生中断

17.2.4 DRV_OUT (0xF8)

位	7	6	5	4	3	2	1	0
名称	MOE	RSV	OISWL	OISWH	OISVL	OISVH	OISUL	OISUH
类型	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	-	0	0	0	0	0	0

位	名称	描述
[7]	MOE	主输出使能 用于选择三相上下桥输出信号的来源。该位可由软件置 1 和清 0。母线电流保护产生(见章节 27.1.1.1)时, 硬件自动清 0, 关闭输出。 0: 不使能, 输出来源于空闲电平 DRV_OUT[OISUH]/DRV_OUT[OISVH]/DRV_OUT[OISWH] 和 DRV_OUT[OISUL]/DRV_OUT[OISVL]/DRV_OUT[OISWL]。 1: 使能, 输出来源于计数器比较值
[6]	RSV	保留
[5]	OISWL	WL/XL 的输出空闲电平参考 OISUH 描述 注: DRV_OUT[OISWL] 同时配置 WL/XL 空闲电平
[4]	OISWH	WH/XH 的输出空闲电平 参考 OISUH 描述 注: DRV_OUT[OISWH] 同时配置 WH/XH 空闲电平
[3]	OISVL	VL 的输出空闲电平 参考 OISUH 描述
[2]	OISVH	VH 的输出空闲电平 参考 OISUH 描述
[1]	OISUL	UL 的输出空闲电平 参考 OISUH 描述
[0]	OISUH	UH 的输出空闲电平 该位设置 UH 的输出空闲电平。当 DRV_OUT[MOE] = 0 时, 输出空闲电平关闭 MOS 0: 低电平 1: 高电平

17.2.5 DRV_CMRL (0x405C, 0x405D)

DRV_CMRL (0x405D)							
位	15	14	13	12	11	10	9
名称	XHP	XLP	XHE	XLE	WHP	WLP	VHP
类型	R/W						
复位值	0	0	0	0	0	0	0
DRV_CMRH (0x405C)							
位	7	6	5	4	3	2	1
名称	UHP	ULP	WHE	WLE	VHE	VLE	UHE
类型	R/W						
复位值	0	0	0	0	0	0	0

位	名称	描述
[15]	XHP	X 相上管极性控制 0: 正常输出 1: 反向互补输出
[14]	XLP	X 相下管极性控制 0: 正常输出 1: 反向互补输出
[13]	XHE	X 相上管输出使能 0: 不使能 1: 使能
[12]	XLE	X 相下管输出使能 0: 不使能 1: 使能
[11]	WHP	W 相上管极性控制 0: 正常输出 1: 反向互补输出
[10]	WLP	W 相下管极性控制 0: 正常输出 1: 反向互补输出
[9]	VHP	V 相上管极性控制 0: 正常输出 1: 反向互补输出
[8]	VLP	V 相下管极性控制 0: 正常输出 1: 反向互补输出
[7]	UHP	U 相上管极性控制 0: 正常输出 1: 反向互补输出
[6]	ULP	U 相下管极性控制 0: 正常输出 1: 反向互补输出
[5]	WHE	W 相上管输出使能 0: 不使能 1: 使能
[4]	WLE	W 相下管输出使能 0: 不使能 1: 使能

[3]	VHE	V 相上管输出使能 0: 不使能 1: 使能
[2]	VLE	V 相下管输出使能 0: 不使能 1: 使能
[1]	UHE	U 相上管输出使能 0: 不使能 1: 使能
[0]	ULE	U 相下管输出使能 0: 不使能 1: 使能

注:

- 当 DRV_CMRL[W/V/ULE]和 DRV_CMRL[W/V/UHE]同时为 1, W/V/U 相以下桥为参考, 上下桥互补输出 PWM 波, 同时自动插入死区。
- 方波驱动时, Timer1 会自动控制 DRV_CMRL 寄存器

17.2.6 DRV_ARR (0x405E, 0x405F)

DRV_ARRH (0x405E)									
位	15	14	13	12	11	10	9	8	
名称	RSV		DRV_ARR[13:8]						
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	-	-	0	0	0	0	0	0	
DRV_ARRL (0x405F)									
位	7	6	5	4	3	2	1	0	
名称	DRV_ARR[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[15:14]	RSV	保留							
[13:0]	DRV_ARR	计数器的重载值, 决定载波频率(中央对齐模式) Driver 计数器从 0 开始计数到 DRV_ARR/2 - 1, 产生上溢事件, 然后向下计数到 0 计算公式: 载波频率 $f_{carrier} = 48MHz/DRV_ARR$ DRV_ARR 的值以时钟 48MHz 计算, 取值范围[0, 16383] 注: 最低位恒为 0, 写 1 无意义							

17.2.7 DRV_COMR (0x405A, 0x405B)

DRV_COMRH (0x405A)								
位	15	14	13	12	11	10	9	8
名称	RSV				DRV_COMR[11:8]			
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
DRV_COMRL (0x405B)								
位	7	6	5	4	3	2	1	0

名称	DRV_COMR[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[15:12]	RSV	保留							
[11:0]	DRV_COMR	计数器的比较匹配值 当计数值与 DRV_COMR 相等且满足 DRV_SR[DCIM] 设定的条件时，产生 DRV 比较匹配中断请求，DRV_COMR 的值等效以时钟 12MHz 计算。 匹配点对应的占空比 = DRV_COMR*4/DRV_ARR*100% DRV_COMR 的值以时钟 12MHz 计算，取值范围[0, 4095]							

17.2.8 DRV_DR (0x4058, 0x4059)

DRV_DRH(0x4058)								
位	15	14	13	12	11	10	9	8
名称	RSV		DRV_DR[13:8]					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
DRV_DRL(0x4059)								
位	7	6	5	4	3	2	1	0
名称	DRV_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:14]	RSV	保留						
[13:0]	DRV_DR	软件 PWM 占空比设定值 占空比 = DRV_DR/DRV_ARR*100% DRV_DR 的值以时钟 48MHz 计算，取值范围[0, 16383]。 注：当使用该寄存器作为比较源时，输出 PWM 以上桥为参考下桥为插入死区的互补输出						

17.2.9 DRV_DTR (0x4060)

位	7	6	5	4	3	2	1	0
名称	DRV_DTR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	DRV_DTR	死区时间设置 死区时间 = (DRV_DTR + 1)*T 例：DRV_DTR = 11，则死区时间 = 12*41.67ns = 500ns 注：如果设定 DRV_DTR = 0，不插入死区时间						

17.2.10 DRV__CNTR (0x4066, 0x4067)

DRV__CNTRH (0x4066)								
位	15	14	13	12	11	10	9	8
名称	RSV					DRV__CNTR[11:8]		
类型	—	—	—	—	R/W	R/W	R/W	R/W
复位值	—	—	—	—	0	0	0	0
DRV__CNTRL (0x4067)								
位	7	6	5	4	3	2	1	0
名称	DRV__CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV__CNTR	计数器值 DRV__CNTR 的值以时钟 12MHz 计算, Driver 对应占空比 = DRV__CNTR*4/DRV_ARR*100% 取值范围[0, 4095]						
		注: 只有在 DRV_CR[DRVEN] = 1 时, 才能写入 DRV__CNTR						

18 WDT

看门狗定时器是一个工作在内部慢时钟时域下的定时器，主要用于监控主程序运行，防止 MCU 出现死机的情况。看门狗的工作原理是：启动看门狗后，看门狗的定时器开始计数。当看门狗定时器溢出时，看门狗发送信号使 MCU 复位，程序从地址 0 开始运行。在主程序运行过程中，每隔一段时间对看门狗的定时器进行初始化，以防止看门狗定时器溢出，俗称喂狗。

看门狗在启动后从 0 开始计时，当计时到 0xFFFF 时输出一个长度为 4 个内部慢时钟周期的信号使 MCU 复位，程序从地址 0 开始运行。程序在运行中定时给看门狗发送喂狗信号，看门狗定时器将回到 WDT_ARR 的设定值，并重新开始计数。

18.1 WDT 使用注意事项

- MCU进入待机模式或睡眠模式时，WDT将停止计数，但计数值仍会保留
- MCU在仿真过程中，WDT将会被自动禁用
- WDT定时器溢出使MCU复位时，RST_SR[RSTWDT]将会置1

18.2 WDT 操作说明

1. CCFG1[WDT_EN]置1，启动看门狗，看门狗从0开始计数；
2. 设置WDT_ARR(本操作也可以放在启动看门狗之前)；
3. 在程序的运行中设置WDT_CR[WDTRF] = 1，看门狗计数器回到WDT_ARR。

18.3 WDT 寄存器

18.3.1 WDT_CR (0x4026)

位	7	6	5	4	3	2	1	0
名称	RSV							
类型	-	-	-	-	-	-	-	WDTRF
复位值	-	-	-	-	-	-	-	R/W
<hr/>								
位	名称	描述						
[7:1]	RSV	保留						
[0]	WDTRF	看门狗初始化 0: 无意义 1: 看门狗计数器回到 WDT_ARR 的设定值，并重新开始计数						

18.3.2 WDT_ARR (0x4027)

位	7	6	5	4	3	2	1	0
名称	WDT_ARR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	WDT_ARR	看门狗重载计数器 设置看门狗计数器初始化值的高 8 位						

18.3.3 CCFG1 (0x401E)

位	7	6	5	4	3	2	1	0
名称	LVW_EN_B	LVW_IE	WDT_EN	RSV				
类型	R/W	R/W	R/W	-	-	-	-	-
复位值	0	0	0	-	-	-	-	-
位	名称	描述						
[7]	LVW_EN_B	VCC 低电压预警使能 0: 不使能 1: 使能						
[6]	LVW_IE	LVW 检测中断使能 0: 不使能 1: 使能						
[5]	WDT_EN	WDT 使能 0: 不使能 1: 使能						
[4:0]	RSV	保留						

19 RTC

19.1 RTC 基本功能框图

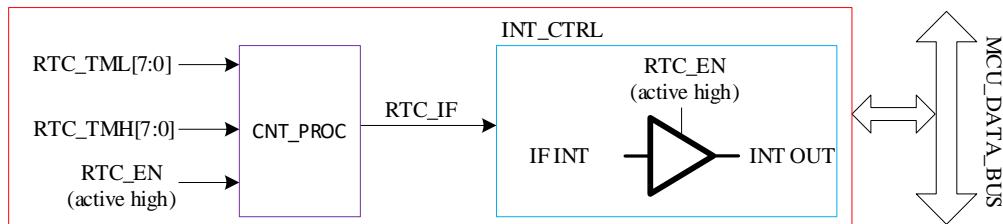


图 19-1 RTC 基本功能框图

19.2 RTC 操作说明

写寄存器 RTC_TM，设置 RTC 计数的重载值。配置 RTC_STA[RTC_EN]=1，使能 RTC 计数。

19.3 RTC 寄存器

19.3.1 RTC_TM (0x402C, 0x402D)

RTC_TMH (0x402C)								
位	15	14	13	12	11	10	9	8
名称	RTC_TM[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
RTC_TML (0x402D)								
位	7	6	5	4	3	2	1	0
名称	RTC_TM[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
位	名称	描述						
[15:0]	RTC_TM	RTC 计数寄存器 读：正在计数的瞬间值 写：RTC 计数器以 32768Hz 的频率从 0 计数到写入值后溢出，产生中断请求，计数器清 0 并重新开始计数。						

19.3.2 RTC_STA (0x402E)

位	7	6	5	4	3	2	1	0
名称	RTC_EN	RTC_IF	RSV	ISOSCEN	RSV			
类型	R/W	R/WO	-	R/W	-	-	-	-
复位值	0	0	-	0	-	-	-	-
<hr/>								
位	名称	描述						
[7]	RTC_EN	RTC 使能 0: 不使能 1: 使能						
[6]	RTC_IF	RTC 中断事件标志位 计数器值等于 RTC_TM 时置 1 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						
[5]	RSV	保留						
[4]	ISOSCEN	内部慢时钟使能 0: 不使能 1: 使能						
[3:0]	RSV	保留						

19.4 时钟校准

19.4.1 时钟校准简介

时钟校准是利用内部慢时钟校准内部快时钟的功能。校准原理：使用一个长度 13 位的计数器，以快时钟为时钟源，连续累积计数 8 个慢时钟周期的长度。

校准方法：软件设置 CAL_CR0[CAL_STA] = 1，开始校准过程。读 CAL_CR0[CAL_BUSY]标志位确认校准过程是否结束，当校准完成(CAL_CR0[CAL_BUSY] = 0)后，读取 CAL_CR0[CAL_ARR]的值即是使用快时钟连续累积计数 8 个慢时钟的值。

19.4.2 时钟校准寄存器

19.4.2.1 CAL_CR0 (0x4044) CAL_CR1 (0x4045)

CAL_CR0 (0x4044)								
位	15	14	13	12	11	10	9	8
名称	CAL_STA /CAL_BUSY	RSV		CAL_ARR[12:8]				
类型	R/W1	-	-	R/W	R/W	R/W	R/W	R/W
复位值	1	-	-	0	0	0	0	0
CAL_CR1 (0x4045)								
位	7	6	5	4	3	2	1	0
名称	CAL_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	CAL_STA /CAL_BUSY	时钟校准使能 读： 0: 校准过程完成 1: 表示校准过程正在进行中 写： 0: 无意义 1: 启动时钟校准功能						
[14:13]	RSV	保留						
[12:0]	CAL_ARR	校准计数值 使用快时钟连续累积计数 8 个慢时钟周期的值 注：当此值为 0 时表示无对应慢时钟输入，当此值为 0xFFFF 时表示计数溢出（慢时钟过慢或快时钟过快）。						

20 IO

20.1 IO 简介

FU6572L 支持 31 个 GPIO 引脚，分别为 P0.0 ~ P0.7、P1.0 ~ P1.7、P2.1 ~ P2.2、P2.4 ~ P2.6、P3.0 ~ P3.7、P4.5、P4.7。

FU6572N 支持 24 个 GPIO 引脚，分别为 P0.0 ~ P0.1、P0.5 ~ P0.6、P1.1 ~ P1.7、P2.1 ~ P2.2、P2.4 ~ P2.6、P3.0 ~ P3.1、P3.3 ~ P3.6、P4.5、P4.7。

FU6572T 支持 13 个 GPIO 引脚，分别为 P0.1、P1.2、P1.4、P1.6、P2.1、P2.4、P2.6、P3.0 ~ P3.1、P3.3 ~ P3.5、P4.7。

FU6562L 支持 22 个 GPIO 引脚，分别为 P0.1、P0.5 ~ P0.7、P1.2 ~ P1.7、P2.1 ~ P2.2、P2.4、P2.6 ~ P2.7、P3.0 ~ P3.1、P3.3 ~ P3.5、P4.5、P4.7。

FU6562Q 支持 22 个 GPIO 引脚，分别为 P0.1、P0.5 ~ P0.7、P1.2 ~ P1.7、P2.1 ~ P2.2、P2.4、P2.6 ~ P2.7、P3.0 ~ P3.1、P3.3 ~ P3.5、P4.5、P4.7。

FU6562T 支持 9 个 GPIO 引脚，分别为 P0.1、P1.2、P1.6、P2.1、P2.4、P3.0 ~ P3.1、P3.4、P4.7。

FU6532T 支持 19 个 GPIO 引脚，分别为 P0.0 ~ P0.1、P0.5 ~ P0.6、P1.0、P1.2 ~ P1.7、P2.1 ~ P2.2、P2.4、P3.0 ~ P3.1、P3.4 ~ P3.5。

FU6522L 支持 40 个 GPIO 引脚，分别为 P0.0 ~ P0.7、P1.0 ~ P1.7、P2.0 ~ P2.7、P3.0 ~ P3.7、P4.1 ~ P4.7、P5.1。

FU6522N 支持 24 个 GPIO 引脚，分别为 P0.0 ~ P0.1、P0.5 ~ P0.7、P1.0 ~ P1.7、P2.0 ~ P2.4、P2.7、P3.0 ~ P3.2、P3.4、P4.7。

FU6522T 支持 20 个 GPIO 引脚，分别为 P0.0 ~ P0.1、P0.5 ~ P0.6、P1.1 ~ P1.2、P1.4 ~ P1.7、P2.1 ~ P2.2、P2.4、P2.6、P3.0 ~ P3.1、P3.3 ~ P3.4、P4.5、P4.7。

20.2 IO 配置说明

每个 GPIO 端口配置有相关的寄存器以满足不同的应用需求。如：P0.0 映射到寄存器 P0，P1.0 映射到寄存器 P1，通过 P0_OE、P1_OE 配置端口的数字输入输出。

注：

- IO 口模式下芯片无法进行外部复位
- IO 口模式下信号频率需小于 100kHz
- P4.7 固定为输入端口，默认为 FICEK 模式，如果需要配置为 IO，需要在配置工具中取消勾选 FICEK_MOD

- 上、下拉电阻使能对应的位为 1，具体端口与寄存器名称请参考 20.3.11 P0_PU (0x4053) ~ 20.3.16 P5_PU (0x4048)。
- 上、下拉电阻阻值请参考 5.3 GPIO 电气特性。
- 配置 Px_AN 对应的位为 1 使能模拟信号模式，具体端口与寄存器名称请参考 20.3.7 P1_AN (0x4050) ~ 20.3.10 P4_AN(0x4047)。端口配置为模拟信号端口后，所有数字功能失效，寄存器 P1、P2、P3 对应的位读出的端口状态为 0。
- P1.6 ~ P1.7、P2.1 ~ P2.7、P3.0 ~ P3.5 在端口配置为模拟模式后上拉会自动关闭。

20.3 IO 寄存器

20.3.1 P0_OE (0xFC)

位	7	6	5	4	3	2	1	0
名称	P0_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P0_OE	P0.7 ~ P0.0 数字输入输出选择 0: 输入 1: 输出						

20.3.2 P1_OE (0xFD)

位	7	6	5	4	3	2	1	0
名称	P1_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P1_OE	P1.7 ~ P1.0 数字输入输出选择 0: 输入 1: 输出						

20.3.3 P2_OE (0xFE)

位	7	6	5	4	3	2	1	0
名称	P27_OE	P26_OE	P25_OE	P24_OE	P23_OE	P22_OE	P21_OE	P20_OE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P2_OE	P2.7 ~ P2.0 数字输入输出选择 0: 输入 1: 输出						

20.3.4 P3_OE (0xFF)

位	7	6	5	4	3	2	1	0	
名称	P3_OE								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	P3_OE	P3.7 ~ P3.0 数字输入输出选择 0: 输入 1: 输出							

20.3.5 P4_OE (0xE9)

位	7	6	5	4	3	2	1	0	
名称	P47_OE	P46_OE	P45_OE	P44_OE	P43_OE	P42_OE	P41_OE	P40_OE	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	P4_OE	P4.7 ~ P4.0 数字输入输出选择 0: 输入 1: 输出							

20.3.6 P5_OE (0xFB)

位	7	6	5	4	3	2	1	0	
名称	RSV				P53_OE	P52_OE	P51_OE	P50_OE	
类型	-	-	-	-	R/W	R/W	R/W	R/W	
复位值	-	-	-	-	0	0	0	0	
位	名称	描述							
[7:4]	RSV	保留							
[3]	P53_OE	P5.3 数字输入输出选择 0: 输入 1: 输出							
[2]	P52_OE	P5.2 数字输入输出选择 0: 输入 1: 输出							
[1]	P51_OE	P5.1 数字输入输出选择 0: 输入 1: 输出							
[0]	P50_OE	P5.0 数字输入输出选择 0: 输入 1: 输出							

20.3.7 P1_AN (0x4050)

位	7	6	5	4	3	2	1	0
名称	P1_AN				HBMOD	HDIO	ODE1	ODE0
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述																
[7:4]	P1_AN	P1.7 ~ P1.4 模拟模式使能 0: 不使能 1: 使能																
[3]	HBMOD	P1.3 模式配置, 与 P1_OE[3]组合决定 P1.3 的功能模式如表 20-1 所示 表 20-1 P1.3 模式配置																
		<table border="1"> <thead> <tr> <th>HBMOD</th> <th>P1_OE[3]</th> <th>P1.3 模式</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>数字输入</td> </tr> <tr> <td>0</td> <td>1</td> <td>数字输出</td> </tr> <tr> <td>1</td> <td>0</td> <td>模拟模式</td> </tr> <tr> <td>1</td> <td>1</td> <td>数字强驱动输出模式, 输出高时最大输出电流可到 20mA, 用于 Hall 的偏置电压输出。输出低的驱动模式与数字输出模式相同。</td> </tr> </tbody> </table>		HBMOD	P1_OE[3]	P1.3 模式	0	0	数字输入	0	1	数字输出	1	0	模拟模式	1	1	数字强驱动输出模式, 输出高时最大输出电流可到 20mA, 用于 Hall 的偏置电压输出。输出低的驱动模式与数字输出模式相同。
HBMOD	P1_OE[3]	P1.3 模式																
0	0	数字输入																
0	1	数字输出																
1	0	模拟模式																
1	1	数字强驱动输出模式, 输出高时最大输出电流可到 20mA, 用于 Hall 的偏置电压输出。输出低的驱动模式与数字输出模式相同。																
[2]	HDI0	PWM 输出 IO 输出动能力选择, L_DU、L_DV、L_DW、H_DU、H_DV、H_DW(适用于 FU6532/FU6522) 0: 正常驱动能力 1: 高驱动能力																
[1]	ODE1	P0.1 集电极开漏输出使能 0: 不使能 1: 使能																
[0]	ODE0	P0.0 集电极开漏输出使能 0: 不使能 1: 使能																

20.3.8 P2_AN (0x4051)

位	7	6	5	4	3	2	1	0	
名称	P2_AN								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	P2_AN	P2.7 ~ P2.0 模拟模式使能 0: 不使能 1: 使能							

20.3.9 P3_AN (0x4052)

位	7	6	5	4	3	2	1	0	
名称	P11_PL	P01_PL	P3_AN						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7]	P11_PL	P1.1 下拉电阻使能 0: 不使能 1: 使能							

		注：不能同时使能 P1.1 的上拉电阻和下拉电阻
[6]	P01_PL	P0.1 下拉电阻使能 0: 不使能 1: 使能 注：不能同时使能 P0.1 的上拉电阻和下拉电阻
[5:0]	P3_AN	P3.5 ~ P3.0 模拟模式使能 0: 不使能 1: 使能

20.3.10 P4_AN(0x4047)

位	7	6	5	4	3	2	1	0
名称	RSV	P46_AN	P45_AN			RSV		
类型	-	R/W	R/W	-	-	-	-	-
复位值	-	0	0	-	-	-	-	-
位	名称	描述						
[7]	RSV	保留						
[6]	P46_AN	P4.6 模拟模式使能 0: 不使能 1: 使能						
[5]	P45_AN	P4.5 模拟模式使能 0: 不使能 1: 使能						
[4:0]	RSV	保留						

20.3.11 P0_PU (0x4053)

位	7	6	5	4	3	2	1	0
名称				P0_PU				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P0_PU	P0.7 ~ P0.0 上拉电阻使能 0: 不使能 1: 使能						

20.3.12 P1_PU (0x4054)

位	7	6	5	4	3	2	1	0
名称				P1_PU				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P1_PU	P1.7 ~ P1.0 上拉电阻使能 0: 不使能 1: 使能						

20.3.13 P2_PU (0x4055)

位	7	6	5	4	3	2	1	0	
名称	P2_PU								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	P2_PU	P2.7 ~ P2.0 上拉电阻使能 0: 不使能 1: 使能							

20.3.14 P3_PU (0x4056)

位	7	6	5	4	3	2	1	0	
名称	P3_PU								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	P3_PU	P3.7 ~ P3.0 上拉电阻使能 0: 不使能 1: 使能							

20.3.15 P4_PU (0x4057)

位	7	6	5	4	3	2	1	0	
名称	P4_PU								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	P4_PU	P4.7 ~ P4.0 的上拉电阻使能 0: 不使能 1: 使能							

20.3.16 P5_PU (0x4048)

位	7	6	5	4	3	2	1	0	
名称	RSV			P47_PL	P53_PU	P52_PU	P51_PU	P50_PU	
类型	-	-	-	R/W	R/W	R/W	R/W	R/W	
复位值	-	-	-	0	0	0	0	0	
位	名称	描述							
[7:5]	RSV	保留							
[4]	P47_PL	P4.7 的下拉电阻使能 0: 不使能 1: 使能							
[3]	P53_PU	P5.3 的上拉电阻使能 0: 不使能 1: 使能							

[2]	P52_PU	P5.2 的上拉电阻使能 0: 不使能 1: 使能
[1]	P51_PU	P5.1 的上拉电阻使能 0: 不使能 1: 使能
[0]	P50_PU	P5.0 的上拉电阻使能 0: 不使能 1: 使能

20.3.17 PH_SEL (0x404C)

位	7	6	5	4	3	2	1	0
名称	SPITMOD	UART1EN	UART2EN	T4SEL	T3SEL	T2SEL	T2SSEL	XOE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	SPITMOD	SPI 从机发送完后 MISO 端口状态 0: 输出状态 1: 高阻态
[6]	UART1EN	端口复用为 RXD、TXD 与 UART1 使能 0: 不使能 1: P0.5、P0.6 复用为 RXD、TXD 并使能 UART1
[5]	UART2EN	端口复用为 RXD2、TXD2 与 UART2 使能 0: 不使能 1: P3.7、P1.2、P0.0 复用为 TXD2; P3.6、P4.7、P0.1 复用为 RXD2; 并使能 UART2
[4]	T4SEL	端口复用为 Timer4 或 Timer4S 0: 不复用 1: P0.1 或 P0.0 或 P1.2 (PH_SEL1[T4CT1] = 1 且 PH_SEL1[T4CT0] = 0) 复用为 Timer4 的输入输出
[3]	T3SEL	端口复用为 Timer3 或 Timer3S 0: 不复用 1: P1.1 或 P0.1 作为 Timer3 的输入输出
[2]	T2SEL	端口复用为 Timer2 0: 不复用 1: P1.0 作为 Timer2 的输入输出
[1]	T2SSEL	端口复用为 Timer2S 0: 不复用 1: P0.7 作为 Timer2 的输入输出
[0]	XOE	X 相输出使能 1: 输出使能, P4.1 作为 X 相下桥 PWM 输出, P4.2 作为 X 相上桥输出 0: 不使能

20.3.18 PH_SEL1 (0x404D)

位	7	6	5	4	3	2	1	0
名称	UART2CH_1	UART2CH_0	CMPXO_P01	SPICT0	T4CT1	T4CT0	T3CT1	T3CT0
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	UART2CH	UART2 功能转移 00: P3.6 为 RXD、P3.7 为 TXD (P3.6 为单线模式的输入输出) 01: P4.7 为 RXD、P1.2 为 TXD (P1.2 为单线模式的输入输出) 1X: P0.1 为 RXD、P0.0 为 TXD (P0.1 为单线模式的输入输出)
[5]	CMPXO_P01	比较器功能转移 0: 功能不转移, P0.1 输出 1: 功能转移, P3.4 输出
[4]	SPICT0	SPI 单线 debug 功能转移 与 PH_SEL2[SPICT1] 组合配置 PH_SEL2[SPICT1]:PH_SEL1[SPICT0] 00: 保留 X1: 保留 10: 功能转移, P3.4 作为 SPI debug 输出
[3:2]	T4CT	Timer4 功能转移 00: P0.1 为 Timer4 输入输出 X1: P0.0 为 Timer4 输入输出 10: P1.2 为 Timer4 输入输出
[1:0]	T3CT	Timer3 功能转移 00: P1.1 为 Timer3 输入输出 X1: P0.1 为 Timer3 输入输出 10: P4.7 为 Timer3 输入

20.3.19 PH_SEL2 (0x4049)

位	7	6	5	4	3	2	1	0
名称	RSV		ADC_SCYCH[7:4]				RSV	SPICT1
类型	-	-	R/W	R/W	R/W	R/W	-	R/W
复位值	-	-	0	0	1	1	-	0

位	名称	描述
[7:6]	RSV	保留
[5:2]	ADC_SCYCH [7:4]	见 ADC 章节 PH_SEL2(0x4049) 说明
[1]	RSV	保留
[0]	SPICT1	SPI 单线 debug 功能转移 与 PH_SEL1[SPICT0] 组合配置 PH_SEL2[SPICT1]: PH_SEL1[SPICT0] 00: 保留 X1: 保留 10: 功能转移, P3.4 作为 SPI debug 输出

20.3.20 P0 (0x80)

端口输出寄存器 P0/1/2/3/4/支持读写访问, RMW 指令访问的是寄存器的值(RMW 指令见表 20-2, 其他指令访问的是 PORT 管脚。

位	7	6	5	4	3	2	1	0
名称	GP07	GP06	GP05	GP04	GP03	GP02	GP01	GP00
类型	R/W							

复位值	0	0	0	0	0	0	0	0
位								
[7]	GP07	端口 GP07						
[6]	GP06	端口 GP06						
[5]	GP05	端口 GP05						
[4]	GP04	端口 GP04						
[3]	GP03	端口 GP03						
[2]	GP02	端口 GP02						
[1]	GP01	端口 GP01						
[0]	GP00	端口 GP00						

20.3.21 P1 (0x90)

位	7	6	5	4	3	2	1	0
名称	GP17	GP16	GP15	GP14	GP13	GP12	GP11	GP10
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位								
[7]	GP17	端口 GP17						
[6]	GP16	端口 GP16						
[5]	GP15	端口 GP15						
[4]	GP14	端口 GP14						
[3]	GP13	端口 GP13						
[2]	GP12	端口 GP12						
[1]	GP11	端口 GP11						
[0]	GP10	端口 GP10						

20.3.22 P2 (0xA0)

位	7	6	5	4	3	2	1	0
名称	GP27	GP26	GP25	GP24	GP23	GP22	GP21	GP20
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位								
[7]	GP27	端口 GP27						
[6]	GP26	端口 GP26						
[5]	GP25	端口 GP25						
[4]	GP24	端口 GP24						
[3]	GP23	端口 GP23						
[2]	GP22	端口 GP22						
[1]	GP21	端口 GP21						
[0]	GP20	端口 GP20						

20.3.23 P3 (0xB0)

位	7	6	5	4	3	2	1	0
名称	GP37	GP36	GP35	GP34	GP33	GP32	GP31	GP30
类型	R/W							
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP37	端口 GP37
[6]	GP36	端口 GP36
[5]	GP35	端口 GP35
[4]	GP34	端口 GP34
[3]	GP33	端口 GP33
[2]	GP32	端口 GP32
[1]	GP31	端口 GP31
[0]	GP30	端口 GP30

20.3.24 P4 (0xB8)

位	7	6	5	4	3	2	1	0
名称	GP47	GP46	GP45	GP44	GP43	GP42	GP41	GP40
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP47	端口 GP47
[6]	GP46	端口 GP46
[5]	GP45	端口 GP45
[4]	GP44	端口 GP44
[3]	GP43	端口 GP43
[2]	GP42	端口 GP42
[1]	GP41	端口 GP41
[0]	GP40	端口 GP40

20.3.25 P5 (0xC0)

位	7	6	5	4	3	2	1	0	
名称	RSV					GP53	GP52	GP51	GP50
类型	-	-	-	-	R/W	R/W	R/W	R/W	
复位值	-	-	-	-	0	0	0	0	

位	名称	描述
[7:4]	RSV	保留
[3]	GP53	端口 GP53
[2]	GP52	端口 GP52
[1]	GP51	端口 GP51
[0]	GP50	端口 GP50

表 20-2 RMW 指令表

指令	功能描述
ANL	逻辑按位与运算
ORL	逻辑按位或运算
XRL	逻辑按位异或运算
JBC	位为1判断跳转, 为1时跳转, 并把位清0
CPL	位取反运算
INC, DEC	加1, 减1运算
DJNZ	自减后判断是否为0跳转, 不为零跳转
MOV Px, y, C	将进位C赋值给端口Px, y
CLR Px, y	端口Px, y清0
SETB Px, y	端口Px, y置1

21 ADC

21.1 ADC 简介

芯片的 ADC 是一个 12 位逐次逼近寄存器 ADC，内部有 16 个通道。采样方式支持顺序采样(即从 ADC 通道 0 依次到 ADC 通道 15)和触发采样(包括 FOC 触发采样模式和 Timer1 触发采样模式)。顺序采样的结果会以右对齐或左次高位对齐的格式存进 $ADCx_DR(x = 0 \sim 15)$ 。触发采样的结果不会更新到 $ADCx_DR$ ，而是送到 FOC 模块或 Timer1 模块以完成电机控制。FOC 模块或 Timer1 模块的相关寄存器固定以左次高位对齐的格式存放触发采样的结果。触发采样由硬件自动完成，顺序采样则由软件控制。触发采样优先级比顺序采样优先级高，如果某一时刻同时需要触发采样和顺序采样，则先进行触发采样，触发采样完成后自动恢复为顺序采样模式。

ADC 采样时间的时钟源为 12MHz，采样时间由 PH_SEL2[5:2]、DAC_CR[5:2]、ADC_SCYC 设定。采样时间范围和转换时间请参考 ADC 电气特性。

21.2 ADC 框图

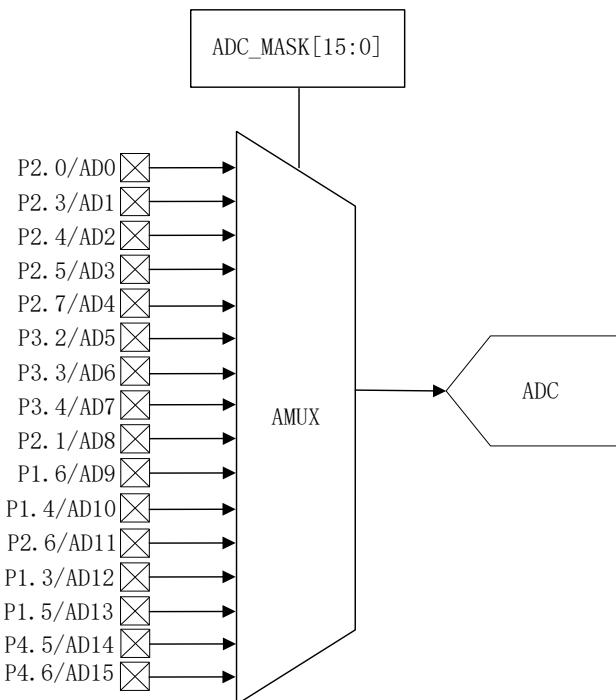


图 21-1 ADC 多路复用器框图

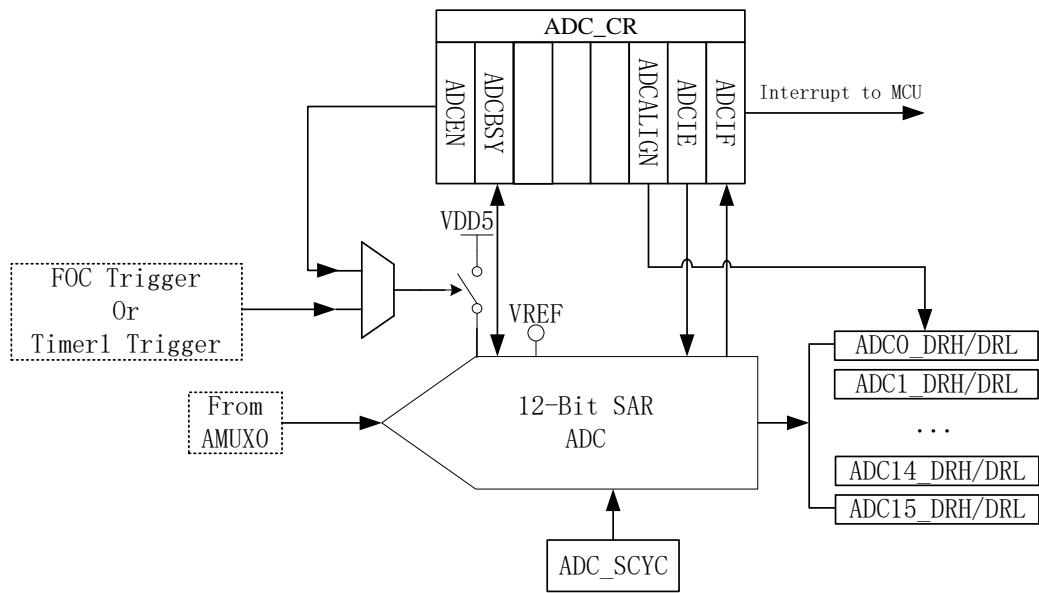


图 21-2 ADC 功能框图

21.3 ADC 操作说明

21.3.1 顺序采样模式

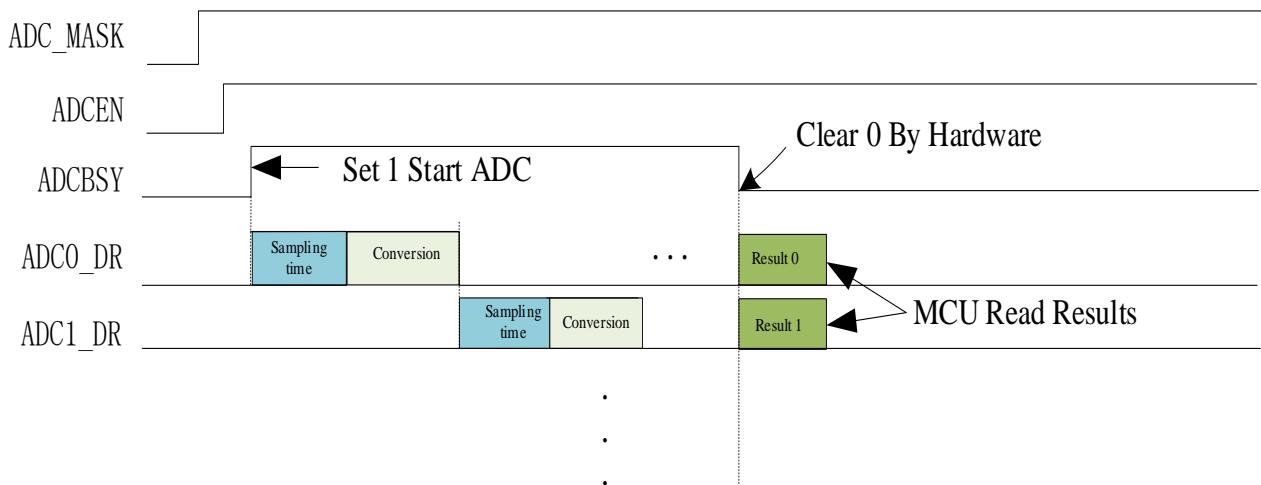


图 21-3 ADC 顺序采样时序图

ADC 操作：

1. 设置合适的ADC参考电压VREF;
2. 设置使能需采样的通道ADC_MASK;
3. 设置每个通道的采样周期ADC_SCYC(最小值为3);
4. 配置ADC_CR[ADCEN] = 1, 使能ADC;

5. 配置ADC_CR[ADCBSY] = 1, ADC开始工作;
6. 确认ADC_CR[ADCBSY] = 0, 再读取ADC转换结果。

注: ADC转换顺序根据使能的通道号从低到高(即当使能通道2/3/4后,依次采样转换通道2/3/4,然后在确认ADC_CR[ADCBSY] = 0后读取单次转换结果)。

21.3.2 触发采样模式

当启动 FOC 后,通道 0/1/2/4/14 可用于 FOC 触发采样。通过 FOC_CR0[UCSEL]选择通道 2 或通道 14 用于母线电压触发采样。在单电阻电流采样模式下,通道 4 为母线电流 *itrip* 的采样通道。在双电阻电流采样模式下,通道 0 为 *ia* 的采样通道,通道 1 为 *ib* 的采样通道。在三电阻电流采样模式下,通道 0 为 *ia* 的采样通道,通道 1 为 *ib* 的采样通道,通道 4 为 *ic* 的采样通道。

当启动 Timer1 后,通道 4 用于母线电流触发采样。配置 TIM1_CR3[T1TIS]选择位置检测信号输入源为 ADC,当 CMP0_CR4[CMP0FS]=0 时,通道 10 用于 U 相电压采样,通道 9 用于 V 相电压采样,通道 8 用于 W 相电压采样。当 CMP0_CR4[CMP0FS]=1 时,通道 10 用于 U 相电压采样,通道 12 用于 V 相电压采样,通道 13 用于 W 相电压采样。

21.3.3 输出数据格式

寄存器 ADCx_DRH 和 ADCx_DRL 包含每次转换完成时转换数据的高字节和低字节。数据可以根据 ADC_CR[ADCALIGN]选择右对齐或左次高位对齐。当输入电压从 0 ~ VREF, 输出数据数值如表 21-1 所示。ADCx_DRH 和 ADCx_DRL 寄存器中未使用的位被置为 0。

表 21-1 输出数据数值与对齐方式的关系

输入电压	右对齐	左次高位对齐
0	0x0000	0x0000
VREF/2	0x0800	0x4000
VREF	0x0FFF	0x7FF8

21.4 ADC 寄存器

21.4.1 ADC_CR (0x4039)

位	7	6	5	4	3	2	1	0
名称	ADCEN	ADCBSY	RSV		ADCTM	ADCALIGN	ADCIE	ADCIF
类型	R/W	R/W1	-	R/W	R/W	R/W	R/W	R/W0
复位值	0	0	-	0	0	0	0	0

位	名称	描述
[7]	ADCEN	ADC 使能 0: 不使能 1: 使能
[6]	ADCBSY	ADC 启动&ADC 忙标志位 读: 0: ADC 空闲 1: ADC 忙 写: 0: 无意义 1: 启动 ADC 转换 注: ADC_MASK = 0 时此位写 1 无意义
[5]	RSV	保留
[4:3]	ADCTM	DRV 触发 ADC 启动模式 00: 不触发 01: 上升沿触发 10: 下降沿触发 11: 双沿触发
[2]	ADCALIGN	ADC 数据格式选择 0: ADC 数据右对齐, ADC 结果为 ADCx_DR[11:0] 1: ADC 数据左次高位对齐, ADC 结果为 ADCx_DR[14:3] 注: 触发采样模式不受影响, 固定为左次高位对齐
[1]	ADCIE	ADC 中断使能(不包含触发模式中断) 0: 不使能 1: 使能
[0]	ADCIF	ADC 中断事件标志位 当本次 ADC 转换完成时, 硬件置 1 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义

21.4.2 ADC_MASK (0x4036, 0x4037)

ADC MASKH (0x4036)								
位	15	14	13	12	11	10	9	8
名称	CH15EN	CH14EN	CH13EN	CH12EN	CH11EN	CH10EN	CH9EN	CH8EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
ADC_MASKL (0x4037)								
位	7	6	5	4	3	2	1	0
名称	CH7EN	CH6EN	CH5EN	CH4EN	CH3EN	CH2EN	CH1EN	CHOEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	CH15EN	ADC 通道 15 使能						
[14]	CH14EN	ADC 通道 14 使能						
[13]	CH13EN	ADC 通道 13 使能						
[12]	CH12EN	ADC 通道 12 使能						
[11]	CH11EN	ADC 通道 11 使能						
[10]	CH10EN	ADC 通道 10 使能						
[9]	CH9EN	ADC 通道 9 使能						
[8]	CH8EN	ADC 通道 8 使能						
[7]	CH7EN	ADC 通道 7 使能						
[6]	CH6EN	ADC 通道 6 使能						
[5]	CH5EN	ADC 通道 5 使能						
[4]	CH4EN	ADC 通道 4 使能						
[3]	CH3EN	ADC 通道 3 使能						
[2]	CH2EN	ADC 通道 2 使能						
[1]	CH1EN	ADC 通道 1 使能						
[0]	CHOEN	ADC 通道 0 使能						

注：触发采样模式无需配置 ADC_MASK。

21.4.3 PH_SEL2(0x4049)

PH_SEL2 (0x4049)										
位	7	6	5	4	3	2	1	0		
名称	RSV		ADC_SCYCH[7:4]				RSV	SPICT1		
类型	-		R/W	R/W	R/W	R/W	-			
复位值	-		0	0	0	0	-			
位	名称	描述								
[7:6]	RSV	保留								
[5:2]	ADC_SCYCH [7:4]	ADC 通道 2 采样周期设置 ADC_SCYCH[7] = 0: 采样周期为 ADC_SCYCH[6:4] 个 ADC 时钟周期 ADC_SCYCH[7] = 1: 采样周期为(ADC_SCYCH[6:4]*8 + 7) 个 ADC 时钟周期								
[1]	RSV	保留								
[0]	SPICT1	见 IO 章节 PH_SEL2 (0x4049) 说明								

21.4.4 DAC_CR(0x4035)

DAC_CR (0x4035)								
位	7	6	5	4	3	2	1	0
名称	DACO_1EN	DACMOD	ADC_SCYCH[3:0]				RSV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	

复位值	0	0	0	0	1	1	-	-
<hr/>								
位	名称	描述						
[7]	DAC0_1EN	见 DAC 章节 DAC_CR (0x4035) 说明						
[6]	DACMOD	见 DAC 章节 DAC_CR (0x4035) 说明						
[5:2]	ADC_SCYCH [3:0]	ADC 采样周期设置, ADC 通道 8 ~ 13 共用设置 ADC_SCYCH[3] = 0: 采样周期为 ADC_SCYCH[2:0] 个 ADC 时钟周期 ADC_SCYCH[3] = 1: 采样周期为 (ADC_SCYCH[2:0]*8 + 7) 个 ADC 时钟周期						
[1:0]	RSV	保留						

21.4.5 ADC_SCYC (0x4038)

ADC_SCYC (0x4038)								
位	7	6	5	4	3	2	1	0
名称	ADC_SCYC[7:4]				ADC_SCYC[3:0]			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	1	1	0	0	1	1
<hr/>								
位	名称	描述						
[7:4]	ADC_SCYC [7:4]	ADC 采样周期设置, ADC 通道 5 ~ 7、14、15 共用设置 ADC_SCYC[7] = 0: 采样周期为 ADC_SCYC[6:4] 个 ADC 时钟周期 ADC_SCYC[7] = 1: 采样周期为 (ADC_SCYC[6:4]*8 + 7) 个 ADC 时钟周期						
[3:0]	ADC_SCYC [3:0]	ADC 采样周期设置, ADC 通道 0、1、3、4 共用设置 ADC_SCYC[3] = 0: 采样周期为 ADC_SCYC[2:0] 个 ADC 时钟周期 ADC_SCYC[3] = 1: 采样周期为 (ADC_SCYC[2:0]*8 + 7) 个 ADC 时钟周期						

21.4.6 ADC0_DR (0x0FD8, 0x0FD9)

ADCO_DRH (0x0FD8)								
位	15	14	13	12	11	10	9	8
名称	ADCO_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
<hr/>								
ADCO_DRL (0x0FD9)								
位	7	6	5	4	3	2	1	0
名称	ADCO_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[15:0]	ADCO_DR	顺序采样模式 ADC 转换完成后, ADC 通道 0 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器						

21.4.7 ADC1_DR (0x0FDA, 0x0FDB)

ADC1_DRH (0x0FDA)								
位	15	14	13	12	11	10	9	8
名称	ADC1_DR[15:8]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC1_DRL (0x0FDB)								
位	7	6	5	4	3	2	1	0
名称	ADC1_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[15:0]	ADC1_DR	顺序采样模式 ADC 转换完成后, ADC 通道 1 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器						

21.4.8 ADC2_DR (0x0FDC, 0x0FDD)

ADC2_DRH (0x0FDC)								
位	15	14	13	12	11	10	9	8
名称	ADC2_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC2_DRL (0x0FDD)								
位	7	6	5	4	3	2	1	0
名称	ADC2_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[15:0]	ADC2_DR	顺序采样模式 ADC 转换完成后, ADC 通道 2 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器						

21.4.9 ADC3_DR (0x0FDE, 0x0FDF)

ADC3_DRH (0x0FDE)								
位	15	14	13	12	11	10	9	8
名称	ADC3_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC3_DRL (0x0FDF)								
位	7	6	5	4	3	2	1	0
名称	ADC3_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
<hr/>								
位	名称	描述						
[15:0]	ADC3_DR	顺序采样模式 ADC 转换完成后, ADC 通道 3 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器						

21.4.10 ADC4_DR (0x0FE0, 0x0FE1)

ADC4_DRH (0x0FE0)								
位	15	14	13	12	11	10	9	8
名称	ADC4_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC4_DRL (0x0FE1)								
位	7	6	5	4	3	2	1	0
名称	ADC4_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC4_DR	顺序采样模式 ADC 转换完成后, ADC 通道 4 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器

21.4.11 ADC5_DR (0x0FE2, 0x0FE3)

ADC5_DRH (0x0FE2)								
位	15	14	13	12	11	10	9	8
名称	ADC5_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC5_DRL (0x0FE3)								
位	7	6	5	4	3	2	1	0
名称	ADC5_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC5_DR	顺序采样模式 ADC 转换完成后, ADC 通道 5 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器

21.4.12 ADC6_DR (0x0FE4, 0x0FE5)

ADC6_DRH (0x0FE4)								
位	15	14	13	12	11	10	9	8
名称	ADC6_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC6_DRL (0x0FE5)								
位	7	6	5	4	3	2	1	0
名称	ADC6_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC6_DR	顺序采样模式 ADC 转换完成后, ADC 通道 6 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器

21.4.13 ADC7_DR (0x0FE6, 0x0FE7)

ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRH (0x0FE6)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x0FE7)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							

ADC9_DRL (0x0FEB)								
位	7	6	5	4	3	2	1	0
名称	ADC9_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	ADC9_DR	顺序采样模式 ADC 转换完成后，ADC 通道 9 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注：触发采样模式 ADC 结果不会更新至此寄存器						

21.4.16 ADC10_DR (0x0FEC, 0x0FED)

ADC10_DRH (0x0FEC)								
位	15	14	13	12	11	10	9	8
名称	ADC10_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC10_DRL (0x0FED)								
位	7	6	5	4	3	2	1	0
名称	ADC10_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	ADC10_DR	顺序采样模式 ADC 转换完成后，ADC 通道 10 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注：触发采样模式 ADC 结果不会更新至此寄存器						

21.4.17 ADC11_DR (0x0FEE, 0x0FEF)

ADC11_DRH (0x0FEE)								
位	15	14	13	12	11	10	9	8
名称	ADC11_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC11_DRL (0x0FEF)								
位	7	6	5	4	3	2	1	0
名称	ADC11_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	ADC11_DR	顺序采样模式 ADC 转换完成后，ADC 通道 11 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注：触发采样模式 ADC 结果不会更新至此寄存器						

21.4.18 ADC12_DR (0x0FF0, 0x0FF1)

ADC12_DRH (0x0FF0)								
位	15	14	13	12	11	10	9	8
名称	ADC12_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC12_DRL (0x0FF1)								
位	7	6	5	4	3	2	1	0
名称	ADC12_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	ADC12_DR	顺序采样模式 ADC 转换完成后, ADC 通道 12 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器						

21.4.19 ADC13_DR (0x0FF2, 0x0FF3)

ADC13_DRH (0x0FF2)								
位	15	14	13	12	11	10	9	8
名称	ADC13_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC13_DRL (0x0FF3)								
位	7	6	5	4	3	2	1	0
名称	ADC13_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	ADC13_DR	顺序采样模式 ADC 转换完成后, ADC 通道 13 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器						

21.4.20 ADC14_DR (0x0FF4, 0x0FF5)

ADC14_DRH (0x0FF4)								
位	15	14	13	12	11	10	9	8
名称	ADC14_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC14_DRL (0x0FF5)								
位	7	6	5	4	3	2	1	0
名称	ADC14_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC14_DR	顺序采样模式 ADC 转换完成后, ADC 通道 14 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器

21.4.21 ADC15_DR (0x0FF6, 0x0FF7)

ADC15_DRH (0x0FF6)								
位	15	14	13	12	11	10	9	8
名称	ADC15_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC15_DRL (0x0FF7)								
位	7	6	5	4	3	2	1	0
名称	ADC15_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC15_DR	顺序采样模式 ADC 转换完成后, ADC 通道 15 转换结果 数据根据 ADC_CR[ADCALIGN] 选择对齐方式 注: 触发采样模式 ADC 结果不会更新至此寄存器

22 DAC

22.1 DAC 简介

芯片内部集成 2 个 DAC 模块，其中 DAC0 为 9 位数模转换器，DAC1 为 6 位数模转换器。

22.2 DAC0 功能框图

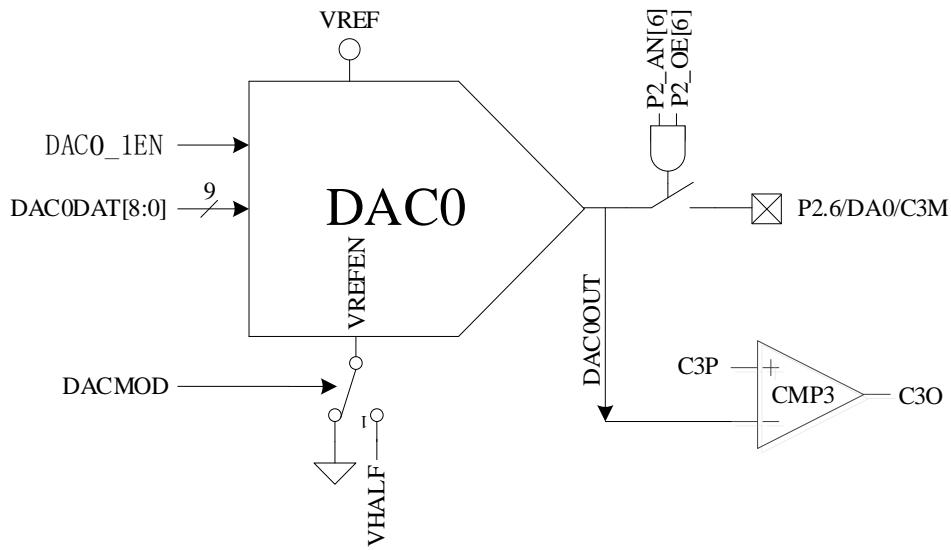


图 22-1 DAC0 功能框图

如图 22-1 所示，DAC0 将 9 位的数字数据转换为模拟电压送至 CMP3 的负输入端，用于母线过流保护，同时可配置模拟输出至 P2.6 引脚。

注：DAC0 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放跟随电压输出。使用 DAC0 的具体设定如下：

1. 配置 $P2_AN[6] = 1$ 、 $P2_OE[6] = 1$ ，DAC0 输出至 P2.6 引脚；
2. 配置 $VREF_VHALF_CR[VREFEN] = 1$ 、 $DAC_CR[DAC0_1EN] = 1$ ，DAC0 使用 VREF 作参考电压；
3. 输出电压范围由 $DAC_CR[DACMOD]$ 设定。 $DAC_CR[DACMOD] = 0$ 时为全电压输出模式，输出电压范围为 $0 \sim VREF$ 。 $DAC_CR[DACMOD] = 1$ 时为半电压输出模式，输出电压范围为 $VHALF \sim VREF$ 。不同模式下输出电压与 DAC0DAT 关系如表 22-1 所示。

表 22-1 不同配置下 DAC0 的电压输出

DAC0DAT[8:0]	DAC 输出电压 ($DAC_CR[DACMOD] = 0$)	DAC 输出电压 ($DAC_CR[DACMOD] = 1$)
0x000	0	$VHALF$
0x100	$VREF/2$	$(VREF - VHALF)/2 + VHALF$

DACODAT[8:0]	DAC 输出电压 (DAC_CR[DACMOD] = 0)	DAC 输出电压 (DAC_CR[DACMOD] = 1)
0x1FF	VREF*511/512	(VREF - VHALF)*511/512 + VHALF

22.3 DAC1 功能框图

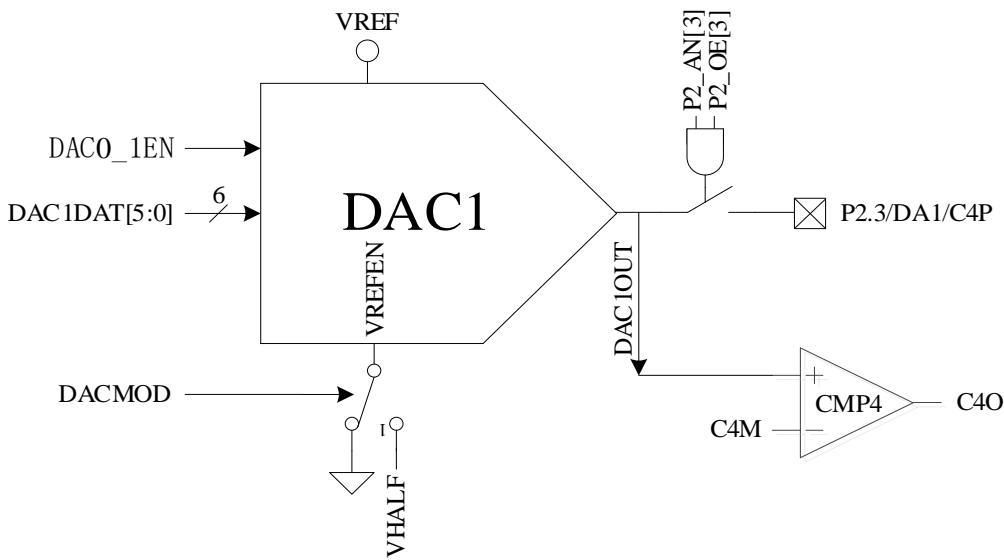


图 22-2 DAC1 功能框图

如图 22-2 所示，DAC1 将 6 位的数字数据转换为模拟电压送至比较器 4 的正输入端用于逐波限流功能，同时可配置输出至 P2.3 引脚。

注: DAC1 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放跟随电压输出。

使用 DAC1 的具体设定如下:

1. 配置 P2_AN[3] = 1、P2_OE[3] = 1，DAC1 输出至 P2.3 引脚；
2. DAC1 使用 VREF 作参考电压，配置 VREF_VHALF_CR[VREFEN] = 1、DAC_CR[DAC0_1EN] = 1 使能 DAC1；
3. 输出电压范围由 DAC_CR[DACMOD] 设定。DAC_CR[DACMOD] = 0 时为全电压输出模式，输出电压范围为 0 ~ VREF，DAC_CR[DACMOD] = 1 时为半电压输出模式，输出电压范围 VHALF ~ VREF。不同配置下 DAC1 的输出电压如表 22-2 所示。

表 22-2 不同配置下 DAC1 的电压输出

DAC1DAT[5:0]	DAC 输出电压 (DAC_CR[DACMOD] = 0)	DAC 输出电压 (DAC_CR[DACMOD] = 1)
0x00	0	VHALF
0x20	VREF/2	(VREF - VHALF)/2 + VHALF
0x3F	VREF*63/64	(VREF - VHALF)*63/64 + VHALF

22.4 DAC 寄存器

22.4.1 DAC_CR (0x4035)

位	7	6	5	4	3	2	1	0
名称	DAC0_1EN	DACMOD	ADC_SCYCH[3:0]					RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	-
复位值	0	0	0	0	1	1	-	-

位	名称	描述
[7]	DAC0_1EN	DAC0、DAC1 使能 0: 不使能 1: 使能
[6]	DACMOD	DAC 模式设置 0: 全电压输出模式 1: 半电压输出模式
[5:2]	ADC_SCYCH [3:0]	见 ADC 章节 DAC_CR (0x4035) 说明
[1:0]	RSV	保留

22.4.2 DAC0_DR (0x404B)

位	7	6	5	4	3	2	1	0
名称	DACP0DAT[8:1]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	DACP0DAT[8:1]	DAC0 控制器高 8 位数据输入

22.4.3 DAC1_DR (0x404A)

位	7	6	5	4	3	2	1	0
名称	DAC0_DR _0	RSV	DACP1DAT					
类型	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	-	0	0	0	0	0	0

位	名称	描述
[7]	DAC0_DR_0	DAC0 控制器最低位数据输入
[6]	RSV	保留
[5:0]	DACP1DAT	DAC1 控制器 6 位数据输入

23 DMA

23.1 DMA 功能与说明

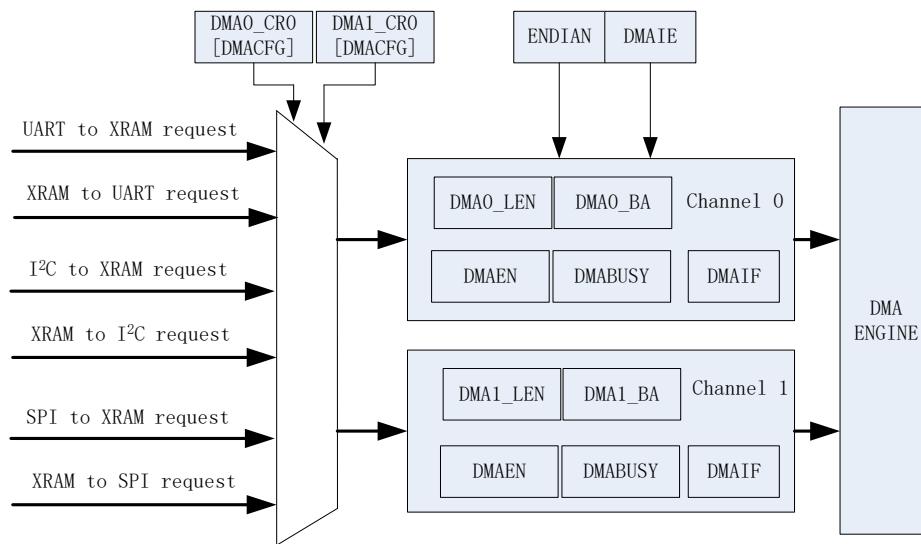


图 23-1 DMA 功能框图

DMA 模块包含一个双通道的 DMA 控制器，它实现了外设(SPI、UART、I²C)与 XRAM 之间的直接数据传输(不可以读取 IRAM 数据)。传输过程中 DMA 对 XRAM 的访问动作不干扰 CPU 对 XRAM 的正常读写操作。传输的长度和 XRAM 访问的起始地址可设置，支持传输过程中的数据传输模式设置，支持中断使能。

启动 DMA 的操作过程为：

1. 配置并使能外设，再根据需求通过 DMAx_CR0[DMACFG]设置 DMA 接管的外设输入输出通道；
2. 设置 DMA 中断使能、传输顺序以及传输长度和 XRAM 起始地址，然后写 DMAx_CR0[DMAEN]和 DMAx_CR0[DMABSY] = 1，启动 DMA；
3. 数据传输完毕后，中断标志位 DMAx_CR0[DMAIF]硬件置 1，软件将其清 0；
4. 写 DMAx_CR0[DMABSY] = 1，即可再次启动 DMA。

23.2 DMA 寄存器

23.2.1 DMA0_CRO (0x403A)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG			DMAIE	ENDIAN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	DMAEN	DMA 通道 0 使能 0: 不使能 1: 使能						
[6]	DMABSY	DMA 通道 0 忙状态/启动 读: 0: 通道 0 空闲 1: 通道 0 正在传输 写: 0: 无意义 1: 启动通道 0 开始传输						
[5:3]	DMACFG	DMA 通道 0 外设与方向选择位 000: 从 UART1 到 XRAM 001: 从 XRAM 到 UART1 010: 从 I ² C 到 XRAM 011: 从 XRAM 到 I ² C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2						
[2]	DMAIE	DMA 通道 0 中断使能 0: 不使能 1: 使能						
[1]	ENDIAN	DMA 数据传输顺序 0: 高位字节先接收或发送 1: 低位字节先接收或发送 注: 此位的设置针对 16 位数据模式, 8 位数据模式时应配置为 0; 当通道 0 或 1 忙状态时不可改变。						
[0]	DMAIF	DMA 通道 0 传输中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件						

23.2.2 DMA1_CRO (0x403B)

位	7	6	5	4	3	2	1	0	
名称	DMAEN	DMABSY	DMACFG			DBGSW	DBGEN	DMAIF	
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7]	DMAEN	DMA 通道 1 使能 0: 不使能 1: 使能							
[6]	DMABSY	DMA 通道 1 忙状态/启动 读: 0: 通道 1 空闲 1: 通道 1 正在传输 写: 0: 无意义 1: 启动通道 1 开始传输							
[5:3]	DMACFG	DMA 通道 1 外设与方向选择 000: 从 UART1 到 XRAM 001: 从 XRAM 到 UART1 010: 从 I ² C 到 XRAM 011: 从 XRAM 到 I ² C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2 注: 当通道 1 忙状态时不可改变							
[2]	DBGSW	Debug 模式指向区域选择 0: Debug 区域选择 XSFR(导出地址空间: 0x4020 ~ 0x40FF) 1: Debug 区域选择 XRAM(导出地址空间: 0x0000 ~ 0x0317)							
[1]	DBGEN	Debug 模式使能 当 DMA1_CRO[DMACFG] 配置为 101, DMA1_CRO[DBGEN] = 1 时, DMA 将进入 Debug 模式。此时使能 SPI, DMA 自动将 DMA1_CRO[DBGSW] 指定区域内的相关数据通过 MOSI 发送出去, DMA1_BA/DMA1_LEN 用于指定区域内相关数据的起始地址和范围。 0: 不使能 1: 使能 注: 进入 Debug 模式后, DMA 通道 1 中断自动关闭							
[0]	DMAIF	DMA 通道 1 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件 注: DMA 通道 1 中断使能为 DMA1_CRO[2:1] = 10							

23.2.3 DMA0_LEN (0x403C)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA0_LEN					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5:0]	DMA0_LEN	DMA 通道 0 传输长度配置 读：DMA 通道 0 目前传输的字节是第几字节(0 表示第 1 字节) 写：DMA 通道 0 XRAM 数据传输长度 注：当通道 0 忙状态时不可改变。当 DMA0_CRO[ENDIAN] = 1(低字节先接收或发送)时，推荐 DMA0_LEN 设置为奇数。						

23.2.4 DMA0_BA (0x403E, 0x403F)

DMA0_BAH (0x403E)								
位	15	14	13	12	11	10	9	8
名称	RSV				DMA0_BA[11:8]			
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
DMA0_BAL (0x403F)								
位	7	6	5	4	3	2	1	0
名称	DMA0_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:0]	DMA0_BA	DMA 通道 0 传输数据起始地址设定 DMA 通道 0XRAM 首地址 当通道 0 忙状态时不可改变 注：通道 0 传输的 XRAM 地址空间区域为：DMA0_BA[11:0] ~ (DMA0_BA[11:0] + DMA0_LEN[5:0])						

23.2.5 DMA1_LEN (0x403D)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA1_LEN					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5:0]	DMA1_LEN	DMA 通道 1 传输数据长度配置 读：DMA 通道 1 目前传输的字节是第几字节(0 表示第 1 字节) 写：DMA 通道 1 XRAM 数据传输长度 注：当通道 1 忙状态时不可改变。当 DMA0_CRO[ENDIAN] = 1(低字节先接收或发送)时，推荐 DMA1_LEN 设置为奇数。						

23.2.6 DMA1_BA (0x4040, 0x4041)

DMA1_BAH (0x4040)								
位	15	14	13	12	11	10	9	8
名称	RSV					DMA1_BA[11:8]		
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
DMA1_BAL (0x4041)								
位	7	6	5	4	3	2	1	0
名称	DMA1_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:0]	DMA1_BA	DMA 通道 1 传输数据起始地址配置 DMA 通道 1XRAM 起始地址 当通道 1 忙状态时不可改变 注:通道 1 传输数据的 XRAM 地址空间区域为: DMA1_BA[11:0] ~ (DMA1_BA[11:0] + DMA1_LEN[5:0])						

注: 当 DMA 通道外设选择为 I²C 时(包括从 I²C 到 XRAM、从 XRAM 到 I²C), I²C 通讯的 START + Address 中断需 MCU 软件清除。I²C 为从机时, 若遇到 STOP, 配置 I2C_SR[I2CSTP]=0 以清除 I²C 中断, 并重新启动 DMA 传输。

24 VREF

24.1 VREF 模块的操作说明

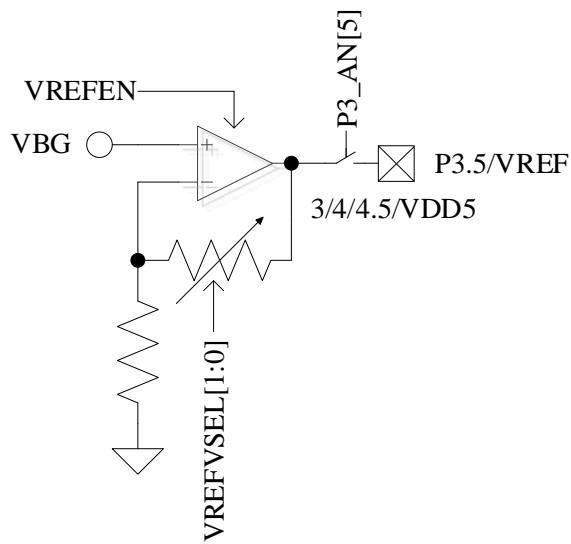


图 24-1 VREF 模块输入输出端口

VREF 模块输入输出端口如图 24-1 所示。VREF 是参考电压生成模块，给 ADC 和 DAC 模块提供内部参考基准电压。VBG 是由芯片内部提供的电压。

配置 VREF_VHALF_CR[VREFEN] = 1，使能 VREF。VREF_VHALF_CR[VREFVSEL]选择输出电压。
配置 P3_AN[5] = 1 输出 VREF 电压至 P3.5。

24.2 VREF 寄存器

24.2.1 VREF_VHALF_CR (0x404F)

位	7	6	5	4	3	2	1	0
名称	VREFVSEL		RSV	VREFEN	RSV	VHALFSEL		VHALFEN
类型	R/W	R/W	-	R/W	-	R/W	R/W	R/W
复位值	0	0	-	0	-	1	1	0
位	名称	描述						
[7:6]	VREFVSEL	VREF 模块输出参考电压选择 00: 4.5V 01: VDD5 10: 3V 11: 4V						
[5]	RSV	保留						
[4]	VREFEN	VREF 模块使能 0: 不使能。设置 P3_AN[5] = 1，外部参考电压从 P3.5 输入 1: 使能。设置 P3_AN[5] = 1，内部 VREF 参考送出至 P3.5 引脚。外部串联 R + C 到 VSS, R = 33Ω, C = 1μF ~ 4.7μF。						
[3]	RSV	保留						
[2:1]	VHALFSEL	VHALF 工作电压选择(VREF 系数) 00: 1/8 01: 1/4 10: 25/64 11: 1/2(默认值)						
[0]	VHALFEN	VHALF 使能 0: 不使能 1: 使能						

25 VHALF

25.1 VHALF 模块的操作说明

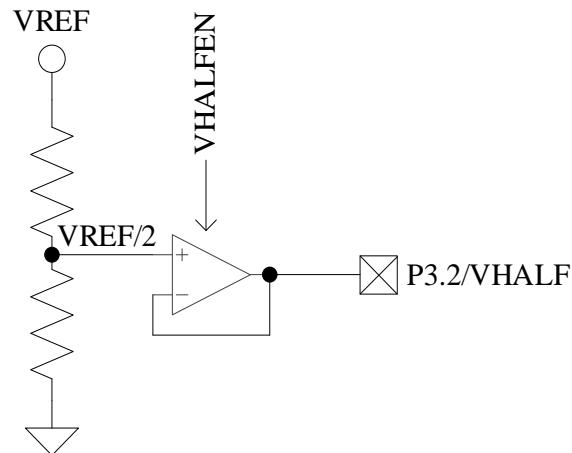


图 25-1 VHALF 模块输入输出端口

VHALF 模块输入输出端口如图 25-1 所示。VHALF 的作用是产生参考电压，其电压值受寄存器 VREF_VHALF_CR[VHALFSEL] 控制，分别为 00: VREF/8、01: VREF/4、10: VREF*25/64、11: VREF/2(默认值)。

配置 VREF_VHALF_CR[VHALFEN] = 1，使能 VHALF，并将其输出至 P3.2，引脚外接 $1\mu F$ 电容。

25.2 VHALF 寄存器

VHALF 寄存器参考 VREF_VHALF_CR (0x404F)。

26 运放

26.1 运放简介

芯片最多集成 4 个高速独立运算放大器，分别为 AMP0、AMP1、AMP2、AMP3。每个运放均有独立的使能端，均可配置为可编程增益放大器。

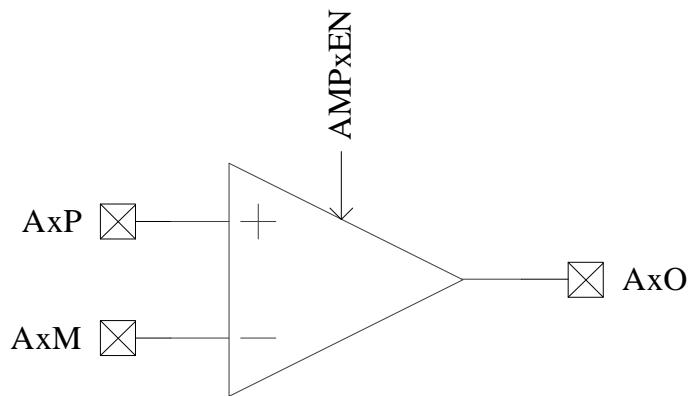


图 26-1 运算放大模块示意图

26.2 运放操作说明

26.2.1 母线电流采样运放(AMP0)

AMP0 有普通模式及 PGA 差分输入模式 2 种工作模式。

26.2.1.1 AMP0 普通模式

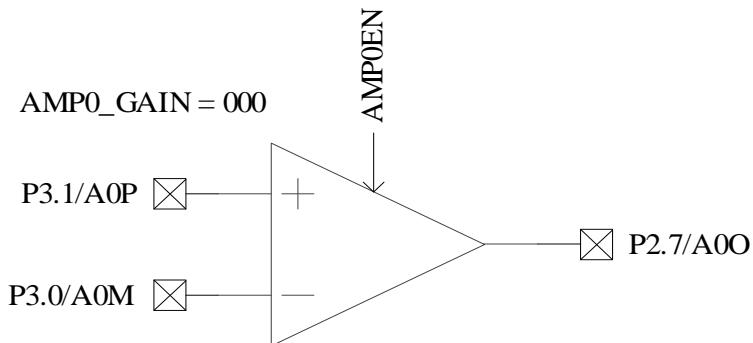


图 26-2 母线电流运放 AMP0

母线电流运放的输入输出对应的端口如图 26-2 所示。配置 AMP_CR0[AMP0EN]=1，使能 AMP0，

硬件自动将相关联的三个端口 P2.7、P3.0 和 P3.1 全部配置为模拟信号模式。

26.2.1.2 AMP0 PGA 差分输入模式

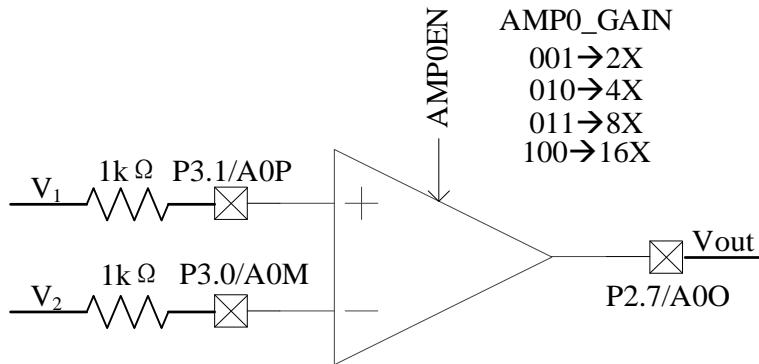


图 26-3 AMP0 工作在 PGA 差分输入模式

如图 26-3 所示，AMP0 的正输入端和负输入端在外部电路分别串联一个 $1\text{k}\Omega$ 的电阻。

使用 AMP0 PGA 差分输入模式时，通过 AMP0_GAIN 设定放大倍数，配置 AMP_CR0[AMP0EN] = 1，使能 AMP0。运放的输出与输入之间的关系为: $\text{Vout} = \text{VHALF} + (\text{V1} - \text{V2}) * \text{AMP0_GAIN}$ 。

26.2.2 相电流运放(AMP1/AMP2) (不适用于 FU6572T)

26.2.2.1 AMP1 普通模式

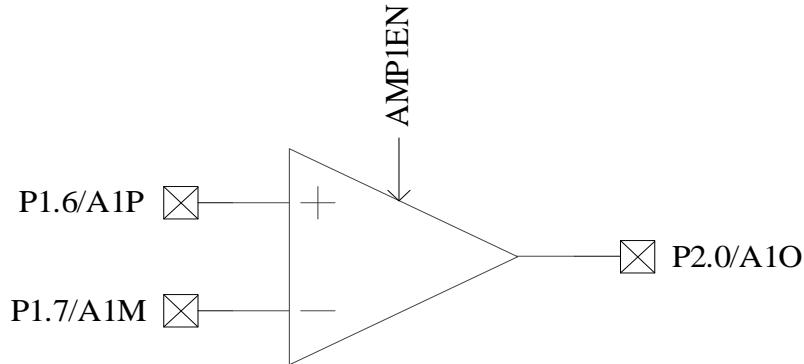


图 26-4 AMP1 输入输出相关端口

相电流运放输入输出对应的端口如图 26-4 所示。配置 AMP_CR0[AMP1EN] = 1，使能相电流运放 AMP1，硬件将相关联的三个端口 P1.6、P1.7 和 P2.0 全部设置成模拟信号模式，设置 P1_AN[7:6] = 11，P2_AN[0] = 1。

26.2.2.2 AMP2 普通模式

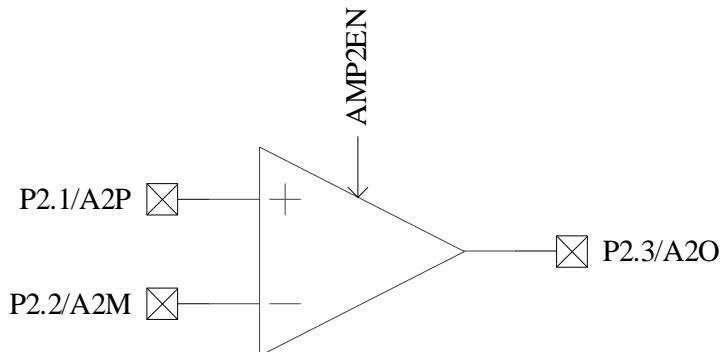


图 26-5 AMP2 输入输出相关端口

相电流运放输入输出端对应的端口如图 26-5 所示。配置 `AMP_CR0[AMP2EN] = 1`，使能相电流运放 AMP2，硬件将相关联的三个端口 P2.1、P2.2 和 P2.3 全部设置成模拟信号模式，设置 `P2_AN[3:1] = 111`。

26.2.2.3 AMP1 PGA 差分输入模式

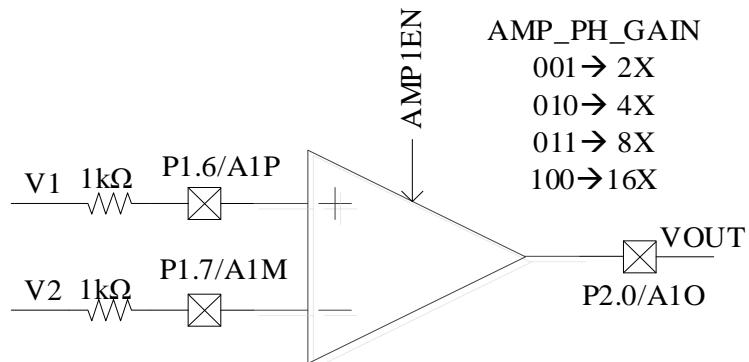


图 26-6 AMP1 工作在 PGA 差分输入模式

如图 26-6 所示，AMP1 的正输入端和负输入端在外部电路分别串联一个 $1\text{k}\Omega$ 的电阻。

使用 AMP1 PGA 差分输入模式时，通过 `AMP_PH_GAIN` 设定放大倍数，配置 `AMP_CR0[AMP1EN] = 1`，使能 AMP1。运放的输出与输入之间的关系为: $\text{Vout} = \text{VHALF} + (\text{V1} - \text{V2}) * \text{AMP_PH_GAIN}$ 。

26.2.2.4 AMP2 PGA 差分输入模式

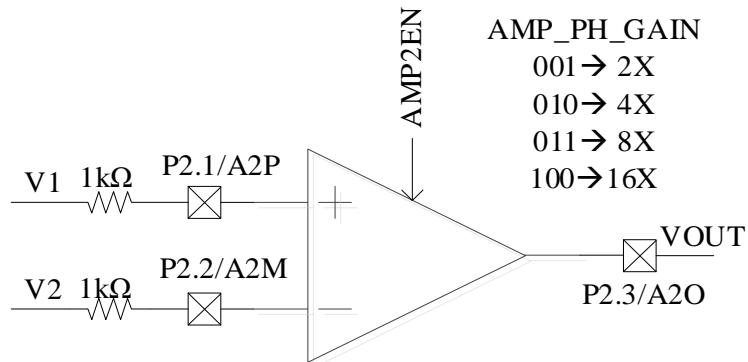


图 26-7 AMP2 工作在 PGA 差分输入模式

如图 26-7 所示，AMP2 的正输入端和负输入端在外部电路分别串联一个 $1\text{k}\Omega$ 的电阻。

使用 AMP2 PGA 差分输入模式时，通过 AMP_PH_GAIN 设定放大倍数，配置 AMP_CR0[AMP2EN] = 1，使能 AMP2。运放的输出与输入之间的关系为: $\text{Vout} = \text{VHALF} + (\text{V1} - \text{V2}) * \text{AMP_PH_GAIN}$ 。

26.2.3 运放 AMP3 (不适用于 FU6572T)

AMP3 有普通模式、PGA 差分输入模式及 PGA 单端输入模式 3 种工作模式。

26.2.3.1 AMP3 普通模式

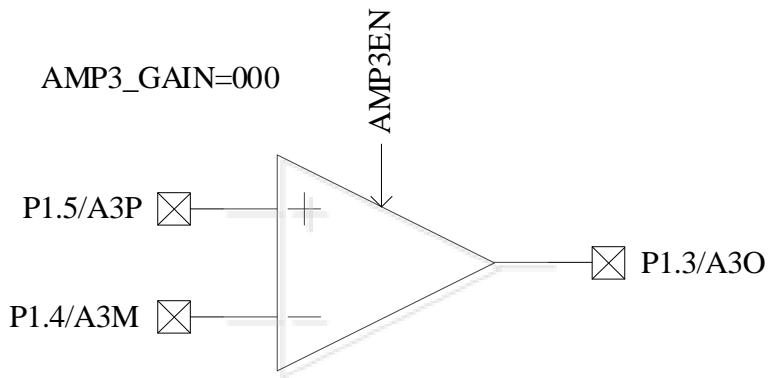


图 26-8 AMP3 输入输出相关端口

AMP3 的输入输出对应的端口如图 26-8 图 所示。配置 AMP_CR0[AMP3EN] = 1，使能 AMP3，硬件自动将相关联的三个端口 P1.5、P1.4 和 P1.3 全部配置为模拟信号模式，设置 P1_AN[5:4] = 11，P1_AN[HBMOD] = 1 且 P1_OE[3] = 0。

26.2.3.2 AMP3 PGA 差分输入模式

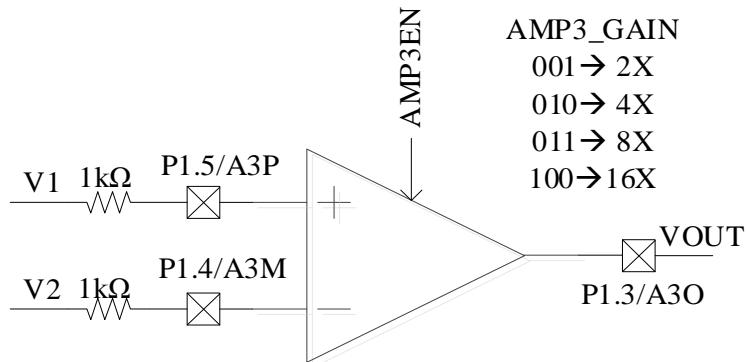


图 26-9 AMP3 工作在 PGA 差分输入模式

如图 26-9 所示，AMP3 的正输入端和负输入端在外部电路分别串联一个 $1\text{k}\Omega$ 的电阻。

使用 AMP3 PGA 差分输入模式时，通过 AMP3_GAIN 设定放大倍数，配置 AMP0_CR[AMP3EN] = 1，使能 AMP3。运放的输出与输入之间的关系为: $V_{out} = V_{HALF} + (V1 - V2) * AMP3_GAIN$ 。

26.3 运放寄存器

26.3.1 AMP_CR0 (0x404E)

位	7	6	5	4	3	2	1	0
名称	RSV	CP_EN	AMP12M_GND	AMP0M_GND	AMP3EN	AMP2EN	AMP1EN	AMPOEN
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
位	名称	描述						
[7]	RSV	保留						
[6]	CP_EN	恒功率配置使能 0: 不使能 1: 使能 注: 使能后, AMP0 输出(P2.7)通过内部电阻送到 P3.4, P3.4 需外接 $1\mu\text{F}$ 电容, 用于母线平均电流采集						
[5]	AMP12M_GND	AMP1&2 负输入端接 GND 使能 (适用于 FU6572L、FU6572N、FU6562L、FU6562Q、FU6562T、FU6532T、FU6522L、FU6522N、FU6522T), 使能后芯片内部 P1.7 & P2.2 接 GND 0: 不使能 1: 使能						
[4]	AMP0M_GND	AMP0 负输入端接 GND 使能, 使能后芯片内部 P3.0 接 GND 0: 不使能 1: 使能						
[3]	AMP3EN	AMP3 使能 0: 不使能 1: 使能						

[2]	AMP2EN	AMP2 使能 0: 不使能 1: 使能
[1]	AMP1EN	AMP1 使能 0: 不使能 1: 使能
[0]	AMPOEN	AMPO 使能 0: 不使能 1: 使能

26.3.2 AMP_CR1 (0x4034)

位	7	6	5	4	3	2	1	0
名称	AMP_PH_GAIN			RSV		AMPO_GAIN		
类型	R/W	R/W	R/W	-	-	R/W	R/W	R/W
复位值	0	0	0	-	-	0	0	0

位	名称	描述
[7:5]	AMP_PH_GAIN	AMP1 & AMP2放大倍数设置, 见AMP_CR1 (0x4034)章节AMP_CR1[AMPO_GAIN]说明
[4:3]	RSV	保留
[2:0]	AMPO_GAIN	运放放大倍数设置 000: 放大倍数由外部电路配置 001: 2 倍 010: 4 倍 011: 8 倍 100: 16 倍 101: 保留 110: 保留 111: 保留 注: 内置放大倍数为同向放大, 当输入电压差为0时, 输出电压为VHALF, 如需其他用途, 配置AMPO_GAIN = 000, 使用外部电路配置放大倍数。

26.3.3 AMP_CR2 (0x4046)

位	7	6	5	4	3	2	1	0
名称	RSV					AMP3_GAIN		
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0

位	名称	描述
[7:3]	RSV	保留
[2:0]	AMP3_GAIN	AMP3放大倍数设置, 见AMP_CR1 (0x4034)章节AMP_CR1[AMPO_GAIN]说明

27 比较器

27.1 比较器操作说明

27.1.1 比较器 CMP3

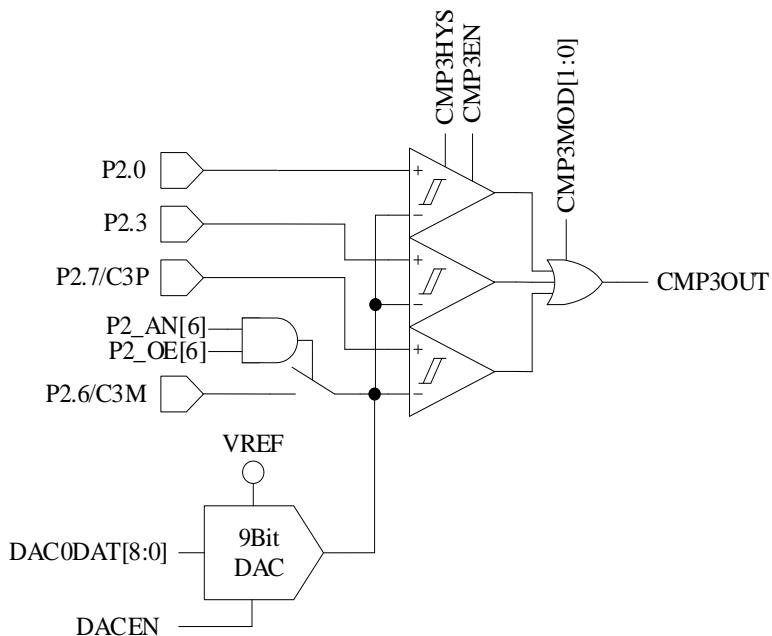


图 27-1 CMP3 的输入输出端口

CMP3 的输入输出端口如图 27-1 所示。

配置 CMP3 的步骤为：

1. 使能 CMP3，负输入端参考电压来源可为外部电路输入电压或片内 DAC0 输出电压。

具体情况如下：

- 选择外部电路输入电压：配置 $P2_AN[6] = 1$, $P2_OE[6] = 1$, 从 $P2.6$ 送入；
- 选择 DAC0 输出电压：使能 DAC0；

注：选择 DAC0 输出电压，为确保电压稳定，可以配置 $P2_AN[6] = 1$, $P2_OE[6] = 1$ ，在 $P2.6$ 和地之间外接电容（推荐容值 100pF，DAC0 输出一段时间后输出电压稳定）

2. 配置 $CMP_CR1[CMP3MOD]$ ，选择单比较器输入、双比较器输入、三比较器输入模式；

- 配置 $CMP_CR1[CMP3MOD] = 00$, CMP3 为单比较器输入模式，具体输入输出端口及接法如图 27-2 所示
- 配置 $CMP_CR1[CMP3MOD] = 01$, CMP3 为双比较器输入模式，具体输入输出端口及接法如图 27-3 所示
- 配置 $CMP_CR1[CMP3MOD] = 1X$, CMP3 为三比较器输入模式，具体输入输出

端口及接法如图 27-4 所示

3. 配置 **CMP_CR1[CMP3HYS]**, 选择是否有迟滞;
4. 配置 **CMP_CR1[CMP3EN] = 1**, 使能 CMP3。

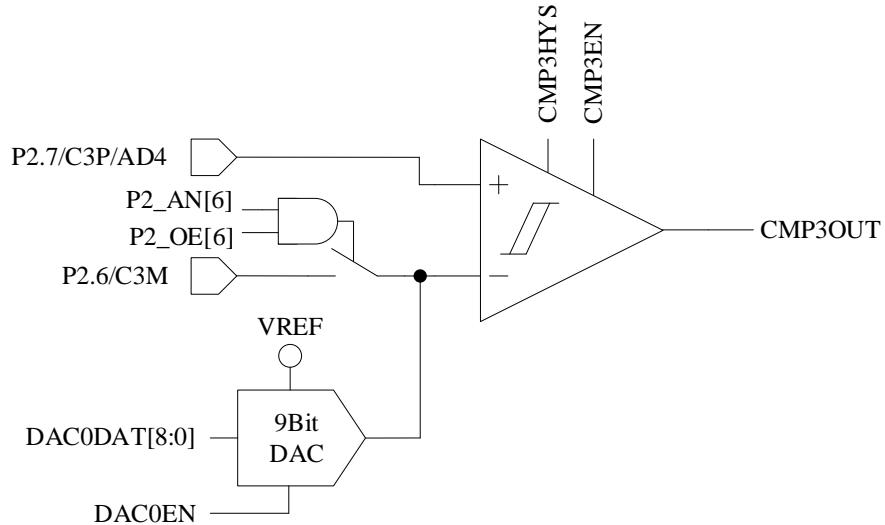


图 27-2 单比较器输入模式

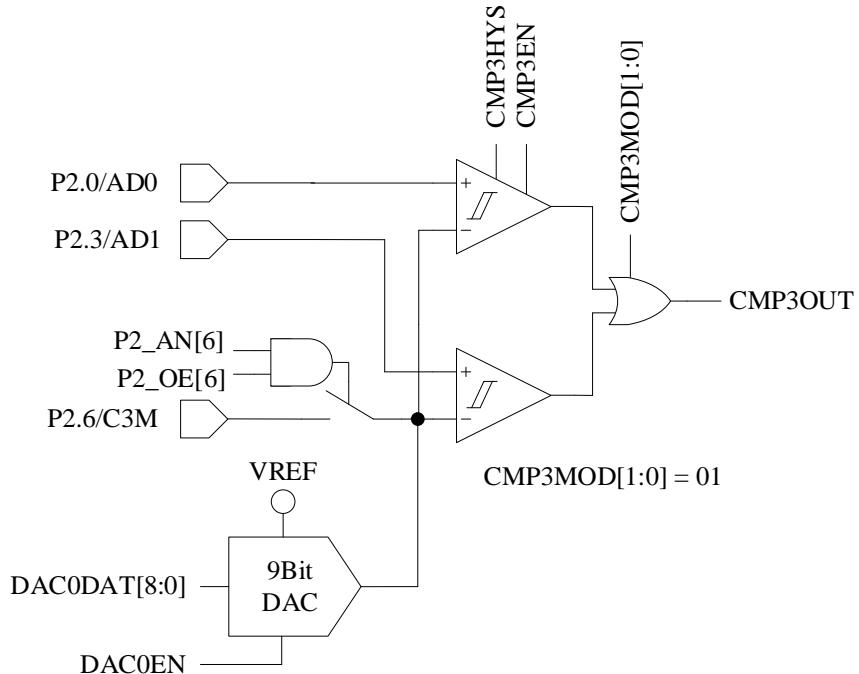


图 27-3 双比较器输入模式

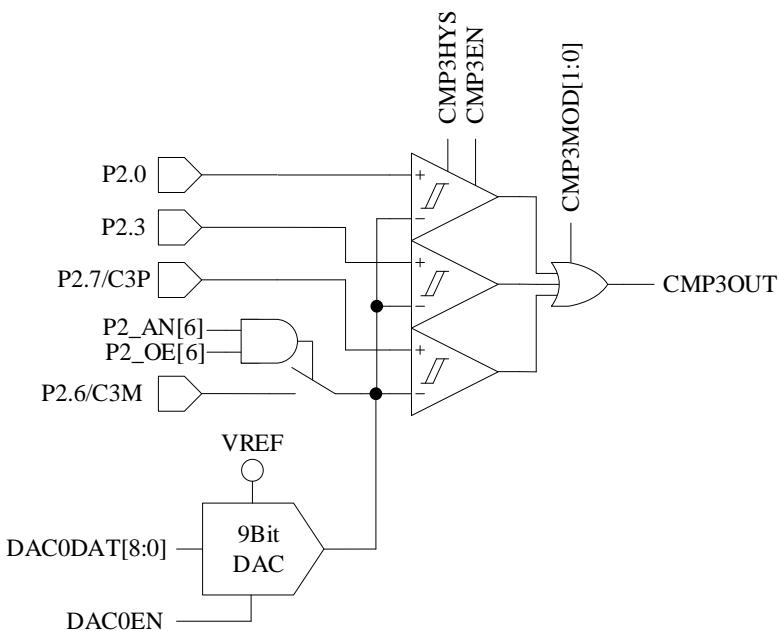


图 27-4 三比较器输入模式

27.1.1.1 过流保护

当过流保护信号产生时，自动将 **DRV_OUT[MOE]** 清 0，输出空闲电压，停止电机的驱动，保护芯片和电机。配置 **EVT_FILT[MOEMD]** = 01，使能过流保护功能，电流超过设定值时自动关闭输出，同时产生过流保护中断请求。配置 **EVT_FILT[MOEMD]** = 00，过流时不会自动关闭输出，但会产生过流保护中断请求。

过流保护事件可配置 **EVT_FILT[MOEMD]** 不为 00、**EVT_FILT[INT0_MOE_EN]** = 1 选择由 **CMP3** 中断或外部中断 **INT0** 产生。配置 **EVT_FILT[INT0_MOE_EN]** = 1，配置 **TCON[IT0]** 选择外部中断 **INT0** 的中断触发沿，外部中断 **INT0** 产生过流保护信号，此时保护中断为外部中断 **INT0**。配置 **EVT_FILT[INT0_MOE_EN]** = 0，配置 **CMP_CR0[CMP3IM]** = 11，过流保护信号由 **CMP3** 的上升沿产生，此时保护中断为 **CMP3** 中断。当处于三电阻电流采样模式下，配置 **CMP_CR1[CMP3MOD]** 为三比较器输入模式，任意一相电流过流时，**CMP3** 中断产生过流保护信号；除三电阻电流采样模式外，配置 **CMP_CR1[CMP3MOD]** 为单比较器输入模式，母线过流时，由 **CMP3** 产生过流保护信号。

过流保护事件的输入信号可配置 **EVT_FILT[EFDIV]** 使能滤波功能，通过配置 **EVT_FILT[EFDIV]** = 01/10/11 选择滤波宽度为 6/12/24 个时钟周期。使能滤波功能后，滤波后的信号会比滤波前的信号延迟 6/12/24 个时钟周期。

27.1.1.2 逐波限流

逐波限流功能应用于基于方波控制的 **BLDC** 电机驱动。当过流保护事件发生，**DRV_OUT[MOE]**

被清 0 一段时间后，由硬件将其置 1，自动恢复电机驱动。配置 `CMP_CR0[CMP3IM] = 11`，`DRV_OUT[MOE]` 在 `CMP3OUT` 的上升沿清 0，产生保护动作。配置 `EVT_FILT[MOEMD] = 10`，产生保护事件后自动关闭输出，在 Driver 计数器的上溢下溢事件或 $10\mu s$ 之后，自动使能 `DRV_OUT[MOE]`，恢复驱动。如果配置 `EVT_FILT[MOEMD] = 11`，产生保护事件后自动关闭输出；在 Driver 计数器的上溢下溢事件或 $5\mu s$ 之后，自动使能 `DRV_OUT[MOE]`，恢复驱动。

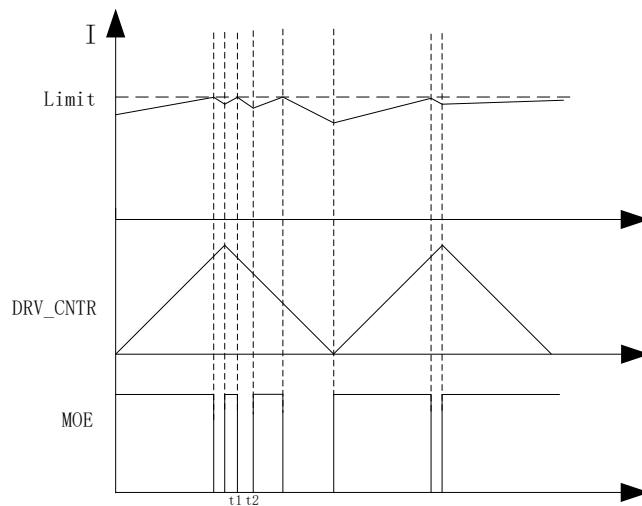


图 27-5 $\text{EVT_FILT[MOEMD]} = 10$, 逐波限流波形($t_2 - t_1 = 10\mu s$)

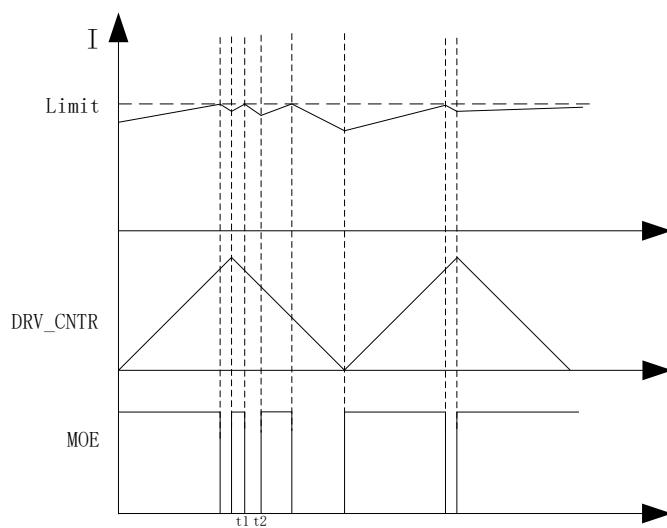


图 27-6 $\text{EVT_FILT[MOEMD]} = 11$, 逐波限流波形($t_2 - t_1 = 5\mu s$)

27.1.2 比较器 CMP4

`CMP4OUT` 可由软件读取或外部中断 `INT0` 判断是否翻转。当 `CMP3` 用于逐波限流保护时，使用

CMP4 用于母线电流保护。CMP4 触发母线电流过流保护后需要软件关闭输出。

配置 CMP4 的步骤为：

1. 配置 P2_AN[3] = 1, P2_OE[3] = 1, 使能 CMP4 正输入端参考电压。参考电压来源可为芯片内部 DAC1 输出电压或外部电路输入电压。选择 DAC1 输出，在 P2.3 和地之间外接电容(推荐 100pF, DAC1 输出一段时间后输出电压稳定);
2. 配置 P2_AN[7] = 1, P2.7 为模拟信号模式;
3. CMP_CR2[CMP4EN] = 1, 使能 CMP4;
4. 外部中断 INT0 标志位清 0, 使能外部中断 INT0;
5. 配置 LVSR[EXT0CFG] = 111, 选择 CMP4 作为外部中断 0 的来源;
6. 配置 TCON[IT0] = 01, 选择下降沿触发外部中断 INT0。

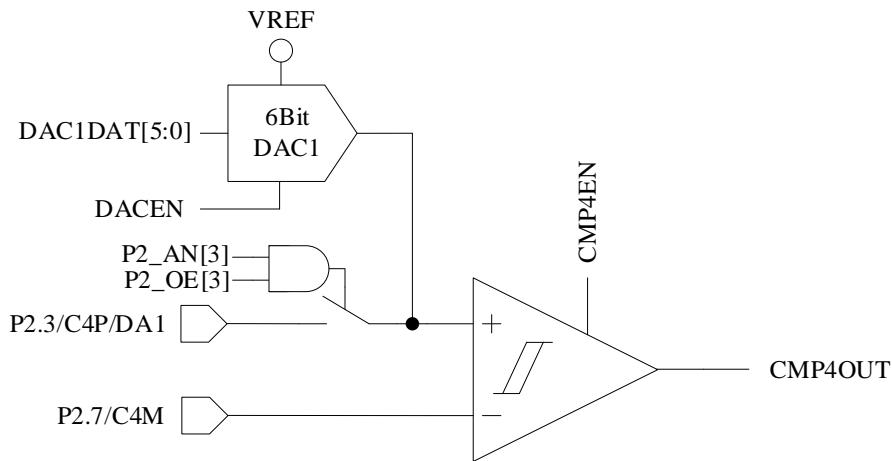


图 27-7 CMP4 模块示意图

27.1.3 比较器组 CMPG

比较器组 CMPG 是 CMP0、CMP1 和 CMP2 的集合，有多种比较模式，分别用于不同应用场景。

配置 CMP_CR2[CMP0MOD] = 00, 选择无内置电阻三比较器模式，输入输出端口如图 27-8 所示，用于外置虚拟中心点电阻的电机反电动势 BEMF 检测。三个比较器的负输入端连在一起接 P1.5，正输入端分别接 P1.4、P1.6、P2.1，输出分别为 CMP0OUT、CMP1OUT、CMP2OUT。此模式下具体比较器工作个数由 CMP_CR2[CMP0SEL] 决定，CMP_CR2[CMP0SEL] = 00, CMP0、CMP1 和 CMP2 三个比较器同时工作，为推荐设置；CMP_CR2[CMP0SEL] = 01，仅 CMP0 工作，其余两个 CMP 闲置；CMP_CR2[CMP0SEL] = 10，仅 CMP1 工作，其余两个 CMP 闲置；CMP_CR2[CMP0SEL] = 11，仅 CMP2 工作，其余两个 CMP 闲置。

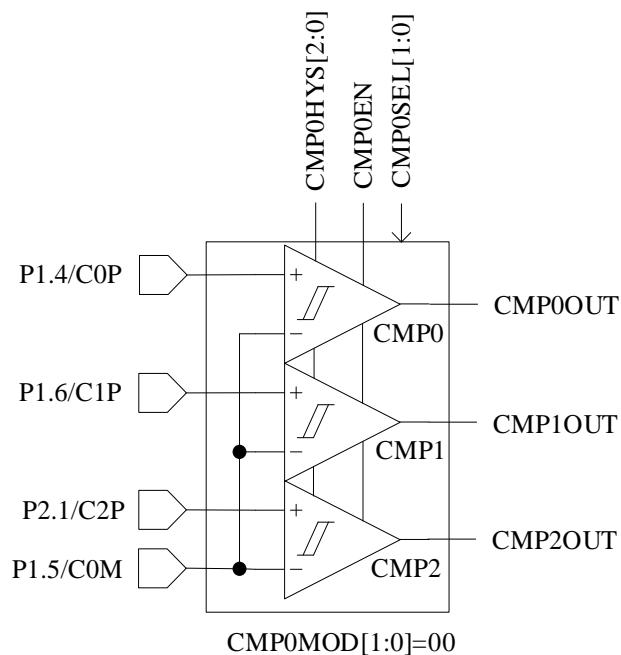


图 27-8 无内置电阻三比较器模式

配置 $\text{CMP_CR2}[\text{CMP0MOD}] = 01$, 选择有内置电阻三比较器模式, 用于内置虚拟中心点电阻的电机反电动势 BEMF 检测。此时可通过设置功能转移位 $\text{CMP_CR4}[\text{CMP0FS}]$ 选择输入端口。此模式下具体比较器工作个数由 $\text{CMP_CR2}[\text{CMP0SEL}]$ 决定, $\text{CMP_CR2}[\text{CMP0SEL}] = 00$, CMP0、CMP1 和 CMP2 三比较器同时工作, 为推荐设置; $\text{CMP_CR2}[\text{CMP0SEL}] = 01$, 仅 CMP0 工作, 其余两个 CMP 闲置; $\text{CMP_CR2}[\text{CMP0SEL}] = 10$, 仅 CMP1 工作, 其余两个 CMP 闲置; $\text{CMP_CR2}[\text{CMP0SEL}] = 11$, 仅 CMP2 工作, 其余两个 CMP 闲置。

配置 $\text{CMP_CR4}[\text{CMP0FS}] = 0$, 输入输出端口如图 27-9 所示, 三比较器的负输入端连在一起, 接内置电阻中心点, 正输入端分别接 P1.4、P1.6 和 P2.1, 输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。

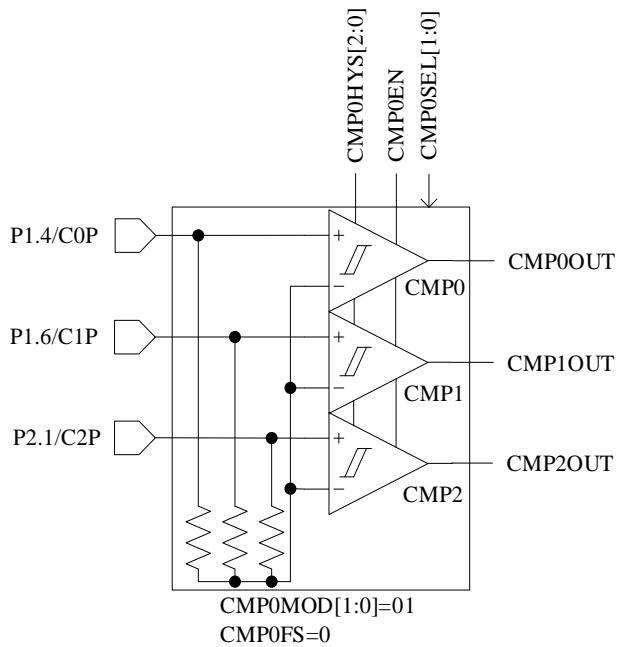


图 27-9 内置电阻三比较器模式，无功能转移

CMP_CR4[CMP0FS]=1，输入输出端口如图 27-10 所示，三比较器的负输入端连在一起，接内置电阻中心点，正输入端分别接 P1.4、P1.3 和 P1.5，输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。

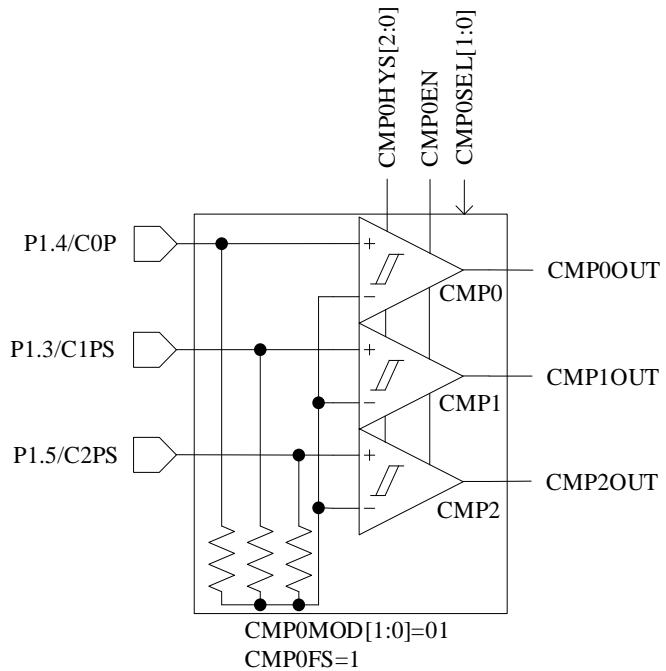


图 27-10 内置电阻三比较器模式，功能转移

配置 CMP_CR2[CMP0MOD]=10，选择差分三比较器模式，输入输出端口如图 27-11 所示，用

于差分 Hall 传感器检测电机转子位置。三比较器的负输入端分别接 P1.5、P1.7 和 P2.2，正输入端分别接 P1.4、P1.6 和 P2.1，输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。此模式下具体比较器工作个数由 **CMP_CR2[CMP0SEL]** 决定，**CMP_CR2[CMP0SEL] = 00**，CMP0、CMP1 和 CMP2 三比较器同时工作，为推荐设置；**CMP_CR2[CMP0SEL] = 01**，仅 CMP0 工作，其余两个 CMP 闲置；**CMP_CR2[CMP0SEL] = 10**，仅 CMP1 工作，其余两个 CMP 闲置；**CMP_CR2[CMP0SEL] = 11**，仅 CMP2 工作，其余两个 CMP 闲置。

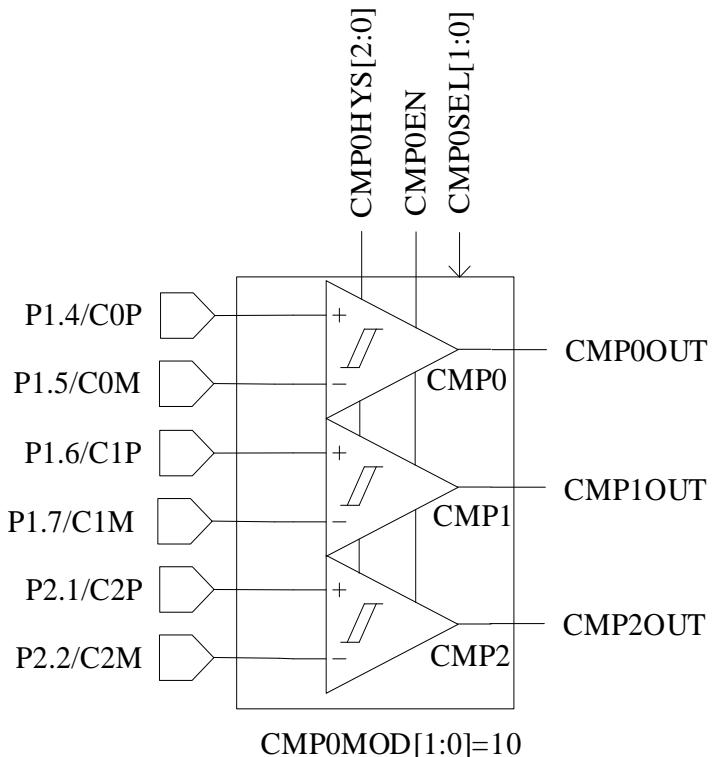


图 27-11 差分三比较器模式

配置 **CMP_CR2[CMP0MOD] = 11**，选择双比较器模式，输入输出端口如图 27-12 所示，用于电机转速检测。双比较器的负输入端连在一起，接 P1.5，正输入端分别接 P1.4 和 P1.3，输出分别为 CMP0OUT 和 CMP1OUT。此模式下具体比较器工作个数由 **CMP_CR2[CMP0SEL]** 决定，**CMP_CR2[CMP0SEL] = 00**，CMP0 和 CMP1 双比较器同时工作，为推荐设置；**CMP_CR2[CMP0SEL] = 01**，仅 CMP0 工作，CMP1 闲置；**CMP_CR2[CMP0SEL] = 10**，仅 CMP1 工作，CMP0 闲置。

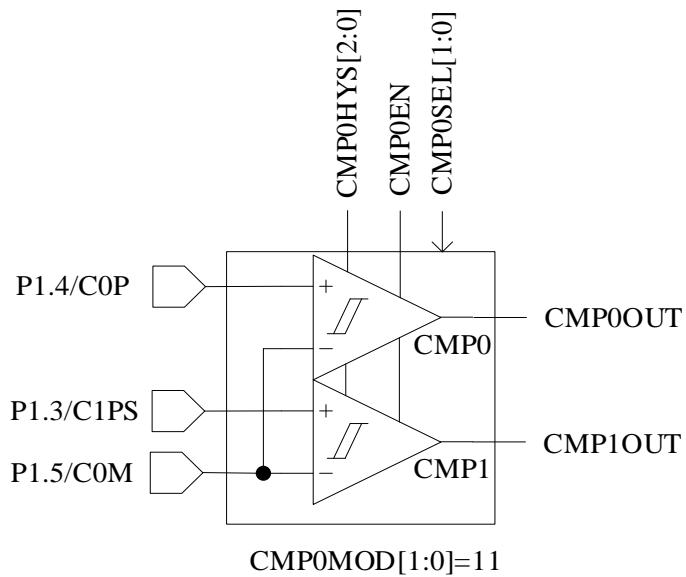


图 27-12 双比较器模式

CMP0/CMP1/CMP2 的输出信号送入滤波和采样模块后送入 Timer1。

27.1.4 比较器采样

比较器采样功能主要用于方波驱动和 RSD 顺逆风判断功能，可消除来自于驱动电路的开关干扰。应用于方波驱动请参考 13.1.2.3，应用于 RSD 请参考章节 14.1.7.1。

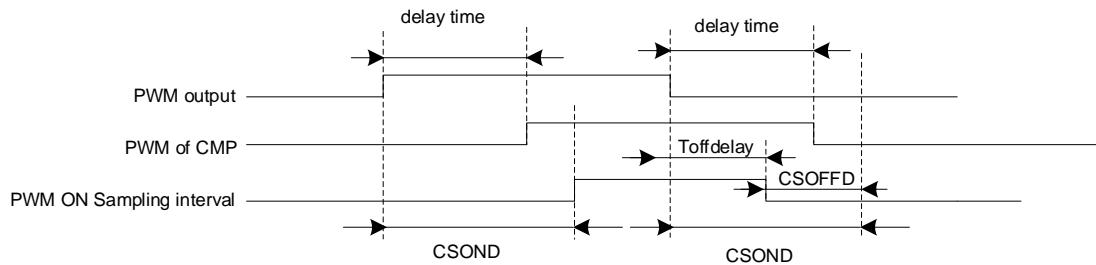


图 27-13 PWM ON 采样模式

PWM 输出反映到比较器的输出存在延迟，该延迟主要受以下因素影响：驱动电阻的大小，功率器件的开关速度，比较器的输入延迟和迟滞设置。图中的 **delay time** 为从芯片输出电平到比较器输出电平的延迟时间。进行高电平采样时，采样区间应被比较器实际输出的高电平所包络，首先设置采样开始延迟时间 **CMP_SAMR[CSOND]** 以越过延迟以及功率器件开关的振铃区间。采样区间结束时刻为芯片输出 PWM 下降沿后延迟 **CMP_SAMR[CSOND]**，此时实际采样窗口已经超出比较器上高电平对应的区间。设置采样停止提前时间 **CMP_SAMR[CSOFFD]**，使得采样窗口在 PWM 输出下降沿延迟 **Toffdelay**($Toffdelay = \text{CMP_SAMR[CSOND]} - \text{CMP_SAMR[CSOFFD]}$) 后关闭。通过配置

CMP_SAMR[CSOND]和 CMP_SAMR[CSOFFD]，可使采样区间位于比较器实际输出的高电平区间。

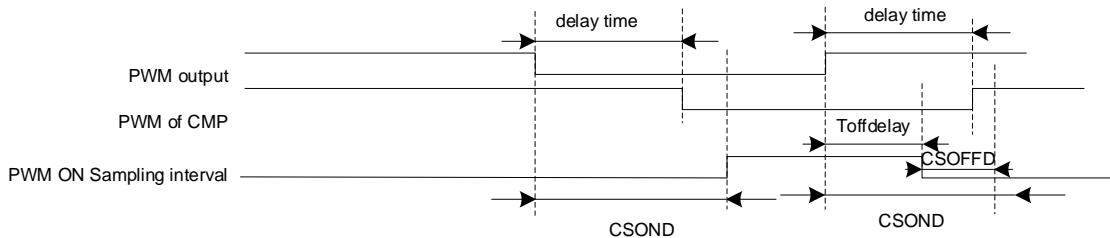


图 27-14 PWM OFF 采样模式

同理，进行低电平采样时，设置采样开始延迟时间 **CMP_SAMR[CSOND]** 和采样停止提前时间 **CMP_SAMR[CSOFFD]**，使实际采样区间位于比较器实际输出的低电区间。

测量 PWM 输出到比较器的延迟方法：设置 **CMP_CR3[SAMSEL] = 00**，禁止比较器采样延迟功能，设置 **CMP_CR3[CMPSEL]** 选择相应的比较器输出到比较器输出测试引脚 P0.1。使能 PWM 输出和比较器，手动转动电机使比较器值翻转，测量 PWM 输出和比较器输出之间延迟。

27.1.5 比较器输出

配置 **CMP_CR3[CMPSEL]**，选择 1 路比较器的输出结果，输出至 CXO 端口 P0.1，可选择输出功能转移至 P3.4。

27.2 比较器寄存器

27.2.1 CMP_CR0 (0xD5)

位	7	6	5	4	3	2	1	0
名称	CMP3IM		CMP2IM		CMP1IM		CMPOIM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:6]	CMP3IM	CMP3 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升沿使 DRV_OUT[MOE] 清 0，中断事件标志位 CMP_SR[CMP3IF] 置 1，但不使能中断(注：用于逐波限流功能，需配置 EVT_FILT[MOEMD] = 10/11)。						
[5:4]	CMP2IM	CMP2 中断模式 参考 CMP_CR0[CMPOIM] 描述						
[3:2]	CMP1IM	CMP1 中断模式 参考 CMP_CR0[CMPOIM] 描述						
[1:0]	CMPOIM	CMPO 中断模式 00: 不产生中断						

		01: 上升沿产生中断 10: 下降沿产生中断 11: 上升/下降沿均产生中断
--	--	---

27.2.2 CMP_CR1 (0xD6)

位	7	6	5	4	3	2	1	0
名称	RSV	CMP3MOD		CMP3EN	CMP3HYS	RSV	CMPOHYS	
类型	-	R/W	R/W	R/W	R/W	-	R/W	R/W
复位值	-	0	0	0	0	-	0	0
位	名称	描述						
[7]	RSV	保留						
[6:5]	CMP3MOD	CMP3 的模式选择 负输入端接 P2.6 或 DACO 输出 00: 单比较器模式, P2.7 接正输入端, 参考图 27-2 01: 双比较器模式, P2.0 和 P2.3 接正输入端, 参考图 27-3 1X: 3 比较器模式, P2.0、P2.3 和 P2.7 接正输入端, 参考图 27-4						
[4]	CMP3EN	CMP3 使能 0: 不使能 1: 使能						
[3]	CMP3HYS	CMP3 的迟滞电压选择 0: 无迟滞 1: 15mV						
[2]	RSV	保留						
[1:0]	CMPOHYS	CMPO1/2 迟滞电压选择: 00: 无迟滞 01: $\pm 3\text{mV}$ 10: $+ 6\text{mV}$ 11: $\pm 12\text{mV}$						

27.2.3 CMP_CR2 (0xDA)

位	7	6	5	4	3	2	1	0
名称	CMP4EN	CMPOMOD		CMPOSEL		RSV		CMPOEN
类型	R/W	R/W	R/W	R/W	R/W	-	-	R/W
复位值	0	0	0	0	0	-	-	0
位	名称	描述						
[7]	CMP4EN	CMP4 使能 0: 不使能 1: 使能						
[6:5]	CMPOMOD	CMPG 的模式设置 00: 无内置电阻三比较器模式, 参考图 27-8 01: 有内置电阻三比较器模式, 可由 CMP_CR4[CMPOFS] 配置是否功能转移, 参考图 27-9 和图 27-10 10: 差分三比较器模式, 参考图 27-11 11: 双比较器模式, CMPO/CMP1 工作, CMP2 不工作, 参考图 27-12						
[4:3]	CMPOSEL	CMPG 的端口组合选择, 与 CMP_CR2[CMPOMOD] 组合使用。默认值为 00。在方波驱动应用下, 由 TIM1_DBRx[T1CPE] 的设定值自动控制 CMP_CR2[CMPOSEL], 控制各比较器的使能。						

表 27-1 CMPG 端口与 CMP_CR2[CMP0MOD]组合的功能描述

CMP0MOD	CMP0SEL	功能描述
00	00	CMP0/1/2 同时工作，参考图 27-8，3 个比较器的负输入端均接 COM，硬件将正输入端 COP、C1P、C2P 分别与公共负输入端 COM 比较，其输出结果分别送至 CMPOOUT、CMP1OUT、CMP2OUT。
	01	CMP0 工作，CMP1/2 闲置，正输入端接 COP，负输入端接 COM，输出接 CMPOOUT
	10	CMP1 工作，CMP0/2 闲置，正输入端接 C1P，负输入端接 COM，输出接 CMP1OUT
	11	CMP2 工作，CMP0/1 闲置，正输入端接 C2P，负输入端接 COM，输出接 CMP2OUT
01	00	CMP0/1/2 同时工作，参考图 27-9 和图 27-10，3 个比较器的负输入端接内置电阻的中心点。当 CMP_CR4[CMPOFS] = 0 时，硬件自动将正输入端 COP、C1P、C2P 分别与公共负输入端 COM 比较；当 CMP_CR4[CMPOFS] = 1 时，硬件自动将正输入端 COP、C1PS、C2PS 分别与公共负输入端 COM 比较，输出结果分别送至 CMPOOUT、CMP1OUT、CMP2OUT。
	01	CMP0 工作，CMP1/2 闲置，正端接 COP，负端接内置 BEMF 电阻的中心点，输出接 CMPOOUT
	10	CMP1 工作，CMP0/2 闲置 CMP_CR4[CMPOFS] = 0，正输入端接 C1P， CMP_CR4[CMPOFS] = 1，正输入端接 C1PS 负输入端接内置 BEMF 电阻的中心点，输出接 CMP1OUT。
	11	CMP2 工作，CMP0/1 闲置 CMP_CR4[CMPOFS] = 0，正输入端接 C2P， CMP_CR4[CMPOFS] = 1，正输入端接 C2PS 负输入端接内置 BEMF 电阻的中心点，输出接 CMP2OUT。
10	00	CMP0/1/2 同时工作，参考图 27-11，3 个比较器的正输入端分别接 COP、C1P、C2P，与之对应的负输入端分别接 COM、C1M、C2M，其输出结果分别送至 CMPOOUT、CMP1OUT、CMP2OUT。
	01	CMP0 工作，CMP1/2 闲置，正输入端接 COP，负输入端接 COM，输出接 CMPOOUT
	10	CMP1 工作，CMP0/2 闲置，正输入端接 C1P，负输入端接 C1M，输出接 CMP1OUT
	11	CMPG 选择 CMP2 对应的端口组合，正输入端接 C2P，负输入端接 C2M，输出接 CMP2OUT
11	00	CMP0/1 同时工作，参考图 27-12，2 个比较器的正输入端分别接 COP、C1PS，负输入端接 COM，输出结果分别送至 CMPOOUT、CMP1OUT。
	01	CMP0 工作，CMP1 闲置，即正输入端接 COP，负输入端接 COM，输出接 CMPOOUT
	10	CMP1 工作，CMPO 闲置，即正输入端接 C1PS，负输入端接 COM，输出接 CMP1OUT
	11	保留
[2:1]	RSV	保留

[0]	CMPOEN	CMPO/1/2使能 0: 不使能 1: 使能
-----	--------	-------------------------------

27.2.4 CMP_CR3 (0xDC)

位	7	6	5	4	3	2	1	0
名称	CMPDTEN	DBGSEL		SAMSEL		CMPSEL		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	CMPDTEN	比较器死区采样使能 0: 不使能 1: 使能						
[6:5]	DBGSEL	输出 Debug 信号选择, 输出到 P0.1 端口 00: 不使能 Debug 信号输出 01: 方波屏蔽续流结束和检测到过零点信号 10: ADC 触发信号 11: 比较器采样区间						
[4:3]	SAMSEL	CMPO、CMP1、CMP2 和 ADC 在 PWM ON/OFF 采样延迟使能 00: 在 ON 和 OFF 均采样, 无延迟采样 01: 只在 OFF 采样, 根据 CMP_SAMR 延迟采样 10: 只在 ON 采样, 根据 CMP_SAMR 延迟采样 11: 在 ON 和 OFF 均采样, 根据 CMP_SAMR 延迟采样						
[2:0]	CMPSEL	比较器输出选择 选择一路比较器输出信号到 CXO 端口 P0.1, 可输出转移至 P3.4 000: 不输出 001: CMPO 010: CMP1 011: CMP2 100: CMP3 101: CMP4 110: 保留 111: omega 启动标志位(估算器估算角度输出标志位, 参考 12.1.9.3)						

27.2.5 CMP_CR4 (0xE1)

位	7	6	5	4	3	2	1	0
名称	CMP4OUT	RSV		CMP3P4M_FS	RSV	FAEN	CMPOFS	RSV
类型	R	-	-	R/W	-	R/W	R/W	-
复位值	1	-	-	0	-	0	0	-
位	名称	描述						
[7]	CMP4OUT	CMP4 比较结果						
[6:5]	RSV	保留						
[4]	CMP3P4M_FS	CMP3P 与 CMP4M 功能转移至 P3.4。用于母线电流采样(母线电流运放 AMP00 输出接 P3.4)后直接送入过流比较器。 0: 功能不转移 1: 功能转移至 P3.4, 此时对应 CMP3 正端有且只有一路输入。						
[3]	RSV	保留						
[2]	FAEN	滤波采样系数扩大使能						

		使能后, TIM1_CR3[T1INM]和CMP_SAMR 的基准时钟提高 4 倍 0: 不使能 1: 使能
[1]	CMPOFS	CMP1/CMP2 功能转移 0: 功能不转移, 参考图 27-9 1: 功能转移, 仅当 CMP_CR2[CMPO_MOD] = 01 时有效, 其余无意义, 参考图 27-10
[0]	RSV	保留

27.2.6 CMP_SAMR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	CSOND				CSOFFD			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	1
位	名称	描述						
[7:4]	CSOND	CMPO/CMP1/CMP2延迟开启采样时间 在PWM从OFF到ON或ON到OFF状态时, 功率器件的导通和关闭会干扰比较器输入信号, 设置CMP_SAMR[CSOND] 延迟使CMPO/CMP1/CMP2延迟开启采样, 从而避开干扰。延迟时间根据CMP_CR4[FAEN]设置是否乘4倍。 CMP_CR4[FAEN] = 0: 延迟开启采样时间 = 8*CMP_SAMR[CSOND]*T CMP_CR4[FAEN] = 1: 延迟开启采样时间 = 32*CMP_SAMR[CSOND]*T 注: ■ CMP_SAMR[CSOND] 必须大于或等于CMP_SAMR[CSOFFD] ■ 应用于BLDC驱动请参考采样 ■ 应用于RSD请参考RSD的比较器采样						
[3:0]	CSOFFD	CMPO/CMP1/CMP2提前关闭采样时间 设置CMP_SAMR[CSOND]后, 超出PWM波形后沿设定的CMP_SAMR[CSOND] – CMP_SAMR[CSOFFD]结束采样, 使采样区间被PWM区间包络。提前关闭采样时间根据CMP_CR4[FAEN]设置是否乘4倍。 CMP_CR4[FAEN] = 0: 关闭采样时间 = 8*CMP_SAMR[CSOFFD]*T CMP_CR4[FAEN] = 1: 关闭采样时间 = 32*CMP_SAMR[CSOFFD]*T 注: ■ CMP_SAMR[CSOND] 必须大于或等于CMP_SAMR[CSOFFD] ■ 应用于BLDC驱动请参考采样 ■ 应用于RSD请参考RSD的比较器采样						

27.2.7 CMP_SR (0xD7)

位	7	6	5	4	3	2	1	0
名称	CMP3IF	CMP2IF	CMP1IF	CMP0IF	CMP3OUT	CMP2OUT	CMP1OUT	CMP0OUT
类型	R/WO	R/WO	R/WO	R/WO	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	CMP3IF	CMP3 中断事件标志位 读: 0: 未发生中断事件						

		1: 发生中断事件 写: 0: 清 0 1: 无意义
[6]	CMP2IF	CMP2 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[5]	CMP1IF	CMP1 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[4]	CMPOIF	CMPO 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[3]	CMP3OUT	CMP3 比较结果
[2]	CMP2OUT	CMP2 比较结果
[1]	CMP1OUT	CMP1 比较结果
[0]	CMPOOUT	CMPO 比较结果

27.2.8 HALL_CR (0xE2)

位	7	6	5	4	3	2	1	0
名称	HALL_IF	HALL_IE	RSV		HALLSEL	HALL2	HALL1	HALLO
类型	R/W	R/W	-	-	R/W	R/W	R/W	R/W
复位值	0	0	-	-	0	0	0	0
<hr/>								
位	名称	描述						
[7]	HALL_IF	Hall1 中断事件标志位 0: 没有 Hall1 信号沿变化 1: 有 Hall1 沿变化						
[6]	HALL_IE	Hall1 中断使能 0: 不使能 1: 使能						
[5:4]	RSV	保留						
[3]	HALLSEL	Hall1 信号输入选择 0: P0.2/P3.7/P3.6 1: P1.4/P1.6/P2.1						
[2]	HALL2	Hall2 的电平 0: Hall2 当前的电平为 0						

		1: Hall12 当前的电平为 1
[1]	HALL1	Hall11 的电平 0: Hall11 当前的电平为 0 1: Hall11 当前的电平为 1
[0]	HALLO	Hall10 的电平 0: Hall10 当前的电平为 0 1: Hall10 当前的电平为 1

27.2.9 EVT_FILT (0xD9)

位	7	6	5	4	3	2	1	0
名称	RSV			MOEMD		INTO_MOE_EN	EFDIV	
类型	-	-	-	R/W	R/W	R/W	R/W	R/W
复位值	-	-	-	0	0	0	0	0
<hr/>								
位	名称	描述						
[7:5]	RSV	保留						
[4:3]	MOEMD	MOE 硬件清 0 和使能选择 发生电流保护事件会使 MOE 硬件清 0 和使能 00: MOE 不自动清 0 01: MOE 自动清 0 10: MOE 自动清 0, 且在 Driver 计数器的上溢下溢事件或 10μs 后自动使能 MOE(用于方波驱动)。 11: MOE 自动清 0, 且在 Driver 计数器的上溢下溢事件或 5μs 后自动使能 MOE(用于方波驱动)。						
[2]	INTO_MOE_EN	INTO 中断触发 MOE 关闭使能 0: 不使能 1: 使能						
[1:0]	EFDIV	电流保护事件滤波宽度 00: 不滤波 01: 6 个系统时钟周期 10: 12 个系统时钟周期 11: 24 个系统时钟周期						

27.2.10 TSD_CR (0x402F)

位	7	6	5	4	3	2	1	0
名称	TSDEN	RSV			TSDADJ			
类型	R/W	-	-	-	R/W	R/W	R/W	R/W
复位值	0	-	-	-	0	1	1	0
<hr/>								
位	名称	描述						
[7]	TSDEN	温度检测功能使能 0: 不使能 1: 使能						
[6:4]	RSV	保留						
[3:0]	TSDADJ	过温保护温度(测量的芯片结温) 0000: 154°C 0001: 147°C 0010: 141°C 0011: 134°C						

	0100: 128°C 0101: 122°C 0110: 116°C 0111: 110°C 1000: 105°C 1001: 99°C 1010: 94°C 1011: 89°C 1100: 84°C 1101: 79°C 1110: 74°C 1111: 69°C
--	---

28 电源模块

28.1 LDO

FU6572L、FU6572N、FU6572T、FU6532T 内部含有 LDO 输出模块: VDD5。

28.1.1 LDO 模块的操作说明

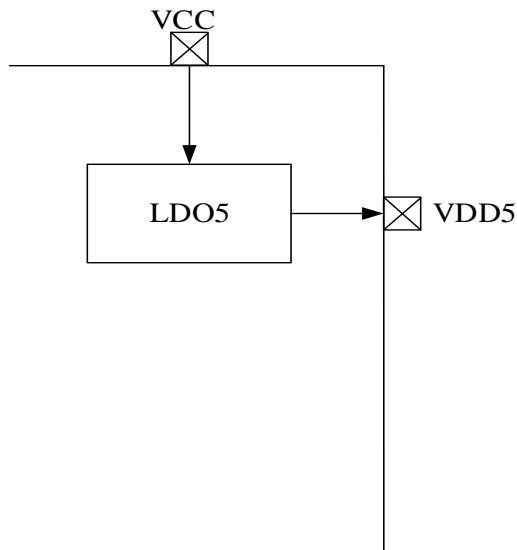


图 28-1 电源模块功能框图

LDO 模块对应的输入输出端口如图 28-1 所示。LDO 将输入电源电压降压至 5V (VDD5)给芯片内部模拟模块供电。

28.2 低压检测

28.2.1 低压检测简介

芯片低压检测包括两个部分: 低电压预警和低电压复位。

28.2.2 低压检测操作说明

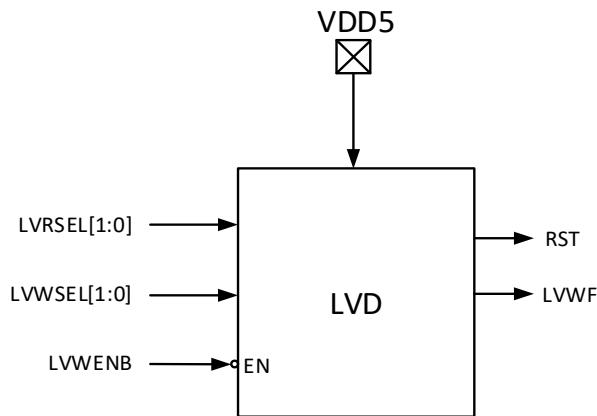


图 28-2 低电压检测模块

低压检测模块操作说明如下：

- 低电压预警和低电压复位默认一直使能
- 低电压预警电压可设置为 4.2/4.5V 二个挡位，可使能中断。使能中断后当 VDD5 电压低于预警电压设定值时，触发中断。
- 低电压复位电压可设置为 3.0/3.5/3.8V 三个挡位。当 VDD5 电压低于复位电压设定值后，芯片复位

低电压预警电压、中断配置以及低电压复位电压通过编译器中配置选项完成，如图 28-3 所示。

其中，**LVR Config** 设置低电压复位电压，**LVW Interrupt En** 设置低电压中断使能，**LVW Config** 设置低电压预警电压。

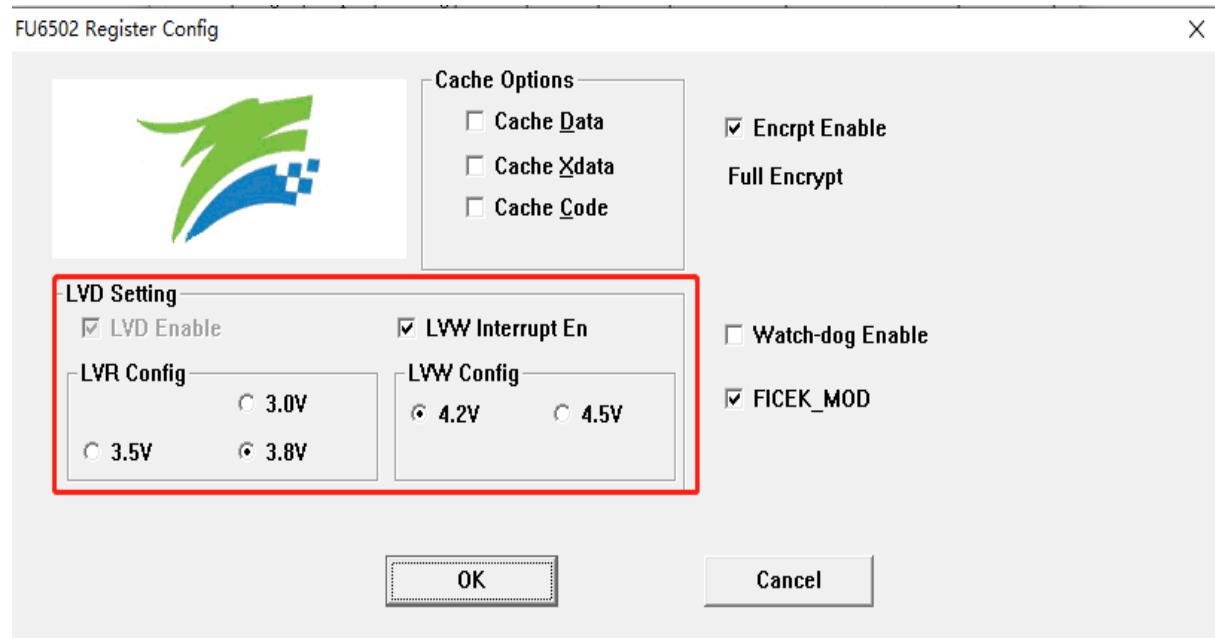


图 28-3 低电压预警电压、中断配置以及低电压复位电压设置

28.2.3 低压检测寄存器

28.2.3.1 LVSR (0xDB)

位	7	6	5	4	3	2	1	0
名称	RSV		EXTOCFG			TSDF	LVWF	LVWIF
类型	-	-	R/W	R/W	R/W	R	R	R/W0
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5:3]	EXTOCFG	外部中断 INTO 接口选择 000: P0.0 001: P0.1 010: P0.2 011: P0.3 100: P1.1 101: P0.5 110: P0.6 111: CMP4 输出						
[2]	TSDF	过温状态位 0: 当前温度未超过设定温度 1: 当前温度超过设定温度 注: 此标志位常与 TSD 中断事件标志位 TCON[5] 配合使用						
[1]	LVWF	VCC 低电压标志位 反映当前是否处于低电压状态 0: 当前无低电压报警 1: 当前低电压报警						

[0]	LVWIF	<p>VCC 低电压中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义 注: 当低电压检测中断不使能, 该位不会硬件置 1</p>
-----	-------	--

29 Flash

29.1 Flash 简介

芯片片内提供 32k 字节的 Flash 空间。支持页擦除、页预编程、写入。

主要特性:

- 每个扇区为 256 字节，共计 128 个扇区
- 每页包含 8 个扇区，共计 16 页
- 最后一个扇区(地址范围: 0x7F00 ~ 0x7FFF)任何时刻不会被擦除
- 页擦除时间约 120ms ~ 150ms
- 配置 FLA_CR[FLAEN]=1 编程使能，MOVX 指令启动页预编程、页擦除或写入等 Flash 操作。

29.2 Flash 操作说明

- Flash 在执行擦除和编程操作之前先解锁 Flash，向 Flash 开锁寄存器 FLA_KEY 依次写入 0x5A, 0x1F 后开启软件编程 Flash 功能。若顺序不对或写其它值将使此功能冻结，直到下一次复位。开锁后，任何一次写 FLA_CR 的动作都会使 FLA_KEY 再次上锁。
- 程序执行过程中如果对 Flash 进行改写操作，CRC 也会随之改变
- 页擦除之前需进行页预编程操作
- 配置 FLA_CR = 0x23 使能页擦除操作、FLA_CR = 0x25 使能页预编程操作、FLA_CR = 0x21 使能写入操作

注: 为确保对 Flash 操作的安全性，在自烧录前禁止所有中断事件，避免中断处理中的 MOVX 指令对 Flash 进行误操作。

29.3 Flash 寄存器

29.3.1 FLA_CR (0x85)

位	7	6	5	4	3	2	1	0
名称	RSV		FLAPAGE	FLAERR	RSV	FLAPRE	FLAERS	FLAEN
类型	-	-	R/W	R	-	R/W	R/W	R/W
复位值	-	-	0	0	-	0	0	0

位	名称	描述
[7:6]	RSV	保留
[5]	FLAPAGE	页操作使能 0: 不使能 1: 使能

[4]	FLAERR	编程出错标志位 0: 对 Flash 自写时, 编程或预编程操作成功 1: 对 Flash 自写时, 编程或预编程操作失败
[3]	RSV	保留
[2]	FLAPRE	预编程使能 0: 不使能 1: 使能 注: 只有在 FLA_CR[FLAEN] = 1 时, FLA_CR[FLAPRE] 才起作用
[1]	FLAERS	擦除使能 0: 不使能 1: 使能 注: 只有在 FLA_CR[FLAEN] = 1 时, FLA_CR[FLAERS] 才起作用
[0]	FLAEN	编程使能 0: 不使能 1: 使能

29.3.2 FLA_KEY (0x84)

位	7	6	5	4	3	2	1	0
名称	FLA_KEY							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	FLA_KEY	写: 按顺序写入 0x5A, 0x1F 以解除 Flash 操作限制; 往 FLA_CR 写任意值以限制 Flash 操作						

位	7	6	5	4	3	2	1	0
名称	RSV						FLAKSTA	
类型	-	-	-	-	-	-	R	R
复位值	-	-	-	-	-	-	0	0
位	名称	描述						
[7:2]	RSV	保留						
[1:0]	FLAKSTA	读: 反映的是 Flash 解锁状态 00: 上锁 01: 0x5A 已经写入, 等待 0x1F 写入 10: 冻结 11: 开锁						

30 CRC

30.1 CRC 功能框图

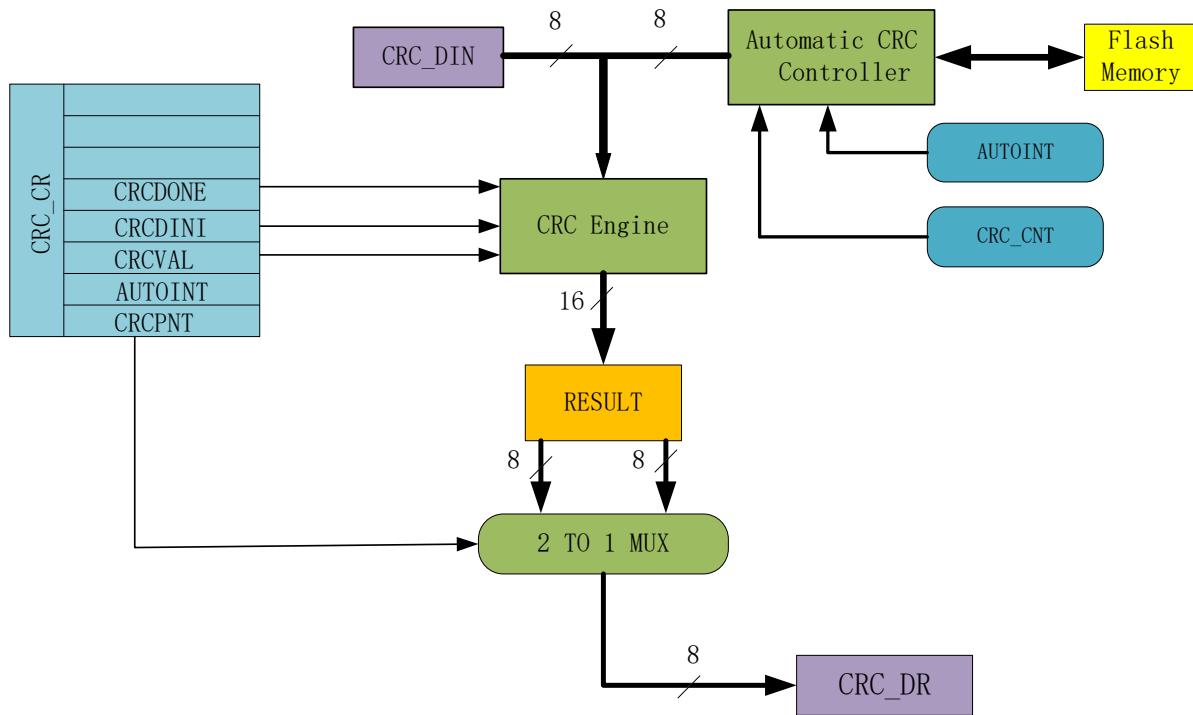


图 30-1 CRC 功能框图

CRC 根据固定的生成多项式得到任一 8 位数据的 CRC 计算结果。如图 30-1 所示，CRC 接收 CRC_DIN 寄存器的 8 位数据，计算完成后将 16 位结果发送至内部寄存器，通过 CRC_CR[CRCPNT] 和 CRC_DR 间接访问内部结果寄存器。

30.2 CRC16 多项式

芯片基于 CRC16-CCITT-**FALSE** 标准的多项式。

表 30-1 CRC 标准与多项式

CRC 标准	生成多项式	16 进制表示
CRC16-CCITT- FALSE	$x^{16}+x^{12}+x^5+1$	0x1021

30.3 CRC16 基本逻辑图

串行 CRC16 的电路原理如图 30-2 所示。芯片采用并行算法实现，对每个输入字节，MCU 用 1 个系统时钟即可计算出结果。

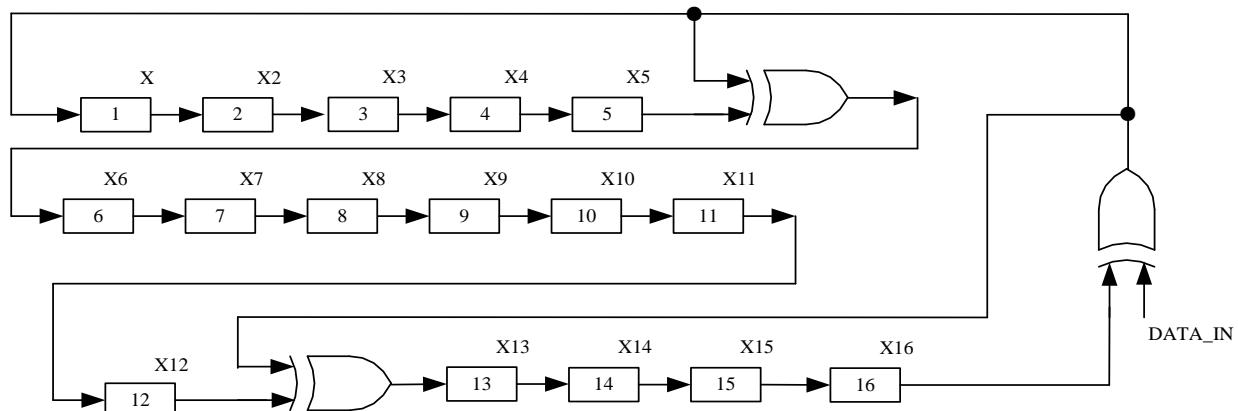


图 30-2 CRC16 电路原理图

30.4 CRC 操作说明

30.4.1 计算单个字节的 CRC

计算单个字节的 CRC 值，按以下步骤进行：

1. 初始化 CRC_DR，有两种方式可以选择：配置 CRC_CR[CRCVAL] 并将 CRC_CR[CRCDINI] 置 1，初始值为 0x0000 或 0xFFFF。通过 CRC_CR[CRCPNT] 和 CRC_DR 配合进行 CRC 初始操作，可配置任意初始值；
2. 向输入数据寄存器 CRC_DIN 写入数据，下个时钟周期 CRC 计算完成；
3. 读取 CRC 结果：配置 CRC_CR[CRCPNT] = 1，软件读取结果输出寄存器 CRC_DR，得到高字节数据；配置 CRC_CR[CRCPNT] = 0，读 CRC_DR 得到低字节数据。

30.4.2 批量计算 ROM 数据 CRC

计算 ROM 中某片连续区域数据的 CRC 值按以下步骤进行：

1. 初始化 CRC_DR，方法同单字节 CRC；
2. 配置 CRC_BEG，设置要计算的 ROM 的起始扇区；
3. 配置 CRC_CNT，设置起始扇区到结束扇区的扇区偏移量；
4. 向 CRC_CR[AUTOINT] 写 1，保持其它位不变，会启动自动计算过程；
5. 读取 CRC 结果。

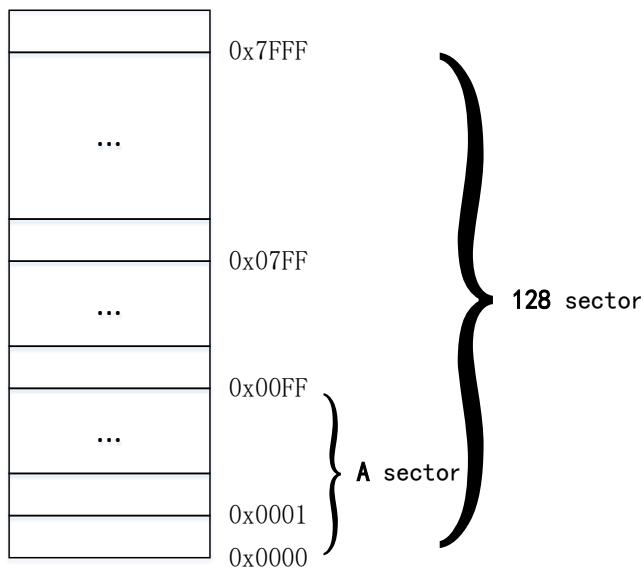


图 30-3 ROM 访问分区图

如图 30-3 所示。ROM 共有 32k 字节，分成 128 个 sector，编号从 sector0 到 sector127。每个 sector 包含 256 个字节。在进行 CRC 批量计算时，起始 sector 的值 CRC_BEG 可以是 0x00 ~ 0xFF 之间的任何值，包括 0x00 和 0x7F。需要计算的 sector 总数的数值 CRC_CNT 可以是 0x00 ~ 0x7F，包括 0x00 和 0xFF。

需要注意的是，随着 CRC_BEG 的增大，CRC_CNT 应该相应减小。例：如 CRC_BEG 的值为 0x7F，则 CRC_CNT 的值只能是 0x00，即计算最后一个 sector 中数据的 CRC 值。此时，如误操作将 CRC_CNT 的值设置为一个大的值，CRC 控制器会硬件自动限制计算的字节数，使 CRC 模块只计算最后一个 sector 的 CRC 值。

30.5 CRC 寄存器

30.5.1 CRC_CR (0x4022)

位	7	6	5	4	3	2	1	0
名称	RSV			CRCDONE	CRCDINI	CRCVAL	AUTOINT	CRCPNT
类型	-	-	-	R	W1	R/W	W1	R/W
复位值	-	-	-	1	0	0	0	0
位	名称	描述						
[7:5]	RSV	保留						
[4]	CRCDONE	CRC 批量计算完成标志位 在 CRC 批量计算模式过程中，硬件自动将这一位写 0，并且软件代码也会停止执行；在其它情况下，硬件自动将这一位置为 1，所以，软件读取这一位始终返回 1。						
[3]	CRCDINI	CRC 结果初始化触发 0：无意义 1：触发 CRC 结果初始化						
[2]	CRCVAL	CRC 结果初始化选择位 0：CRC 结果初始化为 0x0000 1：CRC 结果初始化为 0xFFFF						
[1]	AUTOINT	CRC 批量计算启动 0：无意义 1：启动批量 CRC 计算 参考批量计算 ROM 数据 CRC						
[0]	CRCPNT	CRC 结果指针 0：读取 CRC_DR 访问的是 16 位 CRC 结果的低 8 位 1：读取 CRC_DR 访问的是 16 位 CRC 结果的高 8 位						

注：计算单个字节 CRC 校验时，配置 CRC_CR[AUTOINT] = 0。

30.5.2 CRC_DIN (0x4021)

位	7	6	5	4	3	2	1	0
名称	CRC_DIN							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	CRC_DIN	CRC 模块输入数据 每次向此寄存器写入一个数据时，CRC 模块自动在现有 CRC 结果的基础上，根据输入数据计算出新的 CRC 结果，并覆盖原 CRC 结果。 注：此寄存器是一个虚拟寄存器，写入的数据并不保存。读取此地址时返回 0x00						

30.5.3 CRC_DR (0x4023)

位	7	6	5	4	3	2	1	0	
名称	CRC_DR								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
位	名称	描述							
[7:0]	CRC_DR	CRC 结果输出 每次读、写此寄存器时，会根据控制寄存器 CRC_CR[CRCPNT] 来决定访问的是 CRC 结果的高 8 位还是低 8 位。							

30.5.4 CRC_BEG (0x4024)

位	7	6	5	4	3	2	1	0	
名称	RSV	CRC_BEG							
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	-	0	0	0	0	0	0	0	
位	名称	描述							
[7]	RSV	保留							
[6:0]	CRC_BEG	自动计算 CRC 的 ROM 起始扇区 例：如果 CRC_BEG 的值是 1，则自动计算 CRC 的起始地址为 $1 * 256 = 256$ ，实际上是从第二个扇区的第一个字节开始。							

30.5.5 CRC_CNT (0x4025)

位	7	6	5	4	3	2	1	0	
名称	RSV	CRC_CNT							
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	-	0	0	0	0	0	0	0	
位	名称	描述							
[7]	RSV	保留							
[6:0]	CRC_CNT	自动 CRC 计算的扇区偏移量 此值定义了需要计算 CRC 值的 ROM 扇区的偏移量，通过此值可决定自动 CRC 计算的结束扇区。							

31 休眠模式

31.1 休眠模式简介

芯片提供了三种工作模式：正常，待机和睡眠。通过设置寄存器 PCON[IDLE]和 PCON[STOP]的值选择不同的工作模式。

各种功耗模式下的模块工作情况总结如表 31-1 所示：

表 31-1 功耗模式

电源模式	描述	唤醒源	功耗性能
正常	除去被关掉的外设，其他模块全速工作	NA	功耗较高，性能最好
待机	CPU 时钟被暂停，其他功能模块关闭或工作，由其控制位决定，看门狗时钟被暂停。	任何中断 外部 Reset/Debug 复位	功耗低，性能灵活
睡眠	Flash 深度睡眠。模拟快时钟电路关闭，MCU 软件应注意在进入睡眠前，确保 ADC、FOC、驱动电路已处于空闲。看门狗时钟被关闭。	外部中断，RTC 中断， IO 模式下 P4.7 电平变化，外部 Reset/Debug 复位	功耗很低，性能灵活

注：进入睡眠模式后建议插入 3 条空语句。

PCON = 0x02;

```
_nop_();  
_nop_();  
_nop_();
```

31.2 休眠模式寄存器

31.2.1 PCON(0x87)

位	7	6	5	4	3	2	1	0
名称	RSV		GF3	GF2	GF1	RSV	STOP	IDLE
类型	-	-	R/W	R/W	R/W	-	R/W	R/W
复位值	-	-	0	0	0	-	0	0
<hr/>								
位	名称	描述						
[7:6]	RSV	保留						
[5]	GF3	通用标志位 3						
[4]	GF2	通用标志位 2						
[3]	GF1	通用标志位 1						
[2]	RSV	保留						
[1]	STOP	写 1 使芯片进入睡眠模式，唤醒后由硬件自动清 0						
[0]	IDLE	写 1 使芯片进入待机模式，唤醒后由硬件自动清 0						

功耗模式 PCON[STOP:IDLE]:

00: 正常

01: 待机

1X: 睡眠

32 代码保护

32.1 代码保护简介

芯片支持 Flash 全芯片加密的方式，用于保护客户的软件知识产权，免受非法的用户操作。当 Flash 被加密后，数据无法读取，只能通过硬件 CRC 校验来对比程序是否一致。

32.2 代码保护操作说明

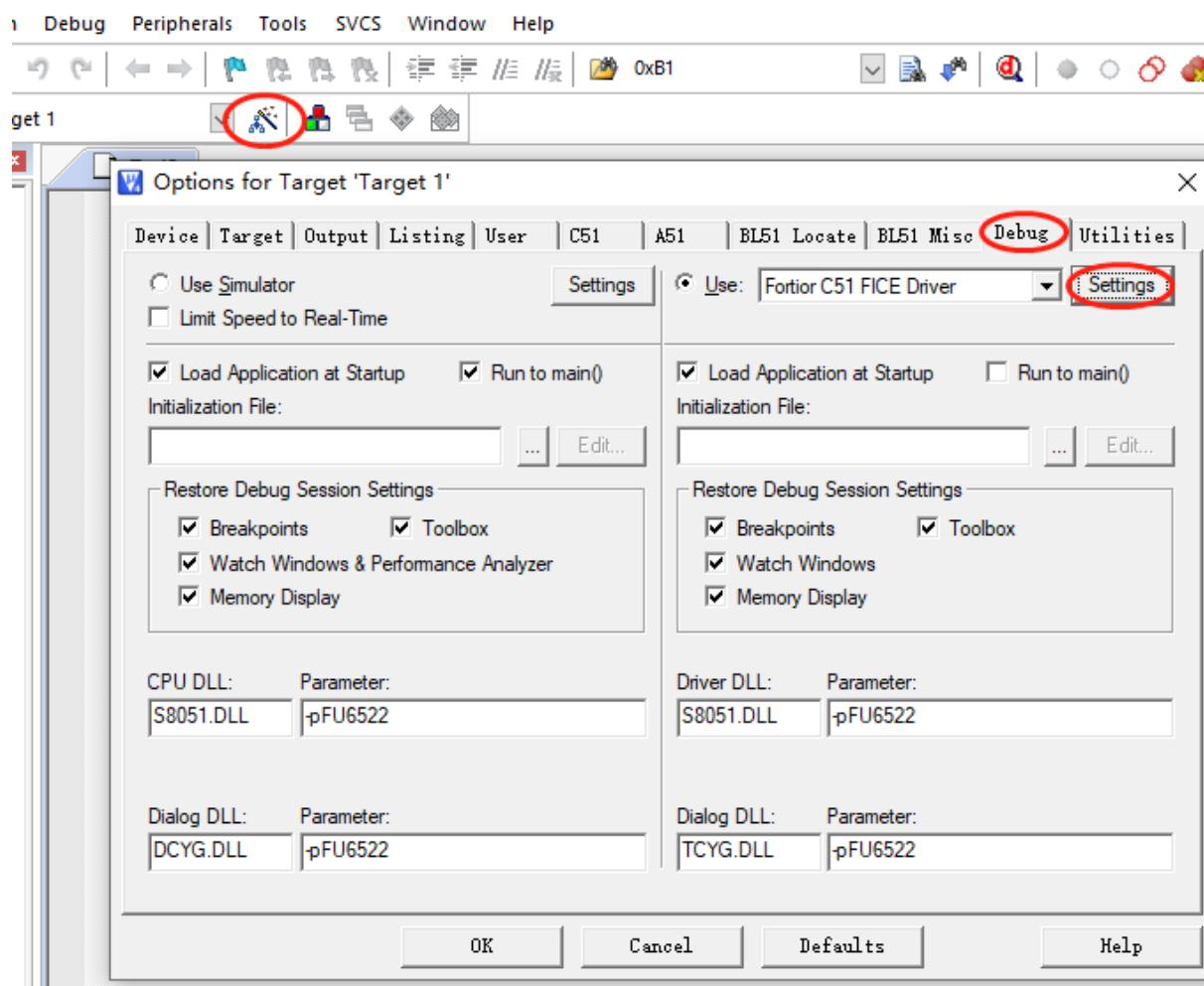


图 32-1 代码保护配置

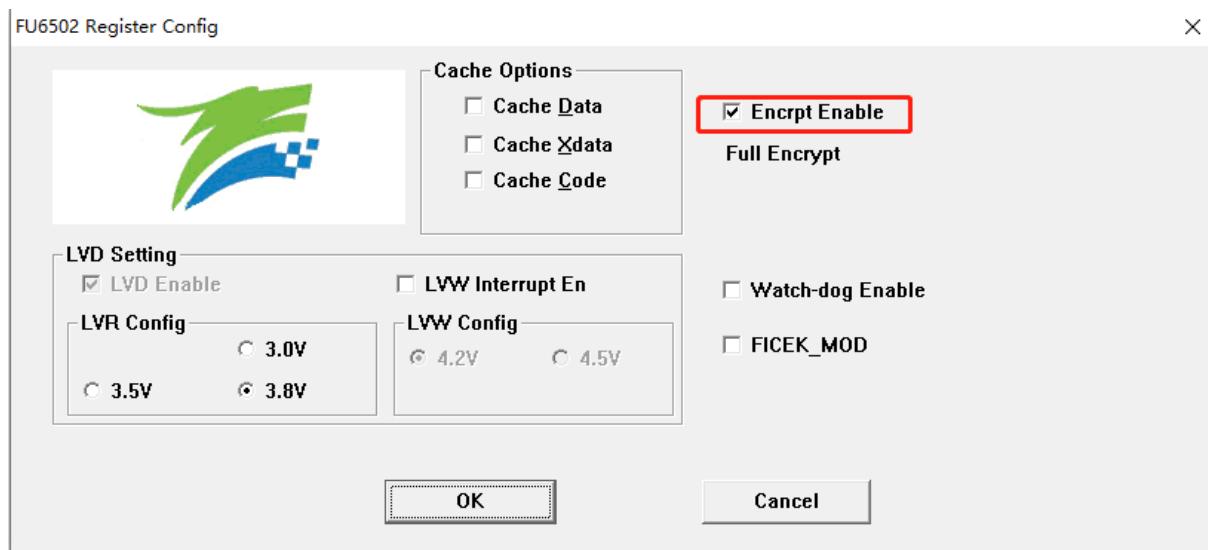


图 32-2 代码保护全保护模式

加密步骤为：

1. 打开 8051 集成开发工具，编译前进入 Target Options 中并选择 Debug 选项卡，按照上图 32-1 所示进行选择，并点击 Settings 进入下一步设置；
2. 按照图 32-2 所示进行选择并设置，点击 OK。然后编译工程并下载，得到 BIN 文件并烧录到 Flash 后即可达到代码保护的效果。

33 修改记录

版本	主要修改内容	生效日期	修订者
V1.0	初版	2022/10/18	施扬喜
V1.1	格式标准化	2022/11/01	和铭海
V1.2	修改 AMP_CRO[CP_EN]、P3.4、LPF_K 描述	2022/11/02	施扬喜
V1.3	<p>1. 第 1.1 特性增加 FU6572N GPIO 和 ADC 通道数量说明</p> <p>2. 第 1.4.1 功能框图增加 TSD</p> <p>3. 增加 1.4.2 FU6572N 功能框图</p> <p>4. 第 2 章增加 FU6572N QFN40 引脚信息</p> <p>5. 第 2 章 FU6572N LQFP48 脚定义修改 P3.5/VREF 功能描述 “ADC 外部参考电压输入或者内部 VREF 输出，外接 $1 \sim 4.7\mu F$ 电容” 为 “ADC 外部参考电压输入或者内部 VREF 输出，外部串联 $R + C$ 到 VSS, $R = 33\Omega$, $C = 1 \sim 4.7\mu F$”</p> <p>6. 第 4 章订购信息增加 FU6572N 型号</p> <p>7. 纠正 11.4.13 MUL3_MC (0x0F3C, 0x0F39D, 0x0F3E, 0x0f3F) 标题</p> <p>8. 第 12.2.2、12.2.5 及 12.2.8 节增加新单电阻采样</p> <p>9. 纠正 12.2.58 FOC_DKI (0x407C, 0x407D) 表格中指令</p> <p>10. 第 13.3.9 节 TIM1_CR5 (0x4072) 字段 6 描述增加 PWM 同步使能修改字段 3 描述 “方波忽略 ITRIP 电流采样使能 0: 不使能 1: 使能” 为 “母线电流采样禁止 0: 不禁止 1: 禁止”</p> <p>修改字段 2 描述 “方波忽略导通相电压采样使能 0: 不使能 1: 使能” 为 “导通相电压采样禁止 0: 不禁止 1: 禁止”</p> <p>11. 第 14.1.7 QEP&RSD 模式章节原理框图修改 CMP4 为 CMP1</p> <p>12. 第 15.1.1 分频器章节表 15-1 增加 Timer3 注释</p> <p>13. 第 17.1.3 6N Pre-driver 模式节删除(仅适用于 FU6865Q/Q1)</p> <p>14. 纠正 21.4.14 ADC10_DR (0x0FEC, 0x0FED) 第一行地址</p> <p>15. 第 27.2.4 CMP_CR3 (0xDC) 修改描述 “选择一路比较器输出信号到 CX0 端口 P0.7, 可输出转移至 P0.1。” 为 “选择一路比较器输出信号到 CX0 端口 P0.1, 可输出转移至 P3.4。”</p> <p>16. 第 27.1.4 和 27.1.5 节修改 CMP_CR3[CMPSEL] 输出引脚 0.7 为 0.1;</p> <p>17. 统一正文、表格字体和大小。</p>	2022/11/17	朱兵华
V1.4	<p>1. 更正文件重复流水号 14 为 25;</p> <p>2. 更新 1.4.1、1.4.2 系统功能框图去掉 VBB 模块, 删除 VDRV 引脚, 删除图中所有阴影; 17-1 FU6572L Driver 模块框图、图 17-9 6N Pre-driver 模式的原理图删除 DRVOE 输入和 VDRV 引脚; 17.1.1 Driver 简介修改 “以上比较值经过输出控制模块后输出四组电平信号 U/V/W/X 给 PWM 输出(FU6572L) 或者输出三组电平信号 U/V/W 给 Pre-driver(FU6572L)。其中, U/V/W 三路输出应用直流无刷电机控制, U/V/W/X 四路输出应用于步进电机控制。” 为 “以上比较值经过输出控制模块后输出给 PWM 输出(FU6572L) 或者输出三组电平信号 U/V/W 给 Pre-driver(FU6572L)。U/V/W 三路输出应用于直流无刷电机控制。”;</p> <p>3. 寄存器核对: 1.5.4 XSFR 0x40B2 增加 FOC_ATAN_THETAH, 0x40B3 增加 FOC_ATAN_THETAL; 0x409C 删除 FOC_CR5, 0x409D 删除 FOC_CR4; 0x4034 AMPO_CR1 改为 AMP_CR1; 0x403F DMA1_BAL 改为 DMA_BAL; 0x4036 ADC_MASKM 改为 ADC_MASKH;</p>	2022/12/23	朱兵华

版本	主要修改内容	生效日期	修订者
	<p>1. 5. 4 XSFR 寄存器 TIM1_KRMAX (0x4091) 改为 TIM1__URESL、TIM1_KFMIN (0x4092) 改为 TIM1_KRMAX、TIM1_UIGNL (0x4093) 改为 TIM1_KFMIN; 7. 5. 2 IPO (0xB8) 更正为 IP0 (0x8A); 7. 5. 3 IP1 (0xC0) 更正为 IP1 (0x8B); 7. 5. 4 IP2 (0xC8) 更正为 IP2 (0x8C); 7. 5. 5 IP3 (0xD8) 更正为 IP3 (0x8D); 11. 4. 84 PI2_MAX (0x0F68, 0x0F69) 修改寄存器为 PI2_UKMAX (0x0F68, 0x0F69); 11. 4. 85 PI2_MIN (0x0F6A, 0x0F6B) 修改寄存器为 PI2_UKMIN (0x0F6A, 0x0F6B);</p> <p>12. 2. 12 FOC_EOMELPF (0x40AA, 0x40AB) 寄存器修改单下划线为双下划线; 13. 3. 25 TIM1_KFMAX (0x4092) 修改双下划线为单下划线, TIM1_KRMAX 描述下降沿系数最大值改为上升沿系数最大值范围(0, 255); 13. 3. 26 TIM1_KFMIN (0x4093) 修改双下划线为单下划线;</p> <p>4. 表 5-1 绝对最大额定值更新 VCC 相对 VSS 电压最大值 22V 为 25V, VB_(UVW) 最大值 120V 为 110V;</p> <p>5. 表 5-2 全局电气特性更新 VCC 工作电压最小值 5V 为 5.3V;</p> <p>6. 表 5-6 运算放大器电气特性增加运放倍数和注释;</p> <p>7. 修改表 5-9 复位电气特性 RSTN 复位低电平最长时间值;</p> <p>8. 表 5-11 Pre-driver IO 电气特性增加 VBU, VBV, VBW 浮动电压、BU 相对 VSU 电压, VBV 相对 VSV 电压, VBW 相对 VSW 电压参数;</p> <p>9. 6. 1 复位源(RST_SR)节删除电应力复位(RSTEOS), 修改 6. 9. 1 RST_SR (0xC9) 节[4]位 RSTEOS 为 RSV;</p> <p>10. 13. 3. 9 TIM1_CR5 (0x4072) T1WTS 增加描述 PWM 同步使能;</p> <p>11. 14. 1. 8 步进模式注解删除 TIM2_CR1[T2IR], 标准化 T2IP 的表达方式为 TIM2_CR1[T2IP]; 14. 2. 1 TIM2_CRO (0xA1) QEP&RSD 模式: 方向改变中断使能改为“QEP 模式: 编码器机械零点 Z 信号中断使能”; 14. 2. 2 TIM2_CR1 (0xA9) 节 T2IR 增加 QEP 模式: 编码器机械零点 Z 信号中断事件标志位描述, T2IPE 增加 QEP&RSD 模式&步进模式: 输入有效边沿检测中断使能描述, T2IFE 增加 QEP&RSD 模式&步进模式: 基本计数器上溢中断使能描述; 14. 2. 4 TIM2_DR (0xAC, 0xAD) TIM2_DR 描述修改 QEP&RSD 模式: TIM2_CRO[T2CES] = 1 时, 外部中断 INT1(零点)到来时, 专用计数器的值(硬件写)为 QEP 模式: 编码器码值;</p> <p>12. 表 30-1 CRC 标准与多项式修改 CRC 标准 CRC16-CCITT 为 CRC16/CCITT-FALSE; 30. 2 CRC16 多项式修改“芯片基于 CRC16-CCITT 标准的多项式: $x^{16}+x^{12}+x^5+1$。”为“芯片基于 CRC16/CCITT-FALSE 标准的多项式: $x^{16}+x^{12}+x^5+1$。”。</p>		
V1.5	<p>1. 英文缩写及说明删除 LIN 词条;</p> <p>2. 1. 1 特性、4 订购信息 FU6572N GPIO 个数 23 纠正为 24;</p> <p>3. 1. 5. 4 XSFR 删除 0x0FF8 空行;</p> <p>4. 修正 1. 4 系统框图;</p> <p>5. 修正、优化 2 引脚定义;</p> <p>6. 修正第 5 章部分电气参数;</p> <p>7. 删除 P5. 0~5. 3 数字部分;</p> <p>8. 20. 3. 5 P4_OE(0xE9) 修改 0~6 位使能为 5 位使能, 0~4、6 位改为保留位;</p> <p>9. 完善 QEP 功能;</p> <p>10. 改写 20. 1 IO 简介、20. 2 IO 操作说明;</p>	2023/02/03	朱兵华

版本	主要修改内容	生效日期	修订者
	11. 24. 2. 1 VREF_CR (0x404F) 描述中 default 翻译成中文默认值; 12. 采用标准格式 V7. 7. 02。		
V2. 0	1. 增加 FU6572T 型号; 2. 增加 FU6522L 型号; 3. 更新 7.3 外部中断; 4. 表 7-1 中断说明 DMA 中断使能位增加 DMA1_CRO[2:1]=10; 5. 9. 2. 2 SPI 主机模式 “传输结束后 SPI_CR1[SPIIF] 和 SPI_CR1[TXBMT] 将会被置 1。” 改为 “传输结束后 SPI_CR1[SPIIF] 置 1, SPI_CR1[TXBMT] 清 0。”; 6. 9. 3. 3 SPI_CLK (0x4032) 描述增加 “SPI 主机发送上限波特率: 24M、SPI 主机接收上限波特率: 4M、SPI 从机发送上限波特率: 2. 4M、SPI 从机接收上限波特率: 2. 4M”; 7. 12. 2. 8 FOC_TRGDLY (0x40A5) 更新单/三/新单电阻采样模式电 阻采样模式描述; 8. 13. 2. 2. 2 60 度强制换相增加分段, 将测位失败描述和强制换 相分段; 9. 13. 3. 9 TIM1_CR5 (0x4072) T1WTS 描述删除 PWM OFF 时候换 相使能, 消除窄脉冲; 10. 13. 3. 25 TIM1_KFMAX (0x4092) 改为 TIM1_KRMAX (0x4092); 11. 14. 1. 4 输入信号滤波和边沿检测框图、14. 1. 5 输入捕获模式 原理框图、14. 1. 6 输入计数模式原理框图中 GP07 纠正为 GP10, T2SEL 纠正为 T2SEL, 14. 1. 7 QEP&RSD 模式删除 “, 方 向改变会产生 TIM2_CR1[T2IR] 中断事件标志位”; 12. 14. 2. 1 TIM2_CRO (0xA1) T2IRE 描述 “步进模式: 方向改 变中断使能” 改为 “步进模式: 无意义”; 13. 19. 3. 2 RTC_STA (0x402E) 5, 3, 2, 1, 0 名称改为 RSV; 14. 增加 19. 4 时钟校准; 15. 21. 3. 7 P1_AN (0x4050) [2] 名称 RSV 改为 HDIO, PWM 输出 IO 输出动能力选择, L_DU、L_DV、L_DW、H_DU、H_DV、H_DW, 0: 正常驱动能力 1: 高驱动能力; 16. 22. 4. 3 ADC_SCYC (0x4049, 0x4035, 0x4038) ADC_SCYC [21:18] 位描述删除 “ADC 通道 2 共用设置”, 纠正 PH_SEL2(0x4049) 的位为 23~16; 17. 更新 29. 1 LDO 说明、29. 1. 1 LDO 模块的操作说明, 29. 2. 2 低压检测操作说明纠正挡位个数分别为二、三个; 18. 采用手册标准 V7. 8。	2023/03/28	朱兵华
V2. 1	1. 纠正图 2-4 FU6522L LQFP48 引脚图; 2. 更新图 29-1 电源模块功能框图。	2023/05/17	朱兵华
V3. 0	1. 增加 FU6522T 型号; 2. 1. 1 特性、4 订购信息纠正 FU6572L、FU6572N、FU6572T ADC 通道数; 3. 纠正 1. 4. 1 FU6572L 功能框图; 4. 纠正 1. 4. 2 FU6572N 功能框图; 5. 更新 1. 4. 4 FU6522L 功能框图; 6. 更新所有型号引脚定义列表中 RXD 类型、描述; 7. 纠正引脚定义列表中 VSV、VSW 描述; 8. 2. 7 FU6522L LQFP48 引脚列表、2. 8 FU6522L LQFP48 引脚图 P4. 6 增加 AD15; 9. 5. 5 参考电压电气特性删除 VHALF 最小、大值的单位 V, 补全 条件中的寄存器全称; 10. 增加 5. 12 LDO 电气特性;	2023/06/08	程振武/ 朱兵华

版本	主要修改内容	生效日期	修订者
	<p>11. 纠正 7.5.8 P1_IF (0xD2)、7.5.10 P4_IF (0xD4) 描述中的 0、1 定义为 0：未发生中断事件 1：发生中断事件；</p> <p>12. 11.4.3 MUL0_MB (0x0FA2, 0x0FA3) 纠正 MDU_B[15:8] 为 MUL0_MB[15:8]，纠正 MDU_B[7:0] 为 MUL0_MB[7:0]；</p> <p>13. 11.4.9 MUL2_MB (0x0F42, 0x0F43) 纠正 MUL2_MBL (0x043) 为 MUL2_MBL (0x0F43)；</p> <p>14. 13.3.6 TIM1_IER (0x406D) 纠正第 3 位名称 T1RUIE 为 T1ROIE；</p> <p>15. 14 Timer2 删除（适用于 FU6572L、FU6522L）；</p> <p>16. 22 ADC 章节 ADC_SCYC 寄存器拆分成 22.4.3 PH_SEL2 (0x4049)、22.4.4 DAC_CR (0x4035)、ADC_SCYC (0x4038) 分开描述；</p> <p>17. 22.4.9 ADC3_DR (0x0FDE, 0x0FDF)、22.4.18 ADC12_DR (0x0FF0, 0x0FF1)、22.4.19 ADC13_DR (0x0FF2, 0x0FF3) 删除（适用于 FU6572L、FU6572N、FU6522L）、22.4.20 ADC14_DR (0x0FF4, 0x0FF5) 删除限定型号；</p> <p>18. 24.2.1 DMA0_CRO (0x403A)、24.2.2 DMA1_CRO (0x403B) DMACFG 描述、27.3.1 AMP_CRO (0x404E) CP_EN 描述删除限定型号；</p> <p>19. 删除 27.2.1.3 AMP0 PGA 单端输入模式、27.2.2.5 AMP1 PGA 单端输入模式、27.2.2.6 AMP2 PGA 单端输入模式、27.2.3.3 AMP3 PGA 单端输入模式。</p>		
V4.0	<p>1. 增加 FU6562T 型号；</p> <p>2. 1.1 特性纠正 FU6522L 电源电压；</p> <p>3. 表 5-16 参考电压电气特性（适用于 FU6522T） VREF 条件 REF_CR[VREFVSEL] = 00 纠正为 VREF_CR[VREFVSEL] = 01；</p> <p>4. 修改 5.8 运算放大器电气特性的条件和注释；</p> <p>5. 13.3.5 TIM1_CR4 (0x406C) 增加表标题：表 13-4 TIM1_CR4[T1CST] 与 TIM1_DBRx 的对应关系；</p> <p>6. 图 14-3 输入信号滤波和边沿检测框图、图 14-5 输入捕获模式原理框图、图 14-7 输入计数模式原理框图、图 14-9 QEP&RSD 模式原理框图中 ISD mode 改为 RSD mode；</p> <p>7. 20 温度传感器纠正 MCU 型号；</p> <p>8. 图 25-1 VREF 模块输入输出端口删除多余的一张；</p> <p>9. 28.1.4 比较器采样删除“……设置 CMP_CR3[CMPSEL] 选择相应的比较器输出到比较器输出测试引脚 P0.1(FU6572L)。”中的(FU6572L)。</p>	2023/06/29	程振武/ 朱兵华
V4.1	<p>1. 全文、框图 I2C 改为 I2C；</p> <p>2. 更新 2 引脚列表中 RXD2S2、RXD2、RXD2S、RXD 描述；</p> <p>3. 1.1 特性 2 通道 DMA：支持 UART 数据传输（适用于 FU6562T）增加适用于 FU6572T；</p> <p>4. 更新 3.2 QFN40_5X5(适用于 FU6572N)；</p> <p>5. 重新编排芯片型号顺序；</p> <p>6. 5.2.4 FU6562T 全局电气特性 VCC 工作电压增加角标[1]；</p> <p>7. 更新 5.2.5 FU6522L 全局电气特性；</p> <p>8. 5.3.3 FU6572T GPIO 电气特性注释[3] P0[1]、P1[6]、P1[4]、P2[1] 改为 P0[1]、P1[6]、P2[1]；</p> <p>9. 更新 5.5.1 FU6522L IO 电气特性；</p> <p>10. 更新 5.5.2 FU6522T IO 电气特性；</p> <p>11. 5.11 复位电气特性增加 VDD5 低电压复位电压；</p>	2023/07/28	程振武/ 龙财/ 朱兵华

版本	主要修改内容	生效日期	修订者
	<p>12. 10.2 UART 操作说明增加“在使用 UART 前需确保相关寄存器使能，详细请参考 21.3.17 PH_SEL (0x404C) [6]、[5]位 ~ 21.3.18 PH_SEL1 (0x404D) [7:6]位描述。”；</p> <p>13. 13.3.7 TIM1_SR (0x406E) T1WTIF 写 1 描述“1: 当 IM1_CRO[T10PS] = 00 时，产生写入时序中断，其他无意义”改为“1: 无意义”；</p> <p>14. 29.1 LDO “MCU 内部含有 LDO 输出模块: VDD5。”改为“FU6572L、FU6572N、FU6572T 内部含有 LDO 输出模块: VDD5。”；</p> <p>15. 31.5.4 CRC_BEG (0x4024) CRC_BEG 描述“……则自动计算 CRC 的起始地址为 $1*128 = 128$……”改为“……则自动计算 CRC 的起始地址为 $1*256 = 256$……”。</p>		
V5.0	<p>1. 新增 FU6562L 型号；</p> <p>2. 1.1 特性更新 FU6572T FOC 驱动支持单电阻、双电阻、三电阻电流采样为单电阻电流采样；</p> <p>3. 纠正 1.4.6 FU6522L 功能框图中 AD 通道 13/14 为 13~15；</p> <p>4. 1.4.7 FU6522T 功能框图增加 TSD 模块；</p> <p>5. 更新 2 引脚定义；</p> <p>6. 更新 3 封装尺寸信息；</p> <p>7. 5.4.1 ~ 5.4.5 6N Pre-driver IO 电气特性增加高侧浮动电压 VBU、VBV、VBW 和高侧浮动电压 VSU、VSV、VSW 参数；</p> <p>8. 纠正 11.4.84 PI2_UKMAX、11.4.85 PI2_UKMIN 寄存器写法；</p> <p>9. 19.3.2 RTC_STA (0x402E) 5、3、2、1、0 位名称列改为 RSV；</p> <p>10. 21.3.7 P1_AN (0x4050) 纠正 [2] 位 RSV 为 HDIO；</p> <p>11. 25.1 VREF 模块的操作说明删除图 25.1 VREF 模块输入输出端口中 P3_OE[5] 与说明中 P3_OE[5] = 1；</p> <p>12. 删除图 26.1 VHALF 模块的端口输入输出情况中的 P3_AN[2]；</p> <p>13. 纠正 27 运放描述中寄存器名称；</p> <p>14. 优化文档。</p>	2023/11/13	程振武/ 朱兵华
V6.0	<p>1. 新增 FU6522N 型号；</p> <p>2. 删除 20 温度传感器；</p> <p>3. 更新图 21.2 ADC 功能框图；</p> <p>4. 优化文档。</p>	2024/01/05	程振武/ 朱兵华
V6.1	5.2 全局电气特性增加参数“工作时环境温度 T_A ” ($VCC \leq 15V$ & $Ivcc \leq 30mA$) 及其备注说明	2024/09/10	邓书芝
V7.0	<p>1. 新增 FU6562Q 型号；</p> <p>2. 新增 FU6532T 型号；</p> <p>3. 1.1 特性 FU6562L ADC 通道数删除 AD12 为内置通道；</p> <p>4. 1.4 系统框图更新时钟、CMP4、ADC、DAC 并优化；</p> <p>5. 1.5.3 SFR 0xFB 增加 P5_OE, 0xC0 增加 P5；</p> <p>6. P0.0、P0.5、P3.4 增加 SPI debug 功能描述；</p> <p>7. 2.1 FU6572L LQFP48 引脚列表 P0.3 描述增加可配置外部中断 INTO 输入；</p> <p>8. 更新 FU6562L P3.5 外接容值 22Ω 为 33Ω；</p> <p>9. 4 订购信息更新 UART 接口、定时器数量，删除不适用的外部时钟选项；</p> <p>10. 5.1 绝对最大额定值更新 FU6572 VCC 相对 VSS 电压 25V 为 22V；</p> <p>11. 5.4 6N Pre-driver IO 电气特性删除 VBU、VBV、VBW 浮动电压最大值 90V 参数；</p>	2024/11/09	何子航/ 朱兵华

版本	主要修改内容	生效日期	修订者
	<p>12. 5. 5. 2 FU6522N PWM IO 电气特性纠正输出下降时间条件, 纠正输出拉电流、灌电流条件温度 125°C 为 85°C, 纠正输出下降时间条件为从 90% 下降至 10% 时间;</p> <p>13. ADC 区分转换时间与采样时间;</p> <p>14. 5. 7 参考电压电气特性增加 00、10、11 挡位;</p> <p>15. 修改寄存器名称 VREF_CR 改为 VREF_VHALF_CR;</p> <p>16. 5. 8 运算放大器电气特性增加第[2]条注释;</p> <p>17. 7. 5. 1 IE (0xA8) [5]MCDIE 改为 RSV;</p> <p>18. 删除 12. 1. 4. 2 Clarke 逆变换小节;</p> <p>19. 12. 2. 1 FOC_CRO (0x409F) [6] 描述纠正 FOC_EFREQMIN 为 FOC_EFREQMAX;</p> <p>20. 删除内置分压;</p> <p>21. 12. 2. 33 FOC_VALP (0x40C4, 0x40C5) 纠正类型 W 改为 R;</p> <p>22. 图 13-6 位置检测时序图纠正纵轴的 WVW 为 WVU;</p> <p>23. 图 13-11 方波的六步换相图增加 U/V/W 三相;</p> <p>24. 13. 3. 4 TIM1_CR3 (0x406B) [7]RSV 改为 T1COM_MD;</p> <p>25. 13. 3. 6 TIM1_IER (0x406D) [7] 类型 W 改为 W1;</p> <p>26. 13. 3. 9 TIM1_CR5 (0x4072) [7:6]T1POP、T1WTS 类型 R 改为 R/W;</p> <p>27. 14 Timer 2 增加(适用于 FU6572L、FU6562L、FU6562Q、FU6532T、FU6522L、FU6522N);</p> <p>28. 14 Timer 2 图 14-1 输出模式原理框图、图 14-5 输入捕获模式原理框图删除寄存器 T20PM;</p> <p>29. 图 17 1 FU6572/FU6562 Driver 模块框图、图 17 10 6N Pre-driver 模式的原理图删除 VMOT<100V 标注, 更新 VDRV 为 VCC;</p> <p>30. 17. 2. 4 DRV_OUT (0xF8) 增加[5]位描述;</p> <p>31. 17. 2. 5 DRV_CMR (0x405C, 0x405D) 纠正[14]位名称 XHL 为 XLP;</p> <p>32. 18. 3. 3 CCFG1 (0x401E) [7]RSV 改为 LVW_EN_B, R/W, VCC 低电压预警使能, 0: 不使能, 1: 使能;</p> <p>33. 20. 2 IO 配置说明更新模拟信号使能寄存器说明;</p> <p>34. 20. 3. 3 P2_OE (0xFE) 增加 P20_OE、P23_OE、P27_OE;</p> <p>35. 20. 3. 5 P4_OE (0xE9) 增加 P40~P44_OE、P46~P47_OE;</p> <p>36. 20. 3. 6 P5_OE (0xFB) [3]、[2]、[0]RSV 改为 P53_OE、P52_OE、P50_OE;</p> <p>37. 20. 3. 7 P1_AN (0x4050) [2] 描述增加适用于 FU6532;</p> <p>38. 20. 3. 15 P4_PU (0x4057) 更新位为[7:0];</p> <p>39. 20. 3. 16 P5_PU (0x4048) [3:0]RSV 改为 P53_PU、P52_PU、P51_PU、P50_PU;</p> <p>40. 20. 3. 17 PH_SEL (0x404C) [5] 描述增加 P4. 7 复用为 RXD2, [0]XOE 类型 R 改为 R/W;</p> <p>41. 20. 3. 18 PH_SEL1 (0x404D) [7:6] 描述 01 增加 P4. 7 为 RXD;</p> <p>42. 20. 3. 24 P4 (0xB8) [7]GP47 修改类型为 R, 复位值为 0;</p> <p>43. 20. 3. 25 P5 (0xC0) [3]、[2]、[0]RSV 改为 GP53、GP52、GP50;</p> <p>44. 21. 4. 1 ADC_CR (0x4039) [4:3]RSV 改为 ADCTM;</p> <p>45. 26. 2. 2 相电流运放(AMP1/AMP2)增加不适用于 FU6572T;</p> <p>46. 26. 2. 3 运放 AMP3 增加不适用于 FU6572T;</p> <p>47. 27. 1. 1 比较器 CMP3 更新配置 CMP3 的步骤第一步说明;</p> <p>48. 27. 1. 2 比较器 CMP4 删除 CMP4 为一个迟滞比较器说明;</p>		

版本	主要修改内容	生效日期	修订者
	49. 27.2.3 CMP_CR2 (0xDA) 更新[0]位描述 CMPO 使能为 CMPO/1/2 使能; 50. 表 30.1 CRC 标准与多项式删除不适用的标准, 调整表格至 30.2 CRC16 多项式; 51. 标准化部分寄存器名称并优化文档。		

版权说明

版权所有©峰昭科技（深圳）股份有限公司（以下简称：峰昭科技）。

为改进设计和/或性能，峰昭科技保留对本文档所描述或包含的产品（包括电路、标准元件和/或软件）进行更改的权利。本文档中包含的信息供峰昭科技的客户进行一般性使用。峰昭科技的客户应确保采取适当行动，以使其对峰昭科技产品的使用不侵犯任何专利。峰昭科技尊重第三方的有效专利权，不侵犯或协助他人侵犯该等权利。

本文档版权归峰昭科技所有，未经峰昭科技明确书面许可，任何单位及个人不得以任何形式或方式（如电子、机械、磁性、光学、化学、手工操作或其他任何方式），对本文档任何内容进行复制、传播、抄录、存储于检索系统或翻译为任何语种，亦不得更改或删除本内容副本中的任何版权或其他声明信息。

峰昭科技（深圳）股份有限公司
深圳市南山区科技中二路深圳软件园二期 11 栋 2 楼 203
邮编：518057
电话：0755-26867710
传真：0755-26867715
网址：www.fortiortech.com

本文件所载内容

峰昭科技（深圳）股份有限公司版权所有，保留一切权力。