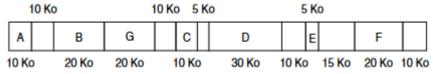
Exercice 1

1. Stratégie First Fit

FI	at	Ini	itia

	10 K	0		5	Ko	5 K	0		
Α		В		С	D	E		F	
10 K	,	20 Ko	30 Ko	10 Ko	30 Ko	10 Ko	15 Ko	20 Ko	10 Ko

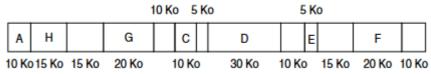
Arrivée du programme G, taille 20 Ko



Départ du programme B

		1	10 K	5	K	0	5	K	0		
Α		G		С		D		Е		F	
10 Ka	30 Ko	20 Ko	1	10 Ko)	30 Ko	10 Ka)	15 Ko	20 Ko	10 Ko

Arrivée du programme H, taille 15 Ko



Départ du programme E

10 Ko 5 Ko

	Α	Н		G		С		D		F	
1	10 Ko	15 Ko	15 Ko	20 Ko	-	10 Ko)	30 Ko	30 Ko	20 Ko	10 Ko

Arrivée du programme I, taille 40 Ko. L'état de la mémoire est fragmentéee. Il faut compacter :

	Α	H	G	С	D	F		
1	0 Ko	15 Ko	20 Ko	10 Ka	30 Ko	20 Ko	70 Ko)
	Α	н	G	С	D	F	ı	
1	0 Ko	15 Ko	20 Ko	10 Ka	30 Ko	20 Ko	40 Ko	30 Ko

²⁻ Stratégie Best Fit

État Initial 10 Ko 5 Ko 5 Ko В С D Е 10 Ko 20 Ko 30 Ko 10 Ko 30 Ko 10 Ko 15 Ko 20 Ko 10 Ko Arrivée du programme G, taille 20 Ko 10 Ko 10 Ko 5 Ko 5 Ko С В G D E 10 Ko 20 Ko 20 Ko 10 Ko 30 Ko 10 Ko 15 Ko 20 Ko 10 Ko Départ du programme B 10 Ko 5 Ko 5 Ko С G D Ε 10 Ko 30 Ko 20 Ko 10 Ko 30 Ko 10 Ko 15 Ko 20 Ko 10 Ko Arrivée du programme H, taille 15 Ko 10 Ko 5 Ko 5 Ko G С Н D 10 Ko 30 Ko 20 Ko 10 Ko 30 Ko 10 Ko 15 Ko 20 Ko 10 Ko Départ du programme E 10 Ko 5 Ko С G D 30 Ko 30 Ko 15 Ko 15 Ko 20 Ko 10 Ko 10 Ko 20 Ko 10 Ko Arrivée du programme I, taille 40 Ko. L'état de la mémoire est fragmentéee. Il faut compacter : G С Н F D 10 Ko 20 Ko 10 Ko 15 Ko 20 Ko 70 Ko 30 Ko G С D Н F

Exercice 2

10 Ko 20 Ko 10 Ko

30 Ko

1- Tables des pages et tables des segments pour les processus A et B.

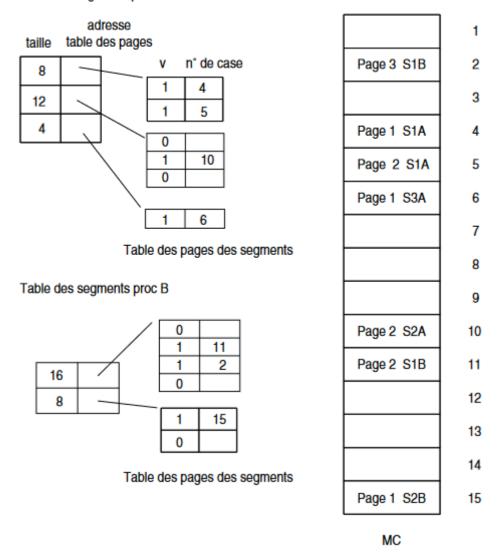
20 Ko

40 Ko

30 Ko

15 Ko

Table des segments proc A



- 2- . adresse logique <S1A, page 1, 12>. = adresse réelle <12 Ko, 12> = 12 Ko + 12 = 12 300.
- 3- . adresse logique <S2B, page 2, 10>. La page 2 du segment 2 du processus B n'est pas en mémoire centrale. Il se produit un défaut de page. Nous pouvons supposer que la page manquante est chargée dans la première case libre, c'est-à-dire la case 1. Il s'ensuit alors que l'adresse physique correspondante est 10.
 - 4- 4 098 pour le processus A : adresse virtuelle <S1, page 2, déplacement 2> = adresse réelle <case 5, déplacement 2> = octet 16 386
 - 12 292 pour le processus A : adresse virtuelle <S2, page 2, déplacement 4> = adresse réelle <case 10, déplacement 4> = octet 331 780.
 - 8 212 pour le processus B : adresse virtuelle <S1, page 3, déplacement 20> = adresse réelle <case 2, déplacement 20> = octet 4 116

Exercice 3

- le segment : S1
- le numéro de page dans le segment : 3
- le déplacement dans la page20
- le numéro de case 0
- le déplacement dans la case 20
- l'adresse physique (en décimal et en binaire) 4

Exercice 4

L	1 1-	-E	1 9	-L	3-L	4-E	T	1-E	2-1	T	4-L	0-1	E	1-L
Г	10		+	0	3		+		1	+	4	-		
H	1		-	1	1	14	-	4	4	+	7	0		0
H	1.			2	2	2	+	1	2	+	2	-		1
-	o.		+==		X	1 ×	+	-	12	+		2 X	_	2
_			1_		1			^	L	_		_ X		
Г	1-	E	1 2	-L	3-L	4-E	Т	1-E	2-L	Т	1-L	0-1	E	1-L
-	0)		7	3	13		3	2	┿	2	2		
	1		_	1	1	1	+	4	4	+		-	-	4
		_		2	2	2	+	4	4	+	4	4	_	با
	X		_	۲ ا	X	X	+	X	X	+	-	X		0
		_		•				-		_		_^		X
1	1-I	E	2-	L	3-L	4-E	Τ1	-E	2-L	TA	-L	0-E	· T	
=	0	=	-		3		_			_				1-L
-	1	-	-	_	4.	3	_	3.	2	-	2	2.	1	2
_		-	2		2	2.	-	1	4	_	4	4	4	1
-	X	+	×		X		=		1	1	1	0	_	0
=	1	+	_			X	+=	X	X	<u> </u>		X		X
_		-	-		-	-	_	-	-	1:	_	4		4
-	1	+	-		0.	-	1	1	0	(-	1	1
-		+		+		0	_	-	1	1	1	4		0
-	_	+	_	+	1	1		1	_	-		-	1	-
							_		0	-	1	0		-
e	tes l	les 4	4 in	stru	ctions,	les bit	s so	nt rer	nis à z	éro				
T	1	-E	T	2-L	3-1	4-	Ē	1-I			4-1	. 11 (0-E	1-1
Ī	1	0	T	0	3	Tu	_	-	-	==		-11	==	
t		1	+	1	1	1	-	4	14		4		4	10
t	\top		+-		_	2			1	-	1			1
Ť	1	X	+						+=	-				14
T	-	-	10				1	110	+-	1	AT A			-
1.	_		_		-		-		-		-		-	
+	++	-	-			-	-		-				-	
1.	-	X 1	0	1	2 X 0 1 1 1 0 1	X 1 4	4 0	-	1 1	4 A A A	4 4 4 4 4 4 4 4	4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4	4 4 4 4 4 4 4 4 4 4 4 A 4 4	4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4

Exercice 7

Question 1:

Taille d'une page = 200 octets. Taille d'une instruction = 4 octets

Pour déterminer le nombre de pages nécessaires au programme, il faut compter le nombre d'instructions du programme.

Le corps du programme comporte les instructions suivantes :

Programme initial	Programme équivalent	N°Instruction
Main()	Début	
{	i=0;	Inst 1
int A[20][20];	e1 : si i ≤ 19	Inst 2
int i,j;	alors j=0;	Inst 3
int B[20][20];	e2: $sij \le 19$	Inst 4
for (i=0; i<20; i+5)	alors $B[i, j]=A[i,j];$	Inst 5
for (j=0; j<20; j+19)	j=j+19;	Inst 6
B[i][j] = A[i][j];	goto e2;	Inst 7
}	fsi;	Inst 8
	i=i+5;	Inst 9
	goto e1;	Inst10
	Fsi;	Inst11
	Fin	

Nombre de pages nécessaires

Le programme est constitué du code et des données :

1. Déterminer la taille de la partie du code :

Taille code = Nombre d'instructions * Taille d'une instruction = 11*4 = 44 octets \Rightarrow une page suffit pour le code.

⇒ Comme une page est suffisante pour le code, il sera stocké dans la page P0.

2. Déterminer la taille de la partie données

Remarque : Dans cet exercice, nous supposons que les variables i et j sont stockées avec les élements des deux matrices A et B.

Selon la partie déclaration du programme, nous avons la déclaration de la matrice A, ensuite i et j et en dernier la matrice B :

- Matrice A: A=20*20 entiers = 400 entiers \rightarrow 400*2 = 800 octets \rightarrow A occupe une taille de 4 pages.
- variable \mathbf{i} : $\mathbf{i} = 1$ entier = 1mot \rightarrow 2 octets.
- variable j : j = 1 entier = 1mot \rightarrow 2 octets.
- Matrice \mathbf{B} : $\mathbf{B} = 20x20$ entiers = 400 entiers = 400x2 octets = 800 octets \rightarrow \mathbf{B} occupe 4 pages
 - \Rightarrow Total données : 800+4+800 = 1604 octets.

Taille d'une Page = 200 octets \Rightarrow Nombre de pages nécessaires **aux données** = 1604/200 = 9 **pages**, numérotées de de P_1 à P_9 .

Le programme sera donc sur 10 pages (P0 à P9)

Organisation des pages du programme

Comme l'ordre des déclarations est A, i, j, puis B, le stockage des données va suivre cet ordre. D'où, la représentation des pages est comme suit :

 $\mathbf{P_0}$: Code (programme)

 P3: A [10, 0],...., A[10, 19]
 P7: B[9, 18],...., B [9, 19]

 B[10, 0],...., B [10, 19]
 B[10, 19]

 B[14, 0],...., B [14, 17]
 B[14, 18],...., B [14, 19]

 P4: A [15, 0],, A[15, 19]
 P8: B[14, 18],...., B [14, 19]

 B[15, 0],, B [15, 19]
 B[19, 0],....., B [19, 17]

 P9: B[19, 18], B [19, 19]

Question 2:

B[8,19] = A[8,19]

B[12,0] = A[12,0]

j = j + 19

Cond(j)

Cond(i)

Cond(j)

j = j+19

j=0

i = i + 4 (i = 12)

P0P2P6

P0P5 P0P5

POP5

POP5

POP5

POP5

P0P3P7 P0P5

Exécution détaillée du programme (références mémoires générées)

	0.0. 0.0	(i didinate incline de generos)
i=0	POP5	//P0 contient l'instruction et P5 contient la variable i Cond(i)
	POP5	//P0 contient l'instruction (i<=19) et P5 contient la variable i
j=0	POP5	//P0 contient l'instruction et P5 contient la variable j
Cond(j)	POP5	//P0 contient l'instruction (j<=19) et P5 contient la variable j
B[0,0] = A[0,0]	P0P1P5	//P0 contient l'instruction (affectation), P1 contient l'élément A[0,0] et P5 contient les variables i et j et l'élément B[0,0]
j= j+19	POP5	J , J
cond(j)	POP5	
B[0,19] = A[0,19]	P0P1P5	
j= j+19	POP5	
Cond(j)	POP5	
i= i+4 (i=4) Cond(i) j=0 Cond(j) B[4,0] = A[4,0] j = j+19 cond(j) B[4,19] = A[4,19] j = j+19 Cond(j)	POP5 POP5 POP5 POP1P5 POP1P5 POP5 POP1P6 POP5 POP5	Matrice A A[0,0]A[4,19] page P1 A[5,0]A[9,19] page P2 A[10,0]A[14,19] page P3 A[15,0]A[19,19] page P4 Matrice B B[0,0]B[4,17] page P5 B[4,18]B[9,17] page P6 B[9,18]B[14,17] page P7
i= i+4 (i=8)	POP5	B[14,18]B[19,17] page P8 B[19,18], B[19,19] page P9
Cond(i)	P0P5	
i=0	P0P5	
Cond(j)	P0P5	
B[8,0] = A[8,0]	P0P2P6	
j = j+19	POP5	
Cond(j)	POP5	
V ′		

Cond(i) POP5 P0P3P7 B[12,19] = A[12,19]j = j + 19P0P5 Cond(j) P0P5 i=i+4 (i=16) P0P5 P0P5 Cond(i) j=0P0P5 Cond(j) P0P5 B[16,0] = A[16,0]P0P4P8 J = j + 19POP5 Cond(j) P0P5 B[16,19] = A[16,19]P0P4P8 J = j + 19POP5 Cond(j) P0P5 POP5 i=i+4 (i=20) P0P5 Cond(i) (i>19) donc "Arrêt du programme"

Question 3:

La chaine de référence

La chaine réduite est :

On peut encore réduire la chaine en éliminant les séquences répétitives (sachant qu'on a 3 frames libres au minimum)

La chaine de référence compactée devient :

POP5 POP1P5 POP5 POP1P6 POP5 POP2P6 POP5 POP3P7 POP5 POP4P8 POP5

d. L'algorithme de remplacement LRU avec 3 blocs

	P0	P5	P0	P1	P5	P0	P5	P0	P1	P6	P0	P5	P0	P2	P6	P0	P5	P0	P3	P7
F1	P0	P0	P0	P0	P0	P0	P0	P0	P0	P0	P0									
F2		P5	[P6]	P6	P6	P6	P2	P2	P2	P5	P5	P5	P 7							
F3				P1	P1	P5	P5	P5	P6	P6	P6	P6	P3	P3						
Dfpage	D	D		D						D		D		D	D		D		D	D

	P0	P5	P0	P4	P8	P0	P5
F1	P0						
F2	P7	P7	P7	P4	P4	P4	P5
F3	P3	P5	P5	P5	P8	P8	P8
Df_page		D		D	D		D

Taux de Défaut de pages = 14/27

Question 4:

Autre algorithme (LRU avec bit de choix)

Nouvelle stratégie : consiste à combiner LRU avec un <u>bit de choix</u> associé à chaque page. Ce bit est initialement à 0 pour toutes les pages. Dès qu'une page est sélectionnée comme page victime, son bit de choix augmente de 1. L'algorithme choisit alors comme page victime la page la moins récemment utilisée ayant la plus faible valeur du bit de choix.

L'algorithme de remplacement *LRU avec bit* de choix (MC sur 3 blocs)

	P0	P5	P0	P1	P5	P0	P5	P0	P1	P6	P0	P5	P0	P2	P6	P0	P5	P0	P3	P7
F1	P0	P6	P6	P6	P6	P3	P7													
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	0	0
F2		P5	P6	P6	P6	P6	P2	P2	P0	P0	P0	P0	P0							
		0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1
F3				P1	P5															
				0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
Dfpage	D	D		D	·					D		D		D	D	D			D	D

	P0	P5	P0	P4	P8	P0	P5
F1	P7	P7	P7	P4	P8	P8	P8
	0	0	0	0	0	0	0
F2	P0						
	1	1	1	1	1	1	1
F3	P5						
	1	1	1	1	1	1	1
Df_page				D	D		

Taux de Défaut de pages = 12/27

Nous constatons qu'il y a une amélioration par rapport à l'algorithme précédent car une page qui est déjà victime rentre de nouveau en mémoire avec une valeur de bit *incrémentée de 1* (évitera de la faire sortir une autre fois aussitôt). Donc, il s'agit d'augmenter les chances des pages (victimes) les plus fréquemment référencées pour rester le plus possible en mémoire centrale.